- 1. 4 razloga za miss cachea (onaj 4C: Compulsory, Coherence, ...)
- 2. Sto je tocno za potpuno asocijativnu mem:
  - dijeli mem u skupove polja
  - puno konfilikata
  - sve adrese se istovremeno provjeravaju
  - velika potrpšnja
- 3. Kopija podatka postoji u cache, kod promjene podatka mijenja se i kopija te vrijedi:
  - generiramo veci promet na sabirnici
  - jednostavno održavanje jednoznacnosti
  - na kopiju se postavlja oznaka
- 4. Koji su neizravni RAMovi
  - DRAM
  - FIFO
  - FLASH
  - CAM
  - SRAM
- 5. Podjela RAMova po trajnosti
- 6. Sto je  $t_{RCD}$
- 7. Distribuirani RAM
  - ...
  - CLB
- 8. ECC, koliko otkriva i ispravlja
- 9. Koji su funkc. kvarovi
  - kv. čvrstog spoja
  - kvarovi ovisni o uzroku
  - premoščivanje
  - spojna pogreška
  - vremeski ovisni kvarovi

10. ?

- 11. Prikažite osnovnu hijerarhiju vrsta memorijskih entiteta računalnih sustava te označite odnose veličina i brzina.
- 12. Nacrtati osnovnu blok shemu SRAM-a i opišite uloge pojedinih djelova. Naznačite osnovna svojstva el. za pamćenje zajednička tim skupovima memorija.
- 13. Što definiraju modeli konzistentnosti priručnih memorija te opišite svojstva različitih modela
- 14. Opišite značajna 4 vremenska parametra koja karkteriziraju izvedbe dinamičkih memorija.
- 15. Objasnite princip rada LRU algoritma