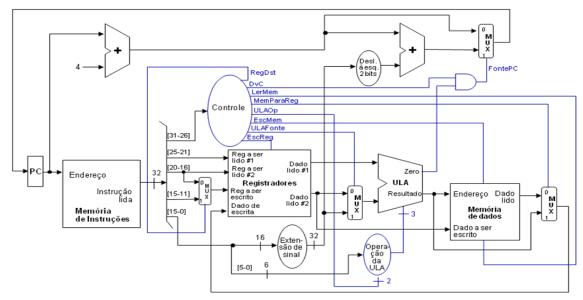
Universidade Federal de Pelotas Bacharelado em Ciência da Computação Disciplina de Arquitetura e Organização de Computadores I Professores Luciano Volcan Agostini e Marcello da Rocha Macarthy

Nome:	Data: 17/05/2011
-------	------------------

1ª AVALIAÇÃO - Parte Teórica

- **Questão 1:** Considere os modelos arquiteturais de Von Neumann e de Harvard para responder as questões abaixo.
 - (a) Explique quais as diferenças entre os dois modelos. (0,5 pontos)
 - (b) Cite e qual destes modelos é mais usado nos processadores atuais e explique sua resposta. (0,5 pontos)
 - (c) Explique o que é o gargalo de Von Neumann. (0,5 pontos)
- Questão 2: Considere arquiteturas CISC e RISC para responder as questões abaixo.
 - (a) Explique a diferença entre estas duas soluções. (0,5 pontos)
 - (b)O MIPS é um processador CISC ou RISC? Quais características do MIPS que permitem esta conclusão (cite ao menos duas)? (0,5 pontos)
- Questão 3: Considerando o diagrama do MIPS monociclo apresentado abaixo:
 - (a) Destaque, na figura, quais são os caminhos de dados que são usados na execução da instrução **BEQ**. (1,0 ponto)
 - (b) Cite os sinais de controle envolvidos na execução desta instrução e seus respectivos valores. (0,5 ponto)



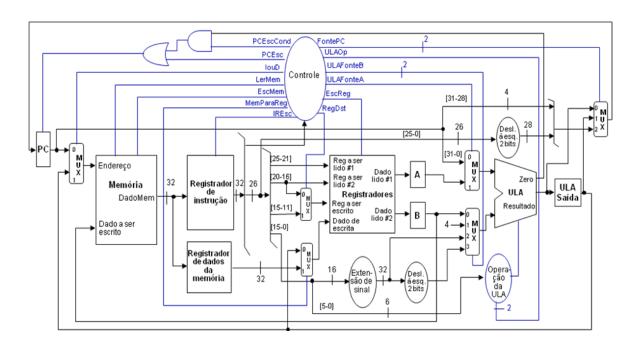
Questão 4: Considere o bloco operativo do MIPS monociclo apresentado acima. Deseja-se eliminar deste processador as instruções **LW** e **SW** e realizar o máximo possível de simplificações no hardware em função da exclusão destas instruções.

- (a) Na Figura 1 contorne os elementos de hardware que podem ser eliminados do processador. Insira novas conexões caso necessário. (1,0 ponto)
- (b) Discuta as implicações geradas para os programadores deste processador caso fossem eliminadas as instruções de acesso à memória. (0,5 ponto)

Questão 5: Considere o bloco operativo do MIPS multiciclo apresentado abaixo. Deseja-se inserir neste processador a instrução **JR** (*jump register*). A instrução **JR** realiza o desvio incondicional usando como endereço para desvio o conteúdo armazenado em um registrador. O formato da instrução **JR** está apresentado abaixo, onde o campo **Ry** identifica o registrador cujo conteúdo é usado como endereço de desvio e as posições com **X** indicam bits não usados.

op	code	XXXXX	Ry	XXXXXXXXXXXXXXX
(6	bits)	(5 bits)	(5 bits)	(16 bits)

Adicione, na figura abaixo, **TODAS** as modificações necessárias para contemplar a instrução **JR** (as instruções J e BEQ **DEVEM** continuar a existir). (1,5 ponto)



Questão 5: Considerando o diagrama do MIPS multiciclo, apresentado acima, responda:

- (a) Cite quantos estados (ou ciclos de relógio) são necessários para executar a instrução SW.
 (0,5 ponto)
- (b) Cite os sinais de controle envolvidos na execução da instrução SW em cada ciclo de clock e seus respectivos valores. (1,0 ponto)

Questão 6: Considere o trecho de programa para o MIPS apresentado abaixo e que o ciclo de relógio seja 10ns para o MIPS monociclo e 2ns para o MIPS multiciclo. Quanto tempo este trecho do programa demora para ser executado em cada uma das duas versões do MIPS? (1,0 ponto)

```
Endereço Instrução
0x5004 lw $12, 0x4 ($13)
0x5008 add $11, $11, $12
0x5012 sw $11, 0x8 ($13)
0x5016 lw $8, 0x12 ($13)
0x5020 j 0x8008
0x5024 beq $10, $11, 0x4008
```

Questão 7: Explique quais são as vantagens e desvantagens entre o projeto de controle usando máquinas de estados finitos e microprogramação. (0,5 ponto)