

Nome: _____

Data: 03/11/2010

1ª AVALIAÇÃO

Questão 1: Considerando o diagrama do MIPS monociclo apresentado na folha anexa (Figura 1):

- (a) Destaque, na figura, quais são os caminhos **de dados** que são usados na execução da instrução **LW**. **(1,0 ponto)**
- (b) Cite os sinais de controle envolvidos na execução desta instrução e seus respectivos valores. **(1,0 ponto)**

Questão 2: Considere o bloco operativo do MIPS monociclo (Figura 1). Deseja-se eliminar deste processador a instrução **BEQ** e realizar o máximo possível de simplificações no hardware em função da exclusão desta instrução.

- (a) Na Figura 1 contorne os elementos de hardware (incluindo conexões) que podem ser eliminados do processador. Insira novas conexões caso necessário. **(1,0 ponto)**
- (b) Discuta as implicações geradas para os programadores deste processador caso fossem eliminadas as instruções de desvio condicional. **(0,5 ponto)**

Questão 3: Considerando o diagrama do MIPS multiciclo, apresentado na Figura 2 da folha anexa, responda:

- (a) Quantos estados (ou ciclos de relógio) são necessários para executar uma instrução **JMP**. **(0,5 ponto)**
- (b) Cite os sinais de controle envolvidos na execução da instrução **JMP** e seus respectivos valores. **(1,0 ponto)**

Questão 4: Considere o bloco operativo do MIPS multiciclo (Figura 2). Deseja-se inserir neste processador a instrução **BNE** apresentada abaixo. Esta instrução realiza a comparação entre o conteúdo de dois registradores (Ra e Rb) e realiza o desvio caso os conteúdos sejam **diferentes**. O campo “desvio” indica quantas instruções serão puladas e seu valor pode ser positivo ou negativo.

| | | | |
|-----------------|-------------|-------------|------------------|
| opcode (6 bits) | Ra (5 bits) | Rb (5 bits) | desvio (16 bits) |
|-----------------|-------------|-------------|------------------|

- (a) Adicione, na Figura 2, todas as modificações necessárias no bloco operativo do MIPS multiciclo para contemplar a instrução **BNE** (a instrução **BEQ** **DEVE** continuar a existir). **(1,0 ponto)**
- (b) Explique porque o campo “desvio” deve ser multiplicado por quatro antes de ser utilizado como novo valor do PC caso o desvio condicional seja tomado. **(0,5 ponto)**

Questão 5: Considere o programa para o MIPS apresentado abaixo e que o ciclo de relógio seja 10ns para o MIPS monociclo e 2ns para o MIPS multiciclo. Quanto tempo o programa demora para ser executado em cada uma das duas versões de MIPS? **(1,0 ponto)**

```

or $10, $8, $9
sub $8, $10, $11
lw $12, 0x4 ($13)
add $11, $11, $12
sw $11, 0x8 ($13)
lw $8, 0x12 ($13)
beq $10, $11, 0x4008

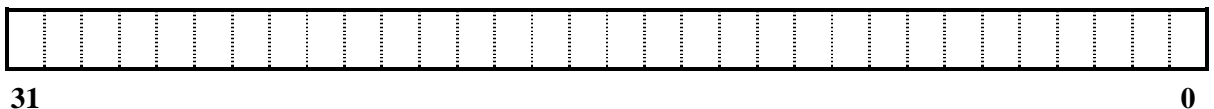
```

Questão 6: Para as operações listadas abaixo, escreva **uma e apenas uma** instrução do MIPS para realizar cada operação. **(1,0 ponto)**

- Carregar o valor **-15** no registrador **\$10**;
- Fazer com que o registrador **\$8** receba o complemento de dois do conteúdo de **\$8**;
- Zerar o conteúdo do registrador **\$10**;
- Escrever **0xFFFFFFFF** no registrador **\$11**;
- Realizar uma multiplicação por **16** do valor do registrador **\$8** e guardar o resultado no registrador **\$9**.

Questão 7: Considerando que o *opcode* de instruções **Tipo R** é 000000 e que o código *function* para a operação de subtração seja 100010, preencha o quadro a seguir com os campos da instrução apresentada abaixo, em código **binário**. (0,5 ponto)

sub \$8, \$12, \$15



Questão 8: Escreva um programa no MIPS para resolver o polinômio abaixo. Considere que o valor de **X** está armazenado **em memória** e que o resultado **Z** será armazenado **em memória** quando estiver pronto. Considere, também, que o valor de **Z**, bem como todos os resultados intermediários do cálculo, sempre irão caber em 32 bits. **(1 ponto)**

$$Z = -13x^3 - 2x^2 + 3x + 2$$

DESAFIO:

- (a) Mais **meio ponto** se a solução estiver correta e utilizar, no máximo, 16 instruções.
- (b) Mais **meio ponto** se a solução estiver correta e utilizar, no máximo, 5 registradores.

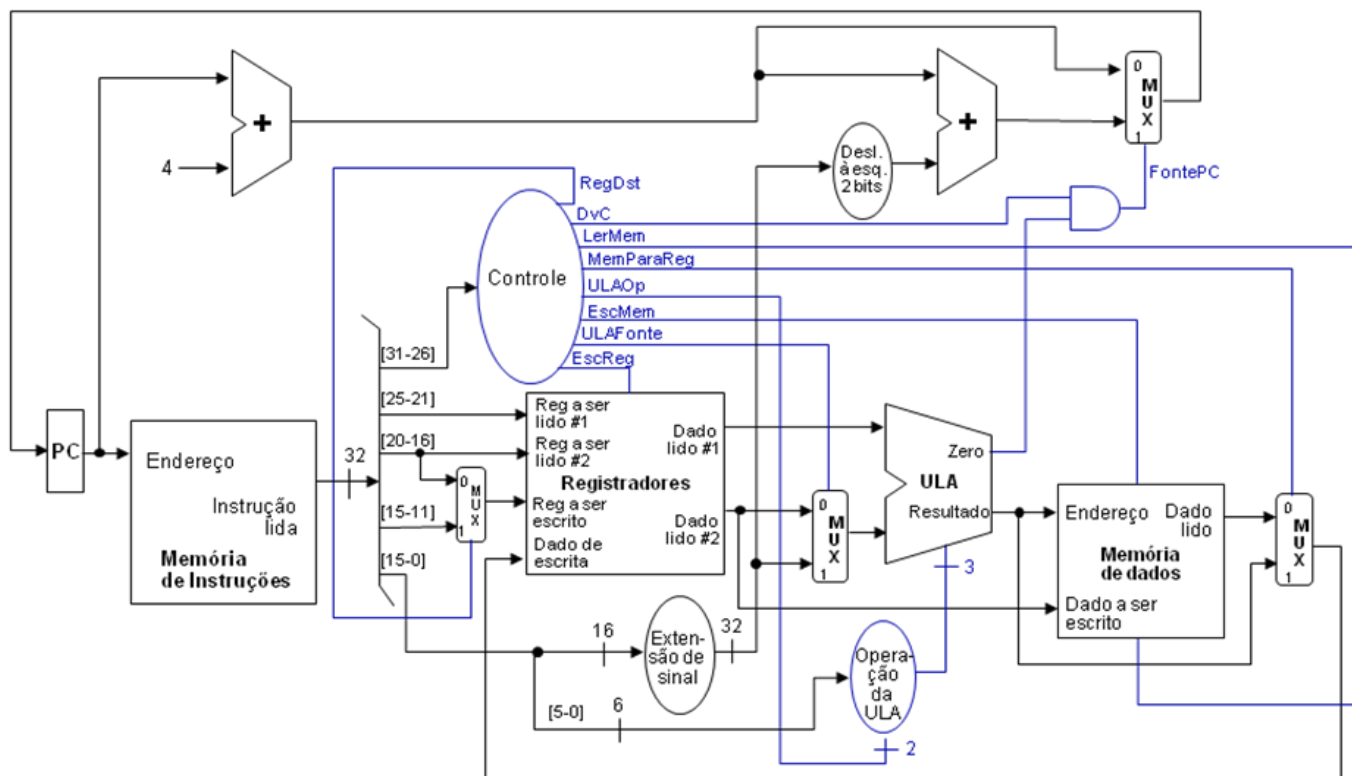


Figura 1. Bloco operativo do processador MIPS monociclo

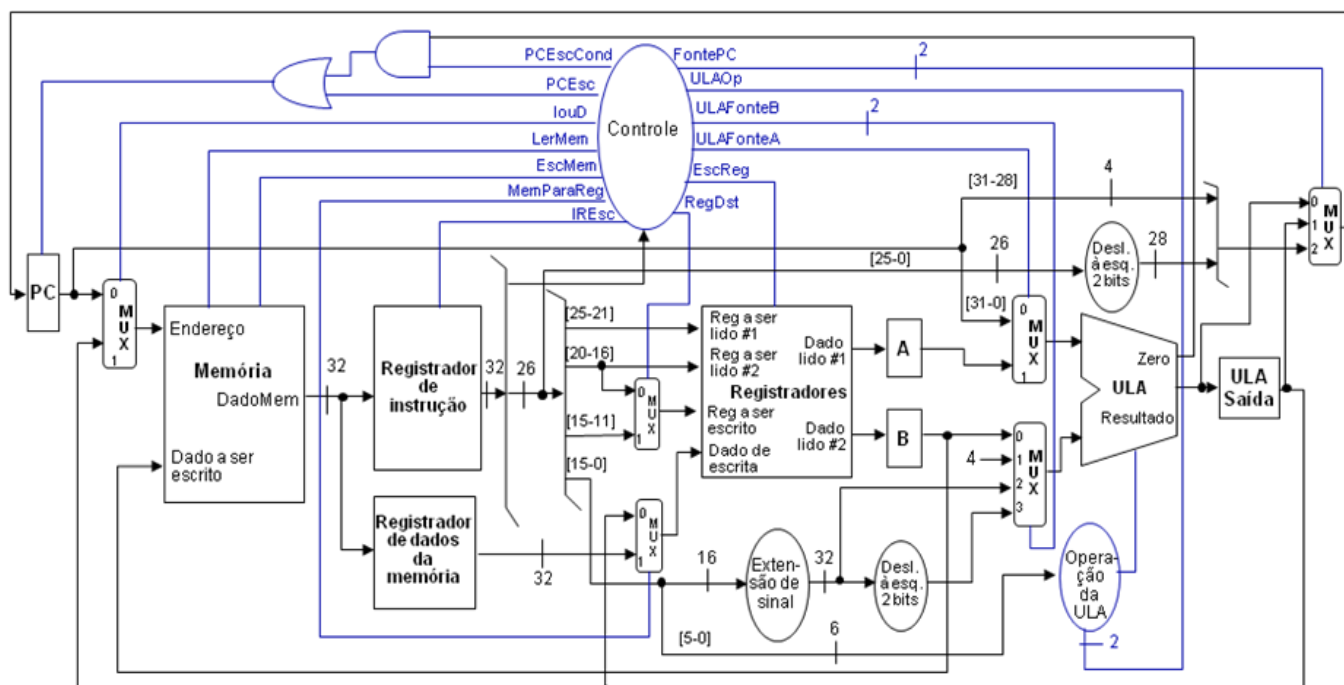


Figura 2. Bloco operativo do processador MIPS multiciclo