

Nome: \_\_\_\_\_

Data: 26/02/2013

### 1ª AVALIAÇÃO

**Questão 1:** Considere arquiteturas com diferentes números de operandos: 4 operandos, 3 operandos, 2 operandos, 1 operando e nenhum operando.

(a) Explique, para cada arquitetura, para que servem os operandos presentes na instrução. **(1,0 ponto)**

(b) Explique como funciona uma arquitetura com formato de instrução sem nenhum operando. **(0,5 pontos)**

**Questão 2:** Dentre os modos de endereçamento estudados em aula, escolha dois e explique seu funcionamento. **(0,5 pontos)**

**Questão 3:** Explique a diferença entre os modelos arquiteturais de Von Neuman e de Harvard e explique o que é o gargalo de Von Neumann. **(1,0 ponto)**

**Questão 4:** O MIPS é um processador RISC. Cite três características do MIPS que permitem esta conclusão. **(0,5 pontos)**

**Questão 5:** Explique a diferença entre as instruções add, addu e addi. **(1,0 ponto)**

**Questão 6:** Para as operações listadas abaixo, escreva **uma e apenas uma** instrução do MIPS para realizar cada operação. **(1,0 ponto)**

(a) Carregar o valor **-15** no registrador **\$10**;

(b) Fazer com que o registrador **\$8** receba o complemento de dois do conteúdo de **\$8**;

(c) Zerar o conteúdo do registrador **\$10**;

(d) Escrever **0xFFFFFFFF** no registrador **\$11**;

(a) Realizar uma multiplicação por **16** do valor do registrador **\$8** e guardar o resultado no registrador **\$9**.

(b) Copiar o conteúdo do registrador **\$8** no registrador **\$9**;

(c) Realizar nenhuma operação (NOP);

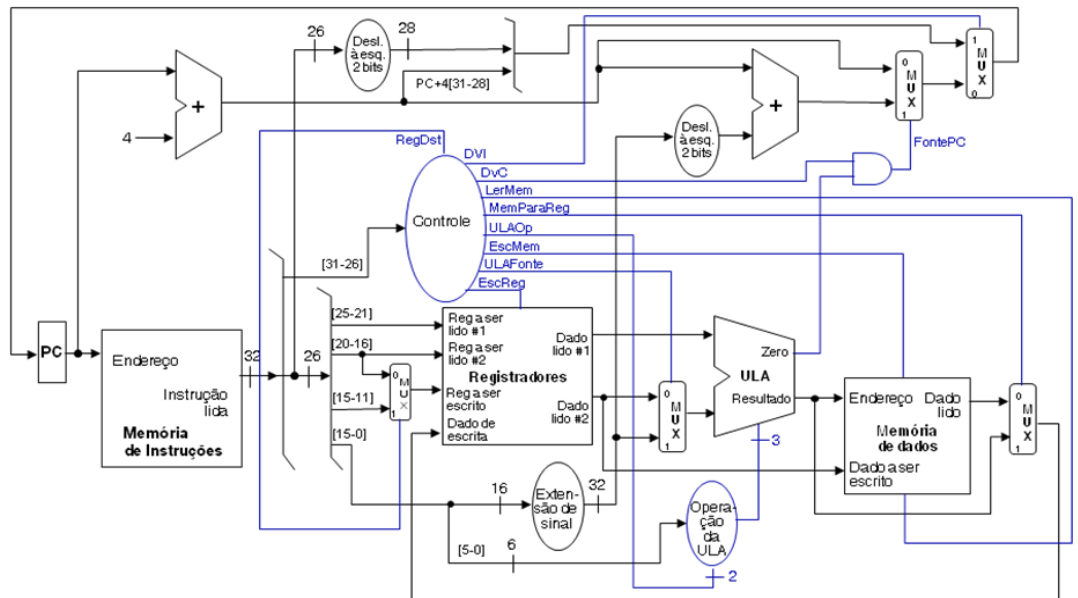
(d) Escrever o conteúdo do registrador **\$9** na memória no endereço **0x1000000C**. Considere que o registrador **\$10** contenha o valor **0x10000000**;

(e) Isolar apenas o bit menos significativo do registrador **\$9** e guardar o resultado no registrador **\$10**.

(f) Escrever a constante **0xE4A10000** no registrador **\$11**.

**Questão 7:** Considerando o diagrama do MIPS monociclo apresentado abaixo:

- (a) Destaque, na figura, quais são os caminhos de DADOS que são usados na execução da instrução **ADD**. **(1,0 ponto)**
- (b) Apresente os valores de todos os **NOVE** sinais de controle do MIPS monociclo necessários para a execução da instrução **ADD**. **(0,5 ponto)**



**Questão 8:** Considere o bloco operativo do MIPS monociclo (figura acima). Deseja-se eliminar deste processador a instrução **BEQ** e realizar o máximo possível de simplificações no hardware em função da exclusão desta instrução.

- (a) Na figura acima, contorne os elementos de hardware que podem ser eliminados do processador. Insira novas conexões caso necessário. **(1,0 ponto)**
- (b) Discuta as implicações geradas para os programadores deste processador caso fossem eliminadas as instruções de desvio condicional. **(0,5 ponto)**

**Questão 9:** Considere o trecho de programa para o MIPS apresentado abaixo e que o ciclo de relógio seja **8ns** para o MIPS monociclo e **1ns** para o MIPS multiciclo. Também considere que as instruções ORI e ADDI usam o **mesmo número de ciclos** que instruções tipo R e que as instruções de desvio NÃO executam automaticamente a instrução seguinte.

```

and $5, $3, $0
or $7, $0, $0
ori $6, $0, 2
inicio: beq $5, $6, fim
        sub $7, $7, $6
        addi $5, $5, 1
        j inicio
fim:     add $6, $7, $5
        lw $10, 0x4($15)

```

- (a) Quanto tempo este trecho do programa demora para ser executado em cada uma das duas versões do MIPS? **(1,0 ponto)**
- (b) Qual o valor dos registradores \$5, \$6 e \$7 ao final da execução deste trecho de programa? **(0,5 ponto)**

**Questão 10:** Considere o bloco operativo do MIPS multiciclo apresentado abaixo. Deseja-se inserir neste processador a instrução **NBER** (*new branch on equal register*). A instrução **NBER** é uma instrução de desvio condicional que compara o conteúdo do registrador **Rk** com o valor do campo **Valor**, se forem iguais, realiza o desvio usando como endereço o conteúdo armazenado no registrador **Rz**. O formato da instrução **NBER** está apresentado abaixo. O campo **Valor** contém um número representado em complemento de dois.

| Opcode   | Rz       | Rk       | Valor     |
|----------|----------|----------|-----------|
| (6 bits) | (5 bits) | (5 bits) | (16 bits) |

Adicione, na figura abaixo, **TODAS** as modificações necessárias no caminho de dados do MIPS multiciclo para contemplar a instrução **NBER** (as instruções **J** e **BEQ** **DEVEM** continuar a existir). **(1,0 ponto)**

