商制大學作业纸

系别 22/2998 班级 胡博浩 姓名 信息安全 第 | 页

4.) and 指令、R型

- (1) O Reg Write: true
 - @ ALUSTC: 0
 - 3 ALV op: "and"
 - ② Mem Write = Mem Read = false : % 该读写有话器
 - B Mem To Reg = D : 写回的信期ALV
 - O Reg Dst=1: Bord
- (2) Registers, ALV src mux, ALV, the Mem To Reg mux
- (3) 者序生输出。没有使用数据标储器、ImmGen的输出
- 4.3 (1) 只有 Load、store 指令会使用,为 25%+ 10%= 35%
 - (2) 100%
 - ③又有尺型指令不用,为10%-24%=76%
 - (4) 穿号扩展每个时钟周期均有输出、尽类是在不需要的时候、程序不使用.
- - C1) 0P字段为000000, FF以 ALV op为00, ALV 控制结为0010.
 - (3) 不胜水转,PC土地址应为PC+4. 服经为 PC→ADD+4 PC+4 branch PC
 - (3) (D AL Vsrc: 车前入为 Reg [x|2]手R Ox 0000 0000 0000 0014
 - 车前出为 Ox 0000 0000 0000 0014
 - ② Mem To Reg: 输入为 (Reg [x/3] + 0x14) and undefined
 - 输出为 undefined
 - B Branch: 新入PC+4和PC+0x28
 - (4) ALV 季介入 Reg[XB] 手D OX 0000 0000 0000 0014
 - 第一个加法乾ADD 输入PC和4
 - 第二个加法单元分支 输入 PC 和 0x 0000 0000 0010 0028

南副大學作业纸

(5) 读薪器|: 输入 OX 13

写数据: 产需要

读器在器2: 车前入 队12

Reg Write: false

写寄存器: OxD

4.7 (1) T(R) = 30+250+150+25+200+25+20=700 PS

(2) T(lw) = 30+250+150+25+200+25+20=950ps

(3) T (Sw) = 30+250+150+200+25+250=905 PS

(4) T(beg)= 30+250+150+25+200+5+25+20=705PS

(5) T = 30+250+150+25+200+25+20 = 700ps

(6) 取决于W报的延迟, 故为950 ps.

4.10公子成少12% Lw, sw指金, 2成少了 0.12×(0.25+0.11)=0.04 之的指空时间.

但是, 运行一条指令的时间增加了IPS。为960PS。

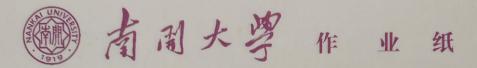
从而加速比为 (10.0432) × % 950 950 = 1.034

(2) D原来: OPU成本为 PC+I-Mem+ Reg File+ AlV+D-Mem+ Sign Extend + Controls+
adders+ muxes+ signle gates = 5+1000+200+100+2000+1000+
30X2+3X10+1X1=4496

P 改进后: 只有 Register File 土雪加 200, 故 CPV 成本为 4496+200=4696

丝泉上,4696=1.044,则性能提升3%,CPU成本上升4.4%

- (3)在需要提升性能而不在环战和的时候可以增加署存器,在一性能满足后,或者上升没有意义、成本高,就不需要增加
- 4.15 CD ALV和数据有储器并行,则取二者中耗时最久的即可, 亲后的时钟周期为 950-200=750 ps.
 - ② LW、SW占35%,故指令数为HO35=1.35,而运行一条按定需750PS 力D连比为 950 750X1.35=0.93,说明现在的运行更慢,慢了7%.



- (3) 主要因素是 load, store 的指令数量、但 load, store 的使用方式也会影响.
- (4) 原轴对: 在指令中, lw., sw 出现频率高. 把 lw., sw 标开, 反而会降低 CPV 运行速度、但如果 lw., sw 使用较少, 也可以考虑新的 CPV.