



南开大学

作业纸

系别 2212998

班级 胡博浩

姓名 信息安全

第 1 页

4.1 and 指令, R 型

- (1) ① Reg Write : true
- ② ALUSrc : 0
- ③ ALUop : "and"
- ④ MemWrite = MemRead = false : 没有读、写存储器
- ⑤ MemToReg = 0 : 写回的值来自 ALU
- ⑥ RegDst = 1 : 写回 rd

(2) Registers, ALUSrc mux, ALU, the MemToReg mux

(3) 都产生输出。没有使用数据存储器、ImmGen 的输出。

4.3 (1) 只有 Load, store 指令会使用, 为 $25\% + 10\% = 35\%$

(2) 100%

(3) 只有 R 型指令不用, 为 $100\% - 24\% = 76\%$

(4) 符号扩展每个时钟周期均有输出, 只是在不需要的时候程序不使用。

4.5 0x0Dc6ba23: 0000 0000 1100 0110 1011 1010 0010 0011, 为 sd x12, 20(x13)

(1) OP 字段为 000000, 所以 ALUop 为 00, ALU 控制线为 0010.

(2) 不是跳转, PC 地址应为 $PC+4$. 路径为 $PC \rightarrow ADD \xrightarrow{+4} PC+4 \xrightarrow{\text{branch mux}} PC$

(3) ① ALUSrc: 输入为 Reg[x12] 和 0x0000 0000 0000 0014
输出为 0x0000 0000 0000 0014

② MemToReg: 输入为 (Reg[x13] + 0x14) and undefined
输出为 undefined

③ Branch: 输入 $PC+4$ 和 $PC+0x28$

(4) ALU 输入 Reg[x13] 和 0x0000 0000 0000 0014

第一个加法单元 ADD 输入 PC 和 4

第二个加法单元分支输入 PC 和 0x0000 0000 0000 0028



南开大学

作业纸

系别 _____ 班级 _____ 姓名 _____ 第 2 页

- (5) 读寄存器1: 输入 0x13 写数据: 不需要
 读寄存器2: 输入 0x12 Reg Write: false
 写寄存器: 0x0

4.7 (1) $T(R) = 30 + 250 + 150 + 25 + 200 + 25 + 20 = 700 \text{ ps}$

(2) $T(LW) = 30 + 250 + 150 + 25 + 200 + 25 + 20 = 950 \text{ ps}$

(3) $T(SW) = 30 + 250 + 150 + 200 + 25 + 250 = 905 \text{ ps}$

(4) $T(beg) = 30 + 250 + 150 + 25 + 200 + 5 + 25 + 20 = 705 \text{ ps}$

(5) $T = 30 + 250 + 150 + 25 + 200 + 25 + 20 = 700 \text{ ps}$

(6) 取决于 LW 指令的延迟, 故为 950 ps.

4.10 (1) 减少 12% LW, SW 指令, 减少了 $0.12 \times (0.25 + 0.11) = 0.0432$ 的指令时间.

但是, 运行一条指令的时间增加了 10 ps, 为 960 ps.

从而加速比为 $\frac{950}{(1 - 0.0432) \times 960} = 1.034$

(2) ① 原来: CPU 成本为 $PC + I\text{-Mem} + \text{Reg File} + ALU + D\text{-Mem} + \text{Sign Extend} + \text{Controls} + \text{adders} + \text{muxes} + \text{single gates} = 5 + 1000 + 200 + 100 + 2000 + 100 + 1000 + 30 \times 2 + 5 \times 10 + 1 \times 1 = 4496$

② 改进后: 只有 Register File 增加 200, 故 CPU 成本为 $4496 + 200 = 4696$

综上, $\frac{4696}{4496} = 1.044$, 则性能提升 3%, CPU 成本上升 4.4%.

(3) 在需要提升性能而不在于成本的时候可以增加寄存器, 在性能满足后, 或者上升没有意义、成本高, 就不需要增加.

4.15 (1) ALU 和数据寄存器并行, 则取二者中耗时最久的即可, 原片的时钟周期为 $950 - 200 = 750 \text{ ps}$.

(2) LW, SW 占 35%, 故指令数为 $1/0.35 = 1.35$, 而运行一条指令需 750 ps.

加速比为 $\frac{950}{750 \times 1.35} = 0.93$, 说明现在的运行更慢, 慢了 7%.



南開大學

作業紙

系別_____ 班级_____ 姓名_____ 第 3 页

- (3) 主要因素是 load, store 的指令数量, 但 load, store 的使用方式也会影响.
- (4) 原来的好. 在指令中, lw, sw 出现频率高. 把 lw, sw 拆开, 反而会降低 CPU 运行速度, 但如果 lw, sw 使用较少, 也可以考虑新的 CPU.