UNIVALI
Universidade do Vale do Itajaí
Escola do Mar, Ciência e Tecnologia - EMCT
Ciência da Computação

Lógica

Sistemas Dicotômicos

CONCEITOS

As situações são normalmente apenas definidas com dois estados

1	0
Sim	Não
Dia	Noite
Preto	Branco
Ligado	Desligado

CONCEITOS

A lógica começou a desenvolver-se com Aristóteles (384 – 322 a.C.)

Gottfried Wilhelm Leibniz (1646 – 1716) desenvolve o conceito de lógica matemática

Leonhard Euler (1707 – 1783) introduz a representação gráfica das relações entre sentenças e preposições

John Venn (1834 – 1923), E. W. Veitch em 1952 e M. Karnaugh (1953) ampliam as ideias de Euler

Augustus DeMorgam publica *Formal Logic*

George Boole publicou estudos sobre a Álgebra de Boole em 1848, 1854 e 1959

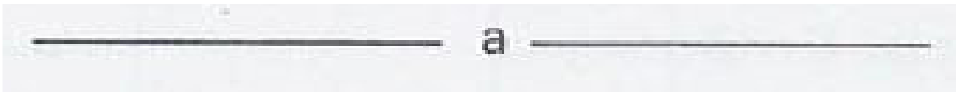
Somente em 1937 foi vista a utilidade e aplicação da Álgebra de Boole

INTERRUPTORES

Chamamos interruptor ao dispositivo ligado a um ponto de um circuito elétrico, que pode assumir um dos dois estados: fechado(1) ou aberto(0). Quando fechado, o interruptor permite que a corrente passe através do ponto, enquanto aberto nenhuma corrente pode passar pelo ponto.

Representação:

Convenção:

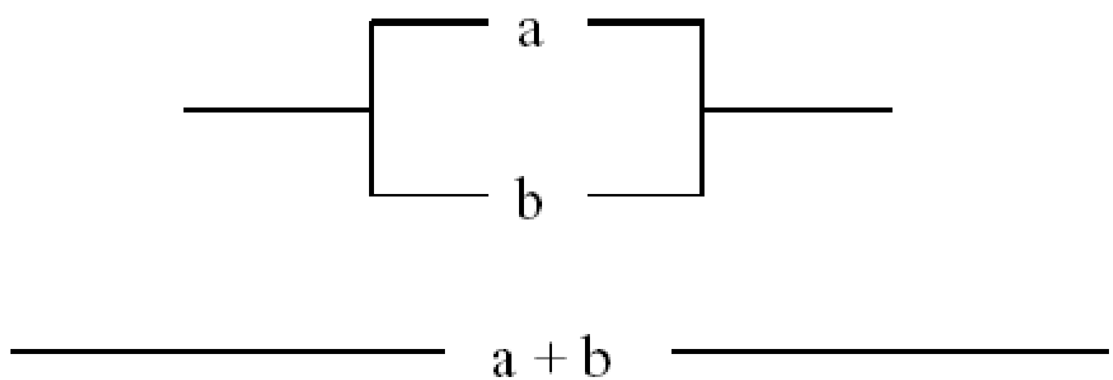


INTERRUPTORES

Um interruptor aberto quando está fechado e fechado quando está aberto chama-se *complemento* (Inverso ou Negação) de **a**, e denota-se **a’**

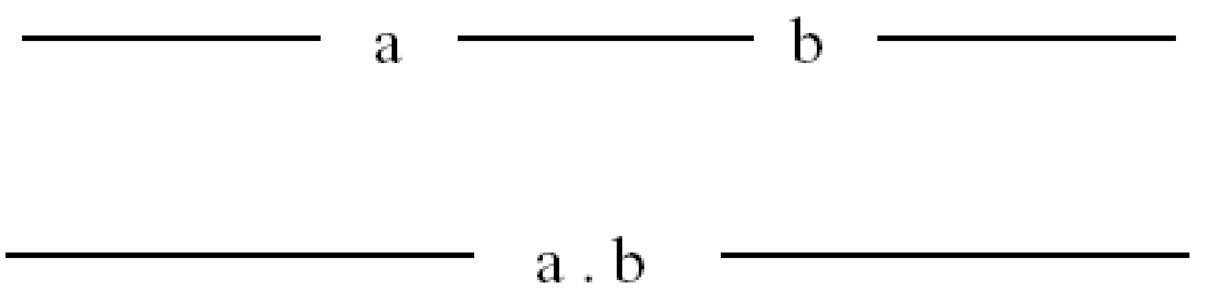
INTERRUPTORES

Sejam **a** e **b** dois interruptores ligados em paralelo. Numa ligação em paralelo, só passará corrente se pelo menos um dos interruptores estiver fechado, isto é, apresentar o estado 1. Denotaremos a ligação de dois interruptores **a** e **b** em paralelo por **a + b**, então:



INTERRUPTORES

Sejam **a** e **b** dois interruptores ligados em série. Numa ligação em série, só passará corrente se ambos os interruptores estiverem fechados, isto é, se **a=b=1**. Denotaremos a ligação de dois interruptores a e b em série por **a.b** ou simplesmente **ab**, então:



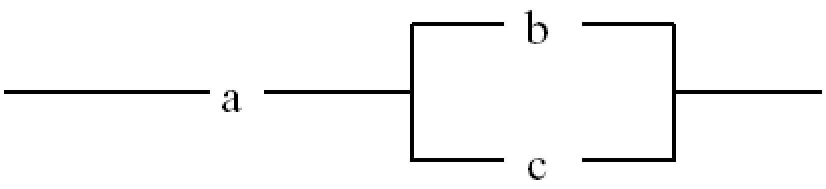
INTERRUPTORES

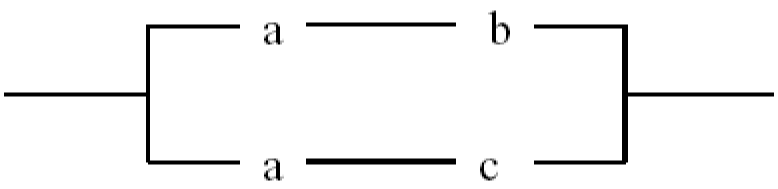
Assim considerando os estados possíveis de serem assumidos pelos interruptores nas ligações em série e em paralelo, podemos notar que:

PARALELO	SERIE
0 + 0 = 0	0 . 0 = 0
0 + 1 = 1	0 . 1 = 0
1 + 0 = 1	1 . 0 = 0
1 + 1 = 1	1 . 1 = 1
a + b = b + a	a . b = b . a
a + a’ = 1	a . a’ = 0
a + 0 = a	a . 0 = 0
a + 1 = 1	a . 1 = a

INTERRUPTORES

Equações

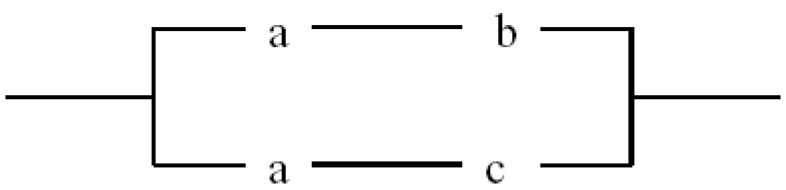


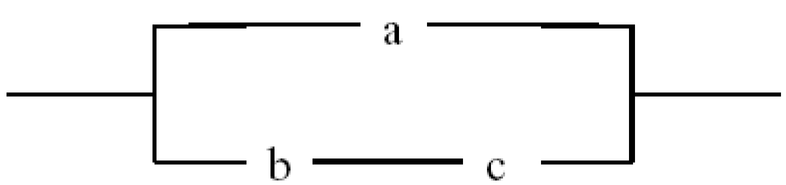


$$a \,.\, (b + c) \quad = \quad (a \,.\, b) + (a \,.\, c)$$

INTERRUPTORES

Equações

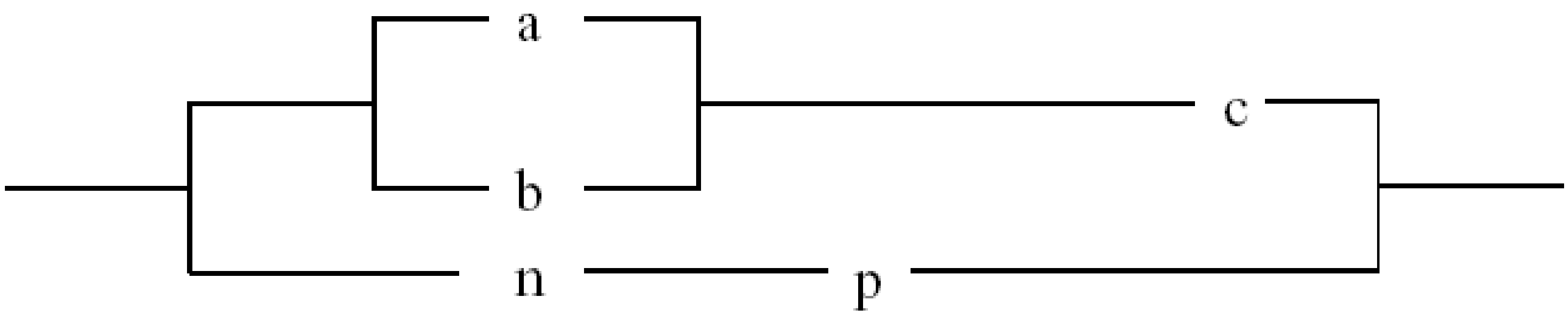




$$(a \,.\, b) + (a \,.\, c) \neq a + (b \,.\, c)$$

INTERRUPTORES

Exemplos

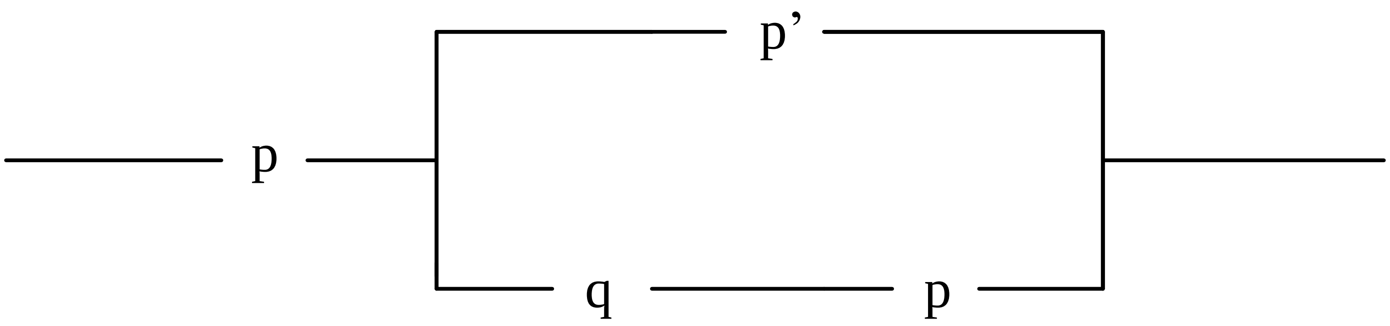


$$(a + b) . c + (n . p)$$

INTERRUPTORES

Exemplos

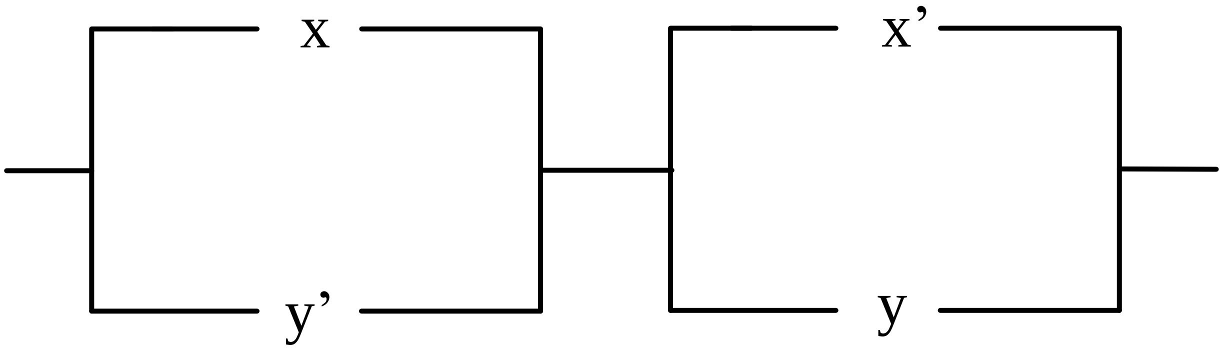
$$p \,.\, (p' + q \,.\, p)$$



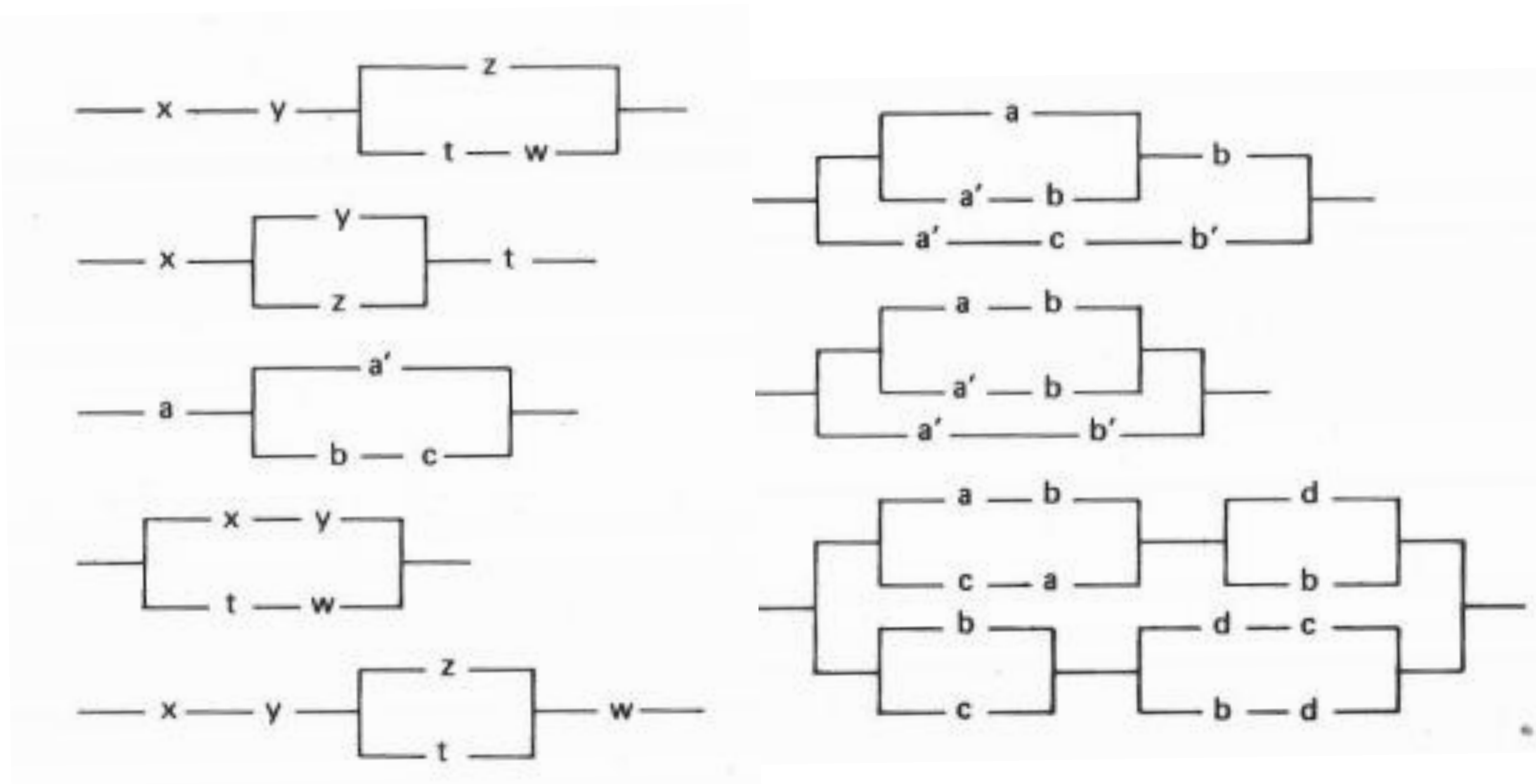
INTERRUPTORES

Exemplos

$$(x + y') \cdot (x' + y)$$



INTERRUPTORES



INTERRUPTORES

Exercício

a) $p \cdot (q + r)$

b) $m + (p' \cdot q' \cdot r')$

c) $m + n + p + q$

d) $(x \cdot y) + (x' \cdot z)$

e) $(x' \cdot y) + (x \cdot y')$

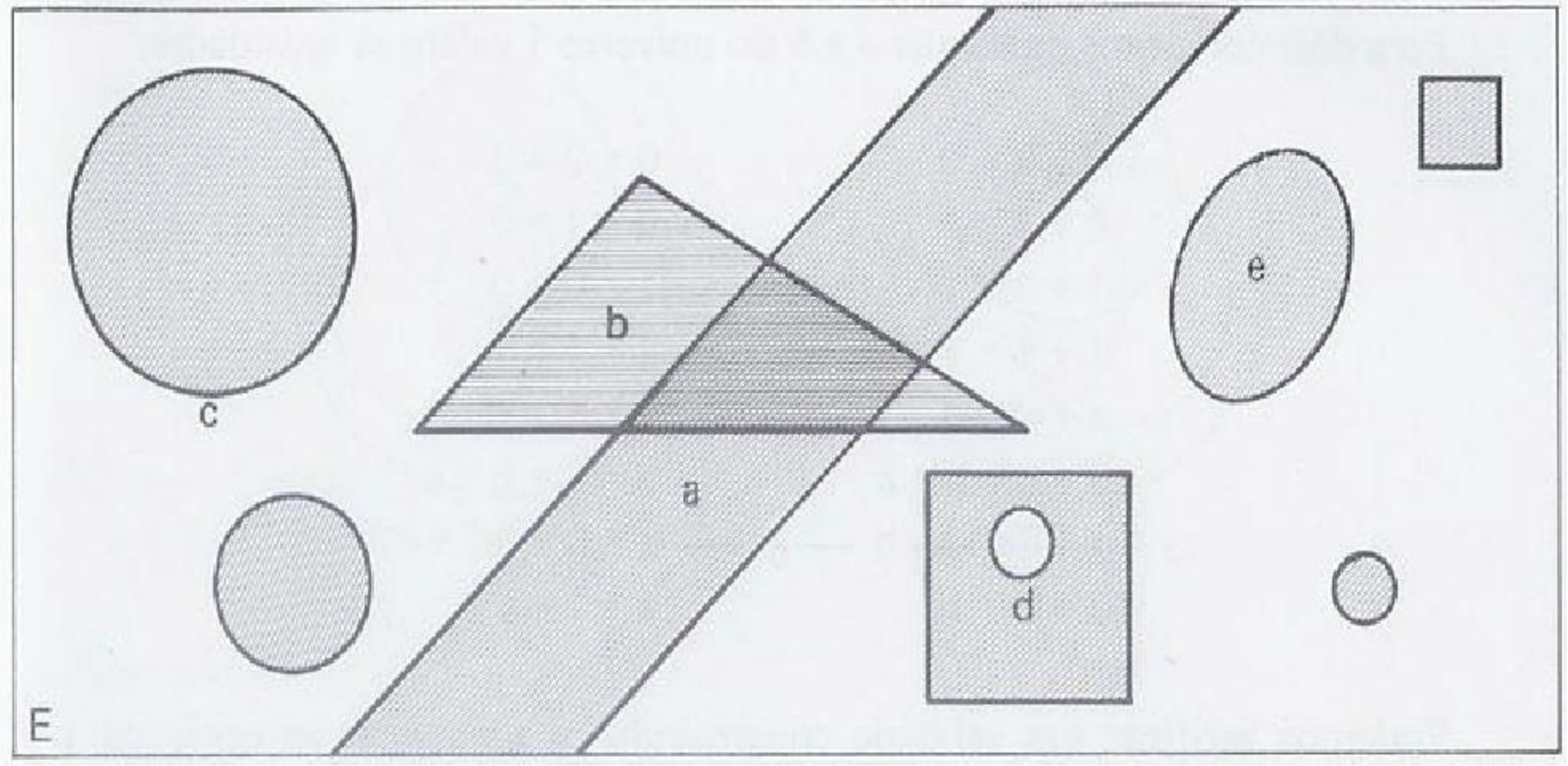
f) $(p + q) \cdot (p' + q')$

g) $(p + q) \cdot (p + q' + r')$

h) $(a + b \cdot c) \cdot (a' \cdot b' + c') + a' \cdot b' \cdot c'$

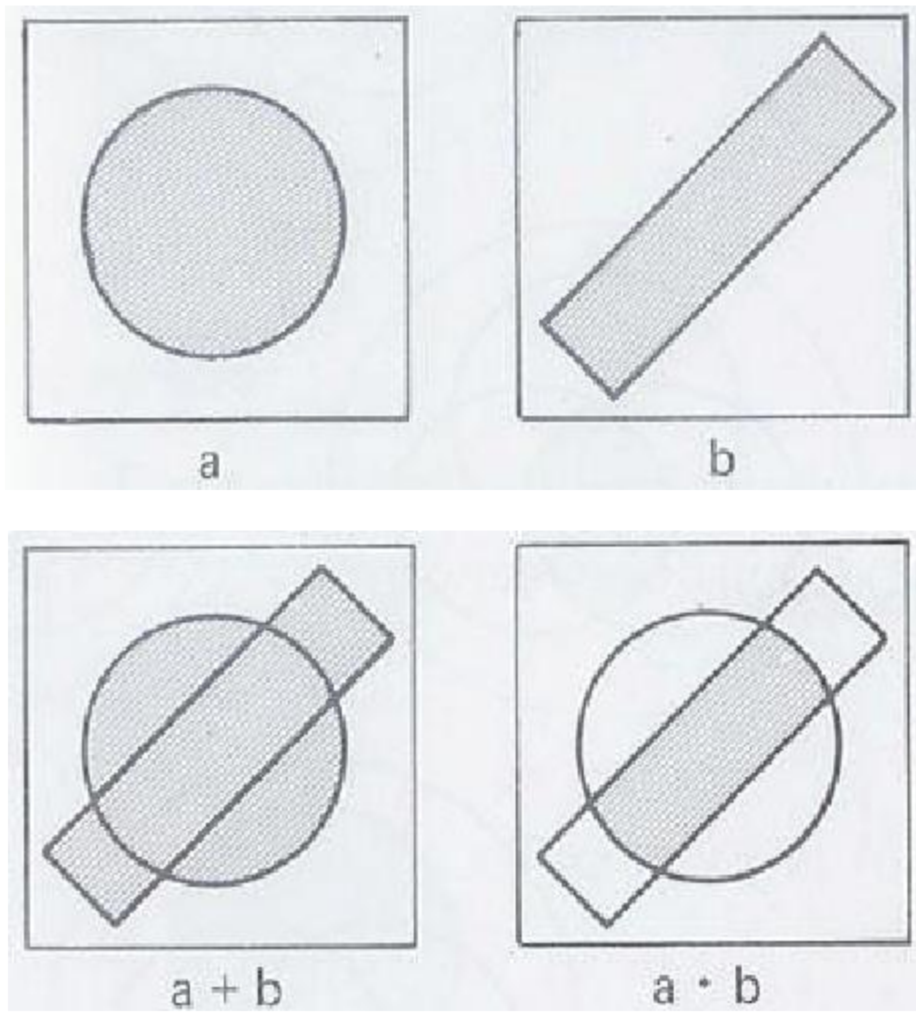
i) $p \cdot [q' \cdot (s + r) + r \cdot s] + (q + p') \cdot (r \cdot s' + s)$

Conjuntos



Conjuntos

A + B
A União B



A . B
A Intersecção B

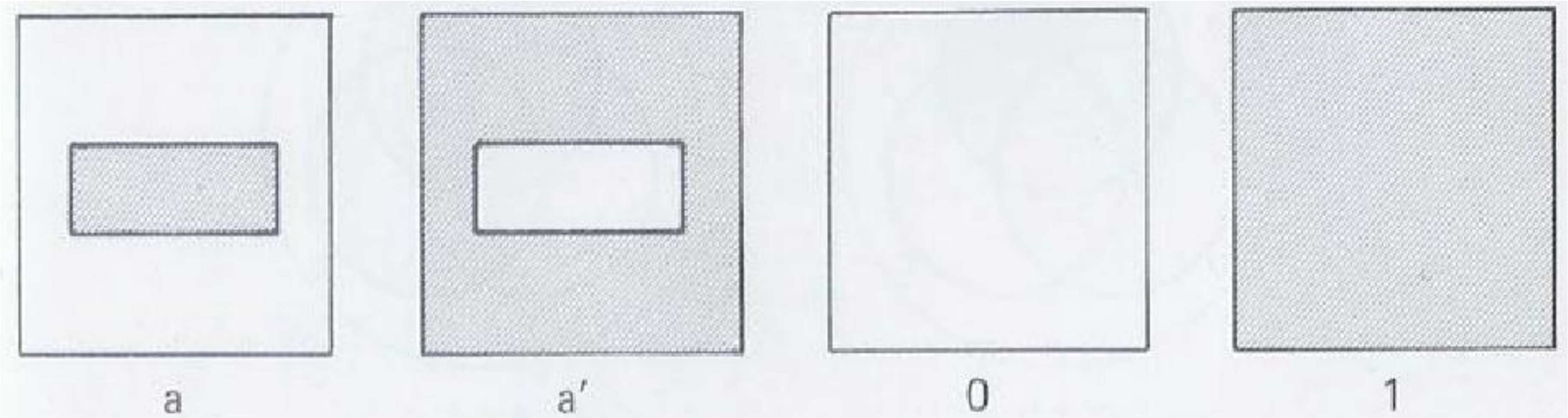
Conjuntos

Observe que **a’** é o complemento de **a**

Todos os pontos do espaço que não pertence ao conjunto “**a**”

Conjunto vazio representado por **0**

Conjunto Universo representado por **1**

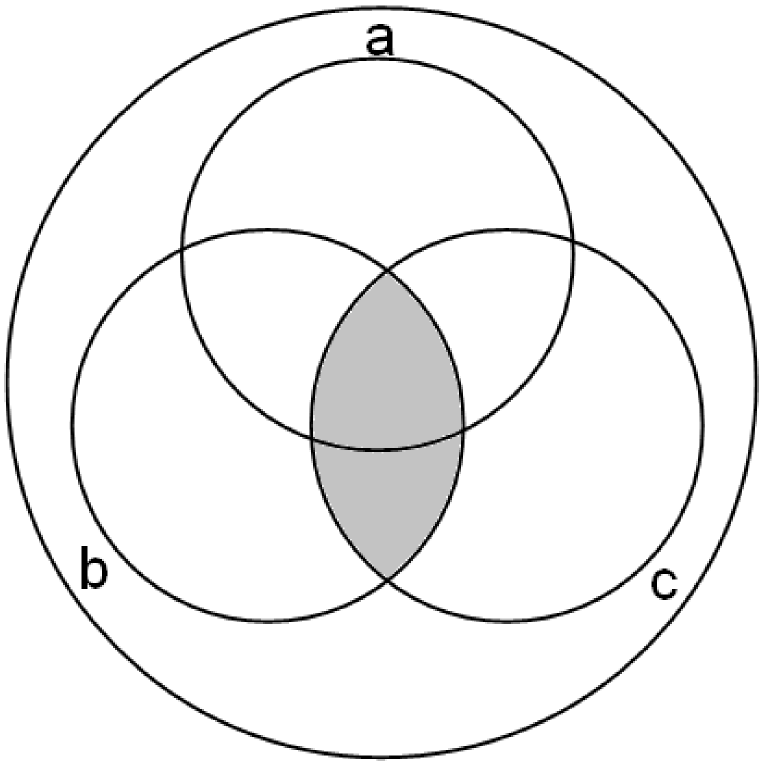


Conjuntos

PARALELO	SERIE
$0 + 0 = 0$	$0 . 0 = 0$
$0 + 1 = 1$	$0 . 1 = 0$
$1 + 0 = 1$	$1 . 0 = 0$
$1 + 1 = 1$	$1 . 1 = 1$
$a + b = b + a$	$a . b = b . a$
$a + a' = 1$	$a . a' = 0$
$a + 0 = a$	$a . 0 = 0$
$a + 1 = 1$	$a . 1 = a$

Círculos de Euler ou Diagrama de Venn

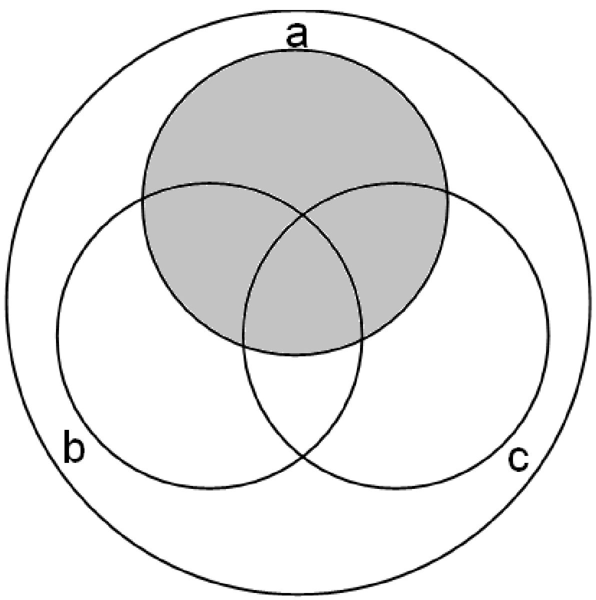
Representa graficamente expressões lógicas



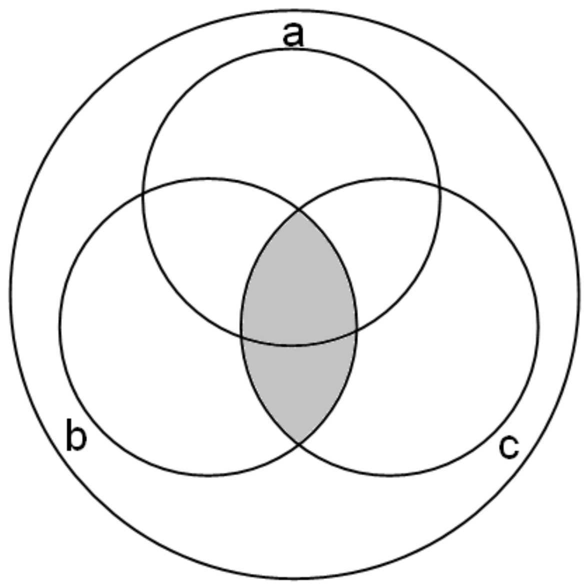
$b \cdot c$

Círculos de Euler ou Diagrama de Venn

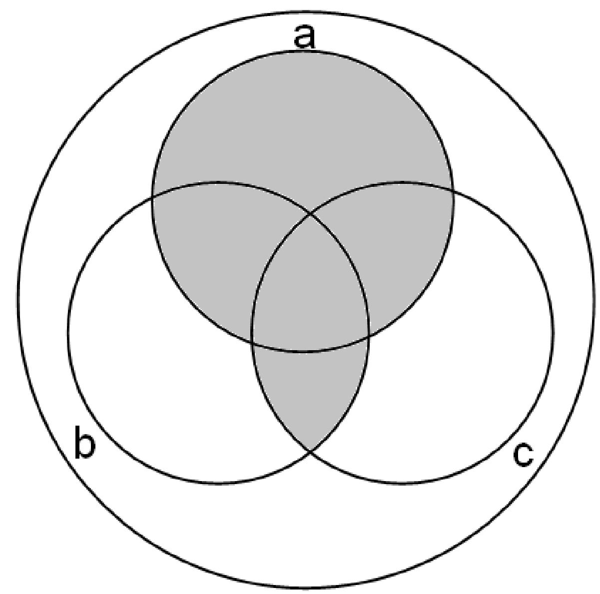
$$a + (b \cdot c) = (a + b) \cdot (a + c)$$



a



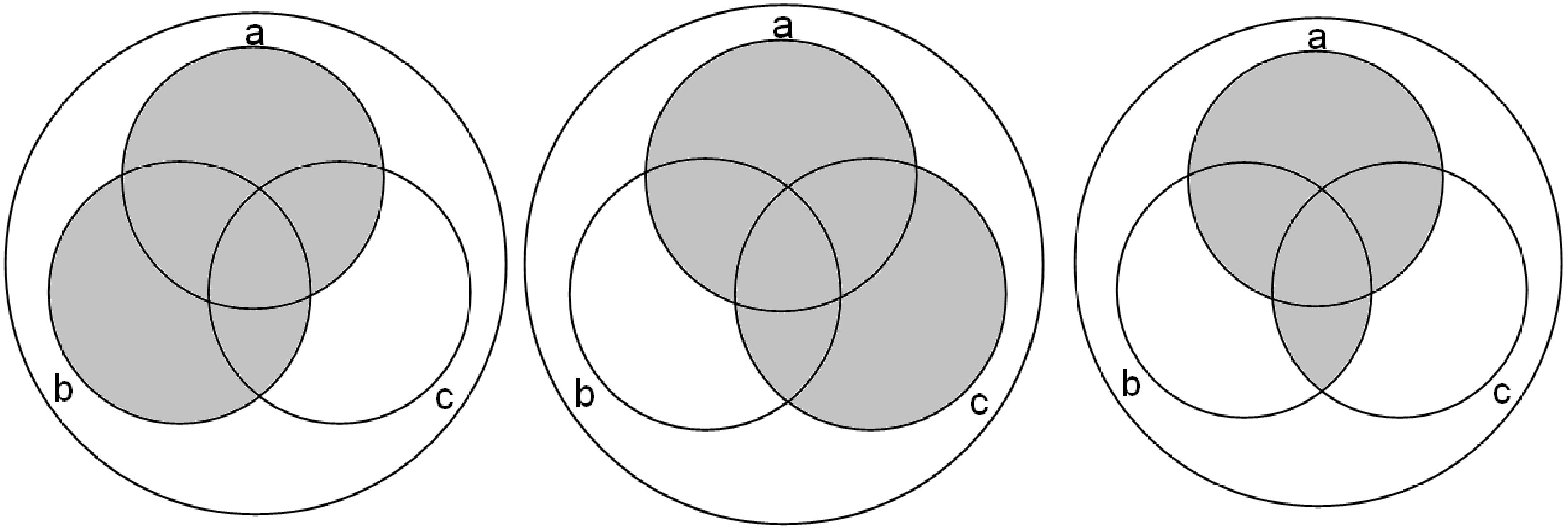
$b \cdot c$



$a + (b \cdot c)$

Círculos de Euler ou Diagrama de Venn

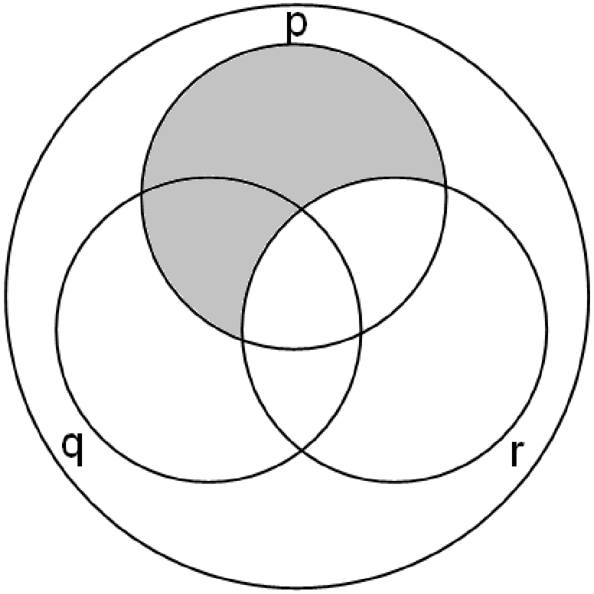
$$a + (b \cdot c) = (a + b) \cdot (a + c)$$



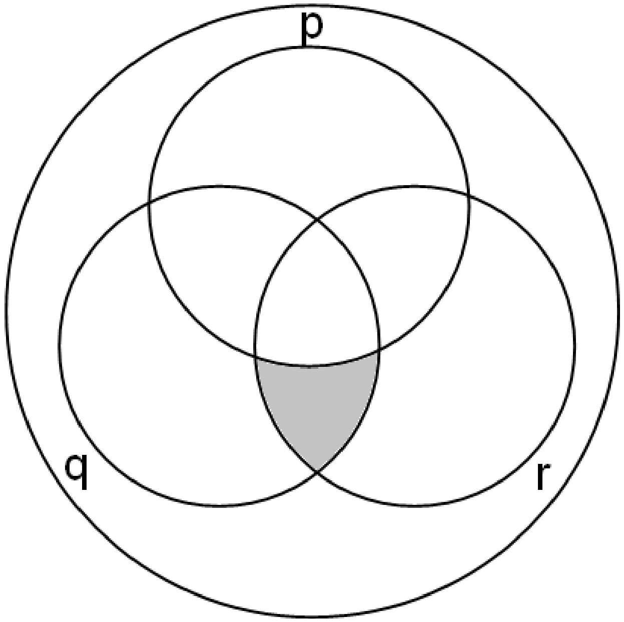
$(a + b)$ $(a + c)$ $a + (b \cdot c)$

Círculos de Euler ou Diagrama de Venn

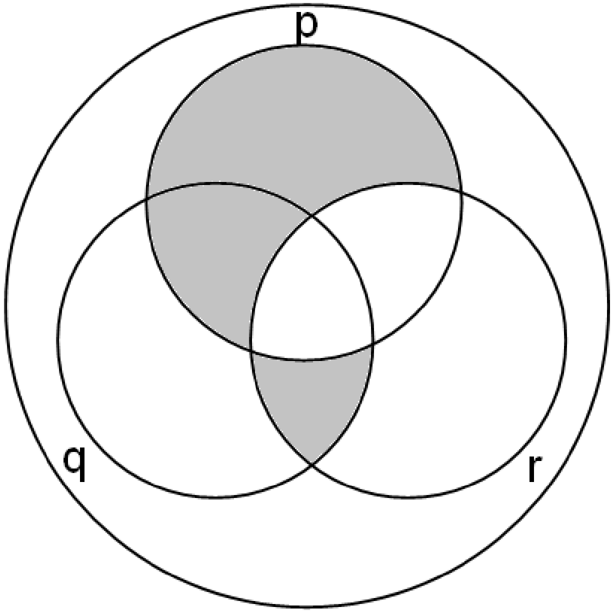
$$pr' + p'qr$$



pr’



p’qr



pr’ + p’qr

Exercícios

Desenhar os diagramas

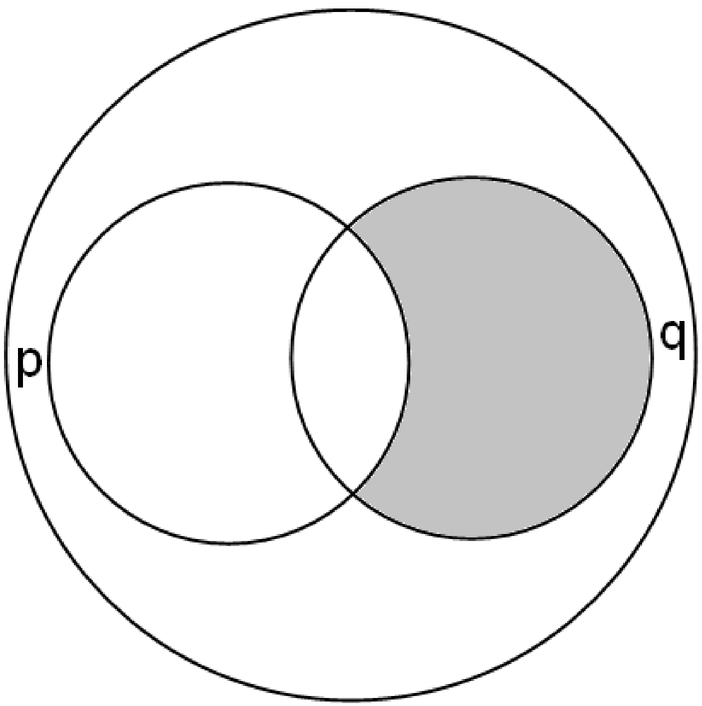
a) $p + q'$

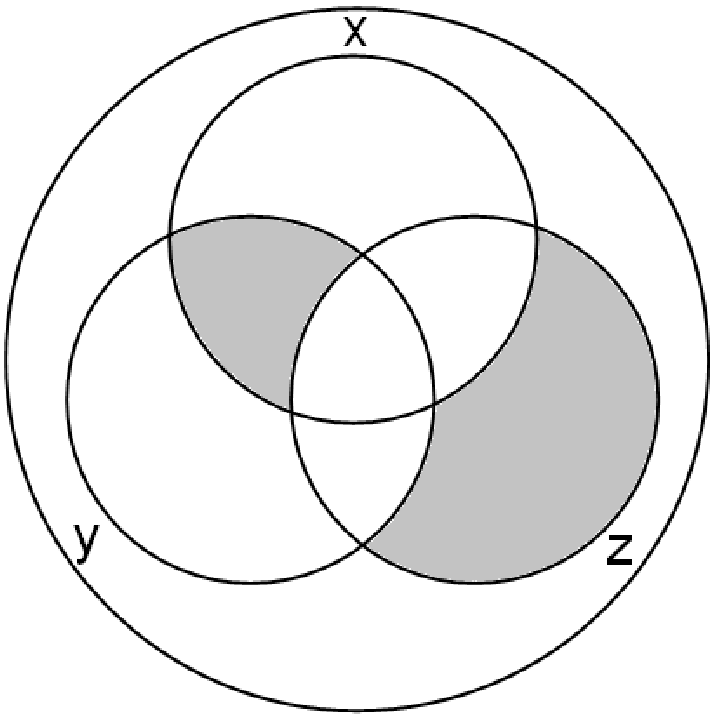
b) $p \cdot q'$

c) $p \cdot q' + p' \cdot q$

Exercícios

Apresentar a expressão



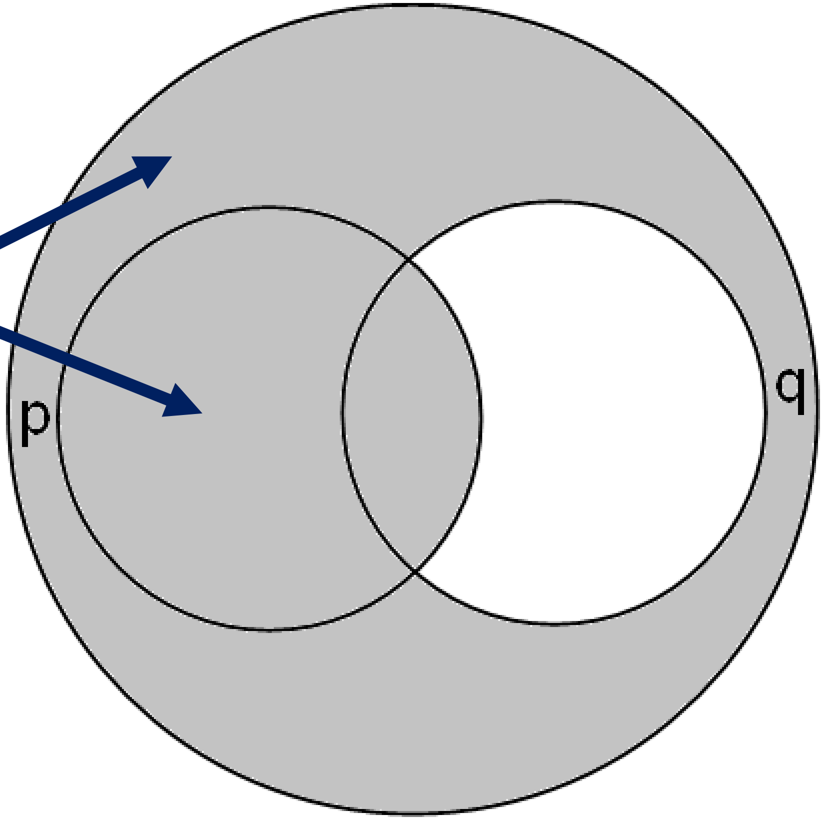


Exercícios - Resoluções

Desenhar os diagramas

a) p + q’

Relembre que o complemente de **q** é **q’**, sendo assim, preencho tudo que não pertence a **q**, isso inclui a área externa e **p** (excluindo a intersecção com **q**)

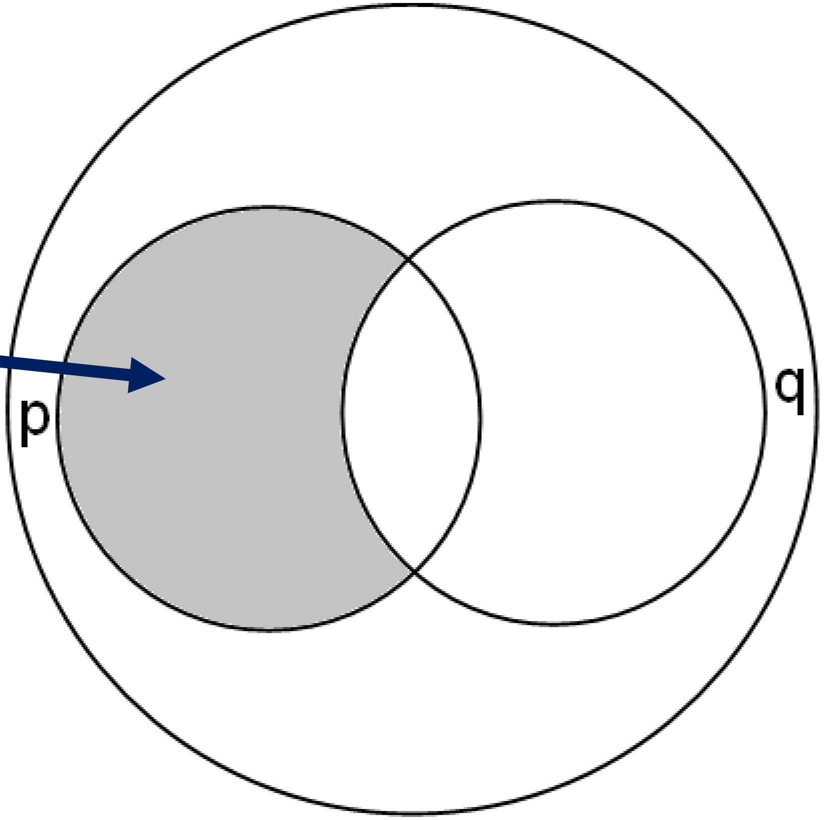


Exercícios - Resoluções

Desenhar os diagramas

b) $p \cdot q'$

Relembre que o complemente de **q** é **q’**, sendo assim, preencho tudo que não pertence a **q**, mas diferente da questão **a)**, preencho tudo que está em interseção com **p** (a área externa não está em intersecção com **p**)



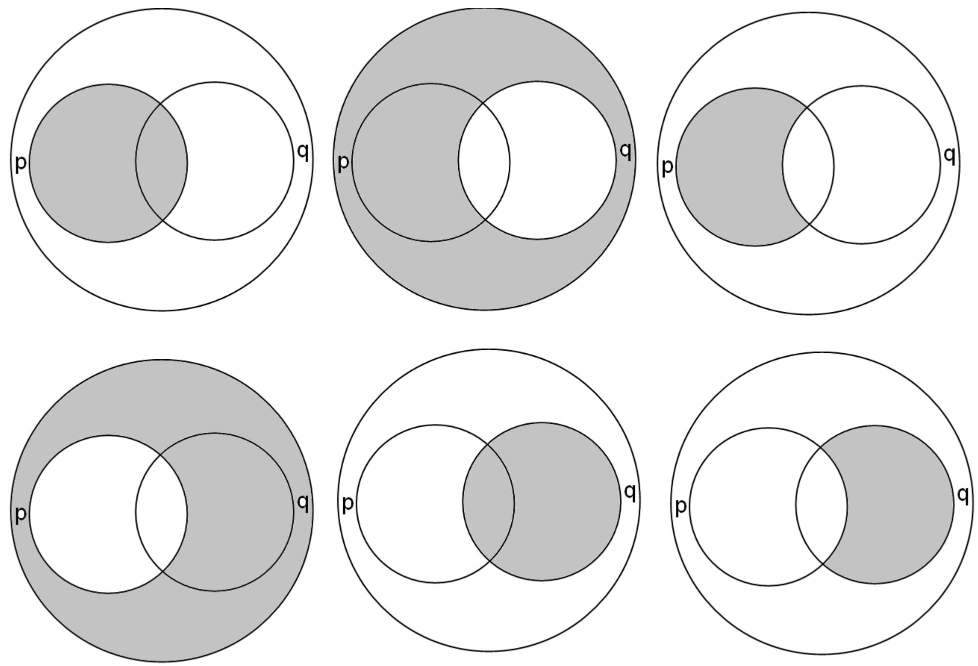
Exercícios - Resoluções

Desenhar os diagramas

c) $p \cdot q' + p' \cdot q$

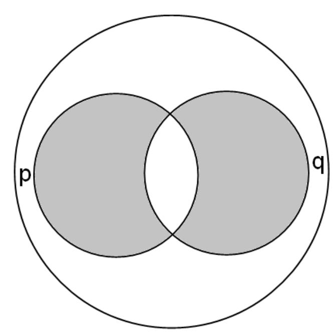
Realizando o preenchimento por etapas, fica mais claro como a união e intersecção produzem o resultado final correto

p **q'** **pq'**



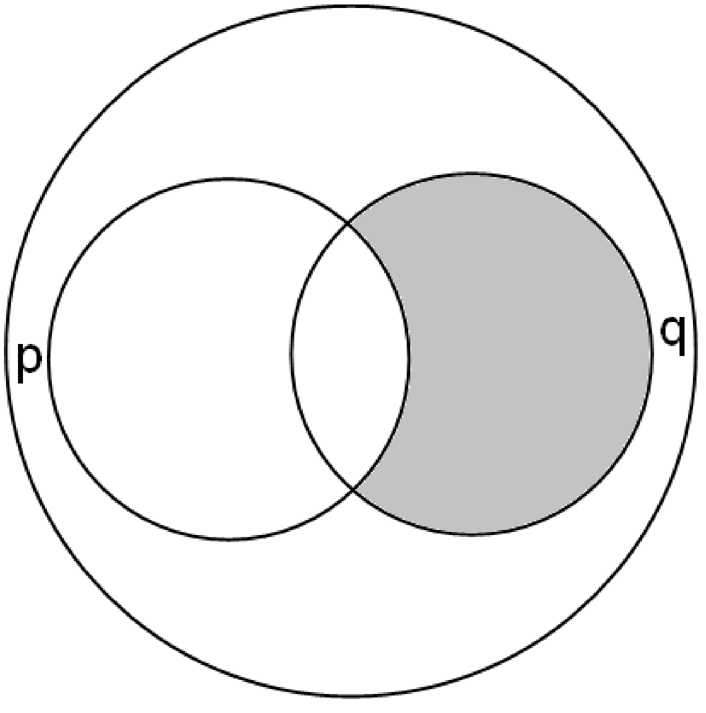
p' **q** **p'q**

pq' + p'q

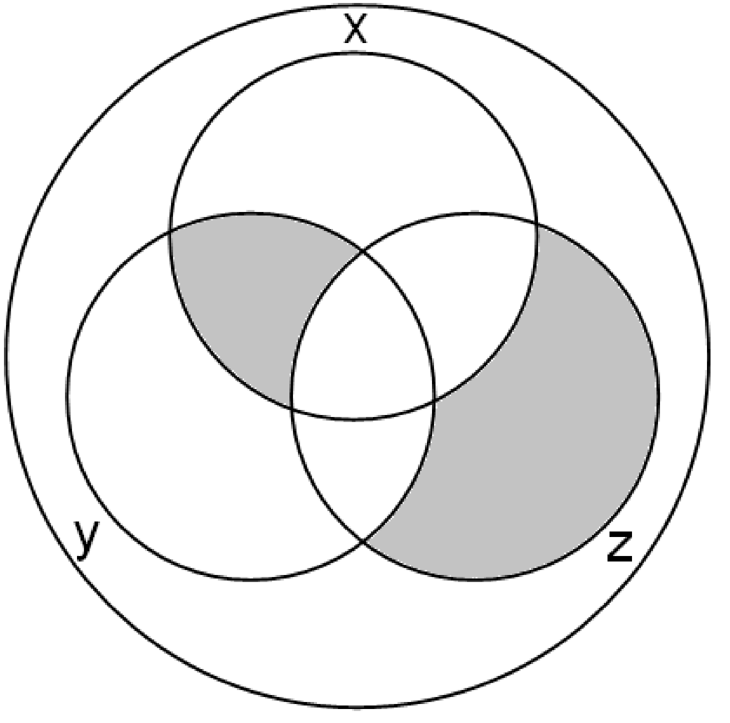


Exercícios - Resoluções

Apresentar a expressão



$p' \cdot q$



$x \cdot y \cdot z' + x' \cdot y' \cdot z$

Exercícios - Problema

Na redundância de hardware passiva os elementos redundantes são usados para mascarar falhas. Todos os elementos executam a mesma tarefa e o resultado é determinado por votação. Exemplos são TMR (triple modular redundancy) e NMR (redundância modular com n módulos). TMR, redundância modular tripla, é uma das técnicas mais conhecidas de tolerância a falhas. TMR mascara falhas em um componente de hardware triplicando o componente e votando entre as saídas para determinação do resultado. A votação pode ser por maioria (2 em 1) ou votação por seleção do valor médio. O votador não tem a função de determinar qual o módulo de hardware discorda da maioria. Se essa função for necessária no sistema, ela deve ser realizada por um detector de falhas.

Baseado nessa descrição da técnica TMR, assuma que você é um desenvolvedor que foi contratado por uma empresa que necessita implantar a técnica de TMR no seu sistema computacional visando a operação em uma usina nuclear. Inicialmente, eles requisitaram que você, por meio de interruptores, demonstre o funcionamento da técnica. Considere 1 como funcionamento normal e 0 como funcionamento não desejado. O sistema computacional deverá contar com os computadores (entradas) **X**, **Y** e **Z** e uma saída **S**.