



Introdução a Microeletrônica

OTIMIZAÇÃO AMPLIFICADOR DE 2 ESTÁGIOS

MATHEUS FRANCISCO BATISTA MACHADO

Professor:

TIAGO OLIVEIRA WEBER

1 Parte 1

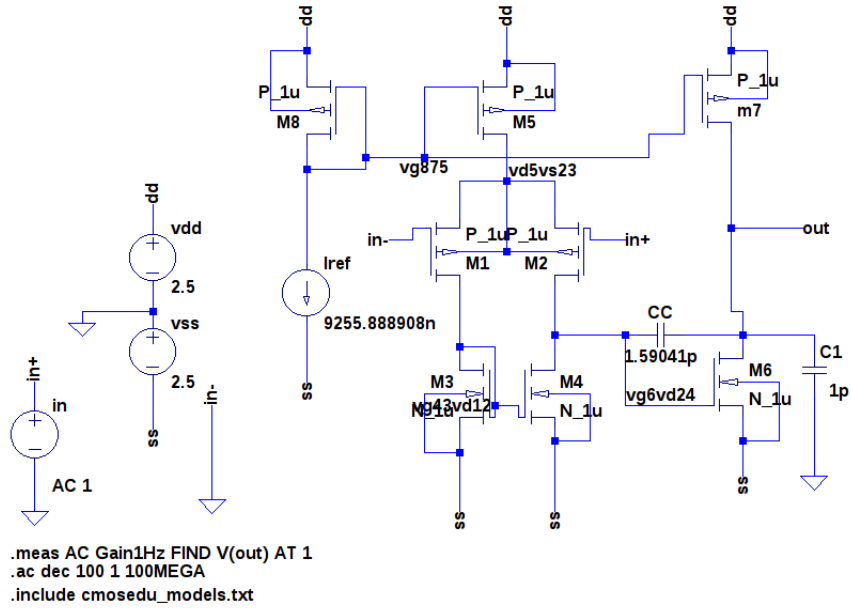


Figure 1: Amplificador de 2 estágios

Buscando compreender melhor o modelo do circuito da Figura 1, de fonte comum com carga ativa, foi montado um modelo de pequenos sinais na figura 2. Os valores encontrados para o transistores M8,M7,M5 para as devidas $W_8/L_8 = W_5/L_5 = W_7/L_7$ e para os M3 e M4 também são iguais entre si, como M1 e M2 são iguais entre si também. Com isso podemos olhar para o primeiro estágio como.

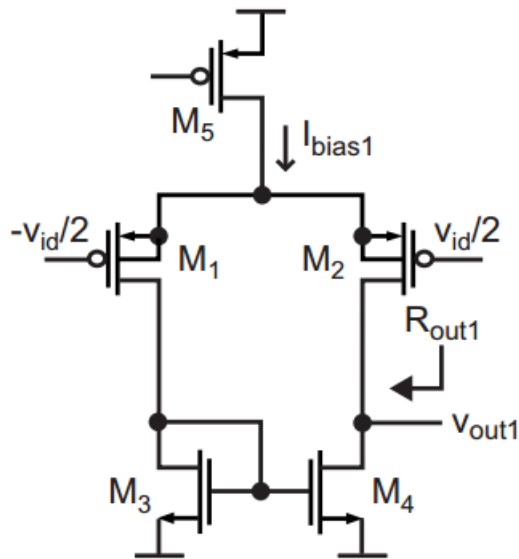


Figure 2: Primeiro estágio

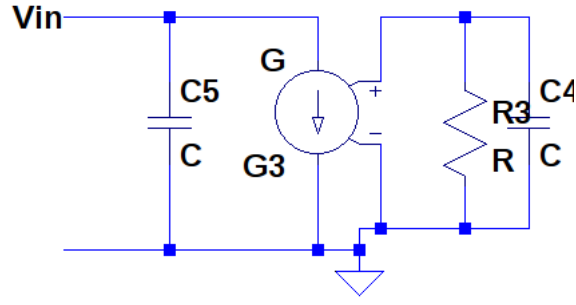


Figure 3: Primeiro estágio

Podemos assumir que $Gm_1 = gm_1 = gm_2$ e $R_{out1} = r_{o2} || r_{o4}$ e as capacitância $\frac{1}{s(Cgs_1/2)} = \frac{1}{s(Cgs_2/2)}$, aplicando os método de Thevenin analise.

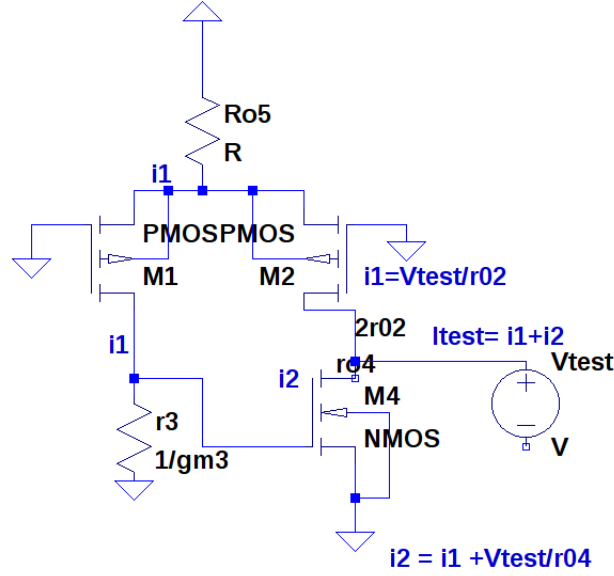


Figure 4: Calculando Rout1

Corrente calculada é $itest = i_1 + i_2 = i_1 + i_1 + \frac{V_{test}}{r_{o4}} = \frac{2V_{test}}{2r_{o2}} + \frac{V_{test}}{r_{o4}}$, calculando $R_{out1} = r_{o2} || r_{o4}$, para calcular G_{m1} temos que a corrente que entra assumindo agora no lugar da fonte V_{test} um terra. Assim $i_1 = -gm_1(-v_{id}/2) = \frac{gm_1}{2}v_{id}$ e $i_2 = gm_2(v_{id}/2) = \frac{gm_2}{2}v_{id} = \frac{gm_1}{2}v_{id}$, $G_{m1} = gm_1 = gm_2$

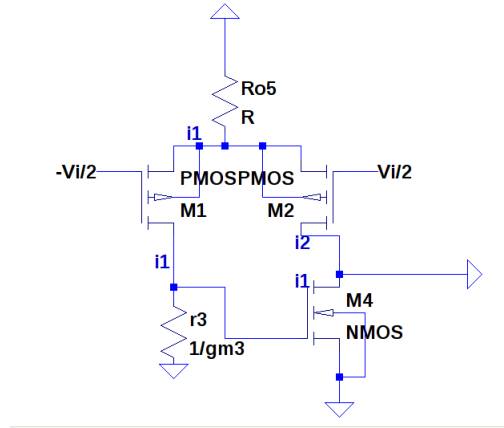


Figure 5: Calculando Gm1

Para o segundo estágio temos que $R_{ou2} = \frac{r_{o6}}{r_{o7}}$ e $Gm_2 = gm_6$ e a capacitância é $Z_{in2} = \frac{1}{sC_{gs6}}$ fazendo o ganho para o modelo de pequenos sinais temos que é igual. $Av = gm_1(ro_2 || ro_4)gm_6(ro_6 || ro_7)$

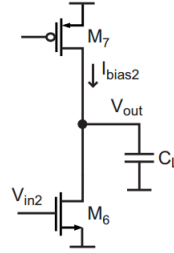


Figure 6: Segundo estágio

Logo o modelo de pequenos sinais é igual a figura 7

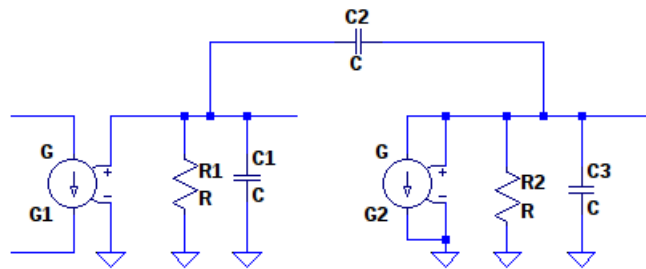


Figure 7: Modelo de pequenos sinais

2 Parte 2

Considere a situação quando os dois terminais de entrada estão ligados e conectado a uma tensão V_{cim} . O menor valor de V_{ICM} deve ser suficientemente grande para manter

M1 e M2 em saturação. Assim, o valor mais baixo de V_{ICM} não deve ser inferior à tensão .No dreno de M1 ($-VSS + VGS3 = -VSS + Vtn + VOV3$) por mais do que $|Vtn|$, $V_{ICM} \geq -VSS + Vtn + VOV3 - |Vtp|$ O valor mais alto do VICM deve garantir que o M5 permaneça em saturação, ou seja, a tensão em M5, VSD5, não deve diminuir abaixo de VOV5. Equivalentemente, a tensão no dreno de M5 não deve ultrapassar o $VDD - |VOV5|$. Assim, o limite superior do VICM é: $V_{ICM} \leq VDD - |VOV5| - VSG1$ equivale $V_{ICM} \leq VDD - |VOV5| - |Vtp| - |VOV1|$ juntando temos $-VSS + VOV3 + Vtn - |Vtp| \leq V_{ICM} \leq VDD - |Vtp| - |VOV1| - |VOV5|$ Como esperado, as tensões de overdrive, que são parâmetros de projeto importantes, são subtraídas de as tensões de alimentação de corrente contínua, reduzindo assim a faixa de entrada em modo comum. Daqui decorre da um ponto de vista da gama VICM é desejável para selecionar os valores de V OV o mais baixo possível. Nós Observe da que o limite inferior de V ICM é aproximadamente dentro de uma Tensão de -VSS. O limite superior, no entanto, não é tão bom é inferior a VDD por dois overdrive tem uma tensão transmissão e uma tensão de limiar. A extensão da balança de sinal permitida na saída do amplificador operacional é limitada na extremidade inferior pela necessidade de manter M6 saturado e na parte superior pela necessidade de manter o M7 saturado, assim $-VSS + VOV6 \leq vO \leq VDD - |VOV7|$. Assim, a tensão de saída pode avançar para dentro de uma tensão de sobrecarga de cada um dos trilhos de alimentação. Este é um balanço de saída razoavelmente largo e pode ser maximizado selecionando valores para VOV. De M6 e M7 o mais baixo possível. Um requisito importante de um circuito amp-op é que é possível que seu terminal de saída seja conectado de volta ao seu terminal de entrada negativa de modo que seja obtido um amplificador de ganho unitário.

3 Parte 3

Em virtude de otimizar o circuito elétrico é utilizado o programa do MATLAB com o algoritmo de otimização de partículas ou Particle Swarm . Com objetivo de maximizar o ganho, modificando apenas as variáveis de entrada $V_{in}, W_N, L_N, W_P, I_{ref}$, tendo em vista que os transistores M8, M7 e M5 tem os mesmo W e L como já foi explicado na parte1, também M2 e M1 e também M3 e M4.

O algoritmo de Particle Swarm otimiza o problema iterativamente buscando melhorar a solução de cada indivíduo, inicialmente criar uma solução inicial chamada de colônia inicial, assim vai atualizando o vetor de velocidade para cada partícula, atualiza a posição de cada partícula verifica o critério de parada, com isso a cada iteração buscando diminuir o custo e aumentar o ganho para nosso problema.

Dado os algoritmos de otimização foi trabalhado com os limites de entradas

$$0.1p < C_c < 5pF$$

$$3\mu < W_N < 50\mu$$

$$1.5\mu < L_N < 50\mu$$

$$3\mu < W_P < 50\mu$$

$$1.5\mu < L_P < 20\mu$$

$$100n < Iref < 100\mu$$

Nos códigos de função custo e escrever netlist foram utilizados do circuito anterior, sendo que apenas foi modificado nossa função custo utilizando $-2*meas + 2*impcSat$, onde $impcSat$ é o valor calculado que irá influenciar quando um transistor não estiver saturado, com isso também foi criado um read log para a simulação OP buscando calcular pegar os valores do Vgs e Vds para os transistores para realizar o calculo e verificar se estão em saturação, também algumas modificações no write netlist devido este circuito contém mais variáveis de entrada, como o objetivo é de minimização, isto implica quando mais negativo for o ganho mais longe estamos de nosso melhor ganho, visto isso multiplicamos o ganho por um fator negativo com intuito de negar o valor e somamos a função custo com um valor multiplicado caso os transistores não esteja saturado assim aumentando o custo e não utilizando este valor. Para o circuito acima o ganho foi de **155dB**, representado por uma otimização PSO de 35 indivíduos e 200 iterações e 50 iterações de pattern search. A convergência da resposta pode ser observada na figura 3.

Porém particle swarm foi interrompido na iteração 200, pois o algoritmo não estava mais conseguindo mais otimizar o circuito. Nosso valor da função custo foi de -214,57. Os valores encontrados na otimização foram $W_{M8/M5/M7} = 49.992332\mu$, $L_{M8/M5/M7} = 49.986531\mu$, $W_{M2/M1} = 49.998294\mu$, $L_{M2/M1} = 9.069192$, $W_{M3/M4} = 41.548244\mu$, $L_{M3/M4} = 47.775368\mu$, $W_{M6} = 49.906981\mu$, $L_{M6} = 28.964298\mu$, $C = 0.100001p$, $Iref = 10892.687537n$. Como foi realizado um algoritmo para verificar a saturação estamos garantindo que todos os transistores estão em saturação.

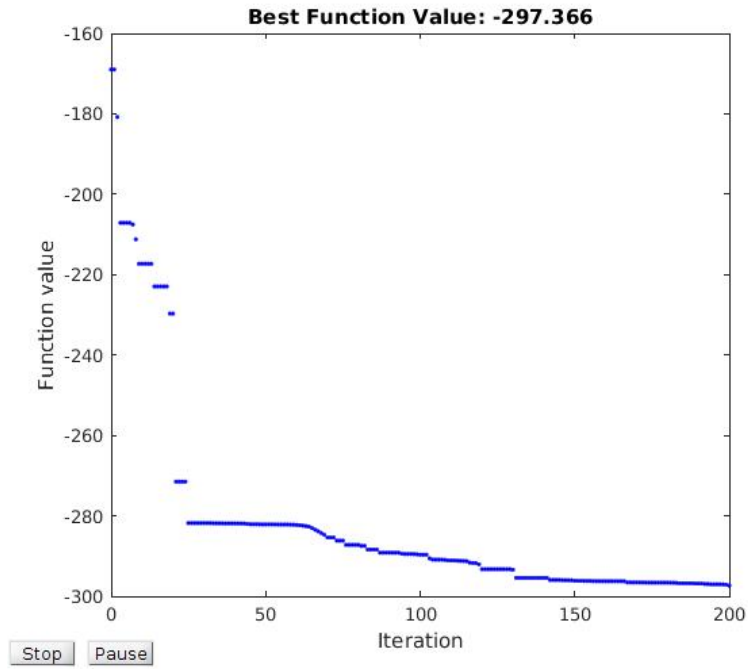


Figure 8: Gráfico de custo

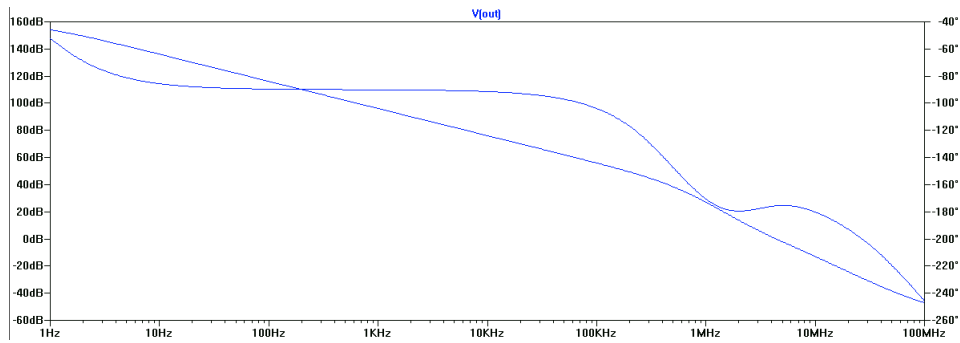


Figure 9: Resposta em frequência do circuito otimizado

4 Parte 4

Para verificar a formula do ganho $gm_1 * (r_{o2} || r_{o4}) * gm_6(r_o)$, foi removido do circuito cada transistor colocado a tensão vd, vg e vs feito a varredura em dc sweep assim para nossa tensão vds, encontrada na parte 3 do trabalho em cada transistores variamos a tensão e a corrente, nesta parte acredito que pode ter ocorrido erro de calculo devido a variação não ser igual em todos com isso no calculo final do ganho foi encontrado **163dB**, porém ao jogar os parâmetros no ngspice foi encontrado **163dB**.

Table 1: Calculos para o ganho

| | DeltaV | DeltaI | Resistencia | R2//R4 | Gm1 | Ganho V/V |
|----|-------------|-------------|-------------|-----------|--------------|-------------|
| M6 | 0,00062664 | 1,15179E-12 | 544058867,1 | 215708022 | 0,0000441696 | 150991062,7 |
| M4 | 0,000601671 | 5,32E-14 | 11309263309 | R6//R7 | Gm6 | Ganho em dB |
| M2 | 0,000135726 | 6,17212E-13 | 219902344,7 | 397458034 | 0,0000398722 | 163 |
| M7 | 0,001341532 | 9,09495E-13 | 1475029596 | | | |

5 Parte 5

Nesta parte foi refeita a otimização do passo 3 utilizando para buscar o objetivo de otimizar o ganho unitário e o ganho DC simultaneamente para garantir que a resposta final tenha todos os transistores saturados e que tenha margem de fase superior a 60° . A margem de fase é positiva e o sistema é estável se a fase é maior que -180° no ganho de cruzamento. Isto é, a margem de fase é medida acima do eixo -180° . Se a margem de fase é medida abaixo do eixo -180° , a margem de fase é negativa, e o sistema é instável. Indica quanto a fase do sistema pode ser atrasada (na frequência de cruzamento de ganho) de forma que o sistema ainda seja estável em malha fechada. A margem de fase é medida na frequência em que o módulo cruza por 0dB (frequência de cruzamento de ganho). Dado isso foi criado um comando para medir a margem no ltspice quando magnitude era igual a 1 sendo assim o 0dB, com isso foi modificado em nosso read log para que pegamos a fase e verificamos se a margem de fase é maior que 60° . Com isso na figura 10 conseguimos garantir que todos os transistores estivesse em saturação e que a margem de fase na frequência de ganho unitário fosse maior que 60° . Nesta parte a nossa função custo foi utilizada da seguinte maneira utilizamos uma restrição para garantir que iríamos comparar apenas valores que tivessem uma margem de fase de pelo menos 60° , também foi utilizado um peso na função custo para quando ele estivesse em 90 graus o valor do peso seria igual ao valor do peso do ganho em 80dB. Esse peso faz que com frequência muito baixa temos uma penalidade maior igualmente no 80dB.

```
1 if(fase>-120 && fase<0)
2 cost = (-1*meas/80) + 2*penalidade - (1*freq0db/10000000)
3 else
4 cost = (-1*meas/80) + 3*penalidade - (1*freq0db/10000000)
   +10000000000
5 end
```

Dada esse otimização conseguimos tais parâmetros $Wp = 40.888978uLp = 1.800042uWp2 = 27.884442uLp2 = 49.995483uWn = 50.000000uLn = 39.678885uWn2 = 39.070008uLn2 = 14.794937uC = 2.303828pIref = 20.000000u$ o ganho foi de **116.7980dB**. Com isso conseguimos garantir que todos os transistores continuasse em saturação devido a cada transistor fora de saturação adicionamos uma penalidade na função custo de acordo com o valor que falta para ele entrar em saturação, segue abaixo o gráfico do ganho.

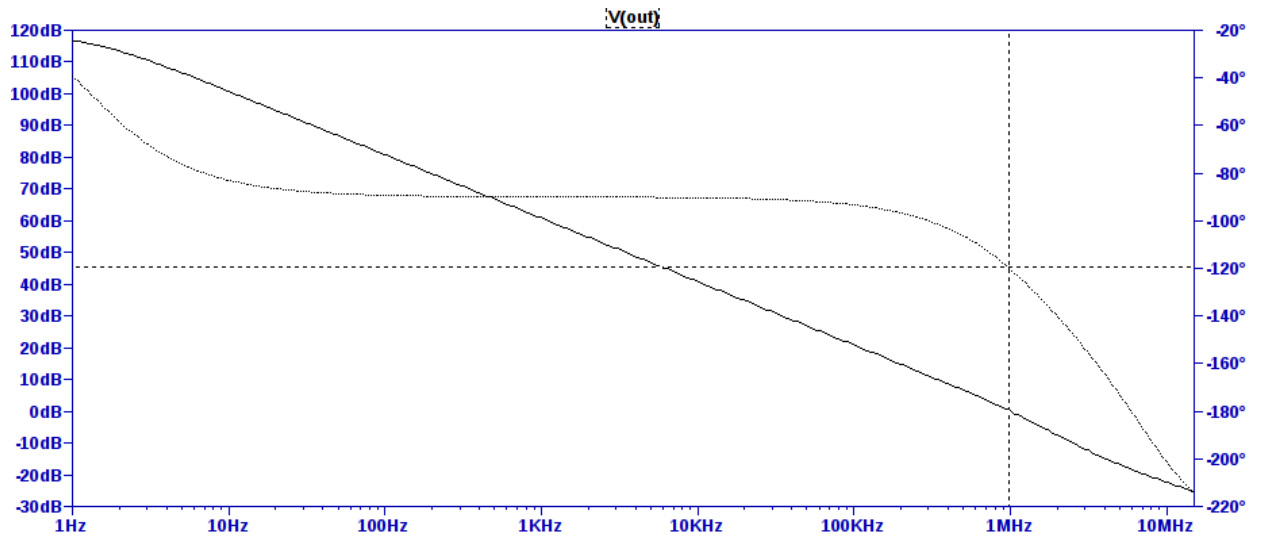


Figure 10: Resposta frequência com margem de fase de 60 graus