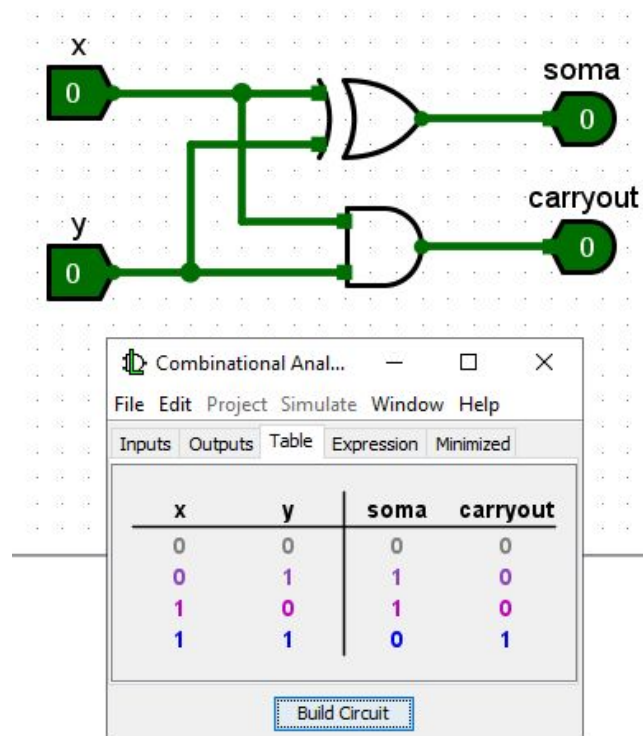
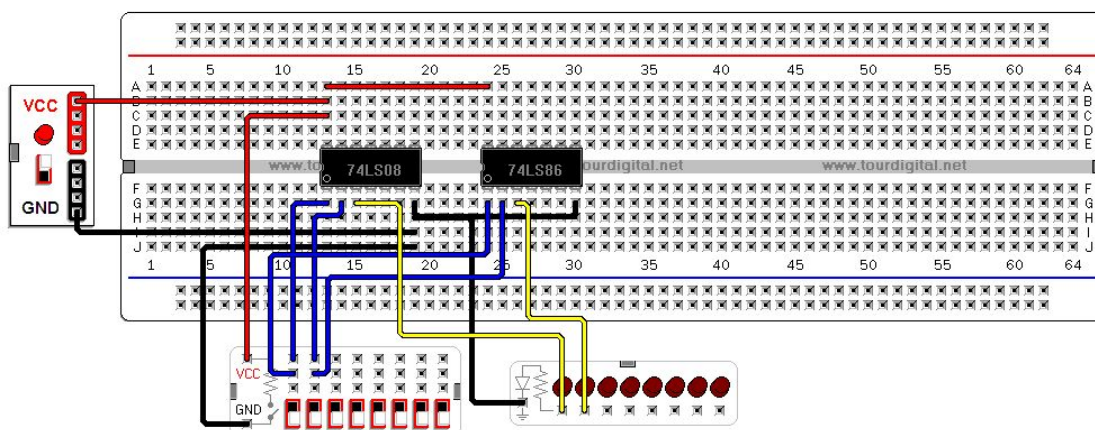


Arquitetura de Computadores - Relatório 01

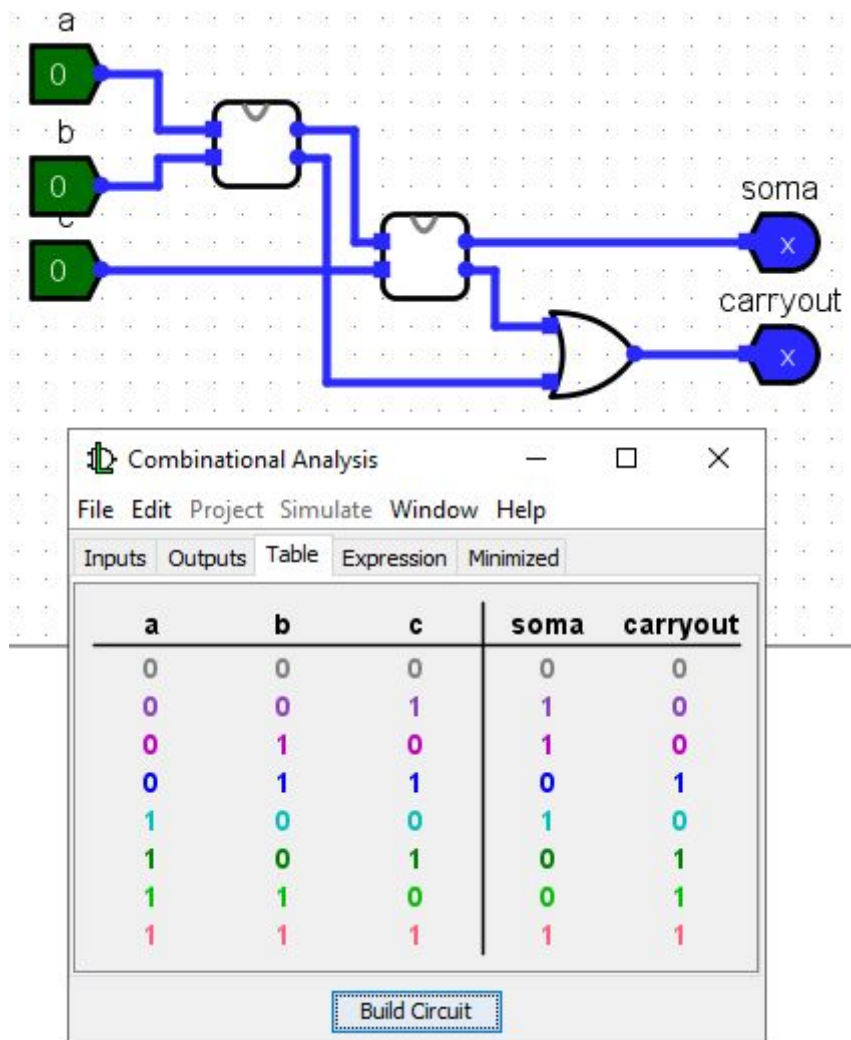


Meio somador com tabela verdade

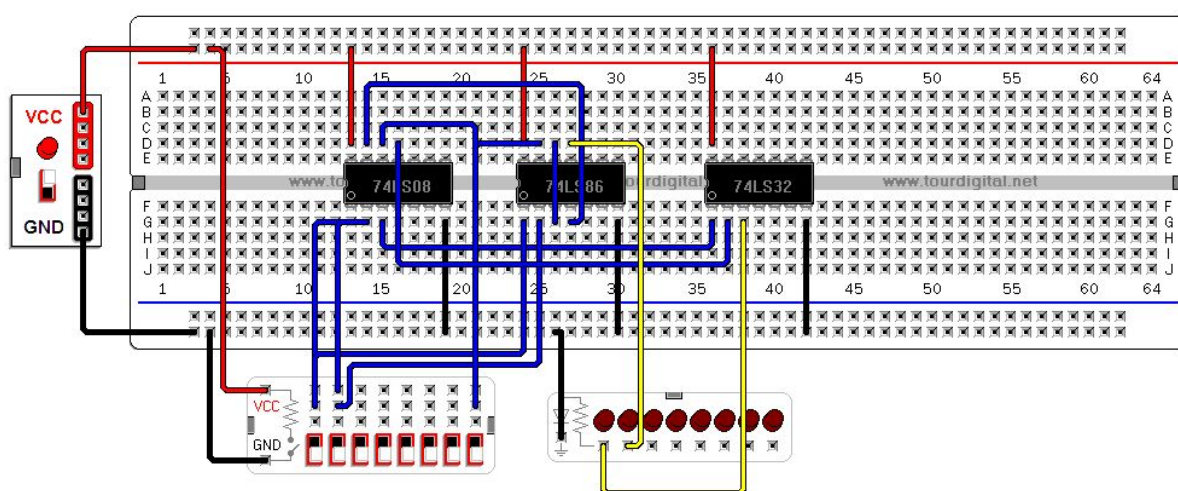
Pergunta 1: A saída esperada será igual ao nível lógico da única entrada da porta, quando não houver uma inversora.



Meio Somador no simulador

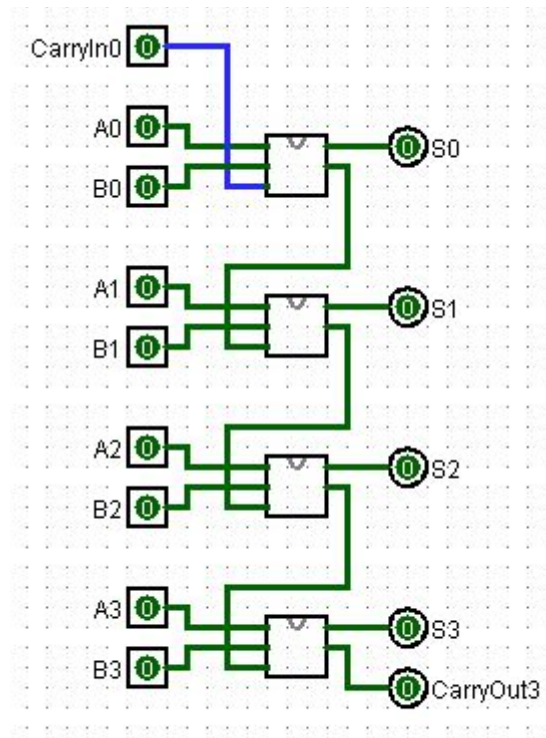


Somador completo com tabela verdade



Somador completo no simulador

Somador de 4 bits: Um somador de 4 bits é composto por 4 somadores completos, em que o carry out do somador “n” está ligado ao carry in do somador “n+1”.



Somador de 4 bits

Pergunta 2: O problema desse circuito é que cada carry out é dependente de seu antecessor, ou seja, à medida que vamos aumentando a quantidade de bits e, consequentemente, as portas lógicas, o tempo para obtermos a resposta também aumenta.

Pergunta 3: Sendo o tempo de um somador completo de executar 30ns, para 4 bits teremos 120ns.

Pergunta 4: Para 32 bits, 960 ns.

Pergunta 5: A frequência é 1/30.

Pergunta 6: Aumentar a velocidade de cálculo do carry out.