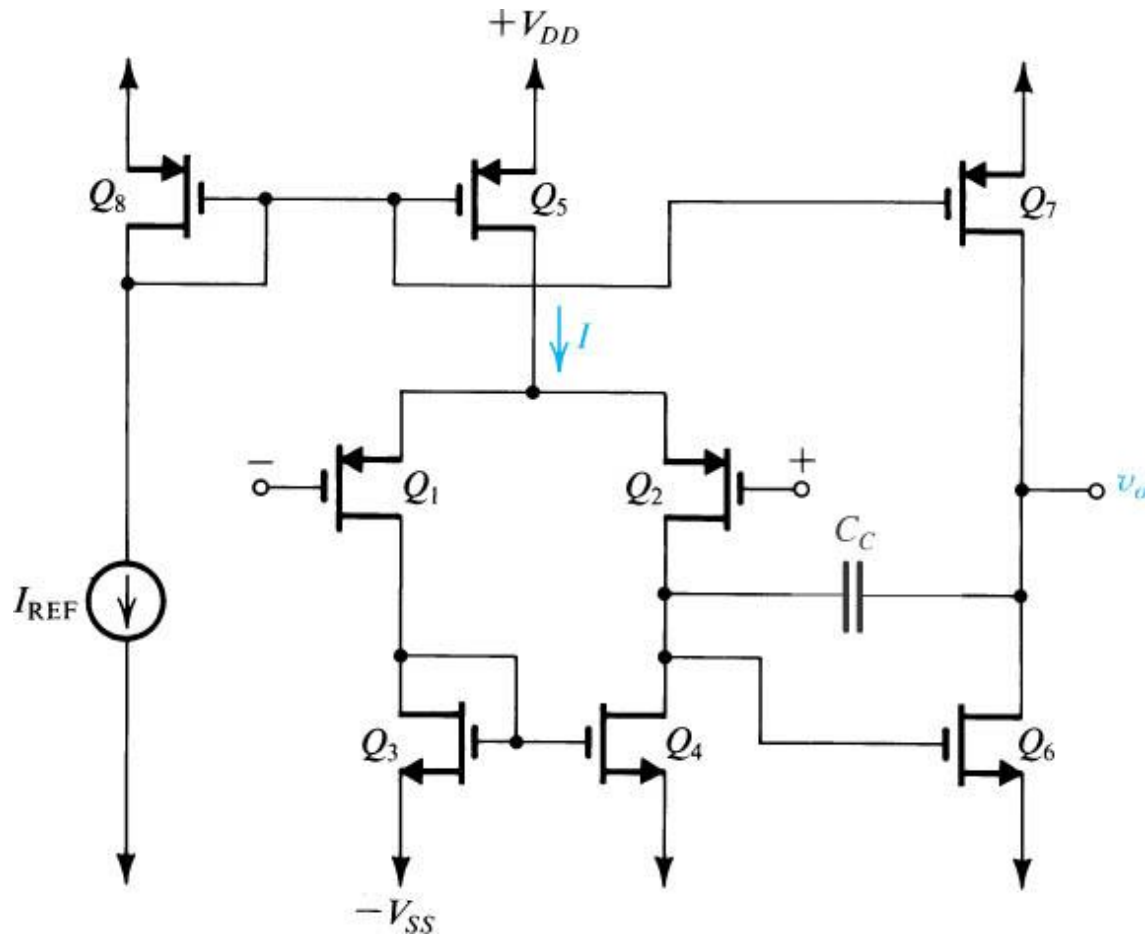


Amplificadores Operacionais

Amplificadores Operacionais (Circuitos Internos)

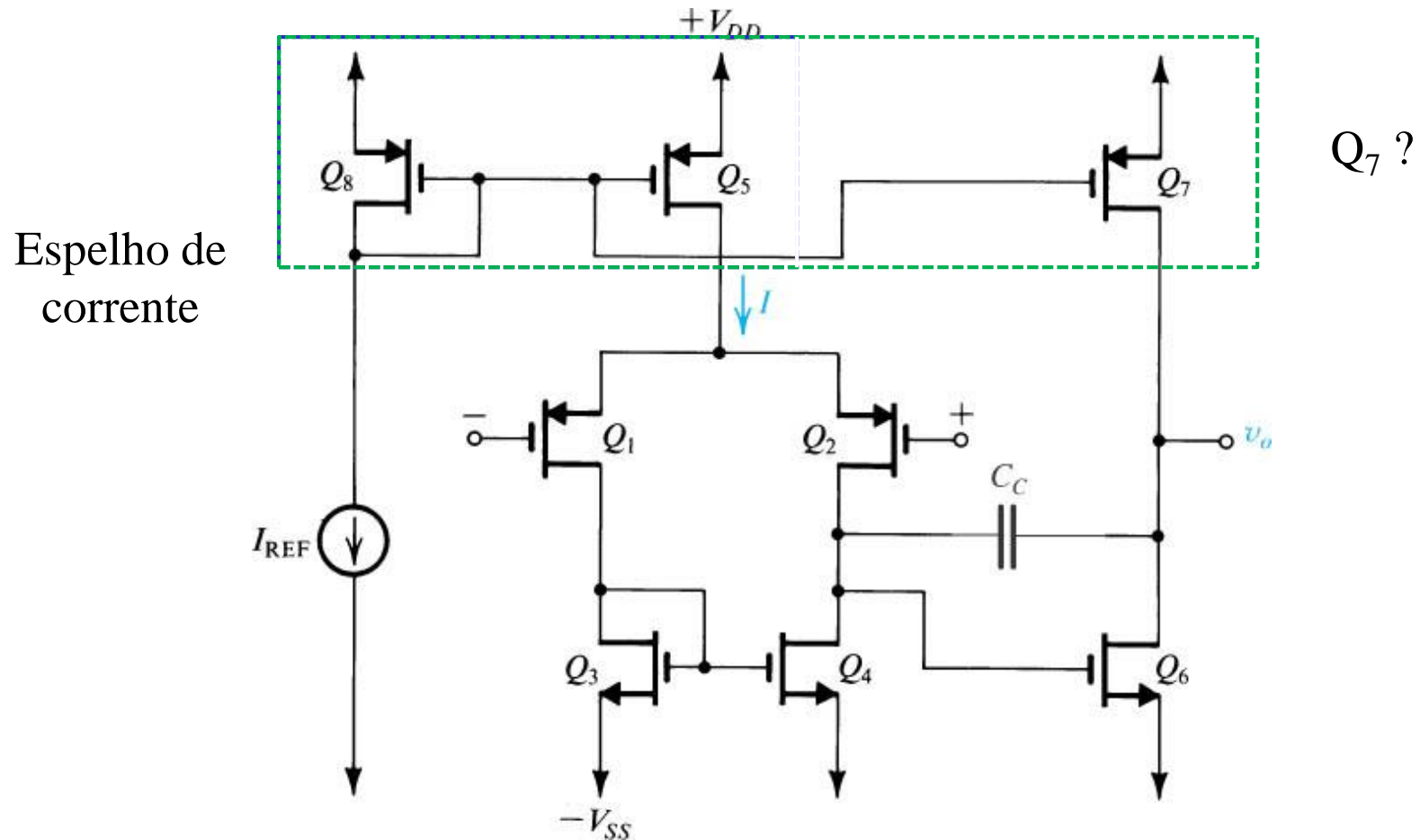
Amplificadores Operacionais

Amplificador CMOS de 2 Estágios



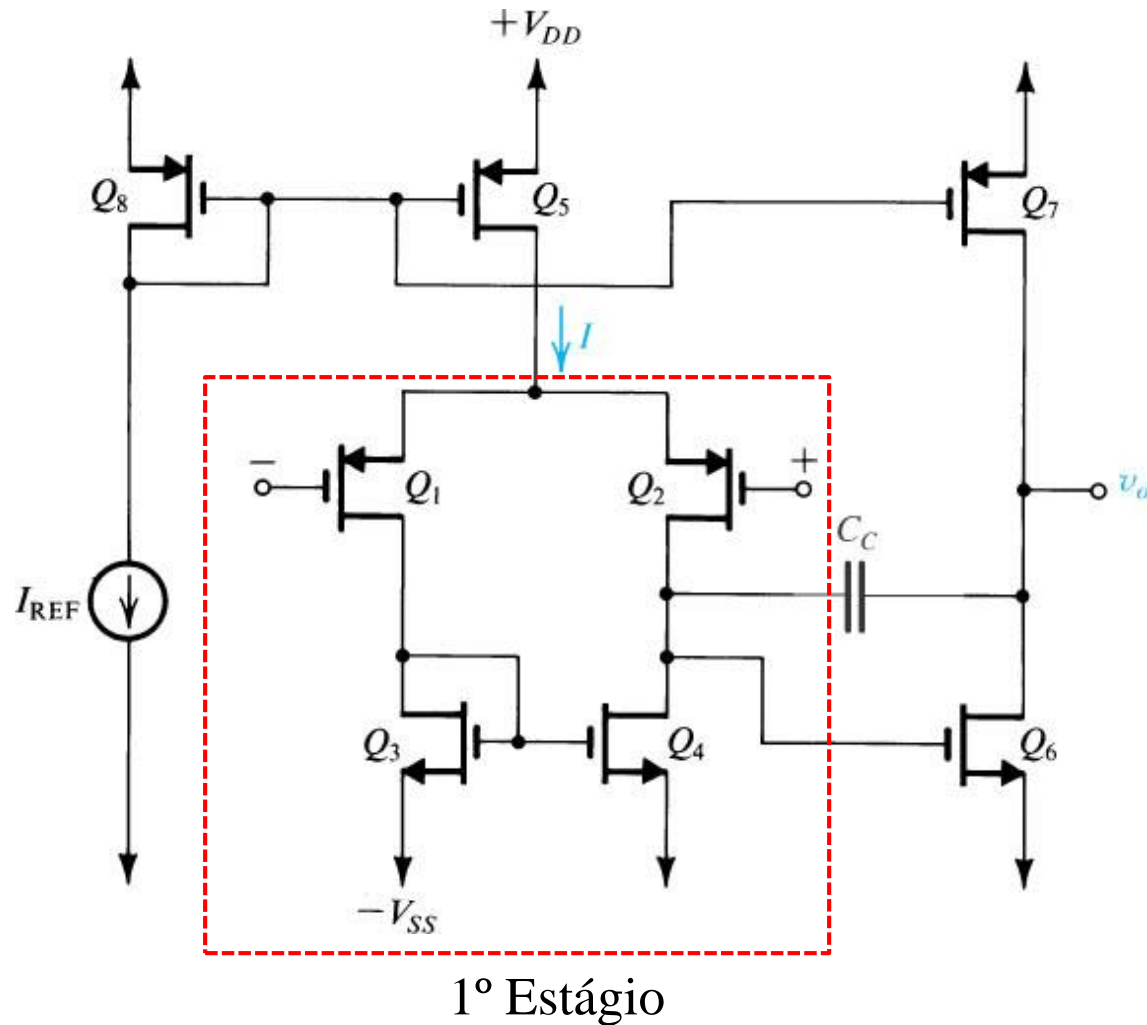
Amplificadores Operacionais

Amplificador CMOS de 2 Estágios



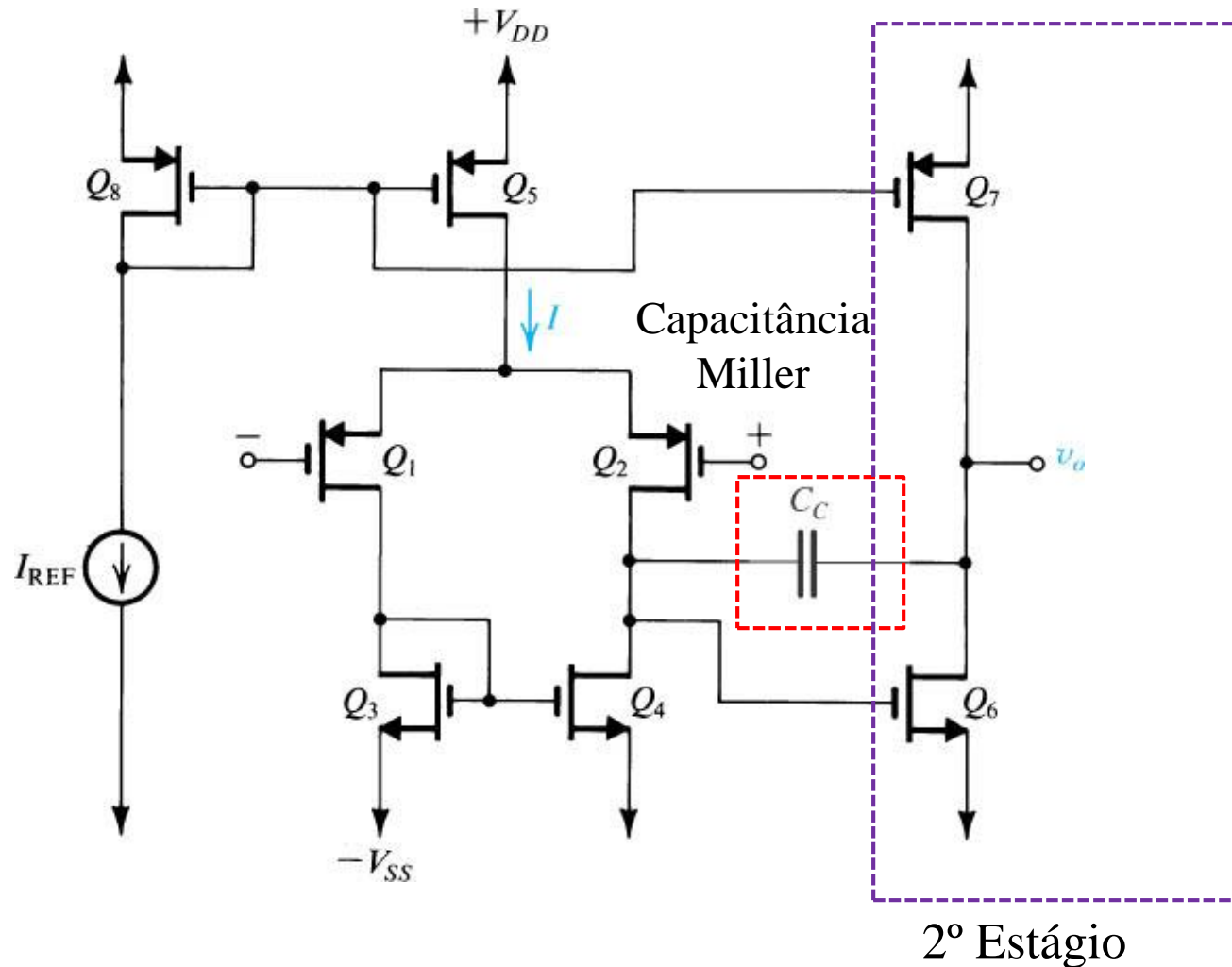
Amplificadores Operacionais

Amplificador CMOS de 2 Estágios



Amplificadores Operacionais

Amplificador CMOS de 2 Estágios



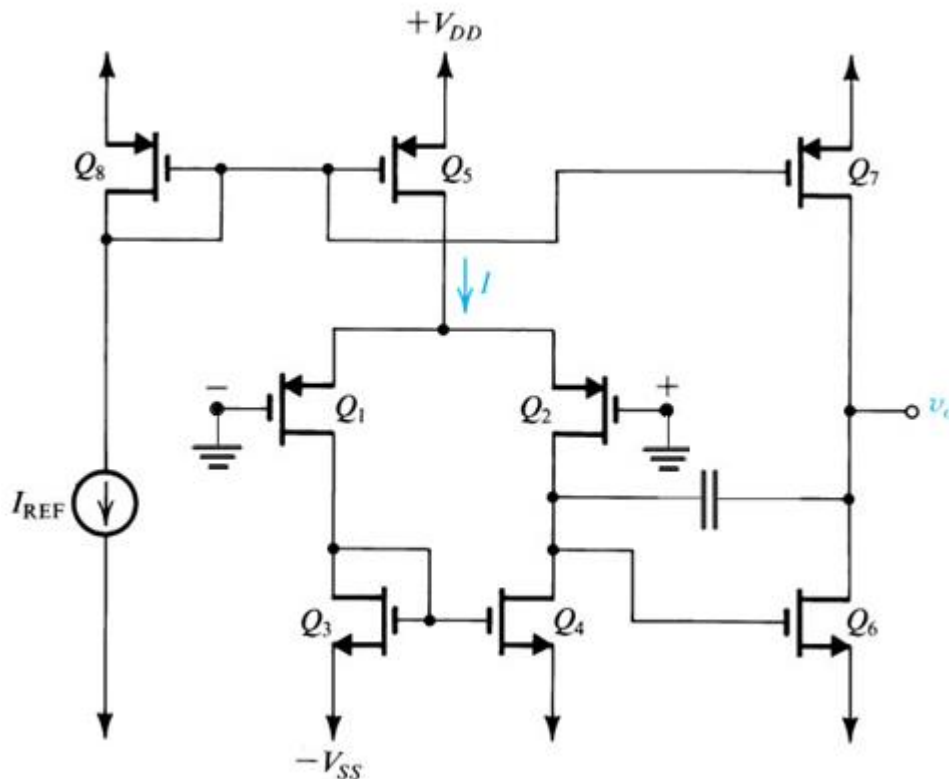
Amplificadores Operacionais

Amplificador CMOS de 2 Estágios

Escalonamento Geométrico – Redução do *offset* sistêmico

Offset randômico – ΔV_t , ΔW , ΔR

Offset sistêmico – projeto das fontes de corrente/carga ativa (previsível).



$$I_6 = I_7$$

$$\frac{(W/L)_6}{(W/L)_4} = 2 \frac{(W/L)_7}{(W/L)_5}$$

Amplificadores Operacionais

Amplificador CMOS de 2 Estágios

Ganho de Tensão – 1º Estágio

$$A_1 = -G_{m1}R_1$$

$$A_1 = -g_{m1}(r_{o2} // r_{o4})$$

$$A_1 = -\frac{2}{V_{OV1}} / \left[\frac{1}{|V_{A2}|} + \frac{1}{V_{A4}} \right]$$

Ganho de Tensão – 2º Estágio

$$A_2 = -G_{m2}R_2$$

$$A_2 = -g_{m6}(r_{o6} // r_{o7})$$

$$A_2 = -\frac{2}{V_{OV6}} / \left[\frac{1}{V_{A6}} + \frac{1}{|V_{A7}|} \right]$$

Amplificadores Operacionais

Amplificador CMOS de 2 Estágios

Ganho Total

$$A_v = A_1 A_2$$

$$A_v = G_{m1} R_1 G_{m2} R_2$$

$$A_v = g_{m1} (r_{o2} // r_{o4}) g_{m6} (r_{o6} // r_{o7})$$

Impedância de Entrada e Saída

$$R_{in} = \infty$$

$$R_o = r_{o6} // r_{o7}$$

Amplificadores Operacionais

Amplificador CMOS de 2 Estágios

Faixa de entrada de modo comum

$$V_{ICM} \geq -V_{SS} + V_{tn} + V_{OV3} - |V_{tp}| \quad \text{limite inferior}$$

$$V_{ICM} \leq V_{DD} - |V_{OV5}| - |V_{tp}| - |V_{OV1}| \quad \text{limite superior}$$

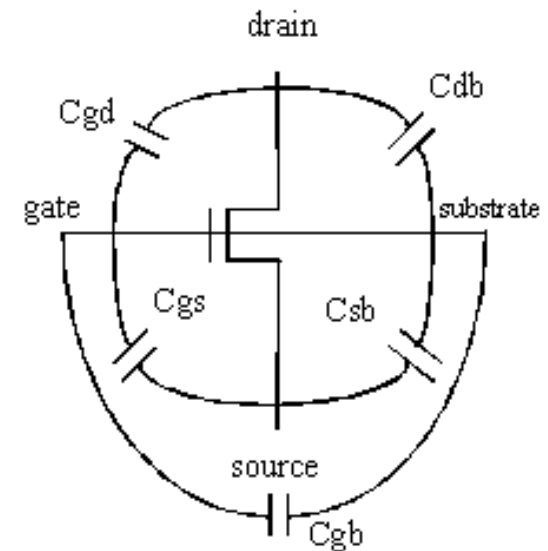
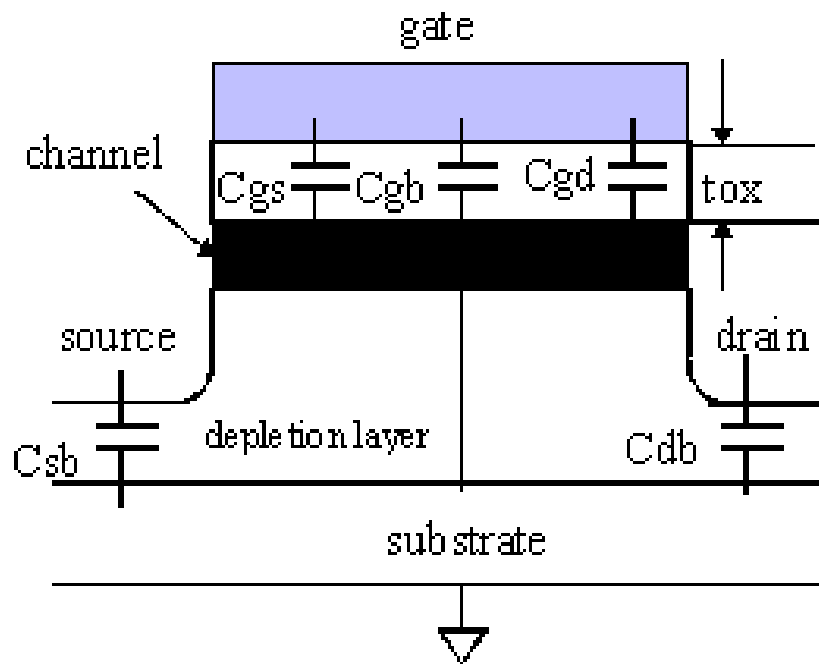
Faixa de variação do sinal na saída

$$-V_{SS} + V_{OV6} \leq v_O \leq V_{DD} - |V_{OV7}|$$

Amplificadores Operacionais

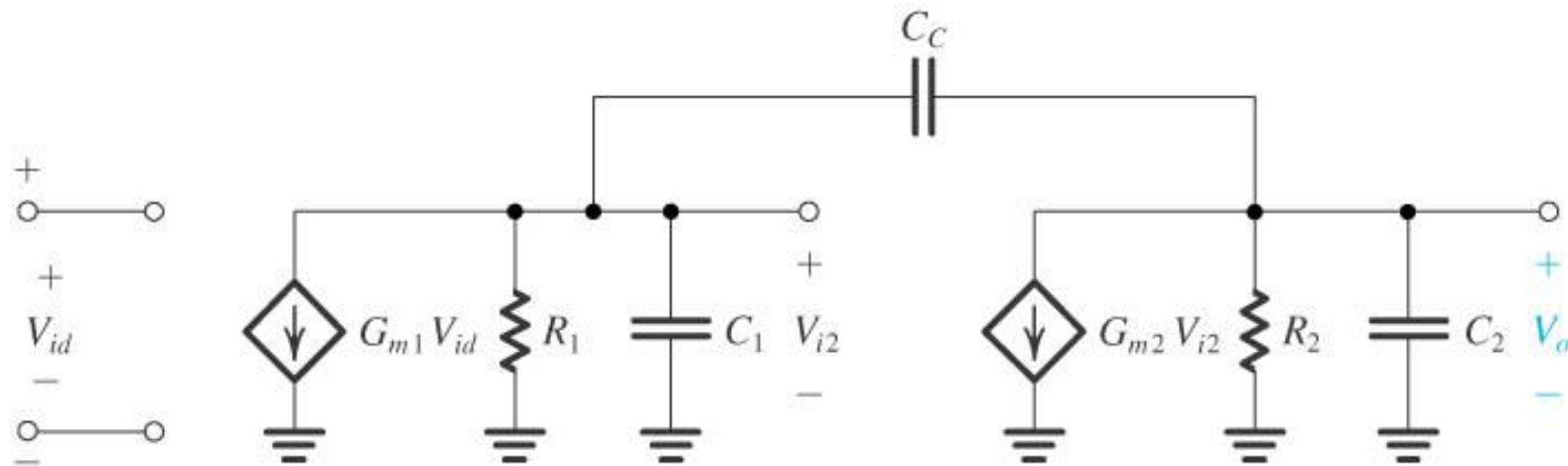
Resposta em Frequência

Capacitâncias internas do transistor MOS



Amplificadores Operacionais

Circuito equivalente de pequenos sinais para análise da posição dos pólos e zero

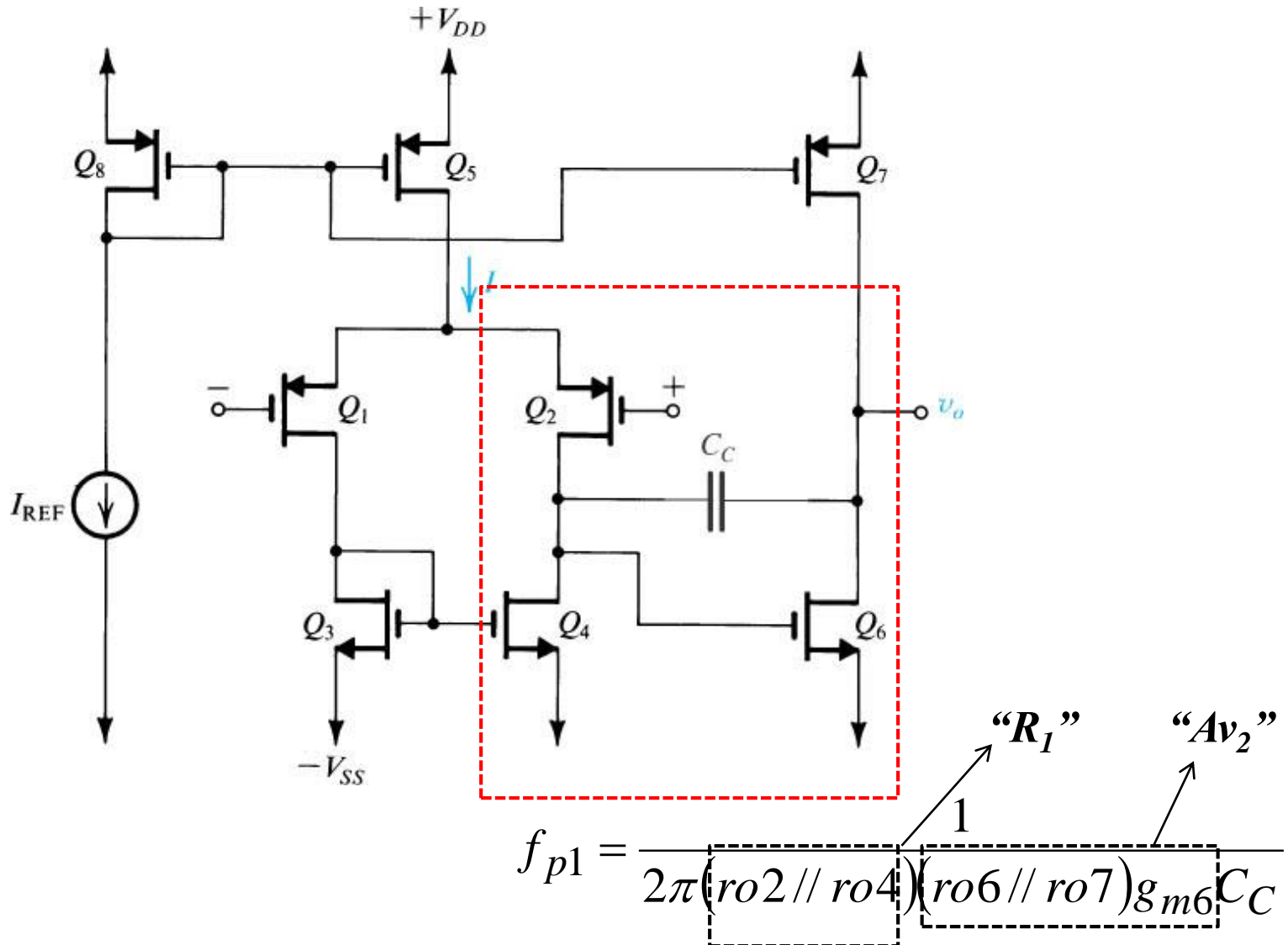


$$C_1 = C_{gd2} + C_{db2} + C_{gd4} + C_{db4} + C_{gs6}$$

$$C_2 = C_{db6} + C_{db7} + C_{gd7} + C_L$$

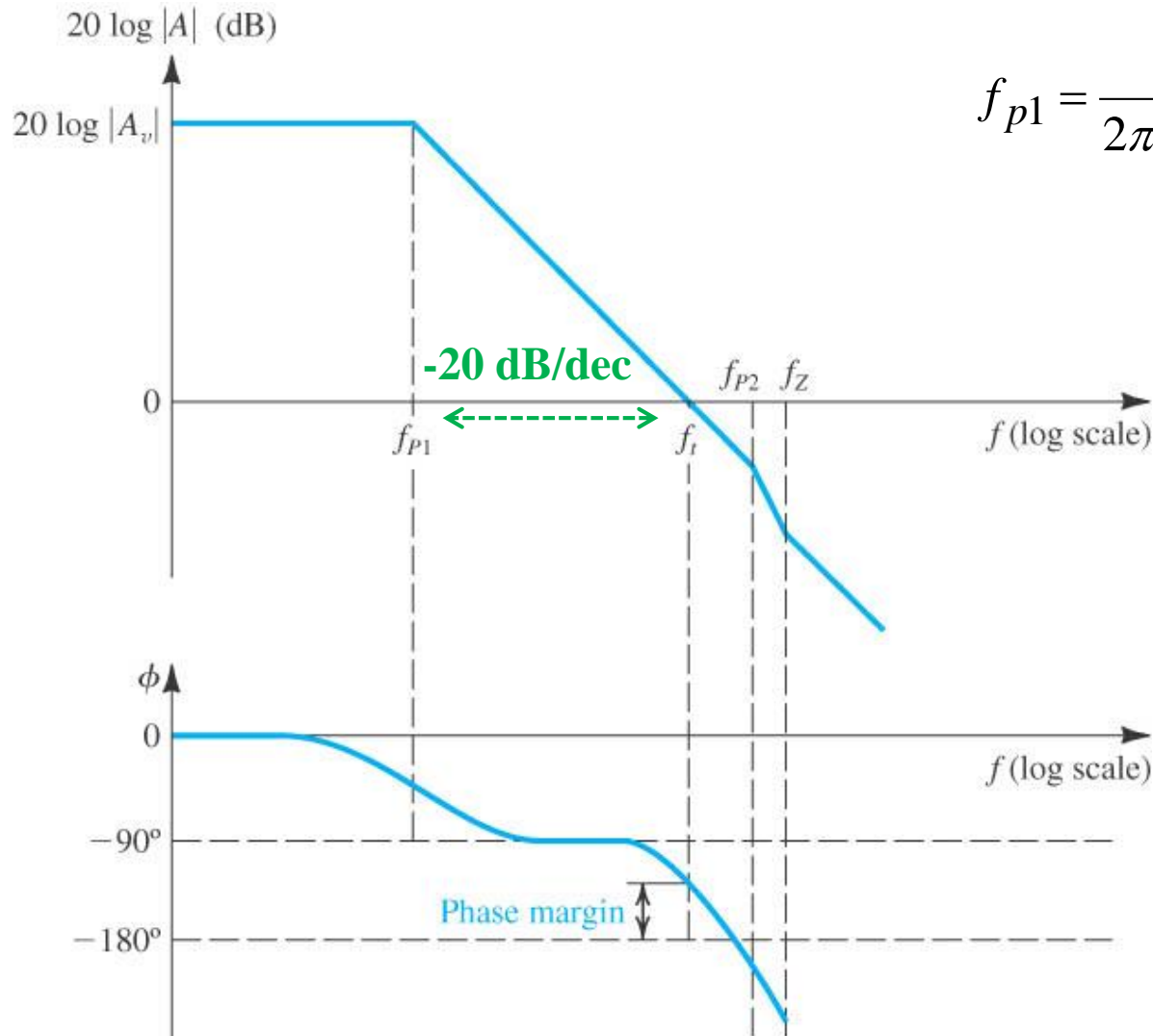
Amplificadores Operacionais

Amplificador CMOS de 2 Estágios – Resposta em Frequência



Amplificadores Operacionais

Amplificador CMOS de 2 Estágios – Resposta em Frequência



$$f_{p1} = \frac{1}{2\pi(ro2 // ro4)(ro6 // ro7)g_{m6}C_C}$$

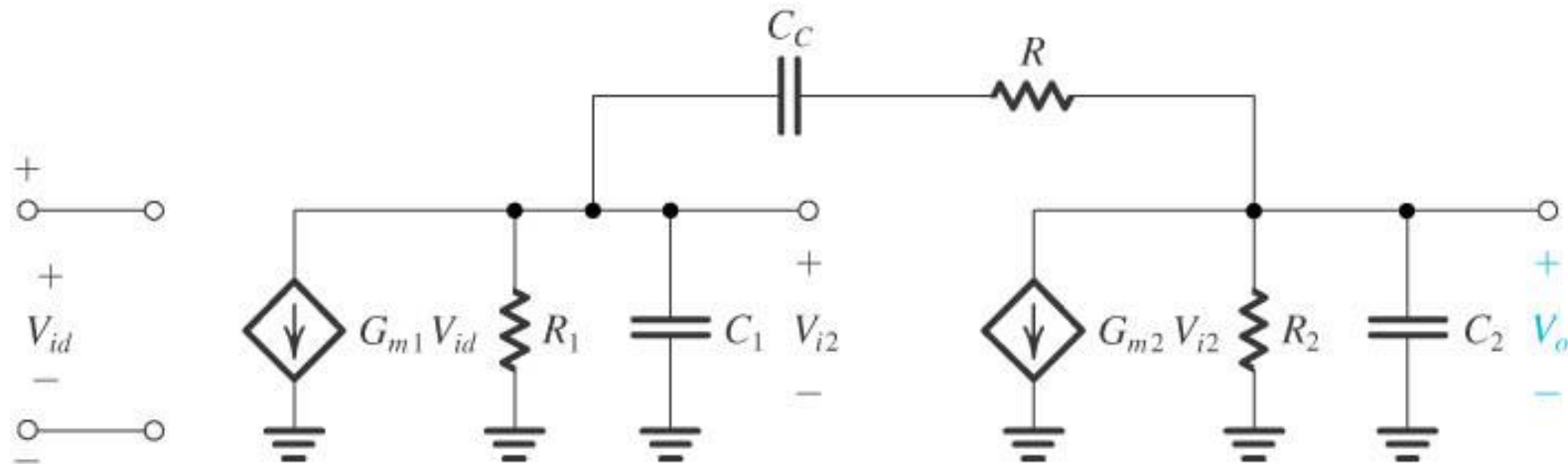
$$f_t = \frac{G_{m1}}{2\pi C_C}$$

$$f_{p2} \cong \frac{G_{m2}}{2\pi C_2}$$

$$f_Z = \frac{G_{m2}}{2\pi C_C}$$

Amplificadores Operacionais

Circuito equivalente de pequenos sinais para análise da posição dos pólos e zero



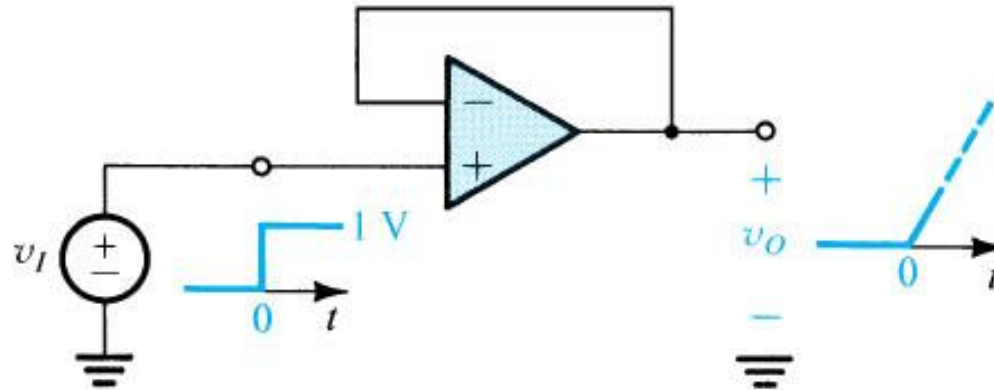
$$s = \frac{1}{C_C \left(\frac{1}{G_{m2}} - R \right)}$$

$R \geq 1/G_{m2}$ - aumentar a margem de fase (zero na parte negativa do eixo real)

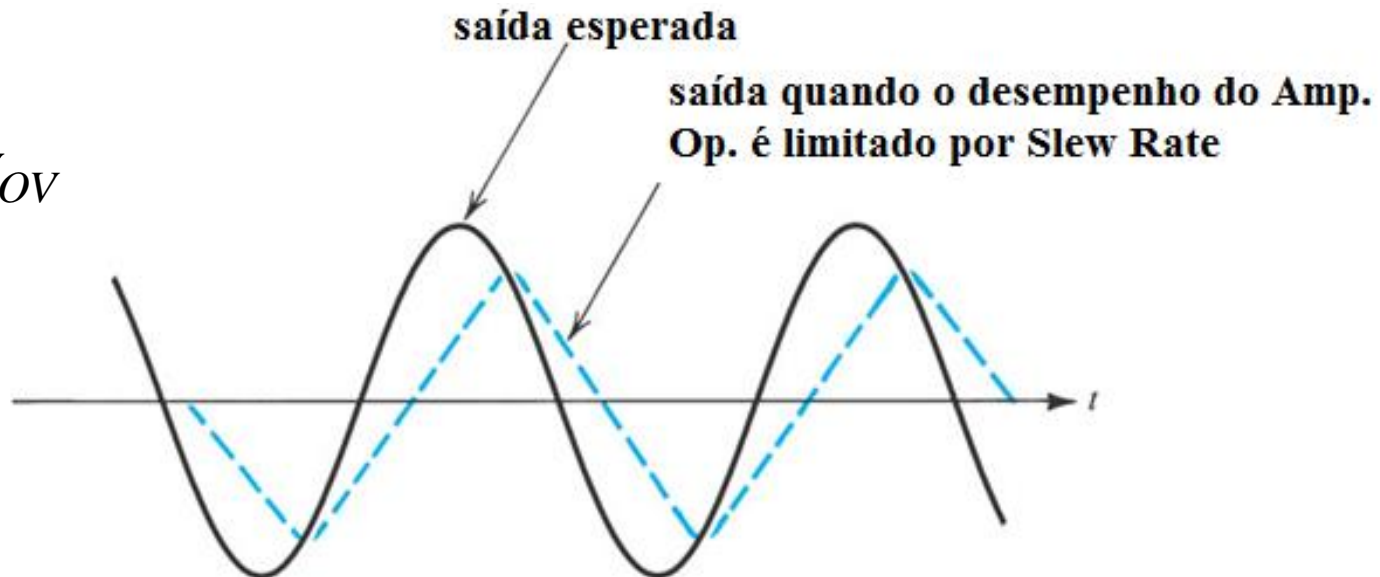
Amplificadores Operacionais

Amplificador CMOS de 2 Estágios *Slew Rate*

$$SR = \left. \frac{\partial v_o(t)}{\partial t} \right|_{\max}$$



$$SR = 2\pi f_t V_{OV}$$



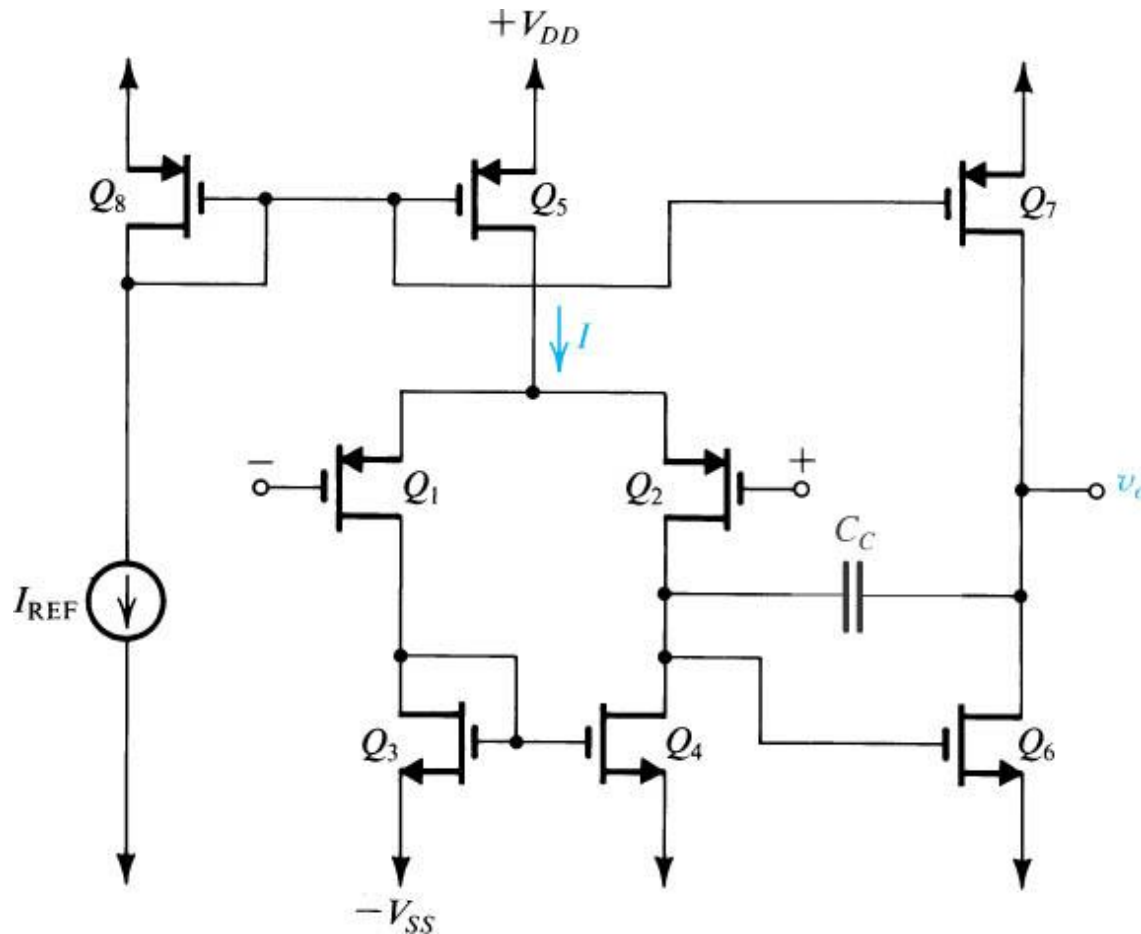
Amplificadores Operacionais

Ex.1 : Deve-se projetar um amplificador CMOS de dois estágios com ganho de 4000 V/V. Use $I = 200 \mu\text{A}$ e use $I_{D6} = 0,5 \text{ mA}$ para obter um G_{m2} alto (e conseqüentemente um f_{p2} alto). A tecnologia de fabricação é de $0,5 \mu\text{m}$ com $V_{tn} = |V_{tp}| = 0,5 \text{ V}$, $k'_n = 200 \mu\text{A/V}^2$, $k'_p = 80 \mu\text{A/V}^2$, $V'_{An} = |V'_{Ap}| = 20 \text{ V}/\mu\text{m}$ e $V_{DD} = V_{SS} = 1,65 \text{ V}$. Para simplificar, opere todos os dispositivos com o mesmo $|V_{OV}|$ na faixa de 0,2 a 0,4 V e $L = 1 \mu\text{m}$.

- a) Calcule a razão W/L para todos os transistores
- b) Qual a faixa permitida da tensão de entrada de modo comum ?
- c) Qual a máxima variação da tensão na saída ?
- d) Qual os valores da impedância de entrada e impedância de saída ?
- e) Se considerarmos $C_1 = 0,2 \text{ pF}$ e $C_2 = 0,8 \text{ pF}$, quais os valores de C_C e R que garante o maior valor de f_t , consistente com a margem de fase de 75° ?
- f) Calcule os valores de f_t e SR .

Amplificadores Operacionais

Ex.1 - Amplificador CMOS de 2 Estágios



Amplificadores Operacionais

Sugestão de Estudo:

-Sedra & Smith 5ed.

Cap. 7, item **7.7.1**

Cap. 9, item 9.1

Exercícios correspondentes.