U[NIVERSIDADE ESTADUAL DE CAMPINAS Faculdade de Engenharia Elétrica e Computação

EE640 - Eletrônica Básica II Lista em Aula - Simulações Spice

Turma: U

Grupo:

Bruno Fernando Coyado - RA145512 Haryton D. Pereira - RA141650 Gustavo Granela Plensack - RA155662 Gustavo Alves de Souza - RA169206

1. Considerações Iniciais:

Dado que o maior RA é 169206, temos que as combinações no formato *abcdef*, serão:

а	b	С	d	е	f
1	6	9	2	0	6

2. Identificação partes do circuito:

Como o indicado na guia do projeto, temos que os estágios do circuito são:

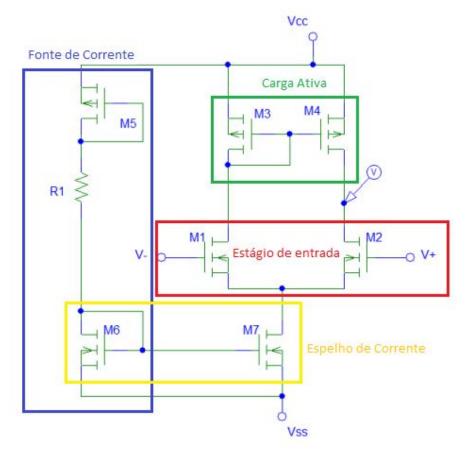


Figura 1 - Identificação das partes do circuito. Destacado com o retângulo azul temos a fonte de corrente. Destacado em vermelho, temos o estágio de entrada. Destacado em verde, temos a Carga Ativa.

3. Cálculo de R1:

Usando o RA apresentado na seção 1, chega-se ao seguinte valor de corrente de referência:

$$I_{REF} = 10 + 0.6 = 10.6 \,\mu A$$

Partindo desse valor, é possível determinar qual o valor da tensão Vgs no transistor M6:

$$V_{GS6} = 0,5 + \sqrt{\frac{2I_{REF}}{k'_n W/L}} = 0,9604 V$$

assumindo
$$W = 10 \mu M e L = 1 \mu M$$

Com estes valores, é possível aplicar a Lei das Malhas de Kirchhoff à malha onde passa Iref. Chegando assim ao seguinte valor de tensão sobre R1:

$$Vcc - V_{GS} - I_{REF}R1 - V_{GS} - V_{ss} = 0$$

O que implica que:

$$R_1 = 1233, 8 k\Omega$$

4. Dimensionamento do primeiro estágio:

Para dimensionar o primeiro estágio, é necessário determinar os W dos transistores 1,2,3,4 e 7¹. Estes valores serão dimensionados de forma a atender o ganho requerido para o sistema.

Como o especificado na guia do projeto, o ganho desta etapa deve ser dado por:

$$Ganho\ diferencial = 100 + 92 = 192$$

Para que isso seja satisfeito, temos que o ganho do par diferencial operando com carga ativa é dado por:

$$A_v = g_m(r_{o2} / / r_{o4})$$

Como forma de simplificar os cálculos, escolhemos os transistores 1,2,3 e 4 iguais aos transistores 5 e 6, ou seja, com W = 10 um.

Sendo assim, os transistores 2 e 4 apresentarão o mesmo valor de ro, podemos então reescrever a expressão do ganho como sendo:

¹ Note que os transistores 5 e 6 já possuem seu W definido devido aos resultados do item 3.

$$A_v = 0.5 * g_m r_o$$

Aplicando a definição de ro, é possível chegar que:

$$A_{v} = \frac{g_{m}r_{o}}{2} = \frac{g_{m}}{\lambda 2I_{d}}$$

Com a definição de gm, chegamos que:

$$A_{v} = \frac{g_{m}}{\lambda 2I_{d}} = \frac{\sqrt{2k'_{n}W/L I_{d}}}{\lambda 2I_{d}} = \sqrt{\frac{k'_{n}W/L}{\lambda^{2}2I_{d}}}$$

Resolvendo esta equação, chega-se que Id vale 1,35 uA. Isso implica que a corrente que deve passar pelo transistor 7 é:

$$I_7 = 2I_d = 2,7 \,\mu A$$

Aplicando esta relação ao valor espelho de corrente formado pelos transistores 6 e 7, é possível determinar a largura do transistor 7 através da seguinte equação:

$$\frac{I_7}{I_6} = \frac{W_7}{W_6}$$

Com essa equação, é possível determinar o valor de W7 como sendo:

$$W_7 = 2.547 \, \mu m$$

5. Simulação dos Resultados usando PSpice:

Como forma de validar os cálculos realizados nas seções anteriores deste relatório, implementamos o modelo do amplificador diferencial usando a ferramenta PSpice e realizamos as seguintes simulações:

a. Bias Point:

Com o modelo implementado, chegou-se ao resultado:

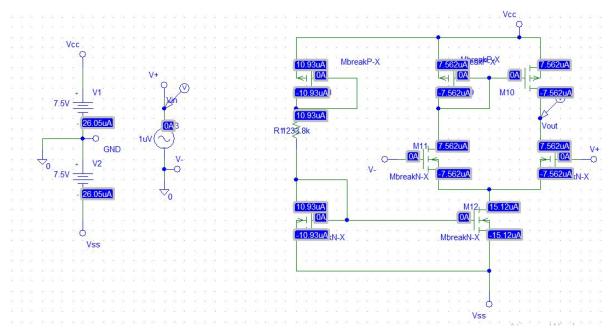


Figura 2 - Resultado da simulação Bias Point Analysis: Na imagem são apresentados os valores da corrente no circuito, como o esperado o valor da corrente que passa por R1 é da ordem de 10,6 uA.

Na figura 2, é possível identificar que o valor da corrente que passa pelo resistor R1 é de 10,93 uA. Este valor é apenas 3,11% maior do que o projetado na seção 3, e esta diferença pode ser atribuída à parâmetros do modelo dos transistores que não foram considerados no projeto.

b. AC Sweep:

Com o modelo implementado, chegou-se ao seguinte resultado:

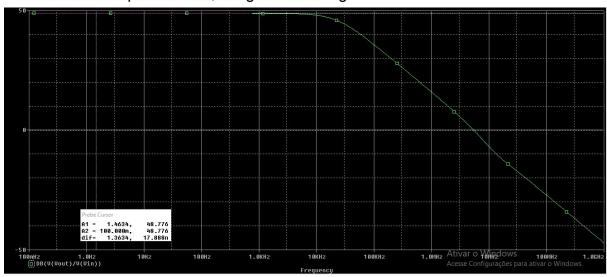


Figura 3 - Resultado da simulação AC Sweep: Nesta figura, é apresentado a curva de módulo no diagrama de Bode. Como o observado na legenda, o ganho desta etapa foi de 48,76 dB.

Na figura 3, é possível que o valor do ganho obtido é de 48,76 dB, o que é 6,78% acima do esperado de 45,66 dB. Esta diferença em relação ao que foi projetado na

seção 4 pode s considerados r	parâmetros c	lo modelo dos	s transistores	que não foram