

同济大学实验报告纸

软件工程专业 2014 届 3 班 姓名 庄子懿 第 组 同组人员 学号: 2451487
 课程名称 计组实验 实验名称 1 门电路逻辑功能及参数测试实验 实验日期 2015 年 9 月 19 日

[实验目的]

熟悉 1 门电路的逻辑功能

掌握集成电路芯片的实验接线方法

验证 1 门电路的逻辑功能并进行电压参数测试

传输特性测试

[实验设备]

TD-DS + 实验箱 1 台, 万用表 1 个, 表笔 2 个, 若干导线

74LS00 1 片, 2 输入端 4 与非门 1 片

74LS04 六反相器 1 片

74LS02 1 片, 2 输入端 4 或非门 1 片

74LS86 1 片, 2 输入端 4 异或门 1 片

[实验原理]

CMOS 电路

- n MOS (G) \rightarrow (D) \rightarrow (S)
- p MOS (G) \rightarrow (S) \rightarrow (D)

n MOS 和 p MOS: $|V_{GS} - V_{GS}|$ 较大时导通, 较小时截止

可利用 CMOS 电路设计出 1 门电路:

"与"门 $A \rightarrow \text{AND} \rightarrow F$ $F = A \cdot B$

"或"门 $A \rightarrow \text{OR} \rightarrow F$ $F = A + B$

"非"门 $A \rightarrow \text{NOT} \rightarrow F$ $F = \bar{A}$

"与非"门 $A \rightarrow \text{NAND} \rightarrow F$ $F = \overline{A \cdot B}$

"或非"门 $A \rightarrow \text{NOR} \rightarrow F$ $F = \overline{A + B}$

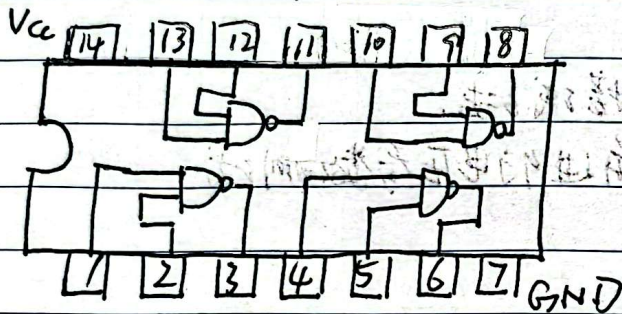
"异或"门 $A \rightarrow \text{XOR} \rightarrow F$ $F = A \oplus B = \overline{A}B + A\bar{B}$

1 代表输入/输出高电平, 0 表示输入/输出低电平

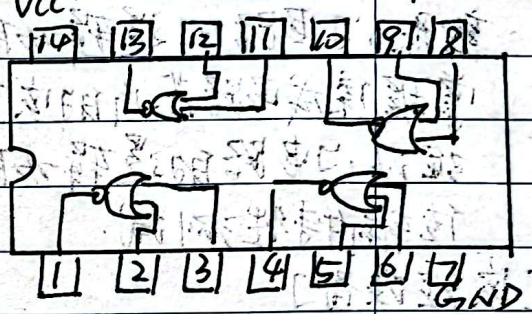
使用芯片时应将 7 号引脚接地, 14 号引脚接 V_{cc} 电压

本实验所用 V_{cc} 电压为 +5V

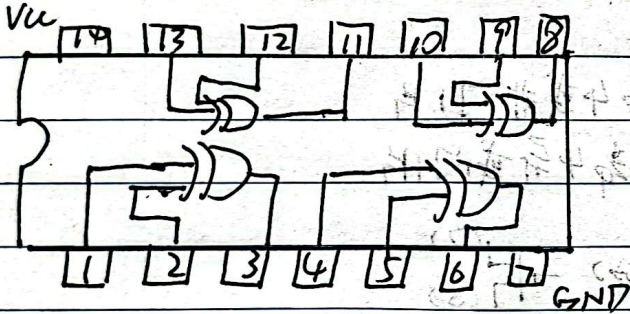
74LS00 芯片引脚图



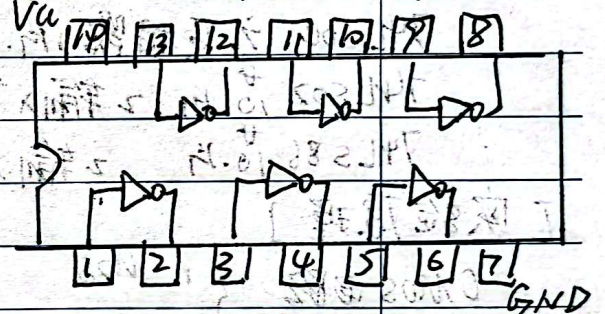
74LS02 芯片引脚图



74LS86 芯片引脚图



74LS04 芯片引脚图



同济大学实验报告纸

专业 _____ 届 _____ 班 _____ 姓名 _____ 第 _____ 组 同组人员 _____
 课程名称 _____ 实验名称 _____ 实验日期 2015 年 9 月 19 日

[实验内容]

1. 74LS00 型与非门逻辑测试

用 LED 灯显示门输出状态


A circuit diagram showing a NAND gate. The inputs are labeled A and B, and the output is labeled F. The gate symbol is a D-shaped symbol with a small circle (bubble) at the output.

A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

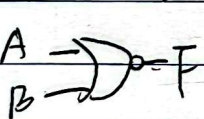
测试结果满足与非门的输出逻辑

2. 74LS86 型异或门

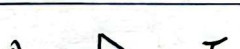
输入、输出电平关系:

	A	B	F
	0	0	0
	0	1	1
	1	0	1
	1	1	0

3. 74LS02 型或非门

	输入 A	输入 B	输出 F
	0	0	1
	0	1	0
	1	0	0
	1	1	0

4. 74LS04 型反相器

	A	F
	1	0
	0	1

同济大学实验报告纸

[班级/姓名/学号]

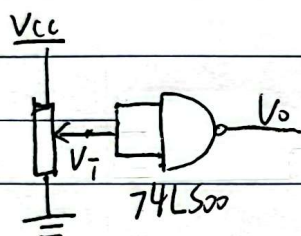
专业 届 班 姓名 第 组 同组人员

课程名称 实验名称 实验日期 2015 年 9 月 19 日

通过以上四组实验,可初步验证门电路的输入、输出电平关系

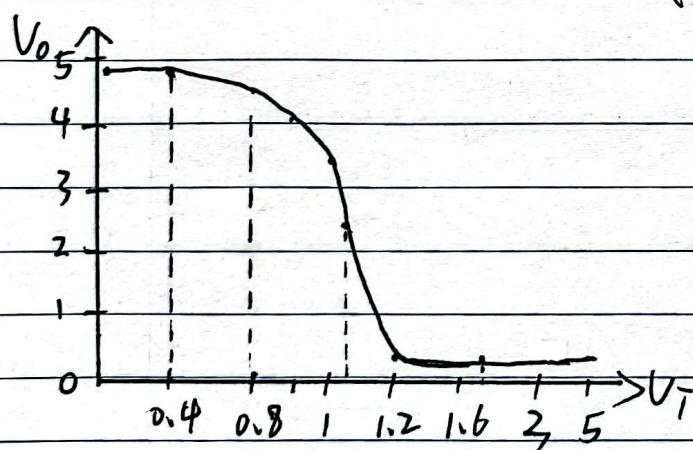
5.1 门电压传输特性测试

使用 74LS00 芯片的一组非门进行测试,测量输入电压 V_i 与输出电压 V_o 传输特性电路图



V_i	0.02	0.39	0.81	0.97	1.04	1.19
V_o	4.89	4.89	4.53	3.49	2.44	0.17
V_i	2.00	4.00	5.00			
V_o	0.17	0.17	0.16			

依照此表绘制 $V_i - V_o$ 特性曲线



可以看到,随着 V_i 逐渐增大, V_o 先是在高电平稳定不变,然后在某一区间内急速下降,最后停留在低电平。

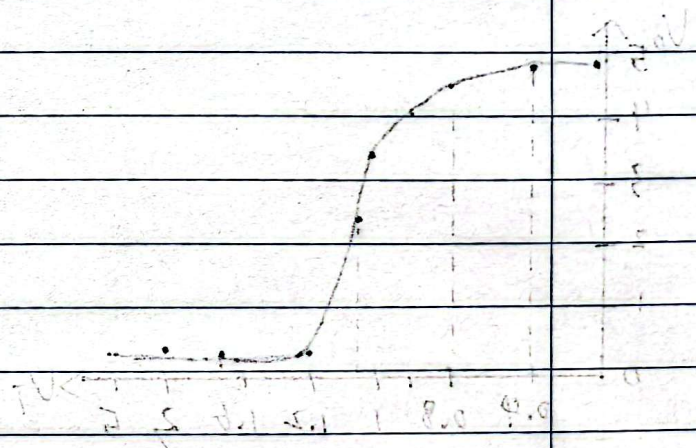
V_o 降低区间约为 1-1.2, 反映出高低电平的转换, 表现为门电路的开关/截止

[实验总结]

本次实验验证了75系列中4种典型芯片的逻辑功能,让我更加深刻地理解了与非门、或非门、异或门与反相器的工作原理与功能,加强了对逻辑电路的理解,为以后的实验打下坚实基础。

在传输特性方面,本实验验证了与非门输入电压 V_i 与输出电压 V_o 的关系,观察到了高电平到低电平的显著变化,并确定了 V_o 降低的 V_i 区间。令我更加理解门电路的原理。

通过本次实验,我深刻理解了门电路的逻辑功能,并掌握了其测试方法。在实验过程中,我遇到了许多问题,但在老师的指导下,我成功地完成了实验。这次实验不仅锻炼了我的动手能力,也提高了我的逻辑思维能力和解决问题的能力。



通过本次实验,我深刻理解了门电路的逻辑功能,并掌握了其测试方法。在实验过程中,我遇到了许多问题,但在老师的指导下,我成功地完成了实验。这次实验不仅锻炼了我的动手能力,也提高了我的逻辑思维能力和解决问题的能力。