

同济大学实验报告纸 学号: 2451487

软件工程 专业 24 届 班 姓名 庄子航 第 组 同组人员
课程名称 计组实验 实验名称 译码器与选择器实验 实验日期 2025 年 10 月 17 日

一、实验目的

1. 掌握译码器的逻辑功能
2. 掌握数据选择器的逻辑功能

二、实验设备

1. 数字逻辑实验系统
2. 74LS138 3线-8线译码器
3. 74LS153 双四选一数据选择器

三、实验原理

1. 组合逻辑电路

(1) 定义: 设计组合电路用电路形式实现逻辑表达式, 电路设计原则是简单, 经济, 可靠, 可以用门电路搭建也可用各种集成器件

(2) 特点: 1) 任意时刻的输出仅取决于当前时刻的输入, 输出仅与输入有关
2) 对于一个特定的逻辑问题, 其对应的真值表是唯一的, 但实现它的逻辑电路可以是多样的。

(3) 常见的组合逻辑电路: 编码器, 译码器, 选择器, 分配器, 比较器, 加法器

2. 译码器

(1) 定义: 译码器是一种具有“翻译”功能的输入多输出的组合逻辑电路器件

(2) 功能: 将每一组编码序列信号转换为一个特定的输出信号 (输出与输入信号呈现为一条特定的译码信号)

(3) 工作原理: 当某组编码进入输入端时, 相应

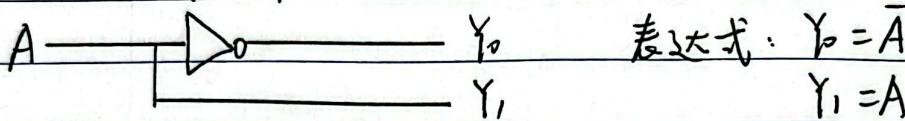
同济大学实验报告纸

专业____ 届____ 班____ 姓名____ 第____ 组 同组人员____

课程名称____ 实验名称____ 实验日期____ 年____ 月____ 日

的译码线输出为低电平,与此同时,其它所有译码线输出保持为高电平。译码器的输入与输出端的数量关系为1:2ⁿ

(4) 示例①非门实现1线-2线译码器



② 2线-4线译码器

逻辑表达式:

$$Y_0 = \bar{A}_1 \bar{A}_0, Y_1 = \bar{A}_1 A_0, Y_2 = A_1 \bar{A}_0, Y_3 = A_1 A_0$$

③ 3线-8线译码器

逻辑表达式:

$$\begin{aligned} Y_0 &= \bar{A}_2 \bar{A}_1 \bar{A}_0 & Y_4 &= \bar{A}_2 \bar{A}_1 A_0 \\ Y_1 &= \bar{A}_2 \bar{A}_1 A_0 & Y_5 &= \bar{A}_2 A_1 \bar{A}_0 \\ Y_2 &= \bar{A}_2 A_1 \bar{A}_0 & Y_6 &= \bar{A}_2 A_1 A_0 \\ Y_3 &= \bar{A}_2 A_1 A_0 & Y_7 &= A_2 \bar{A}_1 \bar{A}_0 \end{aligned}$$

3. 数据选择器

(1) 定义: 数据选择器是一个多输入, 单输出的逻辑电路。

(2) 基本功能: 在选择信号的控制下, 从多路输入数据中选择其中的一路数据作为输出。

选择序号是一组编码序列, 也称为地址编码信号, 用数据选择器可以实现数据的多路分时传送。

(3) 原理图

通常, 一个数据选择器包含有n个地址选择端, 2ⁿ个数据输入端, 一个数据输出端, 选通为

同济大学实验报告纸

专业 _____ 届 _____ 班 _____ 姓名 _____ 第 _____ 组 同组人员 _____

课程名称 _____ 实验名称 _____ 实验日期 _____ 年 _____ 月 _____ 日

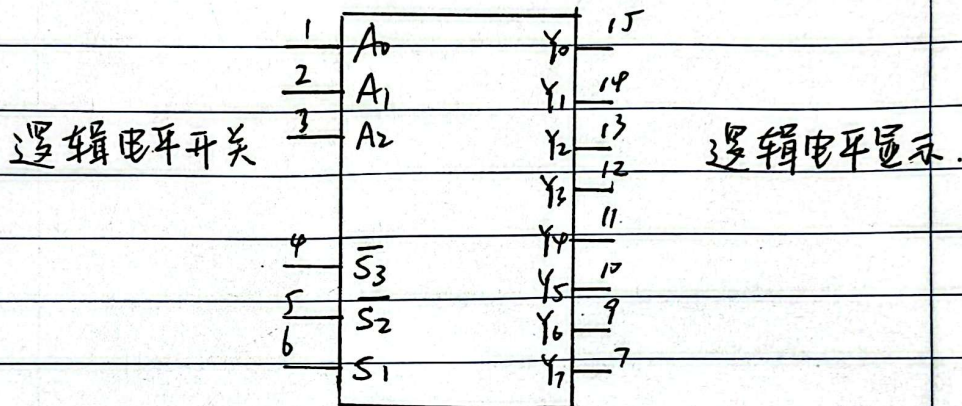
能端(控制端)

$$表达式: Y = (\bar{A}_1 \bar{A}_0) D_0 + (\bar{A}_1 A_0) D_1 + (A_1 \bar{A}_0) D_2 + (A_1 A_0) D_3$$

【实验内容】

1. 74LS138 (3线-8线译码器) 功能验证

① 按下图所示方法接线, 输入端接逻辑开关, 输出端接逻辑电平显示, 8引脚接地, 16引脚接5V电压。根据逻辑功能表输入, 将测试结果填表。



② 74LS138 逻辑功能表

输入			输出							
S_1	$\bar{S}_2 + \bar{S}_3$	$A_2 \ A_1 \ A_0$	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
0	X	X X X	1	1	1	1	1	1	1	1
X	1	X X X	1	1	1	1	1	1	1	1
1	0	0 0 0	0	1	1	1	1	1	1	1
1	0	0 0 1	1	0	1	1	1	1	1	1
1	0	0 1 0	1	1	0	1	1	1	1	1
1	0	0 1 1	1	1	1	0	1	1	1	1
1	0	1 0 0	1	1	1	1	0	1	1	1
1	0	1 0 1	1	1	1	1	1	0	1	1
1	0	1 1 0	1	1	1	1	1	1	0	1
1	0	1 1 1	1	1	1	1	1	1	1	0

同济大学实验报告纸

专业 _____ 届 _____ 班 _____ 姓名 _____ 第 _____ 组 同组人员 _____

课程名称 _____ 实验名称 _____ 实验日期 _____ 年 _____ 月 _____ 日

* 编码序列的下标应保持高位在左边

(3) 工作方式:

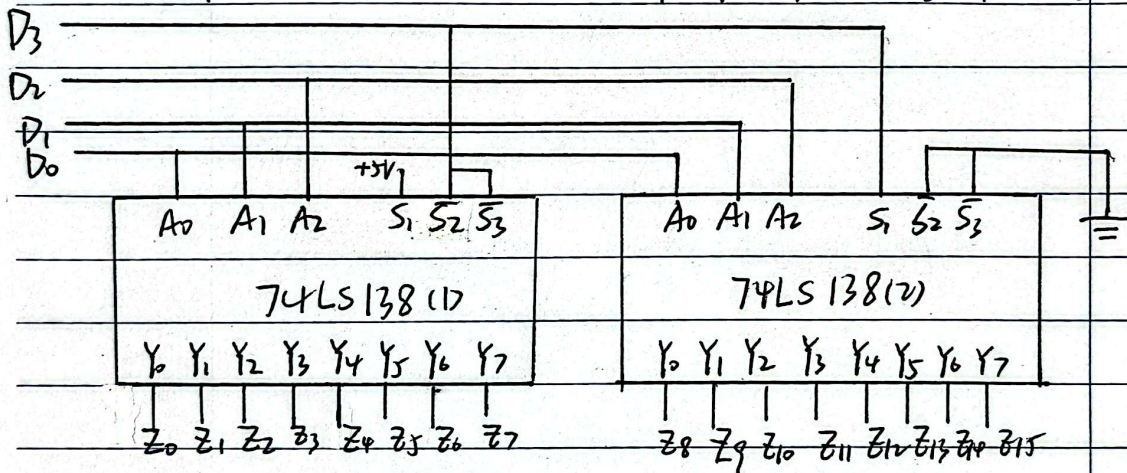
① 当 74LS138 的八个输出引脚 $Y_0 \sim Y_7$ 全为高电平, 表示芯片处于不工作状态。

② 输出有且仅有一个低电平 0, 其余 7 个输出引脚全为高电平 1, 表示芯片处于正常工作状态。也可根据呈现低电平的输出引脚编号找到对应输入的编码序列。

③ 若出现多个输出引脚同时为 0 的情况, 说明该芯片出现异常。

(4) 思考题:

用两个译码器 (138 芯片) 构成四变量译码器



若 D_3 输入为 1, 则 74LS138 (1) 中 $S_2 + S_3 = 1$, 不工作。

74LS138 (2) 中: $S_2 + S_3 = 0, S_1 = 1$, 正常工作。

若 D_3 输入为 0, 则 74LS138 (1) 中 $S_2 + S_3 = 0$, 正常工作。

74LS138 (2) 中 $S_2 + S_3 = 0, S_1 = 0$, 不工作。

同济大学实验报告纸

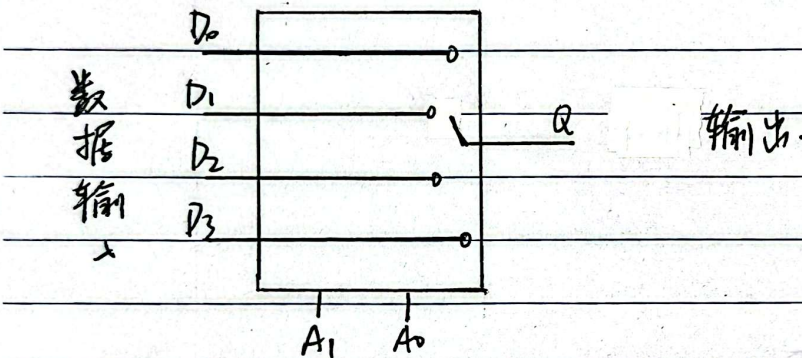
专业____ 届____ 班____ 姓名____ 第____ 组 同组人员____

课程名称____ 实验名称____ 实验日期____ 年____ 月____ 日

2. 74LS153 (双四选-数据选择器) 功能验证.

47	选通端	地址端	输出端		
	$\bar{S}_1 (\bar{S}_2)$	$A_0 A_1$	$Y_1 (Y_2)$		
	1	X X	0		
	0	0 0	D_0		
	0	0 1	D_1		
	0	1 0	D_2		
	0	1 1	D_3		

逻辑功能表如上. 以下为原理图.



地址码.

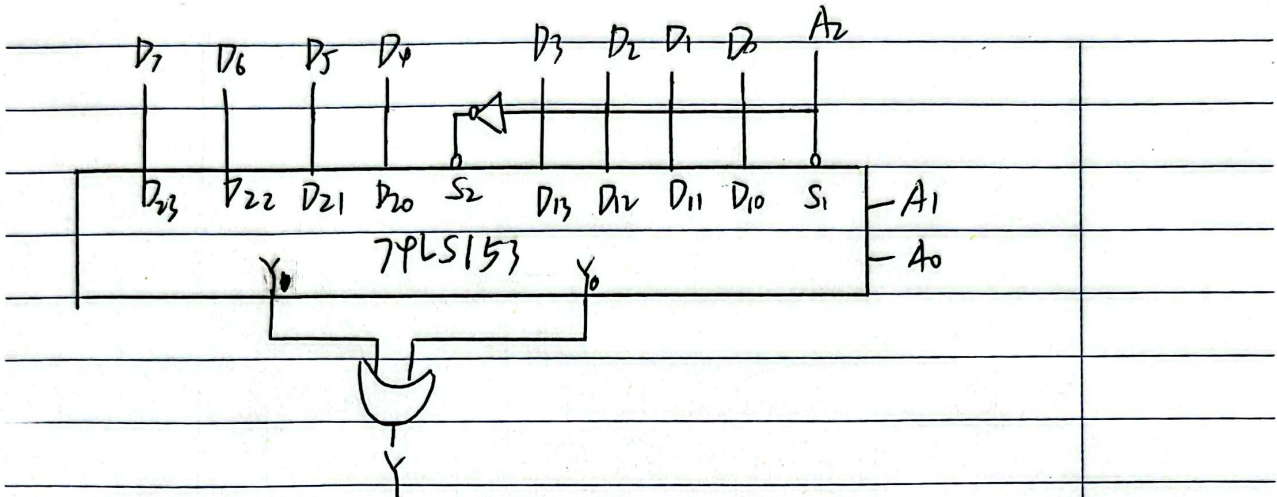
选通控制端 S 为低电平有效, $S=0$ 时芯片被选中, 处于工作状态. 由地址编码 A_0, A_1 来决定从 4 路输入 $D_0 - D_3$ 中选择哪一路输出.

(2) 思考题 2 : 用 2 个四选-数据选择器能否构成 1-选-选择器

同济大学实验报告纸

专业____ 届____ 班____ 姓名____ 第____ 组 同组人员____

课程名称____ 实验名称____ 实验日期____ 年____ 月____ 日



A0A1为地址端不变, 同时将S端并联作为A2输入。

[实验小结]

本次实验验证了74LS138与74LS153的芯片功能, 我理解了译码器的原理与应用, 更加深刻地掌握了芯片的构造, 选择器的内部构造也让我感到奇妙。

实验过程中我们利用组合逻辑电路验证, 加深了对逻辑电路的理解, 同时思考题也让我们眼前一亮, 加深了理解。