

# 同济大学实验报告纸

学号: 2451487

软件工程专业 24 届 班 姓名 庄瑞康 组 同组人员 \_\_\_\_\_  
课程名称 计组实验 实验名称 译码器与选择器实验 实验日期 2025 年 10 月 17 日

## [实验目的]

- 掌握译码器的逻辑功能
- 掌握数据选择器的逻辑功能

## [实验设备]

1. 数字逻辑实验系统

2. 74LS138 3线-8线译码器

3. 74LS153 双四选一数据选择器

## [实验原理]

### 1. 组合逻辑电路

(1) 定义: 设计组合电路用电路形式实现逻辑表达式, 电路设计原则是简单、经济、可靠, 可以用门电路搭建也可用各种集成器件。

(2) 特点:  
1> 任意时刻的输出仅取决于当前时刻的输入, 输出仅与输入有关

2> 对于一个特定的逻辑问题, 其对应的真值表是唯一的, 但实现它的逻辑电路可以是多样的。

(3) 常见的组合逻辑电路: 编码器, 译码器, 选择器, 分配器, 比较器, 加法器

### 2. 译码器

(1) 定义: 译码器是一种具有“翻译”功能的多输入多输出的组合逻辑电器器件

(2) 功能: 将每一组编码序列信号转换为一个特定的输出信号(输出与输入信号呈现为一条特定的译码信号)

(3) 工作原理: 当某组编码进入输入端时, 相应

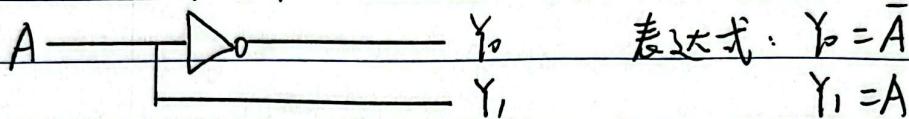
# 同济大学实验报告纸

专业 \_\_\_\_ 届 \_\_\_\_ 班 \_\_\_\_ 姓名 \_\_\_\_ 第 \_\_\_\_ 组 同组人员 \_\_\_\_\_

课程名称 \_\_\_\_\_ 实验名称 \_\_\_\_\_ 实验日期 \_\_\_\_ 年 \_\_\_\_ 月 \_\_\_\_ 日

的译码线输出为低电平，与此同时，其它所有译码线输出保持为高电平。译码器的输入与输出端的数量关系为 1:2"

(1) 示例 ① 非门实现 1 线 - 2 线译码器



② 2 线 - 4 线译码器

逻辑表达式：

$$Y_0 = \overline{\bar{A}_1 \bar{A}_0}, \quad Y_1 = \overline{\bar{A}_1 A_0}, \quad Y_2 = \overline{A_1 \bar{A}_0}, \quad Y_3 = \overline{A_1 A_0}$$

③ 3 线 - 8 线译码器

逻辑表达式：

$$Y_0 = \overline{\bar{A}_2 \bar{A}_1 \bar{A}_0}$$

$$Y_4 = \overline{\bar{A}_2 \bar{A}_1 A_0}$$

$$Y_1 = \overline{\bar{A}_2 \bar{A}_1 \bar{A}_0}$$

$$Y_5 = \overline{A_2 \bar{A}_1 \bar{A}_0}$$

$$Y_2 = \overline{\bar{A}_2 A_1 \bar{A}_0}$$

$$Y_6 = \overline{A_2 A_1 \bar{A}_0}$$

$$Y_3 = \overline{\bar{A}_2 A_1 A_0}$$

$$Y_7 = \overline{A_2 A_1 A_0}$$

## 3. 数据选择器

(1) 定义：数据选择器是一个多输入，单输出的逻辑电路。

(2) 基本功能：在选择信号的控制下，从多路输入

数据中选择其中的一路数据作为输出。

选择序号是一组编码序列，也称为

地址编码信号，用数据选择器可以

实现数据的多路分时传送。

## (3) 原理图

通常，一个数据选择器包含有 n 个地址选择

端，2<sup>n</sup> 个数据输入端，一个数据输出端，选通功

# 同济大学实验报告纸

专业 \_\_\_\_ 届 \_\_\_\_ 班 \_\_\_\_ 姓名 \_\_\_\_ 第 \_\_\_\_ 组 同组人员 \_\_\_\_\_

课程名称 \_\_\_\_\_ 实验名称 \_\_\_\_\_ 实验日期 \_\_\_\_ 年 \_\_\_\_ 月 \_\_\_\_ 日

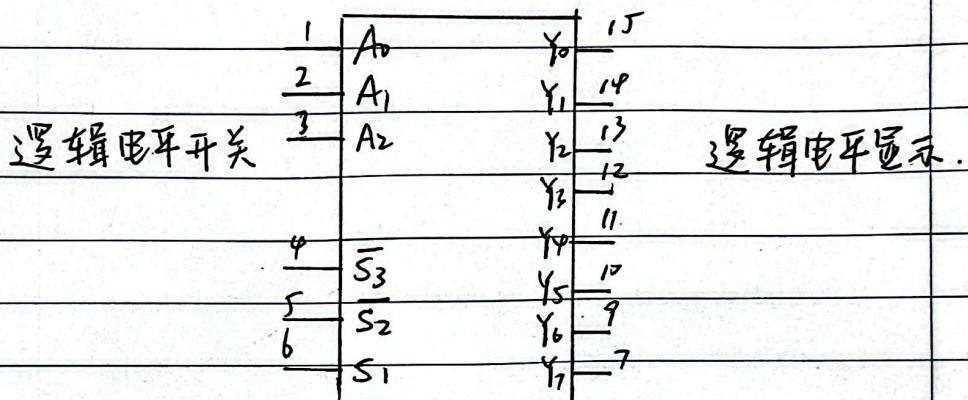
能端(按钮端)

$$\text{表达式: } Y = (\bar{A}_1 \bar{A}_0) D_0 + (\bar{A}_1 A_0) D_1 + (A_1 \bar{A}_0) D_2 + (A_1 A_0) D_3$$

〔实验内容〕

1. 74LS138 (3线-8线译码器) 功能验证

(1) 按下图所示方法接线, 输入端接逻辑开关、输出端接逻辑电平显示, 8引脚接地, 16引脚接5V电压。根据逻辑功能表输入, 将测试结果填表。



(2) 74LS138 逻辑功能表

		输入			输出								
$S_1$	$\bar{S}_2 + \bar{S}_3$	$A_2$	$A_1$	$A_0$	$\bar{Y}_0$	$\bar{Y}_1$	$\bar{Y}_2$	$\bar{Y}_3$	$\bar{Y}_4$	$\bar{Y}_5$	$\bar{Y}_6$	$\bar{Y}_7$	
0	X	X	X	X	1	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1	1
1	0	0	1	0	1	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	1	0
1	0	1	1	1	1	1	1	1	1	1	1	1	0

# 同济大学实验报告纸

\_\_\_\_\_专业 \_\_\_\_\_届 \_\_\_\_\_班 \_\_\_\_\_姓名 \_\_\_\_\_第 \_\_\_\_\_组 同组人员 \_\_\_\_\_ \_\_\_\_\_ \_\_\_\_\_

课程名称 \_\_\_\_\_ 实验名称 \_\_\_\_\_ 实验日期 \_\_\_\_ 年 \_\_\_\_ 月 \_\_\_\_ 日

\* 编码序列的下标应保持高位在左边

### (3) 工作式

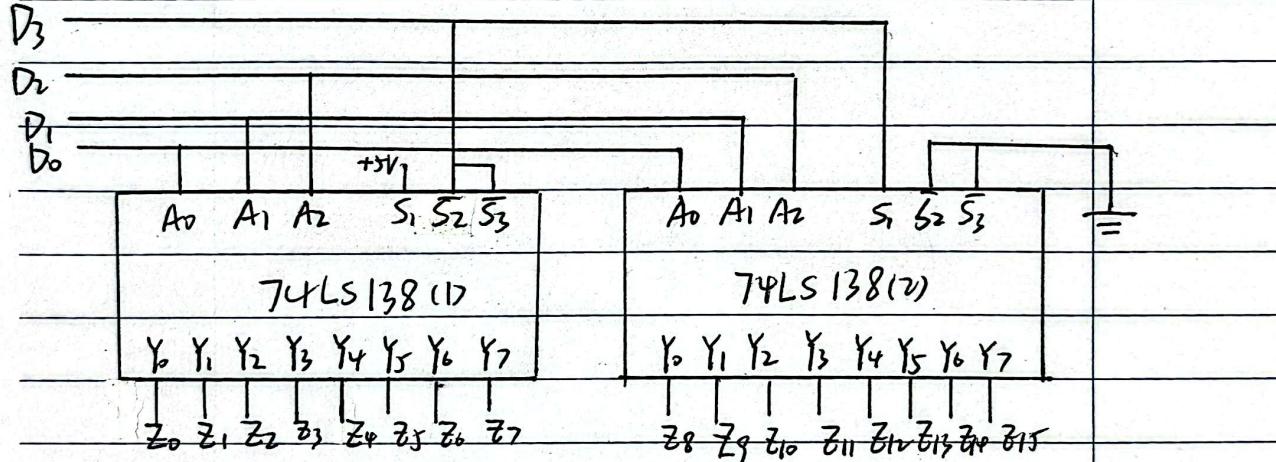
①当74LS138的八个输出引脚Y<sub>0</sub>~Y<sub>7</sub>全为高电平,表明芯片处于不工作状态。

② 轮出有且仅有一个低电平，其余7个输出引脚全为高电平，表示芯片处于正常工作状态。也可根据呈现低电平的输出引脚编号找到对应输入的编序列

③若出现多个输出引脚同时为0的情况，说明该芯片出现异常

### (4) 思考題 1.

用两个三瓣石器(138号片)构成四瓣量泽石器



若P3输入为1，则74LS138（17）中 $S_2+S_3=1$ ，不工作。

74LS138 (2) 中:  $S_2 + S_3 = 0, S_1 = 1$ , 正常工作

若  $D_3$  为输入为 0, 则  $74LS138$  的  $S_2 + S_3 = 0$ , 正常工作

74LS138(2)中  $S_2 + S_3 = 0$ ,  $S_1 = 0$ , 不工作

# 同济大学实验报告纸

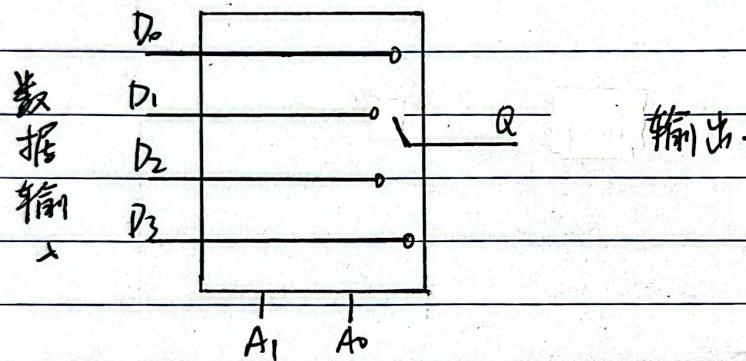
专业 \_\_\_\_ 届 \_\_\_\_ 班 \_\_\_\_ 姓名 \_\_\_\_ 第 \_\_\_\_ 组 同组人员 \_\_\_\_\_

课程名称 \_\_\_\_\_ 实验名称 \_\_\_\_\_ 实验日期 \_\_\_\_ 年 \_\_\_\_ 月 \_\_\_\_ 日

## 2. 74LS153 (双四选一数据选择器) 功能验证.

$S_1$	选通端	地址端	输出端		
	$\bar{S}_1 (\bar{S}_2)$	$A_0 A_1$	$Y_1 (Y_2)$		
	1	X X	0		
	0	0 0	$D_0$		
	0	0 1	$D_1$		
	0	1 0	$D_2$		
	0	1 1	$D_3$		

逻辑功能表如上. 以下为原理图.



地址码.

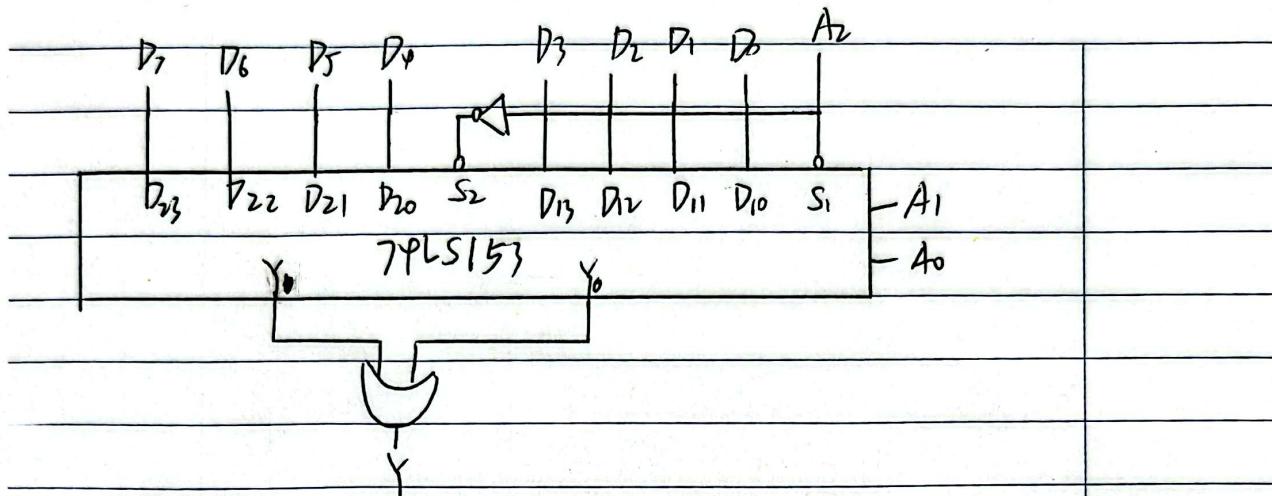
选通控制端  $S_1$  为低电平有效,  $S_1=0$  时芯片被选中, 处于工作状态. 由地址编码  $A_0, A_1$  来决定从 4 路输入  $D_0 - D_3$  中选择哪一路输出.

(2) 思考题 2: 用 2 个四选一数据选择器能否构成 1~选一选择器

# 同济大学实验报告纸

专业 \_\_\_\_ 届 \_\_\_\_ 班 \_\_\_\_ 姓名 \_\_\_\_ 第 \_\_\_\_ 组 同组人员 \_\_\_\_\_

课程名称 \_\_\_\_\_ 实验名称 \_\_\_\_\_ 实验日期 \_\_\_\_ 年 \_\_\_\_ 月 \_\_\_\_ 日



$A_0A_1$ 为地址端不变，同时将 $S$ 端并联作为 $A_2$ 输入。

## 【实验小结】

本次实验验证了 374LS138 与 74LS153 的芯片功能，我理解了译码器的原理与应用，更加深刻地掌握了芯片的构造，选择器的内部构造也让我感到奇妙。

实验过程中我们利用组合逻辑电路验证，加深了对逻辑电路的理解，同时思考题也让我们眼前一亮，加深了理解。