SCHOOL OF ENGINEERING AND SCIENCES



DEPARTMENT OF COMPUTER SCIENCE

Laboratorio de Sistemas Digitales Feb-Jun 2021

PR4

Circuitos combinacionales, instanciación de componentes y desarrollo de testbench

Objetivos

El alumno deberá realizará circuitos combinacionales mediante la instanciación de componentes sencillos. Así mismo, diseñará un testbench para verificar el correcto funcionamiento de su diseño.

Pre-reporte

Realiza las siguientes actividades:

- 1. Escribe en VHDL el código para realizar un sumador completo, con las siguientes entradas y salidas:
 - 2 entradas de 1 bit (números a sumar)
 - 1 entrada de 1 bit (acarreo de entrada)
 - 1 salida de 1 bit (acarreo de salida)
 - 1 salida de 1 bit (resultado de la suma)
- 2. Diseña el diagrama esquemático de un sumador/restador de 8 bits (complementos a dos), utilizando 8 sumadores completos (no está permitido realizar un sumador, luego un restador y utilizar un multiplexor para seleccionar la operación a realizar).
- 3. Escribe en VHDL el código para realizar un sumador/restador de 8 bits (complementos a dos), instanciando 8 sumadores completos como componente, con las siguientes entradas y salidas:
 - o 2 entradas de 8 bits (números a sumar)
 - o 1 entrada de 1 bit (selector de suma o resta)
 - 1 salida de 1 bit (bandera de desborde)
 - 1 salida de 8 bits (resultado de la operación)

Entrega

Entrega un reporte en PDF que contenga lo siguiente:

- **Cabecera** (Nombre del curso, número de práctica, fecha de entrega, nombre y matrícula de alumnos)
- Actividades
 - Link a GitHub de los códigos en VHDL de las actividades 1 y 3
 - Diagrama esquemático de la actividad 2
- Bibliografía/Referencias