

ALGO
QCM

1. Un graphe peut être ?

- (a) Orienté
- (b) Non orienté
- (c) A moitié orienté
- (d) Désorienté

2. Dans un graphe orienté, le sommet x est adjacent au sommet y si ?

- (a) Il existe un arc (x,y)
- (b) Il existe un arc (y,x)
- (c) Il existe un chemin $(x,..,y)$
- (d) Il existe un chemin $(y,..,x)$

3. Dans un graphe orienté, un sommet de degré zéro est appelé ?

- (a) sommet unique
- (b) sommet isolé
- (c) sommet nul
- (d) sommet perdu

4. Un graphe orienté G défini par le triplet $G = \langle S, A, C \rangle$ est ?

- (a) étiqueté
- (b) valué
- (c) valorisé
- (d) numéroté

5. Dans un graphe orienté, on dit que l'arc $U = y \rightarrow x$ est ?

- (a) incident à x vers l'extérieur
- (b) accident à x vers l'extérieur
- (c) incident à x vers l'intérieur
- (d) accident à x vers l'intérieur

6. Dans un graphe orienté, le nombre d'arcs ayant le sommet x pour extrémité terminale est appelé ?

- (a) le demi-degré extérieur de x
- (b) le degré de x
- (c) le demi-degré intérieur de x

7. Dans un graphe orienté, s'il existe un arc $U = y \rightarrow x$ pour tout couple de sommet $\{x, y\}$ le graphe est ?

- (a) complet
- (b) partiel
- (c) parfait

8. Deux arcs d'un graphe orienté sont dits adjacents si ?

- (a) il existe deux arcs les joignant
- (b) le graphe est complet
- (c) ils ont au moins une extrémité commune

9. L'ordre d'un graphe orienté est ?

- (a) Le nombre d'arcs du graphe
- (b) Le nombre de sommets du graphe
- (c) Le coût du graphe
- (d) La liste triée des arcs du graphe

10. Dans un graphe orienté valué $G = \langle S, A, C \rangle$, les coûts sont portés par ?

- (a) les arcs
- (b) les sommets



QCM N°4

lundi 21 octobre 2019

Question 11

Parmi ces séries, lesquelles sont des séries entières ?

a. $\sum \ln(n+1)2^n$

b. $\sum e^n x^n$

c. $\sum 2^n x^{2n}$

d. rien de ce qui précède

$$a_n = e^n \quad N = 2^n \rightarrow \sum 2^N x^N \text{ donc } (a_n) \begin{cases} a_n = 2^{n/2} & \text{si } n \text{ pair} \\ a_n = 0 & \text{sinon} \end{cases}$$

Question 12

Soit une série entière de rayon de convergence R . Alors

- a. R peut être égal à $+\infty$
- b. Pour tout $x \in \mathbb{R}$ tel que $|x| < R$, la série converge absolument.
- c. Pour tout $x \in \mathbb{R}$ tel que $|x| > R$, la série converge absolument
- d. Pour tout $x \in \mathbb{R}$ tel que $|x| > R$, la série diverge
- e. rien de ce qui précède

Question 13

Soit la série entière $\sum \frac{x^n}{n!}$. Alors son rayon de convergence vaut

a. $R = 2$

b. $R = 0$

c. $R = +\infty$

d. $R = 1$

e. rien de ce qui précède

$$a_n = \frac{1}{n!} \quad \lim_{n \rightarrow \infty} \left| \frac{a_{n+1}}{a_n} \right| = \lim_{n \rightarrow \infty} \frac{n!}{(n+1)!} = \lim_{n \rightarrow \infty} \frac{1}{n+1} = 0$$

Si $\ell = 0$, $R = +\infty$

Question 14

Soit la série entière $\sum x^n$. Alors son rayon de convergence vaut

a. $R = 2$

b. $R = 0$

c. $R = +\infty$

d. $R = 1$

e. rien de ce qui précède

Question 15

Soient $\sum a_n x^n$ une série entière de rayon de convergence R non nul et $f : \begin{cases}]-R, R[& \longrightarrow \mathbb{R} \\ x & \mapsto \sum_{n=0}^{+\infty} a_n x^n \end{cases}$. Alors

- a. f est continue sur $] -R, R [$
- b. f est dérivable sur $] -R, R [$ et, pour tout $x \in] -R, R [$, $f'(x) = \sum_{n=1}^{+\infty} n a_n x^{n-1}$
- c. pour tout $x \in] -R, R [$, $\int_0^x f(t) dt = \sum_{n=0}^{+\infty} \frac{a_n}{n+1} x^{n+1}$
- d. rien de ce qui précède

Question 16

Soit X une variable aléatoire à valeurs dans $\{0, \dots, n\}$. Alors

- a. $E(X) = G_X(1)$
- b. $G_X(1) = 1$
- c. $E(X) = G'_X(1)$
- d. $E(X) = G''_X(1)$
- e. rien de ce qui précède

Question 17

Soit X une variable aléatoire à valeurs dans $\{0, \dots, n\}$. Alors sa fonction génératrice vaut, pour tout $t \in \mathbb{R}$:

- a. $G_X(t) = E(t^X)$
- b. $G_X(t) = \sum_{k=0}^n P(X=k)$
- c. $G_X(t) = E(X^t)$
- d. $G_X(t) = \sum_{k=0}^n t^k P(X=k)$
- e. rien de ce qui précède

Question 18

Soit X une variable aléatoire entière dont la fonction génératrice est $G_X(t) = a(2t+1)^2$. Alors

- a. $a = \frac{1}{9}$
- b. $a = \frac{1}{3}$
- c. $a = 1$
- d. on ne peut déterminer a avec ces données
- e. rien de ce qui précède

$$G_x(1) = a \cdot 9 \quad \text{et} \quad G_x(1) = 1$$

$$\Leftrightarrow a = \frac{1}{9}$$

Question 19

Soit (u_n) une suite réelle strictement positive telle que pour tout $n \in \mathbb{N}$, $\frac{u_{n+1}}{u_n} \xrightarrow[n \rightarrow +\infty]{} \frac{1}{4}$. Alors

- a. $\sum u_n$ converge
- b. $\sum u_n$ diverge
- c. on ne peut rien dire sur la nature de $\sum u_n$

D'Alembert

Question 20

Au voisinage de 0, on a

a. $\frac{1}{1+x} = 1 + x + x^2 + x^3 + o(x^3)$

b. $\frac{1}{1+x} = 1 - x + x^2 - x^3 + o(x^3)$

c. $\frac{1}{1-x} = 1 + x + x^2 + x^3 + o(x^3)$

d. $\frac{1}{1-x} = 1 - x + x^2 - x^3 + o(x^3)$

e. rien de ce qui précède

QCM 4 Azar Chap13 (Adjeclauses exs2, 3, 7)

Choose all possible pronouns that can be used to complete these sentences (21 – 23)

21. I paid the plumber ___ repaired my shower.

- a. which
- b. who
- c. that

(d.) B and C.

22. Where is the newspaper ___ has the article about online theft?

- a. who
- (b.) that
- c. it
- d. B and C.

23. Did you hear about the singer ___ won the Nobel Prize for literature?

- (a.) that
- b. which
- c. he
- d. whom

In 24 and 25, the two sentences have been combined for you, with the second sentence as an adjective clause. Which is the correct combination? (Punctuation is taken into account.)

24. I saw the boy. He forgot to buy the grammar book.

- a. I saw the boy which forgot to buy the grammar book.
- (b.) I saw the boy that forgot to buy the grammar book.
- c. I saw the boy, he forgot to buy the grammar book.
- d. I saw the boy who, forgot to buy the grammar book.

25. The student is angry. She missed her math test.

- a. The student who missed her math test is angry.
- b. The student that missed her math test is angry.
- c. The student which missed her math test is angry.

(d.) A and B.

Choose the answer that includes all possible completions for each sentence below.

26. Tell me about the writers ___ you read when you were in college.

- a. that
- b. who
- c. whom
- d. – no change

(e.) All of the above.

27. Did John ask to see the video ___ my dad made when he was a boy?

- a. who
- b. which
- c. that
- d. — no change

(e) B, C and D.

28. The people ___ I miss the most when I travel are my friends.

- a. they
- b. which
- (c) whom
- d. None of the above.

29. The building ___ George Soros wanted to buy was no longer available.

- a. what
- b. that
- c. — no change

(d) B and C.

30. The economists ___ supported Hillary Clinton in 2016 are quite well known.

- a. that
- b. who
- c. — no change

(d) A and B.

- e. A, B and C.

31) The film "Lara Croft: Tomb raider" was realized in

- a) 2000
- b) 2001
- c) 2002
- d) 2003

32) In this same film, Daniel Craig plays the character of

- a) the lover
- b) the "bad guy"
- c) the ally
- d) the father

33) Which of these terms is an intruder?

- a) Lara Croft
- b) Spirou
- c) Zelda
- d) Mario Bross

34) The first game with a female protagonist, "Tomb Raider", appeared in :

- a) 1998
- b) 1995
- c) 1985
- d) 1996

35) In this same movie, the main role is played by

- a) Mimi Mathy
- b) Angelina Sojolie
- c) Angelina Veryjolie
- d) Angelina Jolie

36) The video gaming industry is quite commonly described

a) as male-dominated field

- b). as transgender field.
- c) as egalitarian field.
- d) as matriarchal field.

37) In the latest version, Alicia Vikander plays the role of

- a) the mother of heroine.
- b) a fanatical geek.
- c) the wicked witch.

(d) Lara Croft.

38) In the latest version, Lara Croft desperately

- (a) seeks her father.
- b) wants to get rid of his father.
- c) killed her father.
- d) does not know her father.

39) In the video game, Lara Croft

- a) represents the sublimated female ideal.
- b) is quite plausible.
- c) reflects a certain reality.
- (d) refers to a masculine stereotype.

40) The world of video games

- a) still always "macho".
- b) have a strong cultural impact about democracy.
- c) is largely dominated by women's characters.
- (d) gradually incorporates gender equality.

Q.C.M n°4 de Physique

Note : les valeurs 'q' et 'Q' sont considérées positives.

41 - En considérant une charge q au point O et une charge Q au point M, comment s'exprime l'énergie potentielle électrique $E_{pe}(M)$ au point M ?

a) $E_{pe}(M) = k \cdot \frac{q \cdot Q}{OM}$

b) $E_{pe}(M) = k \cdot \frac{q \cdot Q}{OM^2} \vec{u}_r$, où \vec{u}_r est le vecteur unitaire orienté de O vers M.

c) $E_{pe}(M) = k \cdot \frac{q}{OM^2}$

42 - L'opposé du gradient du potentiel électrique en un point M est :

a) Un scalaire

b) Une valeur absolue

c) $\vec{E}(M) = -\vec{\text{grad}}.V(M)$

43 - En coordonnées polaires (r, θ) , quel élément infinitésimal $d\vec{l}$ de longueur n'existe pas ?

a) $d\vec{l} = r d\theta \cdot \vec{u}_\theta$

b) $d\vec{l} = d\theta \cdot \vec{u}_\theta$

c) $d\vec{l} = dr \cdot \vec{u}_r$

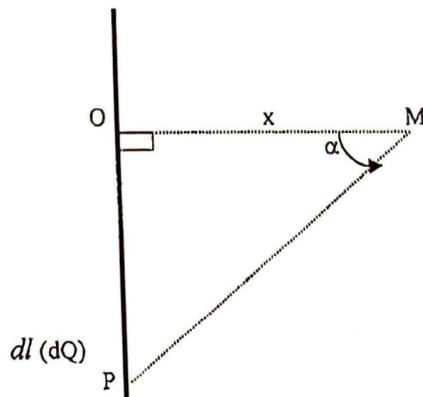
44 - L'élément infinitésimal de volume dV en cylindrique s'écrit :

a) $dV = r \cdot d\theta \cdot dr \cdot dz$

b) $dV = dx \cdot dy \cdot dz$

c) $dV = dr \cdot d\theta \cdot dz$

45 - On montre qu'un élément infinitésimal situé en P d'un fil de charge linéique λ crée un champ électrique en un point M extérieur au fil $dE_x(x) = \frac{k\lambda}{x} \cos(\alpha) d\alpha$ où α est tel qu'indiqué ci-dessous.



Le champ électrique créé par un fil infini vaut :

a) $E(x) = \frac{k\lambda}{x}$

b) $E(x) = \frac{2k\lambda}{x}$

c) $E(x) = 2 \sin(\alpha) \frac{k\lambda}{x}$

$$\int dE_x(x) = \left[\frac{k\lambda}{x} \cdot \sin(\alpha) \right]_{-\frac{\pi}{2}}^{\frac{\pi}{2}} = \frac{k\lambda}{x} - \left(-\frac{k\lambda}{x} \right) = \frac{2k\lambda}{x}$$

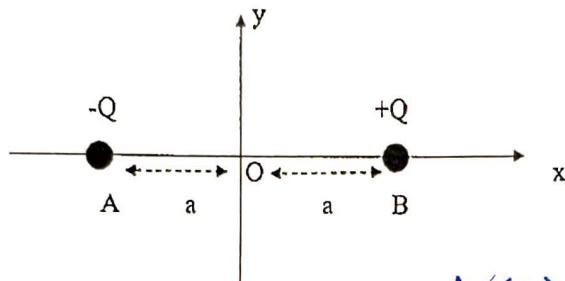
46 - Comment s'exprime l'élément de charge dQ en fonction de la charge linéique λ et de l'élément infinitésimal de longueur dl ?

- a) $dQ = \frac{\lambda}{dl}$
- b) $dQ = \lambda dl$**
- c) $dQ = -\lambda dl$

47 - Une distribution de charges sphérique crée au point M un potentiel électrique $V(r, \theta)$. On peut donc affirmer que le vecteur champ électrique s'écrira :

- a) $\vec{E} \begin{pmatrix} E_r \\ 0 \\ E_\varphi \end{pmatrix}$
- b) $\vec{E} \begin{pmatrix} 0 \\ E_\theta \\ E_\varphi \end{pmatrix}$
- c) $\vec{E} \begin{pmatrix} E_r \\ E_\theta \\ 0 \end{pmatrix}$**

48 - Le dipôle électrique suivant est considéré. Le point O est situé au milieu de AB.



$$V(A) = k \cdot \frac{Q_B}{AB}$$

Le potentiel électrique au point A est :

- a) $V(A) = k \frac{Q}{a}$
- b) $V(A) = k \frac{Q}{2a}$**
- c) $V(A) = -k \frac{Q}{2a}$

49 - La situation de la question 48 est considérée. Le champ électrique créé par B au point A est :

- a) colinéaire à (AB), orienté de A vers B
- b) colinéaire à (AB), orienté de B vers A**
- c) perpendiculaire à (AB), orienté vers les $y > 0$
- d) perpendiculaire à (AB), orienté vers les $y < 0$

50 - Une distribution de charges crée en un point M situé à une distance r de O, un potentiel d'expression : $V(r) = \frac{q}{4\pi\epsilon_0} \cdot \frac{1}{r} e^{-\frac{r}{a_0}}$; Où a_0, q et ϵ_0 sont des constantes positives.

Rappel de l'expression du gradient en polaire : $\overrightarrow{\text{grad}} f(r, \theta) = \frac{\partial f}{\partial r} \vec{u}_r + \frac{1}{r} \frac{\partial f}{\partial \theta} \vec{u}_\theta$

Quelle est l'expression du champ électrique $\vec{E}(M)$ au point M ?

- ? a) $\vec{E}(M) = \frac{q}{4\pi\epsilon_0} \cdot \left(\frac{1}{r^2} + \frac{1}{a_0 r} \right) e^{-\frac{r}{a_0}} \cdot \vec{u}_r$
- b) $\vec{E}(M) = \frac{q}{4\pi\epsilon_0} \cdot \left(\frac{1}{r^3} + \frac{1}{a_0 r^2} \right) e^{-r} \cdot \vec{u}_r$
- c) $\vec{E}(M) = \frac{1}{4\pi\epsilon_0} \cdot \left(\frac{a_0}{r^2} + \frac{1}{a_0 r} \right) e^{-\frac{r}{a_0}} \cdot \vec{u}_r$

$$\begin{aligned}
 \vec{E}(M) &= -\overrightarrow{\text{grad}} V(r) \\
 &= -\left(\frac{q}{4\pi\epsilon_0} \cdot \left(-\frac{1}{r^2} - \frac{1}{a_0 r}\right)\right) \cdot e^{-\frac{r}{a_0}} \cdot \vec{u}_r \\
 &= \frac{q}{4\pi\epsilon_0} \cdot \left(\frac{1}{r^2} + \frac{1}{a_0 r}\right) \cdot e^{-\frac{r}{a_0}} \cdot \vec{u}_r \\
 &\quad \left(e^{-\frac{r}{a_0}}\right)' = -\frac{1}{a_0} e^{-\frac{r}{a_0}}
 \end{aligned}$$

QCM Electronique – InfoS3

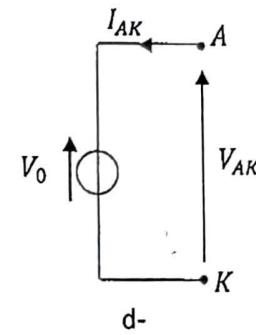
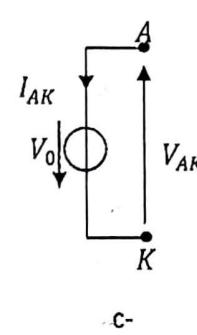
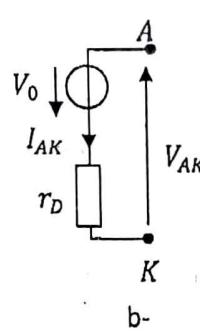
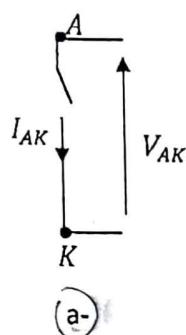
Pensez à bien lire les questions ET les réponses proposées (attention à la numérotation des réponses)

Q1. Le dopage permet d'augmenter la résistivité du semi-conducteur

a- VRAI

b- FAUX

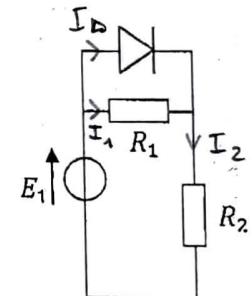
Q2. Par quoi remplace-t-on la diode bloquée si on utilise le modèle à seuil (générateur de tension idéal)?



Soit le circuit ci-contre. (Q3&4)

Q3. Choisir l'affirmation correcte si $E_1 = 1V$, $R_1 = 50\Omega$, et $R_2 = 100\Omega$ et que la diode est modélisée par son modèle à seuil (source de tension idéale) avec $V_0 = 0,6V$:

- a- La diode est bloquée et la tension à ses bornes est égale à $\frac{1}{3}V$.
- b- La diode est passante et le courant qui la traverse vaut $100mA$
- c- La diode est passante et le courant qui la traverse vaut $5A$.
- d- La diode est passante et le courant qui la traverse vaut $200mA$.



Passante $\Rightarrow I_2 < I_1$
Absurde

Q4. Choisir l'affirmation correcte si $E_1 = 10V$, $R_1 = 100\Omega$, et $R_2 = 100\Omega$ et que la diode est considérée comme idéale :

- a- La diode est bloquée et la tension à ses bornes est égale à $5V$.
- b- La diode est passante et le courant qui la traverse vaut $50mA$
- c- La diode est passante et le courant qui la traverse est égal à $100mA$.
- d- La diode est passante et le courant qui la traverse vaut $5A$.

$$\begin{aligned} I_D &= I_2 - I_1 = \frac{E_1 - V_0}{R_2} - \frac{V_0}{R_1} \\ &= \frac{10}{100} A = 100 mA \end{aligned}$$

13

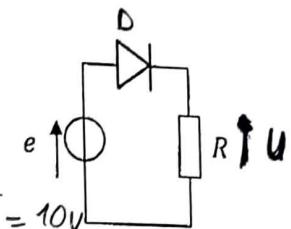
Soit le circuit ci-contre, dans lequel on considère la diode idéale (interrupteur)

Q5. Que vaut la tension aux bornes de R si $e = E = 10V$, $R = 100\Omega$.

- a- $0V$
- b- $1kV$

c- $10V$

d- $0,1V$



$$E > 0 \Rightarrow D \text{ passante} \Rightarrow V_D = 0V \Rightarrow U = E - V_D = E = 10V$$

Q6. On prend maintenant $e(t) = E_0\sqrt{2}\sin(\omega t)$. Choisir l'affirmation correcte :

- a- La diode est bloquée et la tension à ses bornes est égale à $\frac{E_0\sqrt{2}}{R}V$.

(b) Si $e(t) < 0$, alors la diode est bloquée.

c- Si $e(t) < 0$, alors la diode est passante.

d- Si $e(t) > 0$, alors la diode est bloquée.

Q7. L'équation de la caractéristique de la diode s'écrit : $I_D = I_S(e^{\frac{V_D}{mVr}} - 1)$ où I_D représente le courant qui traverse la diode et V_D , la tension à ses bornes, courant et tension étant fléchés selon la convention récepteur. I_S correspond au courant ^{de fuite} inverse. C'est un courant :

- a- Très grand (plusieurs dizaines d'ampères)
- b- Très faible (quelques nano ampères)

Soit le circuit ci-contre :

Q8. Comment sont les diodes si $V_A = V_B = 0V$?

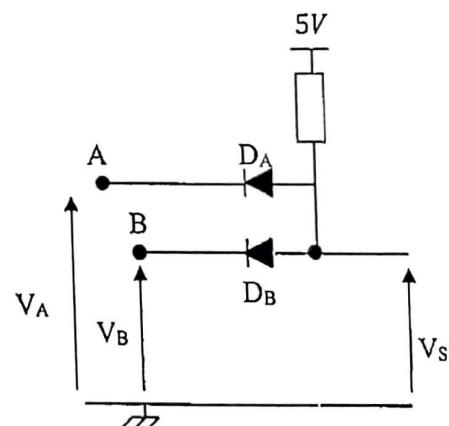
- a- Bloquées

(b) Passantes

Q9. Comment sont les diodes si $V_A = V_B = 5V$?

- a- Passantes

(b) Bloquées



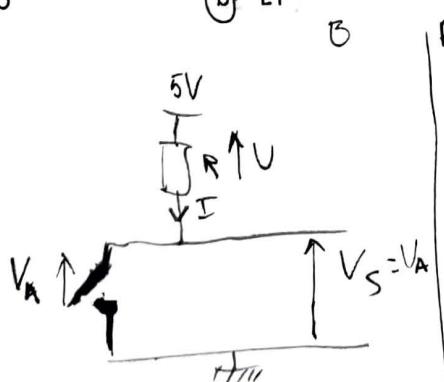
Q10. Quelle type de porte logique réalise ce montage ?

- a- OU

(b) ET

- c- NON ET

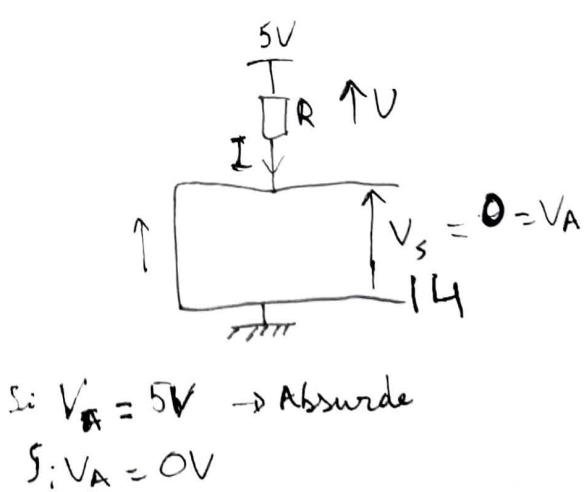
- d- NON OU



$$\text{Si } V_A = 5V$$

$$V_S = 5V$$

$$\text{Si } V_A = 0V \rightarrow V_S = 0V$$



$$\text{Si } V_A = 5V \rightarrow \text{Absurde}$$

$$\text{Si } V_A = 0V$$

QCM 4

Architecture des ordinateurs

Lundi 21 octobre 2019

Pour toutes les questions, une ou plusieurs réponses sont possibles.

11. Soit l'instruction suivante : MOVE.W (A0)+,D0
 - A. A0 ne change pas.
 - B. A0 est incrémenté de 4.
 - C. A0 est incrémenté de 2.
 - D. A0 est incrémenté de 1.

12. Soit l'instruction suivante : MOVE.W \$50,D0. Que représente la valeur \$50 ?
 - A. Une adresse sur 32 bits.
 - B. Une donnée immédiate sur 32 bits.
 - C. Une donnée immédiate sur 8 bits.
 - D. Une adresse sur 16 bits.

13. Quelle(s) instruction(s) peut-on utiliser pour appeler un sous-programme ?
 - A. JMP
 - B. GSR
 - C. BSR
 - D. BRA

14. Après l'exécution d'une instruction RTS, le pointeur de pile est :
 - A. Décrémenté de deux.
 - B. Décrémenté de quatre.
 - C. Incrémenté de deux.
 - D. Incrémenté de quatre.

15. Les étapes pour dépiler une donnée sont :
 - A. Lire la donnée dans (A7) puis incrémenter A7.
 - B. Écrire la donnée dans (A7) puis décrémenter A7.
 - C. Incrémenter A7 puis lire la donnée dans (A7).
 - D. Décrémenter A7 puis écrire la donnée dans (A7).

cts

16. Soient les deux instructions suivantes :

CMP.L D1, D2
BLO NEXT

$D_2 < D_1$ non signé

Branchement à NEXT si : $D_1 = D_2$
 A. $D_1 = \$FF0000FF$ et $D_2 = \$FF0000FF$
 B. $D_1 = \$00FFFF00$ et $D_2 = \$FF0000FF$
 $D_2 > D_1$

17. Soient les deux instructions suivantes :

CMP.L D1, D2
BLT NEXT

(C) $D_1 = \$FF0000FF$ et $D_2 = \$00FFFF00$ $D_2 < D_1$
 D. $D_1 = \$00FFFF00$ et $D_2 = \$00FFFF00$ $D_1 = D_2$

$D_2 < D_1$ signé

Branchement à NEXT si :

A. $D_1 = \$FF0000FF$ et $D_2 = \$FF0000FF$
 (B) $D_1 = \$00FFFF00$ et $D_2 = \$FF0000FF$
 $D_2 < D_1$

C. $D_1 = \$FF0000FF$ et $D_2 = \$00FFFF00$ $D_1 < D_2$
 D. $D_1 = \$00FFFF00$ et $D_2 = \$00FFFF00$

18. Soient les deux instructions suivantes :

CMP.W D1, D2
BLE NEXT

$D_2 \leq D_1$ signé

Branchement à NEXT si :

(A) $D_1 = \$FF0000FF$ et $D_2 = \$FF0000FF$
 (X) $D_1 = \$00FFFF00$ et $D_2 = \$FF0000FF$
 $D_1 < D_2$

$D_1 > D_2$
 (C) $D_1 = \$FF0000FF$ et $D_2 = \$00FFFF00$
 (D) $D_1 = \$00FFFF00$ et $D_2 = \$00FFFF00$

19. Soient les deux instructions suivantes :

CMP.B D1, D2
BLE NEXT

$D_2 \leq D_1$ signé

Branchement à NEXT si :

(A) $D_1 = \$FF0000FF$ et $D_2 = \$FF0000FF$
 (B) $D_1 = \$00FFFF00$ et $D_2 = \$FF0000FF$
 $D_1 > D_2$

$D_1 < D_2$
 C. $D_1 = \$FF0000FF$ et $D_2 = \$00FFFF00$
 (D) $D_1 = \$00FFFF00$ et $D_2 = \$00FFFF00$

20. Soient les deux instructions suivantes :

CMP.B D1, D2
BNE NEXT

$D_2 \neq D_1$

Branchement à NEXT si :

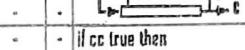
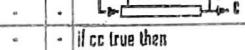
A. $D_1 = \$FF0000FF$ et $D_2 = \$FF0000FF$
 (B) $D_1 = \$00FFFF00$ et $D_2 = \$FF0000FF$

(C) $D_1 = \$FF0000FF$ et $D_2 = \$00FFFF00$
 D. $D_1 = \$00FFFF00$ et $D_2 = \$00FFFF00$

EASy68K Quick Reference v1.8

<http://bjwww.wowqwen.com/EASy68K.htm>

Copyright © 2004-2007 By: Chuck Kelly

Quick Reference v1.8			http://www.wowwep.com/Easy68K.htm												Copyright © 2004-2007 By: Chuck Kelly			
Opcode	Size	Operand	CCR	Effective Address												Opertation	Description	
				s	source	d	destination	b	bitfield	i	=displacement							
ABCO	B	Dy,Dx -(Ay),-(Ax)	*U*U*	Dn	An	(An)	(An)+	(An)	(An)	(An),(In)	abs,Y	abs,L	(I,PC)	(I,PC,Rn)	#n	-	Dy + Dx ₁₀ + X → Dx ₁₀ -(Ay) ₁₀ + -(Ax) ₁₀ + X → -(Ax) ₁₀	
ADD ¹	BWL	s,On Dn,d	*****	e	s	s	s	s	s	s	s	s	s	s	s'	s → Dn → Dn Dn → d → d	Add binary (ADDI or ADDO is used when source is #n. Prevent ADDO with #n,l)	
ADDA ¹	WL	s,An	-----	s	o	s	s	s	s	s	s	s	s	s	s	s + An → An	Add address (W sign-extended to l.)	
ADDI ¹	BWL	#n,d	*****	d	-	d	d	d	d	d	d	d	d	-	s	#n + d → d	Add immediate to destination	
ADDQ ¹	BWL	Dy,Dx -(Ay),-(Ax)	*****	e	-	-	-	-	-	-	-	-	-	-	-	Dy + Dx → X → Dx -(Ay) + -(Ax) → X → -(Ax)	Add source and eXtend bit to destination	
AND ¹	BWL	s,On Dn,d	-**00	e	-	s	s	s	s	s	s	s	s	s	s'	s AND On → On	Logical AND source to destination (ANDI is used when source is #n)	
ANDI ¹	BWL	#n,d	-**00	d	-	d	d	d	d	d	d	d	d	-	s	#n AND d → d	Logical AND immediate to destination	
ANDI ¹	B	#n,CCR	-----	-	-	-	-	-	-	-	-	-	-	-	s	#n AND CCR → CCR	Logical AND immediate to CCR	
ANDI ¹	W	#n,SR	-----	-	-	-	-	-	-	-	-	-	-	-	s	#n AND SR → SR	Logical AND immediate to SR (Privileged)	
ASL	BWL	Dx,Dy #n,Dy	*****	e	-	-	-	-	-	-	-	-	-	-	s		Arithmetic shift Dy by Dx bits left/right	
ASR	W	D	*****	d	-	-	-	-	-	-	-	-	-	-	s		Arithmetic shift D #n bits L/R (#n:1 to 8)	
Bcc	BW ²	address ²	-----	-	-	-	-	-	-	-	-	-	-	-	-	if cc true then address → PC	Branch conditionally (cc table on back) (8 or 16-bit ± offset to address)	
BCHG	D L	Dn,d	-**+-	e	-	d	d	d	d	d	d	d	d	-	-	NOT(bit number of d) → Z	Set Z with state of specified bit in d then invert the bit in d	
BCLR	B L	Dn,d	-**+-	e	-	d	d	d	d	d	d	d	d	-	-	NOT(bit number of d) → Z	Set Z with state of specified bit in d then clear the bit in d	
BRA	BW ²	address ²	-----	-	-	-	-	-	-	-	-	-	-	-	-	address → PC	Branch always (8 or 16-bit ± offset to addr)	
BSET	B L	Dn,d	-**+-	e	-	d	d	d	d	d	d	d	d	-	-	NOT(bit n of d) → Z	Set Z with state of specified bit in d then set the bit in d	
BSR	BW ²	address ²	-----	-	-	-	-	-	-	-	-	-	-	-	-	PC → -(SP); address → PC	Branch to subroutine (8 or 16-bit ± offset)	
BTST	B L	Dn,d	-**+-	e	-	d	d	d	d	d	d	d	d	-	-	NOT(bit n of d) → Z	Set Z with state of specified bit in d then leave the bit in d unchanged	
CHK	W	s,On	-*UUU	e	-	s	s	s	s	s	s	s	s	s	s	if On < 0 or On > s then TRAP	Compare On with 0 and upper bound [s]	
CLR	BWL	d	-0100	d	-	d	d	d	d	d	d	d	d	-	-	0 → d	Clear destination to zero	
CMP ¹	BWL	s,On	-****	e	s'	s	s	s	s	s	s	s	s	s'	s	set CCR with On - s	Compare On to source	
CMPA ¹	WL	s,An	*****	s	o	s	s	s	s	s	s	s	s	s	s	set CCR with An - s	Compare An to source	
CMPI ¹	BWL	#n,d	*****	d	-	d	d	d	d	d	d	d	d	-	s	set CCR with d - #n	Compare destination to #n	
CMPM ¹	BWL	(Ay),-(Ax)	*****	-	-	e	-	-	-	-	-	-	-	-	-	set CCR with (Ax) - (Ay)	Compare (Ax) to (Ay); Increment Ax and Ay	
DDcc	W	Dn,address ²	-----	-	-	-	-	-	-	-	-	-	-	-	-	If cc false then (On - 1 → Dn) if Dn < 0 then addr → PC	Test condition, decrement and branch (16-bit ± offset to address)	
DIVS	W	s,On	-***0	e	-	s	s	s	s	s	s	s	s	s	s	#32bit On / ±16bit s → Dn	On = [16-bit remainder, 16-bit quotient]	
DIVU	W	s,On	-***0	e	-	s	s	s	s	s	s	s	s	s	s	32bit On / 16bit s → Dn	On = [16-bit remainder, 16-bit quotient]	
EDR ¹	BWL	Dn,d	-**00	e	-	d	d	d	d	d	d	d	d	-	s'	Dn XOR d → d	Logical exclusive OR Dn to destination	
EDRI ¹	BWL	#n,d	-**00	d	-	d	d	d	d	d	d	d	d	-	s	#n XOR d → d	Logical exclusive OR #n to destination	
EDRI ¹	B	#n,CCR	-----	-	-	-	-	-	-	-	-	-	-	-	s	#n XOR CCR → CCR	Logical exclusive OR #n to CCR	
EDRI ¹	W	#n,SR	-----	-	-	-	-	-	-	-	-	-	-	-	s	#n XOR SR → SR	Logical exclusive OR #n to SR (Privileged)	
EXG	L	Rx,Ry	-----	e	o	-	-	-	-	-	-	-	-	-	-	register ↔ register	Exchange registers (32-bit only)	
EXT	WL	Dn	-**00	d	-	-	-	-	-	-	-	-	-	-	-	DnB → On,W On,W → DnL	Sign extend (change B to W or W to L)	
ILLEGAL			-----	-	-	-	-	-	-	-	-	-	-	-	-	PC → -(SSP); SR → -(SSP)	Generate illegal instruction exception	
JMP		d	-----	-	-	d	-	-	d	d	d	d	d	-	t	d → PC	Jump to effective address of destination	
JSR		d	-----	-	-	d	-	-	d	d	d	d	d	-	PC → -(SP); t,d → PC	push PC, jump to subroutine at address d		
LEA	L	s,An	-----	-	o	s	-	-	s	s	s	s	s	-	t,s → An	Load effective address of s to An		
LINK		An,#n	-----	-	-	-	-	-	-	-	-	-	-	-	-	An → -(SP); SP → An; SP + #n → SP	Create local workspace on stack (negative n to allocate space)	
LSL	BWL	Dx,Dy #n,Dy	***0*	e	-	*	*	*	*	*	*	*	*	*	s		Logical shift Dy, Dx bits left/right	
LSR	W	d	-----	-	-	d	d	d	d	d	d	d	d	-	s		Logical shift D #n bits L/R (#n:1 to 8)	
MOVE ¹	BWL	s,d	-**00	e	s'	o	e	e	e	e	b	e	s	s	s'	s → d	Move data from source to destination	
MOVE	W	s,CCR	-----	s	-	s	s	s	s	s	s	s	s	s	s	s → CCR	Move source to Condition Code Register	
MOVE	W	s,SR	-----	s	-	s	s	s	s	s	s	s	s	s	s	s → SR	Move source to Status Register (Privileged)	
MOVE	W	SR,d	-----	d	-	d	d	d	d	d	d	d	d	-	s	SR → d	Move Status Register to destination	
MOVE	L	USP,An An,USP	-----	-	d	-	-	-	-	-	-	-	-	-	-	USP → An An → USP	Move User Stack Pointer to An (Privileged) Move An to User Stack Pointer (Privileged)	
BNL		s,d	XNZVC	Dn	An	(An)	(An)+	(An)	(An)	(An),(In)	abs,W	abs,L	(I,PC)	(I,PC,Rn)	#n			

d7

Opcode	Size	Operand	CCR	Effective Address	s=source, d=dstination, e=either, i=displacement	Operation	Description
BWL	s.d	XNZVC	Dn An (An) (An)* -(An) (IAn) (IAn, IAn) abs.W abs.L (I.PC) (I.PC, Rn)				
MOVEA ¹	WL	s.An	-----	s B s s s s s s s s s s	s → An		Move source to An (MOVE s.An use MOVEA)
MOVEM ²	WL	Rn-Rn.d s.Rn-Rn	-----	- - d - d d d d d d - - -	Registers → d		Move specified registers to/from memory (W source is sign-extended to L for Rn)
MOVEP	WL	On,(IAn) (IAn),On	-----	s - - - - d - - - - - -	s → Registers		
MOVED ³	L	#n,Dn	-**00	d - - - - - - - - - -	Dn → (I.An)...(I+2.An)...(I+4.An) (I.An) → On...((I+2.An)...(I+4.An))	Dn → On	Move On to/rom alternate memory bytes (Access only even or odd addresses)
MULS	W	s.On	-**00	e - s s s s s s s s s s	±16bit s * ±16bit Dn → ±Dn		Multiply signed 16-bit; result: signed 32-bit
MULU	W	s.On	-**00	e - s s s s s s s s s s	16bit s * 16bit Dn → Dn		Multiply unsigned 16-bit; result: unsigned 32-bit
NBCD	B	d	*U*U*	d - d d d d d d d - -	D - d - X → d		Negate BCD with aXtend, BCD result
NEG	BWL	d	*****	d - d d d d d d d - -	D - d → d		Negate destination (2's complement)
NEGX	BWL	d	*****	d - d d d d d d d - -	D - d - X → d		Negate destination with extEnd
NDP	-----	-----	-----	-----	None		No operation occurs
NOT	BWL	d	-**00	d - d d d d d d - -	NOT(d) → d		Logical NOT destination (1's complement)
OR ⁴	BWL	s.On Dn,d	-**00	e - s s s s s s s s s s	s' 3 DR Dn → Dn		Logical OR
DRI ¹	BWL	#n,CCR	-**00	d - d d d d d d d - -	Dn DR d → d		(DRI is used when source is #n)
DRI ¹	B	#n,CCR	*****	d - - - - - - - - - -	#n DR CCR → CCR		Logical DR #n to CCR
DRI ¹	W	#n,SR	*****	d - - - - - - - - - -	#n DR SR → SR		Logical DR #n to SR (Privileged)
PEA	L	s	-----	- s - - s s s s s s	↑s → -(SP)		Push effective address of s onto stack
RESET	-----	-----	-----	-----	Assert RESET Line		Issue a hardware RESET (Privileged)
ROL	BWL	Dx,Dy #n,Dy	-**0*	e - - - - - - - - - -	C ← []		Rotate Dy, Dx bits left/right (without X)
RDR	W	d	-**0*	d - - - - - - - - - -	[] → C		Rotate Dy, #n bits left/right (#n: 1 to 8)
ROXL	BWL	Dx,Dy #n,Dy	-**0*	d - - - - - - - - - -	C ← X []		Rotate d 1-bit left/right (W only)
ROXR	W	d	-**0*	d - - - - - - - - - -	[] → X C		Rotate Dy, Dx bits l/R, X used then updated
RTR	-----	-----	-----	-----	(SP) → SR; (SP) → PC		Return from exception (Privileged)
RTS	-----	-----	-----	-----	(SP) → CCR; (SP) → PC		Return from subroutine and restore CCR
SBCD	B	Dy,Dx (-Ay),(-Ax)	*U*U*	e - - - - - - - - - -	Dx ₁₀ - Dy ₁₀ - X → Dx ₁₀ (-Ax) ₁₀ - (-Ay) ₁₀ - X → (-Ax) ₁₀		Subtract BCD source and extEnd bit from destination, BCD result
Scc	B	d	-----	d - d d d d d d d - -	If cc true then 1's → d else 0's → d		If cc true then d.B = 11111111 else d.B = 00000000
STOP	-----	#n	*****	- - - - - - - - - -	#n → SR; STOP		Move #n to SR, stop processor (Privileged)
SUB ⁴	BWL	s.On Dn,d	*****	e s s s s s s s s s s	Dn - s → On d - Dn → d		Subtract binary (SUB1 or SUB0 used when source is #n. Prevent SUB0 with #n,L)
SUBA ¹	BWL	s.An	-----	s e s s s s s s s s s	An - s → An		Subtract address (W sign-extended to L)
SUBI ¹	BWL	#n,d	*****	d - d d d d d d d - -	s d - #n → d		Subtract immediate from destination
SUBD ⁴	BWL	#n,d	*****	d d d d d d d d - -	s d - #n → d		Subtract quick immediate (#n range: 1 to 8)
SUDX	BWL	Dy,Dx (-Ay),(-Ax)	*****	e - - - - - - - - - -	Dx - Dy - X → Dx (-Ax) - (-Ay) - X → (-Ax)		Subtract source and extEnd bit from destination
SWAP	W	Dn	-**00	d - - - - - - - - - -	bits(31:16) ↔ bits(15:0)		Exchange the 16-bit halves of Dn
TAS	B	d	-**00	d - d d d d d d d - -	test d → CCR; 1 → bit7 of d N and Z set to reflect d, bit7 of d set to 1		N and Z set to reflect destination
TRAP	-----	#n	-----	- - - - - - - - - -	s PC → -(SSP); SR → -(SSP); (vector table entry) → PC		Push PC and SR, PC set by vector table #n (#n range: 0 to 15)
TRAPV	-----	-----	-----	-----	If V then TRAP #?		If overflow, execute an Overflow TRAP
TST	BWL	d	-**00	d - d d d d d d d - -	test d → CCR		N and Z set to reflect destination
UNLK	-----	An	-----	d - - - - - - - - - -	An → SP; (SP) → An		Remove local workspace from stack
BWL	s.d	XNZVC	Dn An (An) (An)* -(An) (IAn) (IAn, IAn) abs.W abs.L (I.PC) (I.PC, Rn)				

Condition Tests (+ OR, !NOT, ⊕ XOR, * Unsigned, # Alternate cc)

cc	Condition	Test	cc	Condition	Test
T	true	1	VC	overflow clear	IV
F	false	0	VS	overflow set	V
H ¹	higher than	(K + Z) PL plus	IH		
LS ²	lower or same	C + Z MI minus	N		
HS ³ , CC ⁴	higher or same	IC GE greater or equal	(K ⊕ V)		
LO ⁵ , CS ⁶	lower than	C LT less than	(H ⊕ V)		
NE	not equal	IZ GT greater than	I(K ⊕ V) + Z		
ED	equal	I2 LE less or equal	(H ⊕ V) + Z		

An Address register (16/32-bit, n=D-7)

SSP Supervisor Stack Pointer (32-bit)

Dn Data register (8/16/32-bit, n=D-7)

USP User Stack Pointer (32-bit)

Rn any data or address register

SP Active Stack Pointer (same as A7)

D Destination

PC Program Counter (24-bit)

#n Immediate data, 1 Displacement

SR Status Register (16-bit)

BCD Binary Coded Decimal

CCR Condition Code Register (lower 8-bits of SR)

N negative, Z zero, V overflow, C carry, X extend

* set according to operation's result, = set directly

- not affected, D cleared, 1 set, U undefined

PC → -(SSP); SR → -(SSP); (vector table entry) → PC

(If V then TRAP #?)

If overflow, execute an Overflow TRAP

test d → CCR

N and Z set to reflect destination

An → SP; (SP) → An

Remove local workspace from stack

Revised by Peter Csaszar, Lawrence Tech University – 2004-2006

Distributed under the GNU general public use license.