

Tesi di Laurea

Matteo Dalle Vedove

17 giugno 2021

Indice

1	Introduzione all'approccio SPICE	3
1.1	Parametri di simulazione	3
2	Porte logiche in tecnologia c-MOS	4
2.1	NOT gate	4
2.2	AND gate	4
2.3	OR gate	4
2.4	NOR gate	4
2.5	NAND gate	4
3	Elementi di memoria	5
3.1	SR latch	5
3.2	RAM dinamica	5
3.3	RAM statica	5
4	Circuiti logici	6
4.1	Sommatore	6
4.2	Moltiplicatore	6
5	Bibliografia e sitografia	7

Introduzione

Spesso nell'utilizzo comune di dispositivi digitali si dà per scontato il funzionamento intrinseco degli stessi, pensando che il computer ragiona solo con valori binari *0 ed 1, tensione alta e tensione bassa*. Spesso si dimentica però che, come ogni oggetto, anche i componenti che costituiscono i nostri device tecnologici sono, in origine, dei componenti analogici.

Lo scopo di questo documento è dunque quello di studiare come dei dispositivi analogici, in particolari i *transistor MOS*, possono essere utilizzati in ambito digitale, evidenziandone dunque i limiti fisici e dinamici legati alla loro implementazione. L'obiettivo sarà dunque quello di descrivere i principali circuiti che sono posti alla base di ogni calcolatore digitale, come le porte logiche, fino ad arrivare all'analisi di circuiti come il sommatore e moltiplicatore binario in tecnologia *c-MOS*.

L'approccio utilizzato per analizzare il problema sarà più di tipo simulativo utilizzando il software freeware **LTspice** [1] supportato dal fornitore di componentistica elettronica **Analog Devices**.

1 Introduzione all'approccio SPICE

A livello accademico è stato descritto il principio di funzionamento dei *MOSFET*, ossia dei transistor che utilizzano l'effetto di carico che si instaura tra uno substrato semiconduttivo e un metallo ossidato per movimentare delle cariche elettriche. In base al drogaggio dei terminali di *source* e *drain*, complementare a quello di *bulk*, è possibile suddividere i transistori in due famiglie: gli *n-MOS* (drogaggio di tipo *n*) e i *p-MOS* (drogaggio di tipo *p*). In particolare la relazione statica che lega la corrente che scorre tra i terminali di drain e source è funzione sia della differenza di tensione V_{gs} tra *gate* e source, ma anche alla differenza di tensione V_{ds} tra drain e source:

$$I = K_n \frac{W}{L} \left[(V_{gs} - V_{tn})V_{ds} - \frac{V_{ds}^2}{2} \right] \quad (1)$$

In questa relazione è possibile osservare la presenza di 3 parametri fondamentali a determinare il comportamento del transistor: la *conducibilità intrinseca* K_n , proprietà caratteristica del semiconduttore utilizzato per il bulk, e le dimensioni caratteristiche W (larghezza) e L (lunghezza) del canale conduttivo. Nella caratteristica statica fondamentale è anche la *tensione di soglia* V_{tn} dipendente sia dalla costituzione del transistor, sia dalla differenza di tensione V_{bs} tra bulk e source.

Il modello presentato in equazione 1 è in realtà una versione approssimata della caratteristica di trasferimento reale di un transistor MOS e trascura molti fenomeni elettro-magnetici che nella realtà dovrebbero essere considerati; esso può essere utile a livello didattico per concepire il funzionamento di alcuni circuiti semplici, tuttavia per problemi più complessi un approccio analitico approssimato può portare a risultati fuorvianti.

Un approccio simulativo è infatti più indicato per poter analizzare le prestazioni di circuiti più complessi in quanto a prova di errori (una volta che ci si è assicurati di aver implementato correttamente gli schematici) e permette di considerare effetti elettro-magnetici che analiticamente sarebbe difficile da studiare.

In ambito elettronico per effettuare delle simulazioni numeriche di circuiti si utilizzano i software cosiddetti *SPICE* (acronimo di *Simulation Program with Integrated Circuit Emphasis*); in particolare tra le numerose soluzioni disponibili sul mercato nel proseguimento del seguente testo si farà riferimento a **LTspice XVII** [1], software gratuito attualmente mantenuto dal produttore **Analog Devices**, aggiornato alla versione 17.0.27.0.

1.1 Parametri di simulazione

Per poter effettuare delle simulazioni è necessario fornire al software una raccolta con le informazioni da utilizzare per modellare il transistor, ossia è necessario specificare tutti i parametri che possono essere sia geometrici, ma anche legati alle proprietà dei materiali.

Facendo diretto riferimento ai parametri presenti nell'equazione 1 per un transistor è necessario in primo luogo indicare la conducibilità intrinseca K_p [A/V^2], la lunghezza L [m] e la larghezza W [m] del canale conduttivo. Altri parametri geometrici che possono essere utilizzati per migliorare l'analisi è indicare sia perimetro che area per il terminale di drain (parametri PD [m] e AD [m^2]) e il terminale source (parametri PS e AS).

Come parametri funzionali per il calcolo della caratteristica statica dei MOSFET si menziona la tensione di soglia, modellata tramite il parametro V_{to} [V]. L'effetto body, dovuto alla differenza di tensione tra bulk e source, richiede invece di specificare il relativo coefficiente Γ [$V^{0.5}$] e il coefficiente superficiale Φ [V]. Come ultimo parametro di un transistor si menziona il coefficiente di modulazione di lunghezza di canale Λ [V^{-1}].

Un componente reale, in condizioni statiche, presenta delle perdite di corrente sia tra drain e source, sia tra gate e source; analizzando invece il comportamento dinamico del circuito è possibile osservare che i MOSFET presentano un'inerzia alla trasmissione di carica (rispetto ad ogni coppia di terminali): tali effetti dunque possono essere modellati tramite una capacità equivalente. Questi parametri tuttavia non sono costanti ma sono descritti da relazioni fortemente non lineari, per questo non è possibile introdurre dei coefficienti nel simulatore ma ogni produttore, per garantire il segreto professionale, rende a disposizione dell'utenza un apposito modello SPICE dei componenti che tiene in considerazione, con una buona approssimazione, tutte le dispersioni e rallentamenti dei transistor.

parametro	unità	famiglia di transistor	
		n-MOS	p-MOS
K	$[A/V^2]$	$50 \cdot 10^{-6}$	$20 \cdot 10^{-6}$
W	$[m]$	$50 \cdot 10^{-6}$	$20 \cdot 10^{-6}$
L	$[m]$	$50 \cdot 10^{-6}$	$20 \cdot 10^{-6}$

Tabella 1: parametri di simulazioni utilizzati nel seguente documenti; i dati sono basati su transistor **ALTRE INFORMAZIONI**

2 Porte logiche in tecnologia c-MOS

2.1 NOT gate

2.2 AND gate

2.3 OR gate

2.4 NOR gate

2.5 NAND gate

3 Elementi di memoria

3.1 SR latch

3.2 RAM dinamica

3.3 RAM statica

4 Circuiti logici

4.1 Sommatore

4.2 Moltiplicatore

5 Bibliografia e sitografia

- [1] Analog Devices. *LTspice*. URL: <https://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html>.