


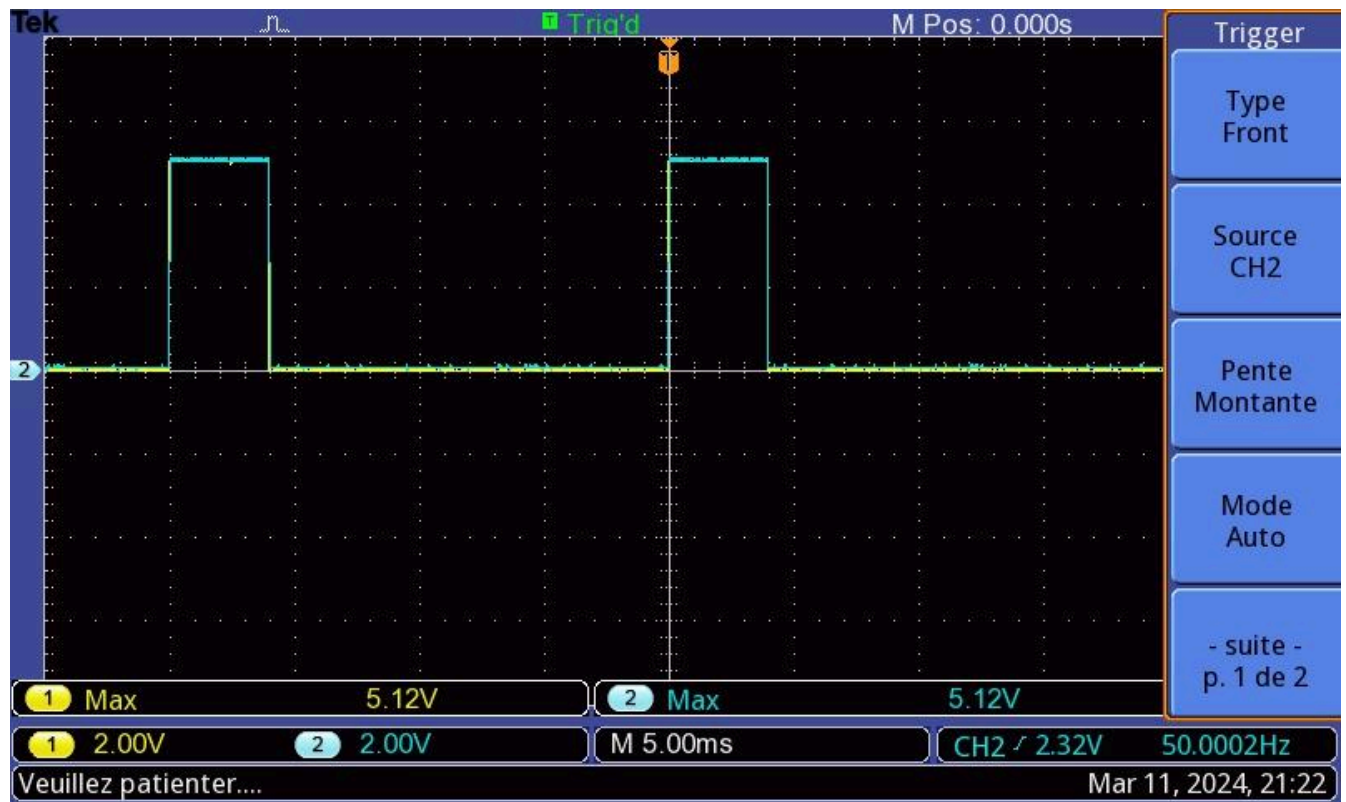
TP5 : Modulation & Démodulation FSK

1 - Modulation FSK

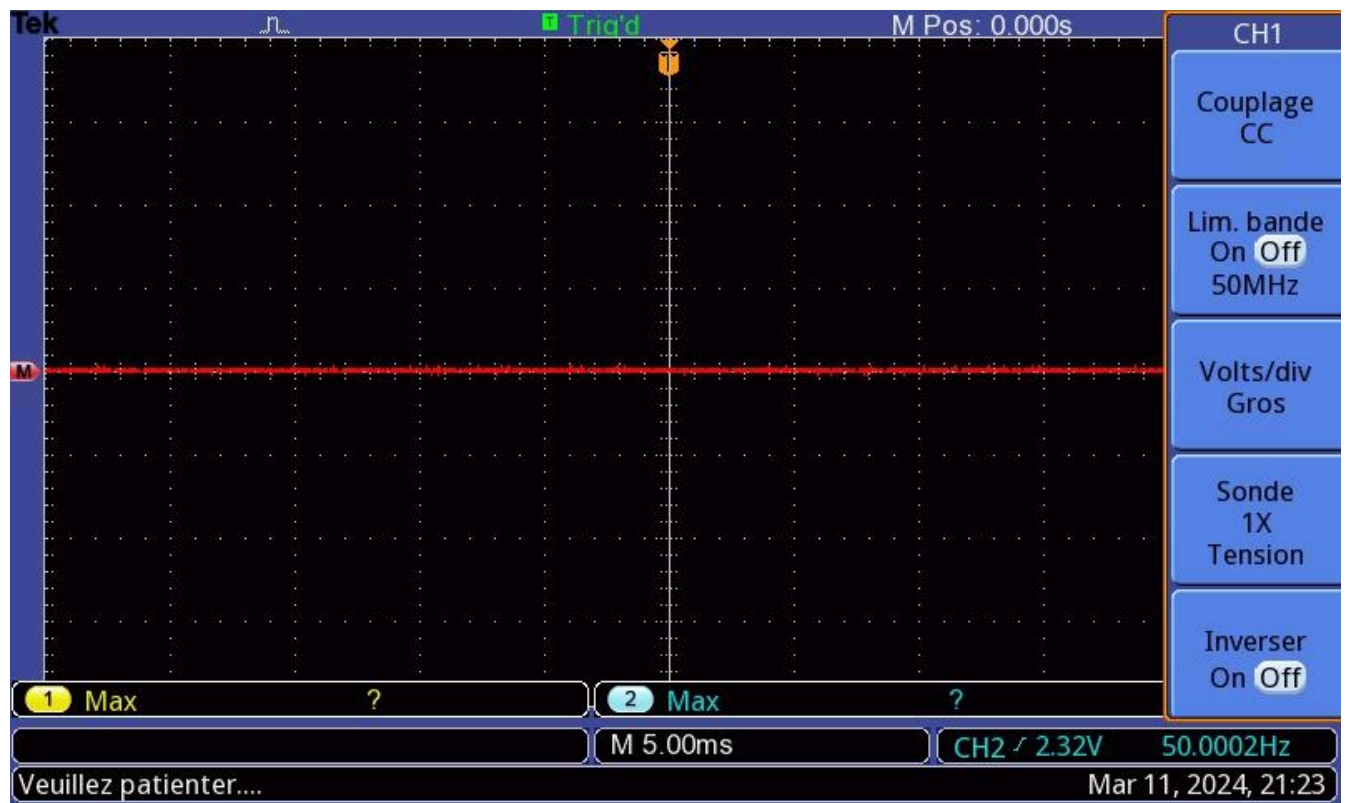
 Injecter en entrée du modulateur une impulsion carrée de type TTL avec un rapport cyclique de 20% et une fréquence de 50Hz.

 ☐ Relever les courbes V_e et V_{COin} pour $RV1 = 0$ et $RV1 = 10\text{ k}\Omega$.

$RV1 = 0$:

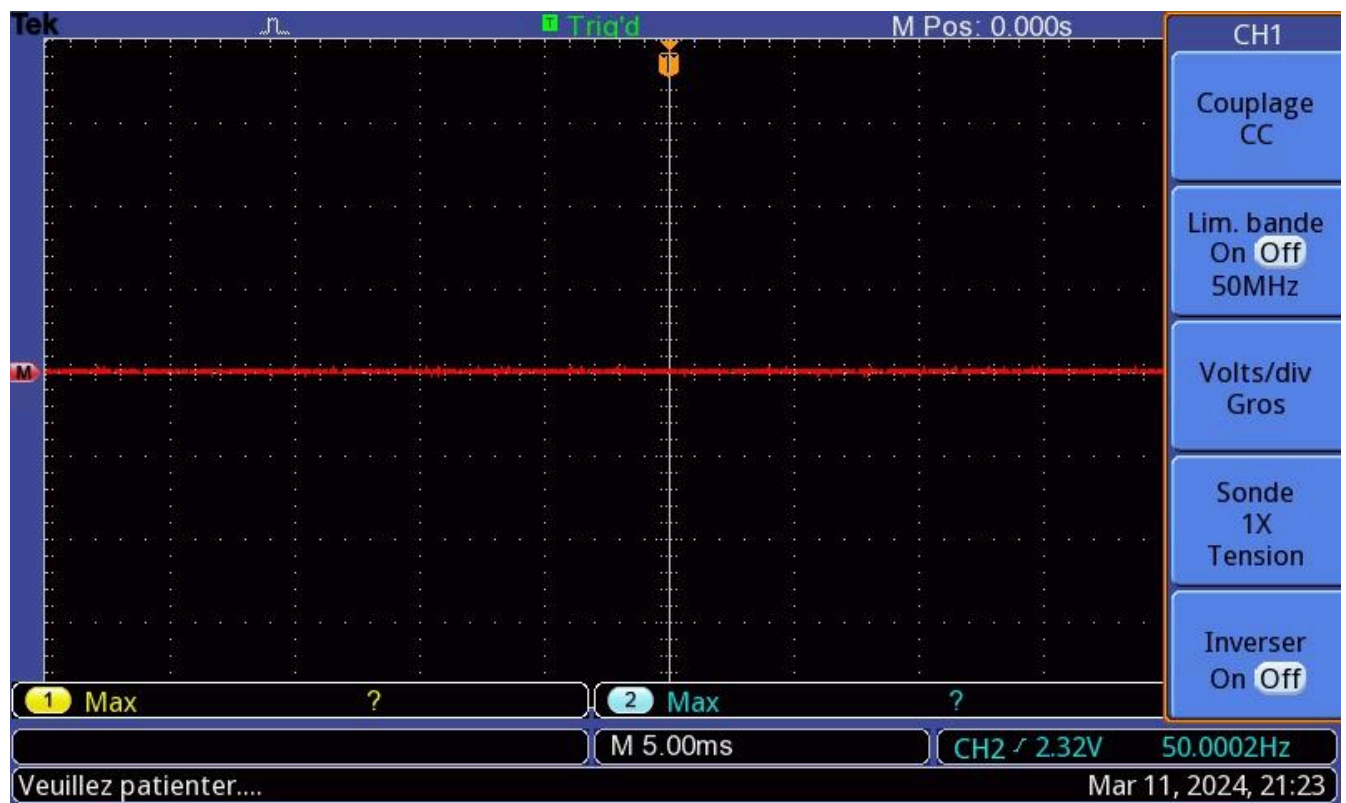


$RV1 = 10\text{ k}\Omega$:

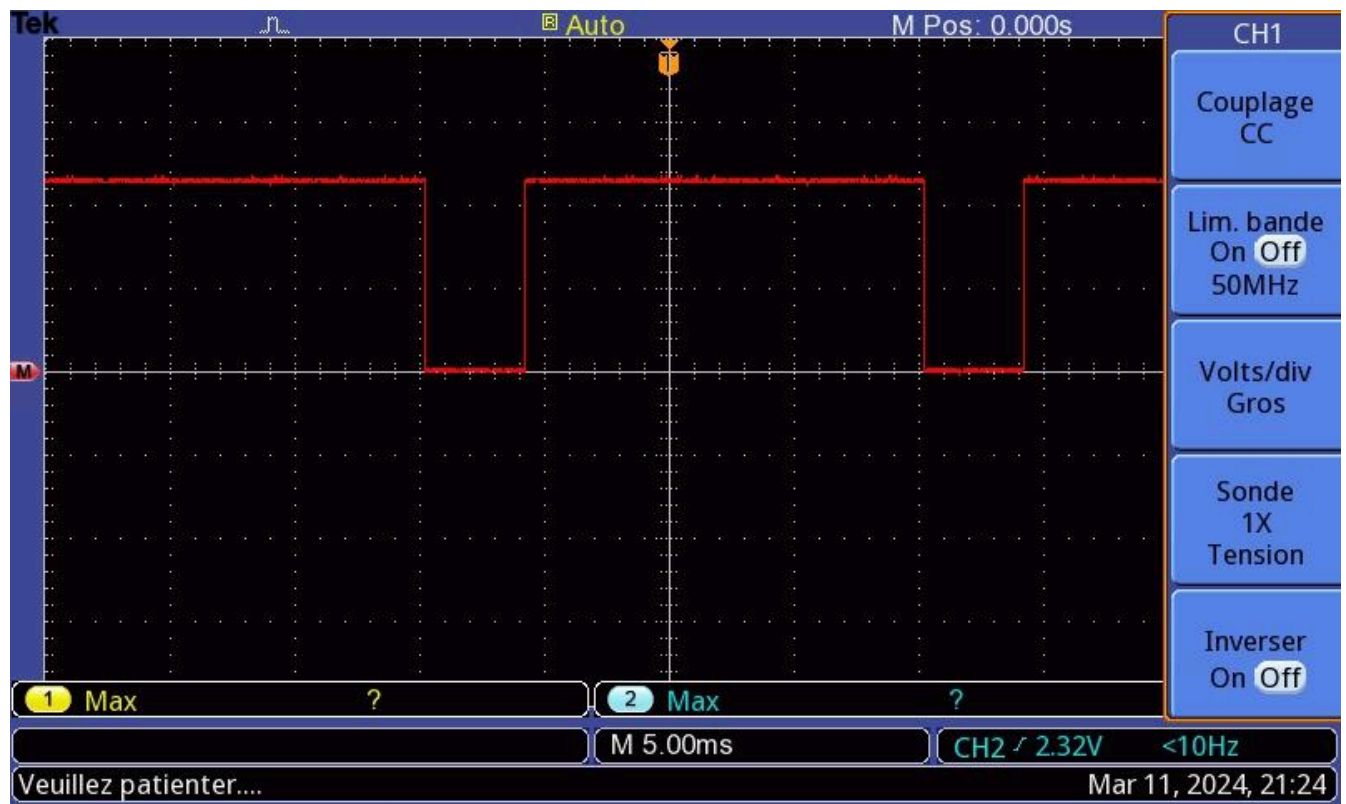


☐ Relever les courbes V_{ce} pour $R_{V1} = 0$ et $R_{V1} = 10\text{ k}\Omega$.

$R_{V1} = 0$:



$R_{V1} = 10\text{ k}\Omega$:





Conclusions.

Selon les valeurs de RV1 nous avons des signales différents .

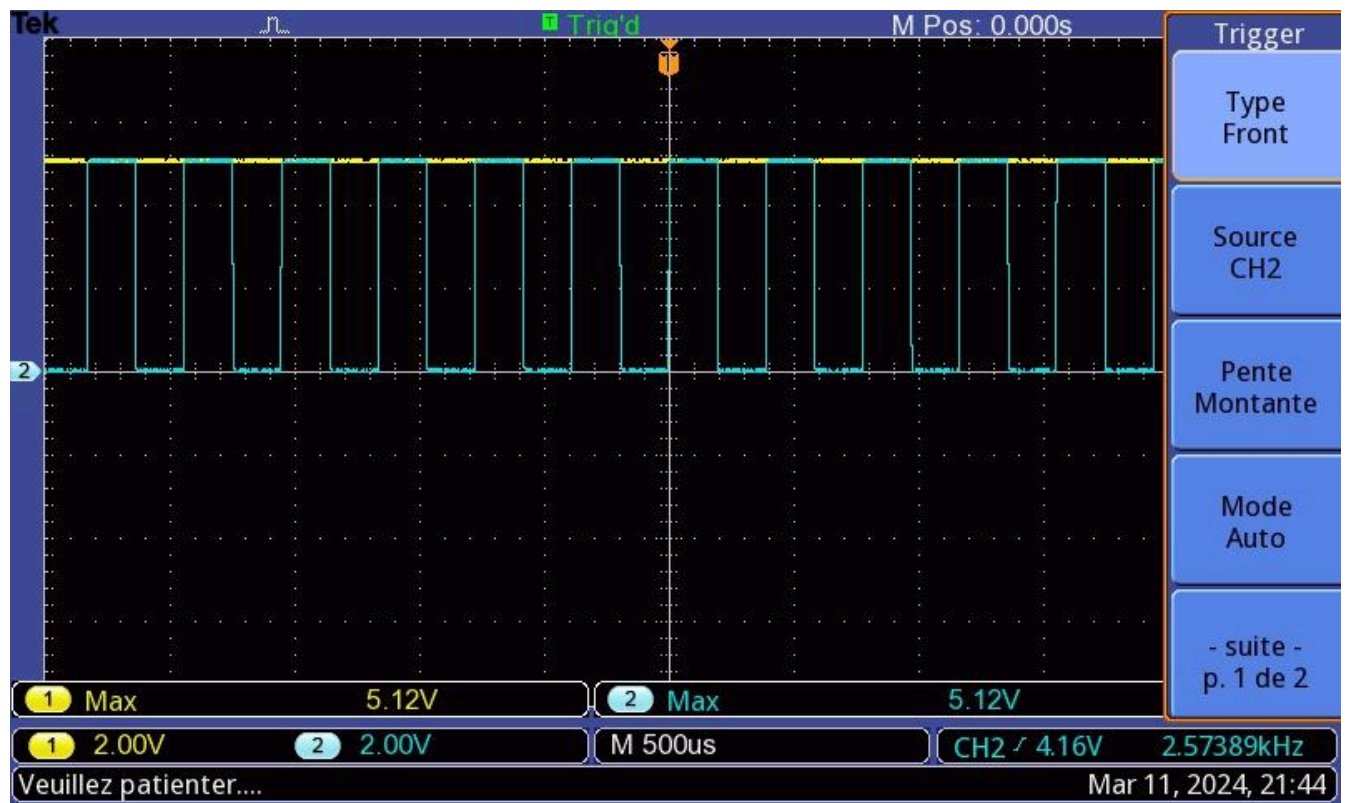
Le but est de transmettre des données numériques sur une ligne de faible bande passante (par exemple une ligne téléphonique). Les niveaux logiques "0" et "1" seront codés par des fréquences de 1200 Hz et 2200 Hz.

□ Indiquer une méthode de réglage qui permet d'obtenir cette modulation.

On impose 1Logique et on test chaque condensateur jusqu'à avoir 2200Hz et après on vérifie que ça correspond pour un OL à 1200Hz

 Mettre au point votre méthode. Conclusions.  □

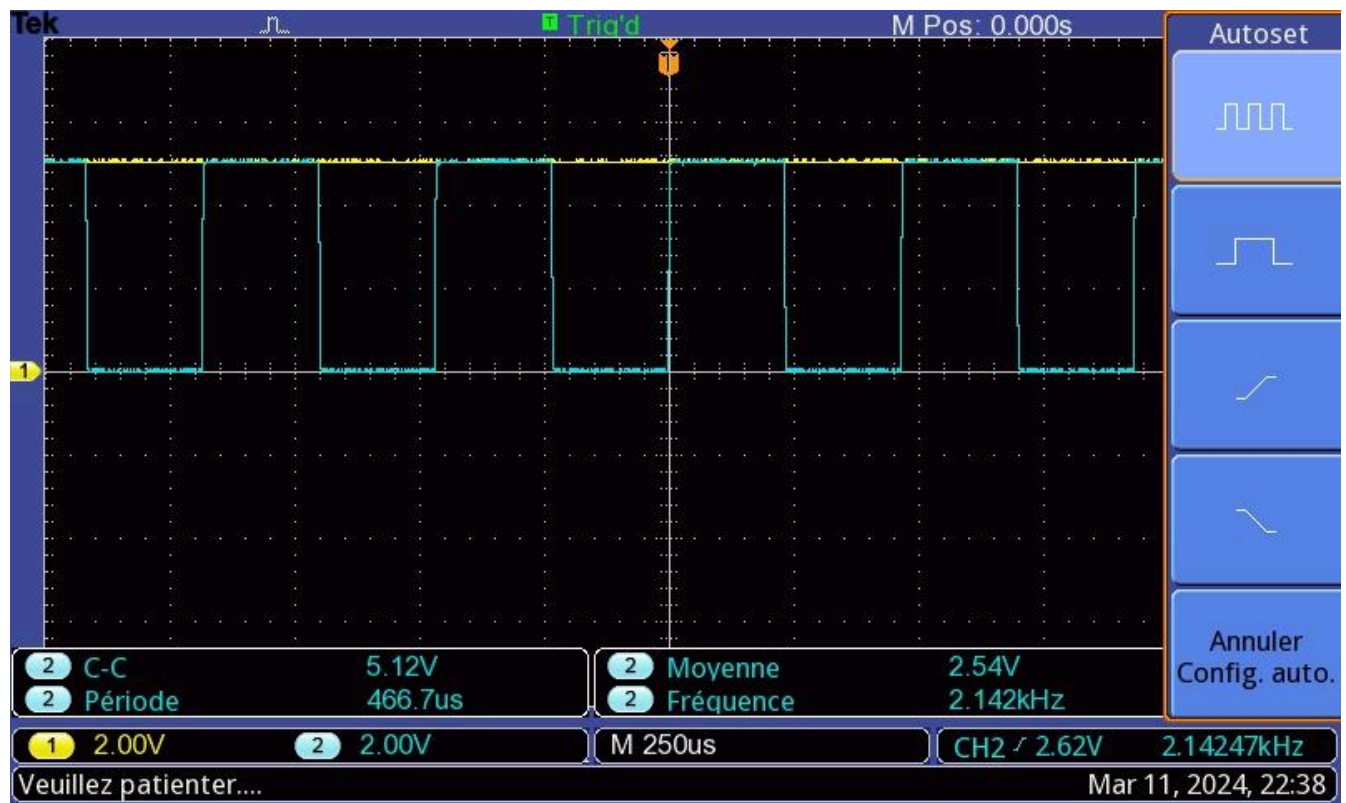
Relever les courbes V_e et VCOoutput.



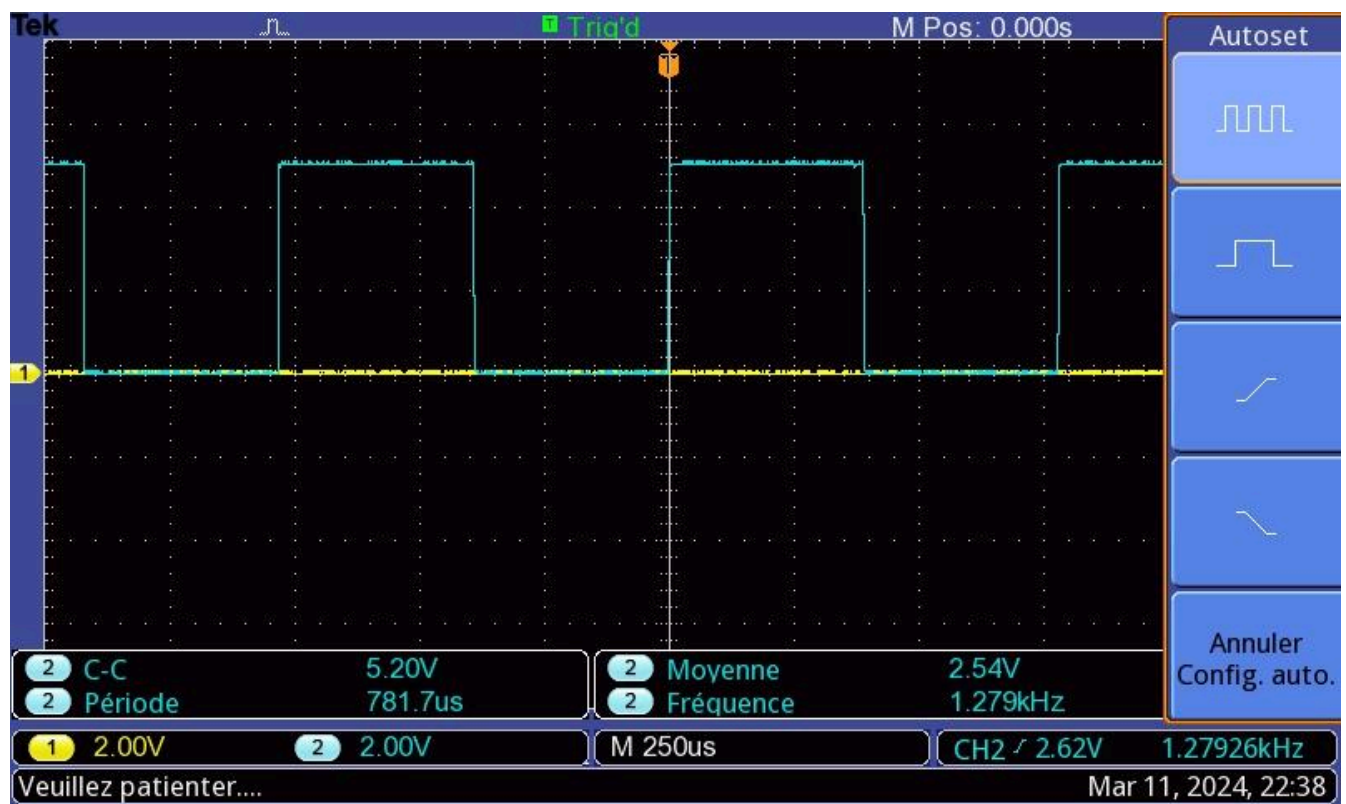
 Relever les courbes V_e et V_{modFSK} .

Condensateur 6n8F et 2*1000piF

1L :



OL:



2-Démodulation FSK

□ Faire une synthèse sur le fonctionnement d'une PLL.


Une Phase-Locked Loop (PLL) est un circuit électronique utilisé pour synchroniser une sortie avec une entrée de référence. Elle fonctionne en comparant la phase de deux signaux et en ajustant en conséquence la fréquence de sortie pour maintenir une phase stable. La PLL se compose généralement d'un oscillateur, d'un comparateur de phase, d'un filtre passe-bas, et d'un générateur de tension de commande

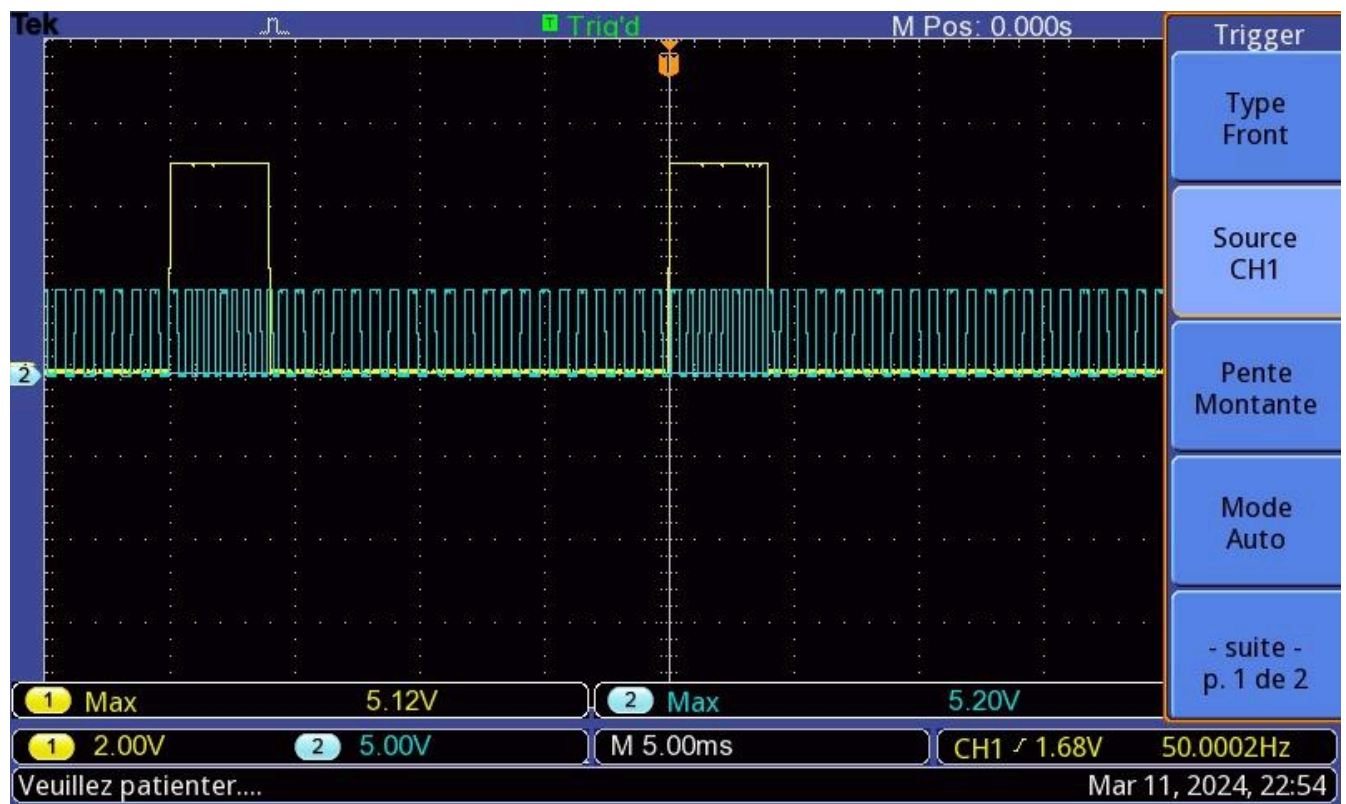
□ Proposer une procédure afin de régler la bande de capture à 1100 Hz - 2300 Hz.


Il faut régler afin d'avoir un 0 et 1L en entrée afin d'avoir la bande de capture

 Mettre au point votre méthode. Conclusions.

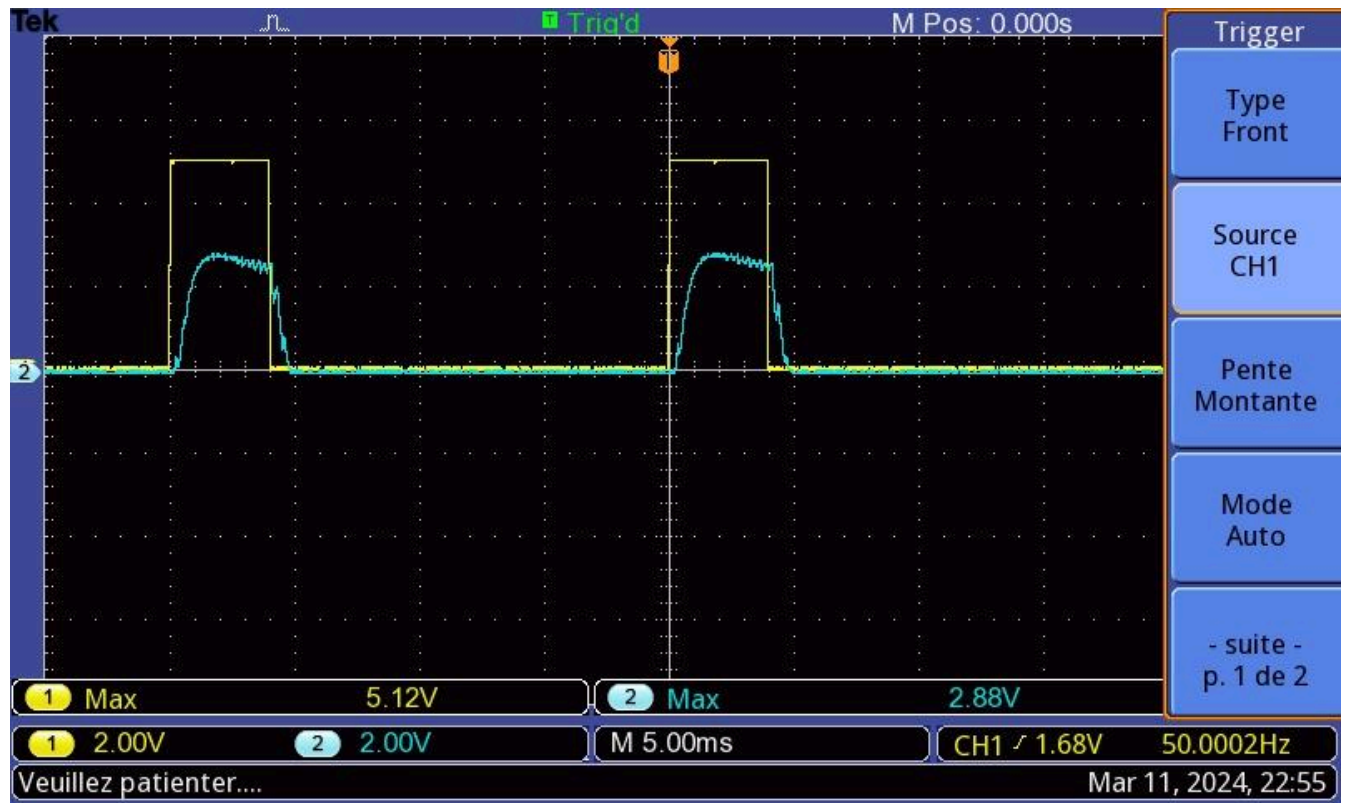
Connecter la sortie du modulateur FSK en entrée du démodulateur.


 □ Relever les courbes V_e (signal TTL de départ) et VCO_{out} (sortie VCO du démodulateur).

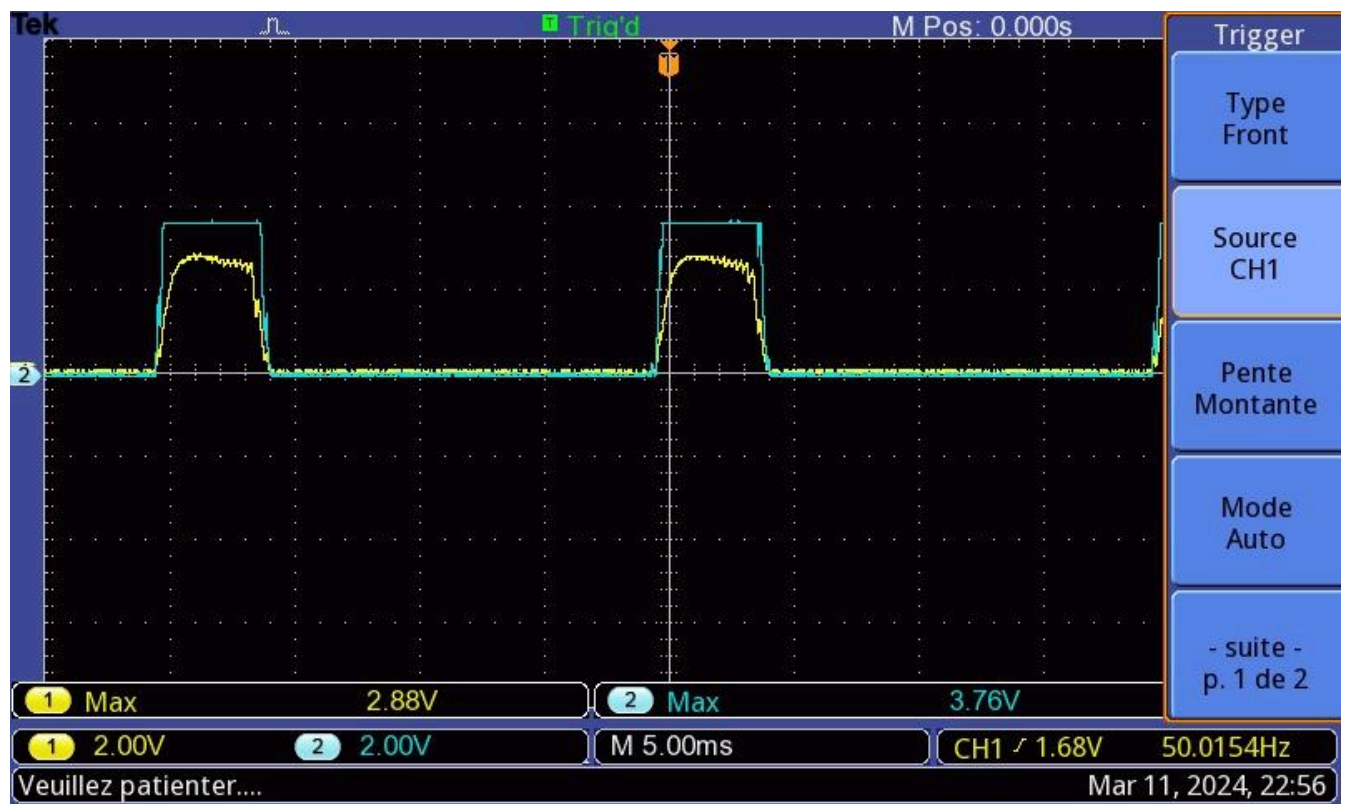


 □ Relever les courbes V_e (signal TTL de départ) et $VDEM_{MOD}$ (sortie DEMOD du

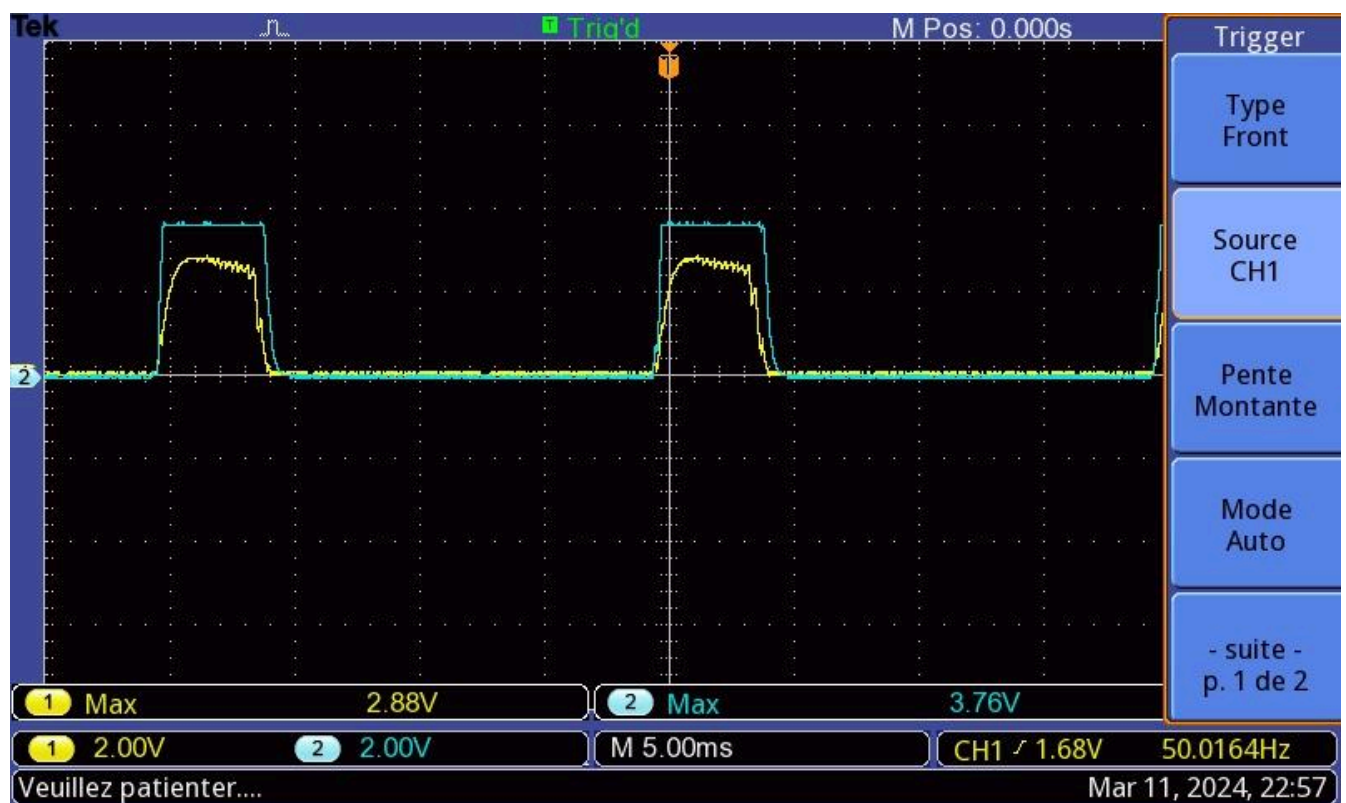
démodulateur).



 Relever les courbes VDEM0D et VFILTRE avec $R6=22k\Omega$ et la capacité C3 retirée.



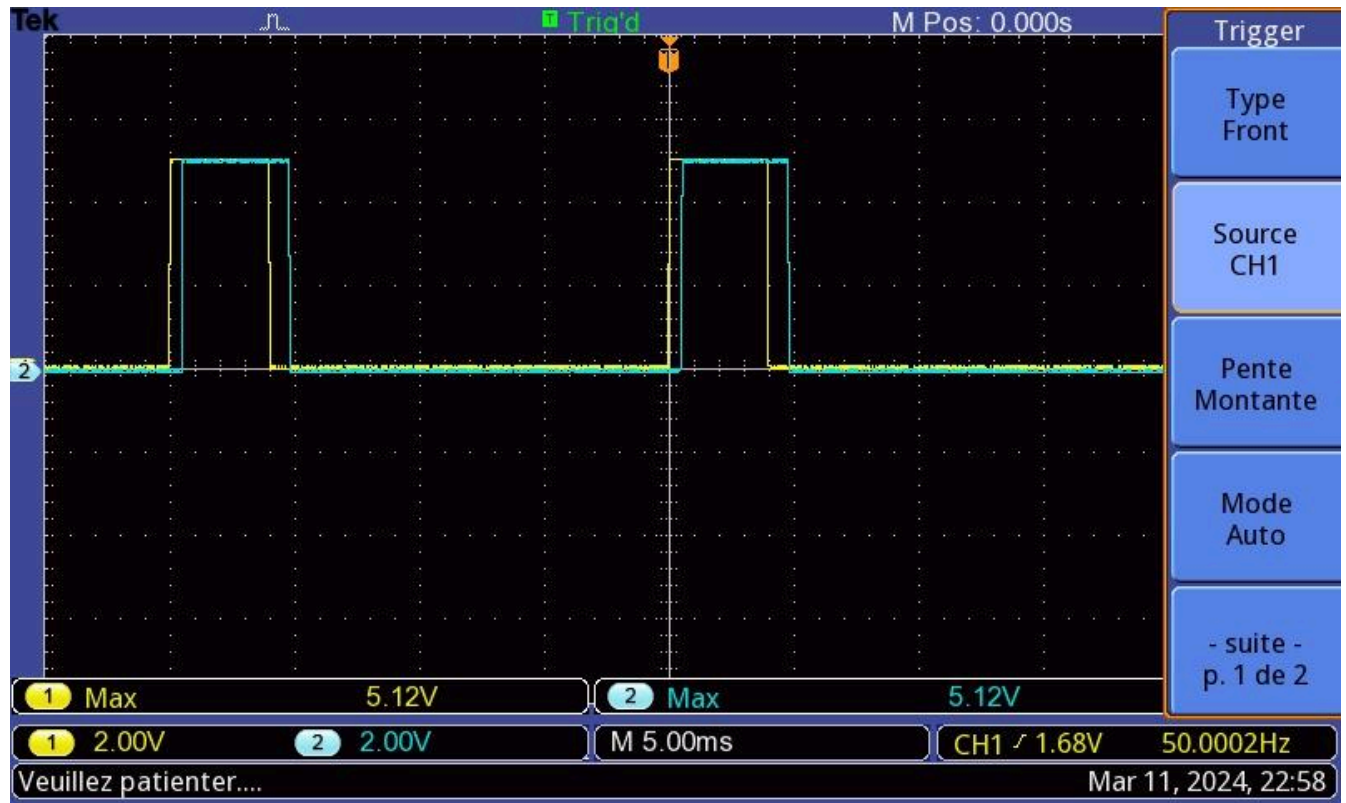
□ Relever les courbes VDEM0D et VFILTRE avec $R6=47k\Omega$ et la capacit  $C3=3,3nF$.



Conclusions.



□ Relever les courbes V_e (entrée du modulateur) et V_{OUTPUT} (sortie du démodulateur) et régler RV3 et RV4 afin d'obtenir le même signal.



□ Conclusions générales.

Ce TP nous a permis d'améliorer notre compréhension de la modulation et démodulation FSK. Nous avons pu étudier et comprendre les schéma vu en cours.