Prof. Dr. Christoph Scholl
Tobias Seufert

**Freiburg, 17. Mai 2023**

# Technische Informatik
## Übungsblatt 5

### Aufgabe 1 (3 + 4 Punkte)

Sei die Standardbibliothek $STD$ für Logikgatter gegeben durch:
$\{BUF, NOT, AND_2, NAND_2, OR_2, NOR_2, XOR_2, XNOR_2\}$[1].

a) Zeigen Sie, dass mit Hilfe der Standardbibliothek $STD$ alle Funktionen $f : \mathbb{B}^2 \to \mathbb{B}$ realisiert werden können.

*Hinweise:*

- Insofern Sie die Realisierung einer Funktion gezeigt haben, können Sie diese im Folgenden wiederverwenden.
- Es ist für diese Teilaufgabe nicht notwendig die Realisierungen zu zeichnen. Eine Realisierung in Form einer Funktion oder Funktionstabelle ist auch ausreichend.

b) Wie Ihnen vielleicht aufgefallen ist, wurden in der Vorlesung nur für das $NAND_2$-Gatter und den Inverter ($NOT$) die $CMOS$-Realisierungen vorgestellt.
Realisieren Sie (d.h. zeichnen Sie unter Verwendung der Symbole aus Folie 7, Kap. 3.1.1) die folgenden Gatter der $STD$ nur durch Verwendung von $NAND_2$-Gattern.

- $AND_2$
- $NOT$
- $OR_2$
- $NOR_2$ *(negiertes OR)*
- $XOR_2$
- $XNOR_2$ *(negiertes XOR)*

Seien die Kosten gegeben durch die Anzahl der verwendeten $NAND_2$-Gatter. Die Kosten für die Realisierung eines Gatters dürfen dabei nicht größer als 5 sein.

[1]Das $BUF$-Gatter beschreibt die Identitätsfunktion (auch *Buffer* genannt), d.h. $BUF(x) = x$. Wir werden im Laufe der Vorlesung auf die Notwendigkeit dieses Gatters eingehen.

## Aufgabe 2 (3 + 2 Punkte)

Die formale Beschreibung eines Schaltkreises $SK$ sei gegeben durch

$$SK := (\vec{X}_3, (V, E), typ, IN, \vec{Y}_2),$$

wobei

$$\begin{aligned}
\vec{X}_3 &= (x_1, x_2, x_3) \\
V &= \{x_1, x_2, x_3\} \cup \{v_0, v_1, v_2, v_3, v_4\} \\
E &= \{e_1, e_2, e_3, e_4, e_5, e_6, e_7, e_8, e_9, e_{10}\} \; mit \\
& \quad e_1 : Q(e_1) = x_1, Z(e_1) = v_0 \\
& \quad e_2 : Q(e_2) = x_1, Z(e_2) = v_1 \\
& \quad e_3 : Q(e_3) = x_2, Z(e_3) = v_1 \\
& \quad e_4 : Q(e_4) = x_2, Z(e_4) = v_0 \\
& \quad e_5 : Q(e_5) = x_3, Z(e_5) = v_3 \\
& \quad e_6 : Q(e_6) = x_3, Z(e_6) = v_2 \\
& \quad e_7 : Q(e_7) = v_0, Z(e_7) = v_4 \\
& \quad e_8 : Q(e_8) = v_1, Z(e_8) = v_2 \\
& \quad e_9 : Q(e_9) = v_1, Z(e_9) = v_3 \\
& \quad e_{10} : Q(e_{10}) = v_2, Z(e_{10}) = v_4 \\
typ &= \{(v_i \mapsto and_2) \mid i \in \{0, 2\}\} \cup \{(v_i \mapsto xor_2) \mid i \in \{1, 3\}\} \cup \{(v_4 \mapsto or_2)\} \\
\vec{Y}_2 &= (v_3, v_4) \\
IN &= \{(v_0 \mapsto (e_1, e_4)), (v_1 \mapsto (e_2, e_3)), (v_2 \mapsto (e_6, e_8)), \\
& \quad (v_3 \mapsto (e_5, e_9)), (v_4 \mapsto (e_7, e_{10}))\}.
\end{aligned}$$

a) Zeichnen Sie $SK$.

b) Berechnen Sie für alle Eingangsbelegungen die Ausgangswerte an $v_3$ und $v_4$.

## Aufgabe 3 (3 Punkte)

Betrachten Sie die spezielle Boolesche Algebra $(\{0, 1\}, \wedge, \vee, \sim)$. Beweisen Sie durch schrittweisen Aufbau von Funktionstabellen die de Morgan-Regel für $(\{0, 1\}, \wedge, \vee, \sim)$.

de Morgan-Regel:

$$\forall x, y \in M : \sim(x + y) = (\sim x) \cdot (\sim y)$$
$$\forall x, y \in M : \sim(x \cdot y) = (\sim x) + (\sim y)$$

Sie brauchen hier keinen allgemeinen Beweis für beliebige Boolesche Algebren zu führen.

**Abgabe: 24. Juni 2023, 13$^{\underline{00}}$ über das Übungsportal**