Professur für Betriebssysteme

Prof. Dr. Christoph Scholl
Tobias Seufert

**Freiburg, 17. Mai 2023**

# Technische Informatik
## Musterlösung zu Übungsblatt 5

### Aufgabe 1 (3 + 4 Punkte)

Sei die Standardbibliothek *STD* für Logikgatter gegeben durch:
$\{BUF, NOT, AND_2, NAND_2, OR_2, NOR_2, XOR_2, XNOR_2\}$[1].

a) Zeigen Sie, dass mit Hilfe der Standardbibliothek *STD* alle Funktionen $f : \mathbb{B}^2 \rightarrow \mathbb{B}$ realisiert werden können.

*Hinweise:*

- Insofern Sie die Realisierung einer Funktion gezeigt haben, können Sie diese im Folgenden wiederverwenden.
- Es ist für diese Teilaufgabe nicht notwendig die Realisierungen zu zeichnen. Eine Realisierung in Form einer Funktion oder Funktionstabelle ist auch ausreichend.

b) Wie Ihnen vielleicht aufgefallen ist, wurden in der Vorlesung nur für das $NAND_2$-Gatter und den Inverter ($NOT$) die *CMOS*-Realisierungen vorgestellt.
Realisieren Sie (d.h. zeichnen Sie unter Verwendung der Symbole aus Folie 7, Kap. 3.1.1) die folgenden Gatter der *STD* nur durch Verwendung von $NAND_2$-Gattern.

- $AND_2$
- $NOT$
- $OR_2$
- $NOR_2$ *(negiertes OR)*
- $XOR_2$
- $XNOR_2$ *(negiertes XOR)*

Seien die Kosten gegeben durch die Anzahl der verwendeten $NAND_2$-Gatter. Die Kosten für die Realisierung eines Gatters dürfen dabei nicht größer als 5 sein.

**Lösung:**

| $x$ | $y$ | $f_1$ | $f_2$ | $f_3$ | $f_4$ | $f_5$ | $f_6$ | $f_7$ | $f_8$ | $f_9$ | $f_{10}$ | $f_{11}$ | $f_{12}$ | $f_{13}$ | $f_{14}$ | $f_{15}$ | $f_{16}$ |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

Tabelle 1: Alle Funktionen $f : \mathbb{B}^2 \to \mathbb{B}$

$$
\begin{array}{ll}
f_1 = NOT(f_{16}) & f_9 = AND_2(x, y) \\
f_2 = NOR(x, y) & f_{10} = XNOR_2(x, y) \\
f_3 = NOT(f_{14}) & f_{11} = BUF(y) \\
f_4 = NOT(x) & f_{12} = OR_2(NOT(x), y) \\
f_5 = NOT(f_{12}) & f_{13} = BUF(x) \\
f_6 = NOT(y) & f_{14} = OR_2(x, NOT(y)) \\
f_7 = XOR_2(x, y) & f_{15} = OR_2(x, y) \\
f_8 = NAND_2(x, y) & f_{16} = OR_2(NOT(x), x)
\end{array}
$$

a) Alle Funktionen mit zwei Inputs und einem Ausgang sind in Tabelle 1 zusammengefasst, die Realisierung darunter.

   `Punkte`: $f_2$, $f_4$, $f_6$, $f_7$, $f_8$, $f_9$, $f_{10}$, $f_{11}$, $f_{13}$, $f_{15}$ sind mehr oder weniger trivial bzw. ergeben sich direkt. Diese 10 Funktionen zusammen: [1]. Von den übrigen sechs Funktionen ergeben sich drei direkt durch Negation einer anderen: für die negierten Fassungen zusammen [0.5] Punkte. Für die restlichen drei Funktionen (in der Musterlösung $f_{12}$, $f_{14}$ und $f_{16}$) jeweils [0.5].

b) Es gibt mehrere Lösungswege. Je nachden Wahl, kann die Schwierigkeit abweichen. `Punkte` (Für diesen Lösungsweg): NOT, AND, XNOR, NOR je [0,5]; OR, XOR [1]; für andere Lösungswege je nach Schwierigkeit andere Punkte

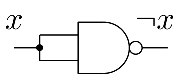


Abbildung 1: NOT

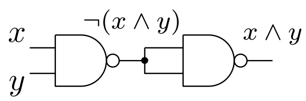


Abbildung 2: AND

Anmerkung: Aufgaben a) und b) zusammen zeigen, dass man mit Hilfe des $NAND_2$ alle Funktionen $f : \mathbb{B}^2 \to \mathbb{B}$ realisieren kann.

## Aufgabe 2 (3 + 2 Punkte)

Die formale Beschreibung eines Schaltkreises $SK$ sei gegeben durch

$$SK := (\vec{X}_3, (V, E), typ, IN, \vec{Y}_2),$$

[1] Das $BUF$-Gatter beschreibt die Identitätsfunktion (auch *Buffer* genannt), d.h. $BUF(x) = x$. Wir werden im Laufe der Vorlesung auf die Notwendigkeit dieses Gatters eingehen.

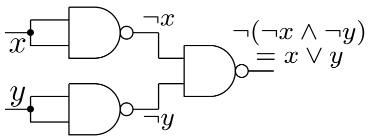


Abbildung 3: OR

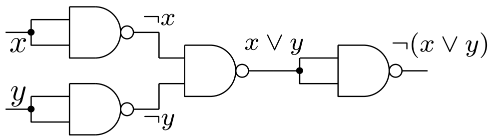


Abbildung 4: NOR

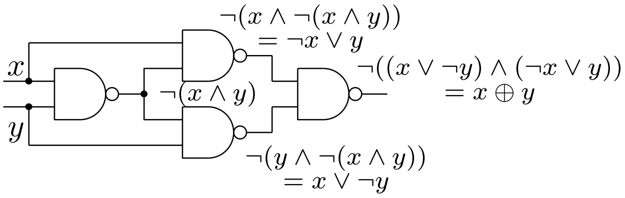


Abbildung 5: XOR

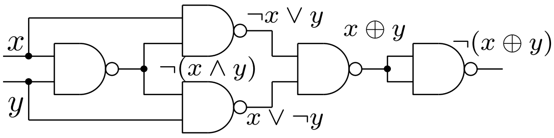


Abbildung 6: XNOR

wobei

$$
\begin{array}{rcl}
\vec{X}_3 & = & (x_1, x_2, x_3) \\
V & = & \{x_1, x_2, x_3\} \cup \{v_0, v_1, v_2, v_3, v_4\} \\
E & = & \{e_1, e_2, e_3, e_4, e_5, e_6, e_7, e_8, e_9, e_{10}\} \ mit \\
 & & e_1 : Q(e_1) = x_1, Z(e_1) = v_0 \\
 & & e_2 : Q(e_2) = x_1, Z(e_2) = v_1 \\
 & & e_3 : Q(e_3) = x_2, Z(e_3) = v_1 \\
 & & e_4 : Q(e_4) = x_2, Z(e_4) = v_0 \\
 & & e_5 : Q(e_5) = x_3, Z(e_5) = v_3 \\
 & & e_6 : Q(e_6) = x_3, Z(e_6) = v_2 \\
 & & e_7 : Q(e_7) = v_0, Z(e_7) = v_4 \\
 & & e_8 : Q(e_8) = v_1, Z(e_8) = v_2 \\
 & & e_9 : Q(e_9) = v_1, Z(e_9) = v_3 \\
 & & e_{10} : Q(e_{10}) = v_2, Z(e_{10}) = v_4 \\
typ & = & \{(v_i \mapsto and_2) \mid i \in \{0, 2\}\} \cup \{(v_i \mapsto xor_2) \mid i \in \{1, 3\}\} \cup \{(v_4 \mapsto or_2)\} \\
\vec{Y}_2 & = & (v_3, v_4) \\
IN & = & \{(v_0 \mapsto (e_1, e_4)), (v_1 \mapsto (e_2, e_3)), (v_2 \mapsto (e_6, e_8)), \\
 & & (v_3 \mapsto (e_5, e_9)), (v_4 \mapsto (e_7, e_{10}))\}.
\end{array}
$$

a) Zeichnen Sie $SK$.

b) Berechnen Sie für alle Eingangsbelegungen die Ausgangswerte an $v_3$ und $v_4$.

**Lösung:**

a) Siehe Abbildung **??**.

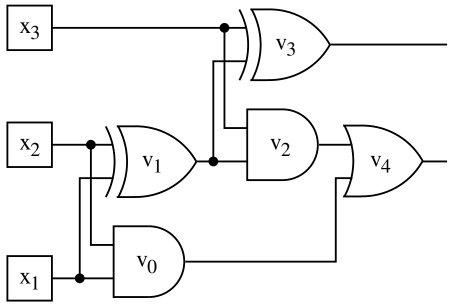


Abbildung 7: Schaltkreis

b)

| $x_1$ | $x_2$ | $x_3$ | $v_3$ | $v_4$ |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

## Aufgabe 3 (3 Punkte)

Betrachten Sie die spezielle Boolesche Algebra $(\{0,1\}, \wedge, \vee, \sim)$. Beweisen Sie durch schrittweisen Aufbau von Funktionstabellen die de Morgan-Regel für $(\{0,1\}, \wedge, \vee, \sim)$.

de Morgan-Regel:

$$\forall x, y \in M : \sim(x + y) = (\sim x) \cdot (\sim y)$$

$$\forall x, y \in M : \sim(x \cdot y) = (\sim x) + (\sim y)$$

Sie brauchen hier keinen allgemeinen Beweis für beliebige Boolesche Algebren zu führen.

**Lösung:**

-0.25 P für Flüchtigkeitsfehler

| $x$ | $y$ | $\sim x$ | $\sim y$ | $(\sim x) \cdot (\sim y)$ | $(x + y)$ | $\sim(x + y)$ | $(\sim x) + (\sim y)$ | $(x \cdot y)$ | $\sim(x \cdot y)$ |
|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 |

**Abgabe: 24. Juni 2023, 13$^{\underline{00}}$ über das Übungsportal**