Prefissi SI (Notazione Scientifica)

Simbolo	**Nome**	**Fattore**
G	giga	10^9
M	mega	10^6
k	kilo	10^3
h	etto	10^2
da	deca	10^1
d	deci	10^{-1}
c	centi	10^{-2}
m	milli	10^{-3}
μ	micro	10^{-6}
n	nano	10^{-9}

Procedimento transitori:

1. Per $t \to 0^-$,
   (a) **calcolare variabile di stato prima dell'inizio del transitorio**
   (b) In questa fase il **condensatore**/**induttore** si comporta come **circuito aperto**/**cortocircuito**
   (c) Sfrutterò nella fase 2 la continuitá della variabile di stato
2. Per $t \to 0^+$ (per var. **NON** di stato es. v_x, i_x),
   (a) (Eventuale chiusura interruttore)
   (b) **Sfrutto continuitá variabile di stato:** $v_C(t_0^-) = v_C(t_0^+)$/ $i_L(t_0^-) = i_L(t_0^+)$
   (c) **Sostituisco al transitorio** GENERATORE IDEALE DI **TENSIONE**/ **CORRENTE** con **valore pari alla variabile di stato appena calcolata**

$$E = V_C(t \to 0^-) \quad I = I_L(t \to 0^-)$$

3. Per $t \to \infty$ / $t > 0$:
   (a) **Soluzione di tipo esponenziale**
      i. Formule variabili di stato:

$$V_C(t) = V_{C_\infty} + [V_C(0) - V_{C_\infty}]\, e^{-\frac{t}{\tau}}$$
$$I_L(t) = I_{L_\infty} + [I_L(0) - I_{L_\infty}]\, e^{-\frac{t}{\tau}}$$

      ii. Formule per le grandezze **non di stato**:

$$I_C(t) = I_{C_\infty} + [I_C(0^+) - I_{C_\infty}] e^{\frac{-t}{\tau}}$$
$$V_L(t) = V_{L_\infty} + [V_L(0^+) - V_{L_\infty}] e^{\frac{-t}{\tau}}$$

      iii. Qui, siamo **ancora a regime**: il **condensatore**/**induttore** si comporta come **circuito aperto**/**cortocircuito**
      iv. Cerco la variabile di stato per $t \to \infty$
      v. Cerco τ:
         A. Mi serve R_{eq} ai morsetti di dove c'é transitorio
         B. **Spengo generatori non pilotati**
         C. uso **generatore sonda (c.g.)** - cerco corrente che passa sul ramo della sonda in funzione di V_S: ? $\to I_S(V_S)$

$$R_{\text{eq}} = \frac{V_S}{I_S(V_S)}$$

         D. Calcolo τ:

$$\tau = C \cdot R_{\text{eq}} = \frac{L}{R_{\text{eq}}}$$

Grafico

1. Traccio asintoto
2. Sfrutto **proprietá dell'esponenziale**: tangente al grafico in $t = 0$ interseca il valore asintotico dopo $\Delta t = \tau$
3. Dopo $t = 5\tau$ la funzione assume valore asintotico

Resistenze e Alimentazioni

Resistenze in parallelo:

1. **Caso con 2 resistenze:**

$$R_{eq} = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

2. **Caso generale (n resistenze):**

$$\frac{1}{R_{eq}} = \sum_{i=1}^{n} \frac{1}{R_i}$$

△ NOTA IMPORTANTE - Tensioni di alimentazione

Le tensioni fornite dalle alimentazioni sono le **massime e minime** possibili nel circuito.

I NODI della rete NON possono mai avere tensioni:

- Più alte di $V_{\max}$ (alimentazione massima)
- Più basse di $V_{\min}$ (alimentazione minima)

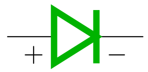
ATTENZIONE: Questo vale per le tensioni dei **NODI** (riferite a massa).
Le **cadute di tensione** (misurate tra due nodi diversi) possono superare questi limiti!

Uso pratico: Fondamentale quando si fanno ipotesi sullo stato dei diodi (ON/OFF). Se un'ipotesi porta un nodo oltre $V_{\max}$ o sotto $V_{\min}$, l'ipotesi è **sbagliata**.

Diodi

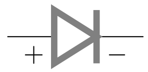
1. Diodo normale:

ON



V_D
$V_D > 0.7$V
$\Rightarrow V_D = 0.7$V

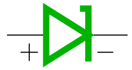
OFF



V_D
$V_D < 0.7$V
$\Rightarrow$ aperto

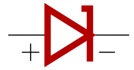
2. Diodo Zener:

Diretta



V_D
$V_D > 0.7$V
$V_D = 0.7$V

Breakdown

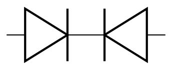


V_D
$V_D < -V_Z$
$V_D = -V_Z$

ATTENZIONE: In breakdown, la tensione $V_D = -V_Z$ ha polarità **opposta** rispetto ai +0.7V della conduzione diretta!

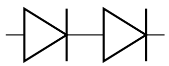
3. Configurazioni in serie:

Discordi



$\Rightarrow$ **APERTO**

Concordi



$V_\gamma = \sum V_{\gamma,i}$

★ TRUCCO PRATICO - Verifica stato diodo:
Quando sei **in un intorno della soglia** ($V_D \approx 0.7V$, anche infinitesimamente superiore), le **correnti sono molto basse**.
$\Rightarrow$ Per verificare se il diodo si accende puoi **ignorare le resistenze in serie** (I $\approx 0 \Rightarrow \Delta V_R \approx 0$).
Uso nei transitori: A fine esercizio, verifica che l'ipotesi sul diodo (ON/OFF) resti valida in:

- $\hat{T}^-$ (istante prima della transizione)
- $\hat{T}^+$ (istante dopo della transizione)
- $t \to \infty$ (regime)

Capacità: Formule e Comportamento

1. Tensione del condensatore:

$$V_C(t) = V_C(0^+) + \left[V_C(\infty^*) - V_C(0^+)\right]\left(1 - e^{-\frac{t}{\tau}}\right)$$

$V_C(0^+)$: iniziale; $V_C(\infty^*)$: a regime; $\infty^* \neq \infty$

2. Corrente: $I_C(t) = C\frac{dV_C(t)}{dt}$
Proprietà: La **corrente** varia **istantaneamente**; La **tensione** NON commuta: $V_C(t_0^-) = V_C(t_0^+)$

★ REGOLA D'ORO - A REGIME
A regime ($t \to \infty$): $\frac{dV_C}{dt} = 0 \Rightarrow \boxed{I_C = 0}$
Condensatore = CIRCUITO APERTO

Per calcolare $V_C(\infty)$:

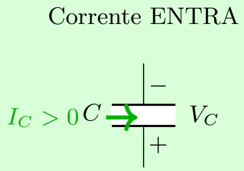
1. Sostituisci C con **circuito aperto**
2. Risolvi il circuito semplificato
3. Calcola la tensione nel punto dove c'era C

Es: $V \xrightarrow{R_1} \bullet \xrightarrow{R_2}$ GND + C $\parallel R_2$
$\Rightarrow V_C(\infty) = V\frac{R_2}{R_1+R_2}$ (partitore)

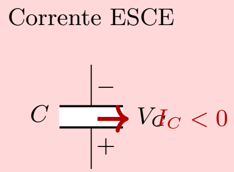
3. Ripple: $\Delta V_{out} = V_{picco}\frac{\Delta T}{\tau} = V_{picco}\frac{T}{f \cdot \tau}$

4. Comportamento fisico ($Q = C \cdot V$; $I = C\frac{dV}{dt}$)

CARICA ($\frac{dV_C}{dt} > 0$): Corrente **ENTRA** ($I_C > 0$)
Il condensatore accumula energia; $V_C \uparrow$



SCARICA ($\frac{dV_C}{dt} < 0$): Corrente **ESCE** ($I_C < 0$)
Il condensatore rilascia energia; $V_C \downarrow$



Regola: $V_C \uparrow \Rightarrow$ CARICA; $V_C \downarrow \Rightarrow$ SCARICA; segno I_C indica verso

Transitori con gradini multipli

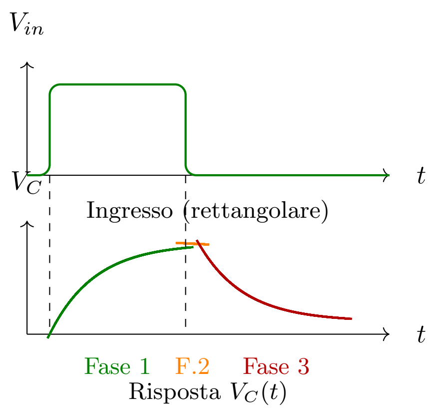
Formula tempo centrale $\hat{T}$:

$$V_C(\hat{T}) = V_C(0^+)_{\hat{T}} + \left[V_C(\infty^*) - V_C(0^+)_{\hat{T}}\right]\left(1 - e^{-\frac{\hat{T}}{\tau}}\right)$$

Prassi: segnale rettangolare
<u>salita</u> → <u>plateau</u> → <u>discesa</u>

Procedimento step-by-step:

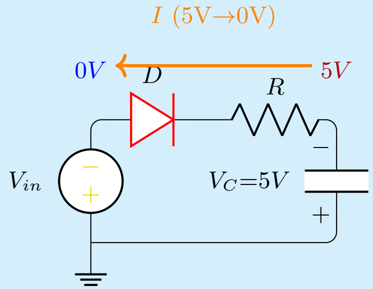
1. **FASE 1 - Salita**
   - Analizza $t = 0^-$ (condizioni iniziali)
   - $V_C(0^+)$ per continuità
   - Determina stato diodi
   - Calcola $V_C(\infty^*)$
   - Applica formula con τ
2. **FASE 2 - Plateau**
   - Se durata $\gg 5\tau$: regime
   - Se durata $< 5\tau$: calcola V_C fine
   - Verifica diodi (Box 7)
3. **FASE 3 - Discesa**
   - $V_C(0^+) = V_C(\text{fine plateau})$
   - Ridetermina stato diodi
   - Nuovo $V_C(\infty^*)$
   - Applica formula



Verifica ipotesi stato diodi

⚠ VERIFICA FONDAMENTALE
Verifica ipotesi diodo (ON/OFF) rimanga valida per tutto il transitorio

FASE 0: Metodo intuitivo
Regola: I scorre da V_+ a V_-
1) $V_C(0^+)$ continuità 2) Trova $V_{\max}$ 3) I va da $V_{\max}$ a $V_{\min}$
4) Compatibile con diodo? 5) No $\Rightarrow$ cambia stato



Contraddizione! I va ←
ma D conduce solo →
⇒ **D OFF**

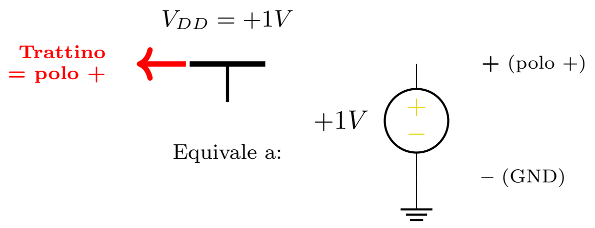
1. Ipotesi (es: D ON)
2. Risolvi (ON: gen 0.7V; OFF: aperto)
3. Calcola $V_C(t)$
4. Verifica $\forall t$:
   - **ON:** $I_D(t) > 0$? No → errore
   - **OFF:** $V_D(t) < 0.7$V? No → errore
5. Se errore: dividi in 2 fasi (t^* cambio), ricalcola

Notazione alimentazioni

NOTAZIONE ALIMENTAZIONI

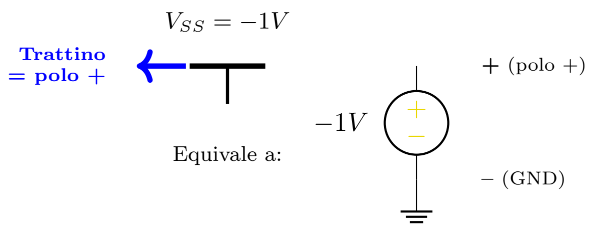
REGOLA D'ORO: Il **trattino** indica SEMPRE il **polo + del generatore**, sia con tensione positiva che negativa!

Caso 1: $V_{DD} = +1V$ **(alimentazione positiva)**



Tensione $+1V \rightarrow$ polo + sul trattino, tutto normale

Caso 2: $V_{SS} = -1V$ **(alimentazione negativa)**



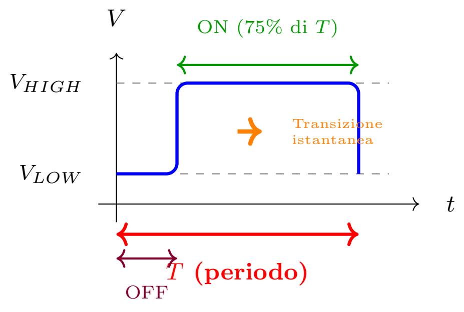
Tensione $-1V \rightarrow$ polo + è comunque sul trattino!

TRUCCO: Con $V_{SS} = -1V$ puoi ridisegnare il generatore invertendo polarità E segno: diventa $+1V$ con polo + su GND. Utile per evitare tensioni negative nei calcoli.

Onda Quadra Ideale - Guida al Disegno

- Transizioni **verticali istantanee** (tempo di salita/discesa = 0)
- Due livelli costanti: V_{HIGH} e V_{LOW}

DUTY CYCLE DEFAULT: Se non specificato, un'onda quadra ha **duty cycle 50%** (HIGH = LOW = $T/2$)



COME DISEGNARE A MANO:

1. Segna i livelli V_{HIGH} e V_{LOW} con righe orizzontali
2. Scegli quanti quadretti = T (es: 4 quadretti = 1 periodo)
3. Disegna righe verticali per le transizioni
4. Collega con righe orizzontali ai livelli

COME TROVARE IL PERIODO T:
Il periodo è la distanza tra **due punti identici** del ciclo:

- Da LOW a LOW (stesso punto)
- Da HIGH a HIGH (stesso punto)
- Da salita a salita successiva
- Da discesa a discesa successiva

Trucco: Scegli un punto qualsiasi e conta i quadretti fino a quando si ripete!

Esempio pratico (duty cycle 75%):

- Se $T = 10\mu s$ e vuoi disegnare 2 periodi
- Usa 4 quadretti per ogni periodo (tot. 8 quadretti)
- Duty cycle 75%: **1 quadretto LOW** (OFF), poi **3 quadretti HIGH** (ON)
- Ripeti il pattern: 1 LOW, 3 HIGH per il 2° periodo

Formazione del Canale nei MOSFET

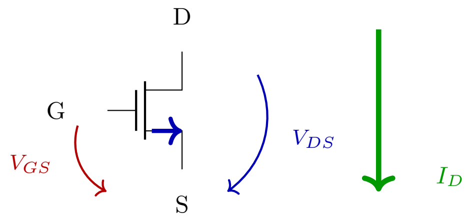
1. **Zona OFF (o Cutoff):**
   (a) Non c'è formazione del canale.
   (b) Il dispositivo è spento e non permette il flusso di corrente tra drain e source.

2. **Zona Ohmica (o Triodo):**
   (a) Si forma un canale.
   (b) Quando il gate è abbastanza polarizzato (cioè $V_{GS} > V_{Tn}$ per nMOS o $V_{GS} < V_{Tp}$ per pMOS), si forma un canale conduttivo tra il drain e il source.
   (c) Il dispositivo si comporta come un **resistore il cui valore varia in base alla tensione** V_{GS}.

3. **Zona di Saturazione (o Pinch-off):**
   (a) Si forma un canale.
   (b) Il canale diventa "strozzato"o "pinched-off"vicino al drain (per il nMOS) o vicino al source (per il pMOS).
   (c) Anche se la tensione V_{DS} aumenta ulteriormente, la corrente I_D rimane costante.
   (d) Questo comportamento è **analogo a quello di un generatore di corrente.**

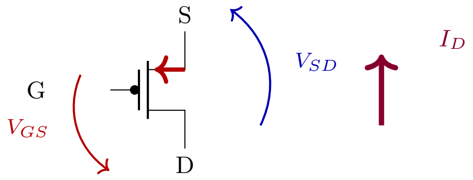
Simboli e convenzioni nMOS/pMOS

nMOS:



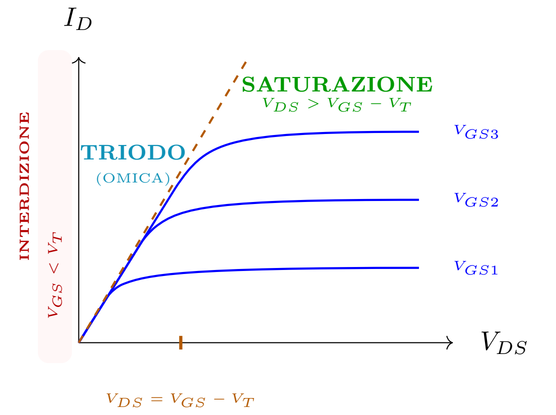
nMOS: Gate a sinistra, Drain in alto, Source in basso
Corrente: Da Drain → Source (verso il basso)

pMOS:



pMOS: Gate a sinistra, Source in alto, Drain in basso
Corrente: Da Source → Drain (verso il basso)
NOTA: Nel pMOS il source è in alto (invertito rispetto a nMOS)!

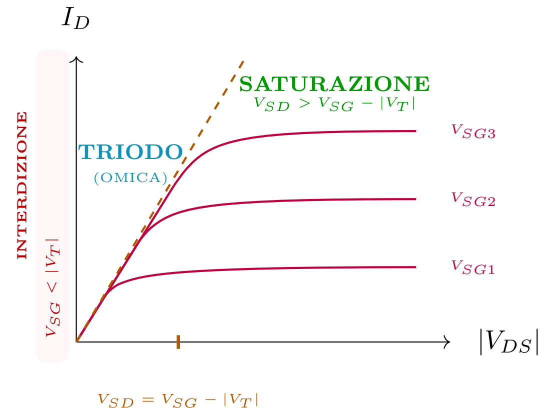
Caratteristica I-V nMOS



Zone di funzionamento:

- **INTERDIZIONE**: $V_{GS} < V_T \rightarrow I_D = 0$
- **TRIODO**: $V_{GS} > V_T$ e $V_{DS} < (V_{GS} - V_T)$
- **SATURAZIONE**: $V_{GS} > V_T$ e $V_{DS} > (V_{GS} - V_T)$

Caratteristica I-V pMOS



Zone di funzionamento:

- **INTERDIZIONE**: $V_{SG} < |V_T| \rightarrow I_D = 0$
- **TRIODO**: $V_{SG} > |V_T|$ e $V_{SD} < (V_{SG} - |V_T|)$
- **SATURAZIONE**: $V_{SG} > |V_T|$ e $V_{SD} > (V_{SG} - |V_T|)$

nMOS - Metodo operativo

PRIMO CONTROLLO: V_{GS} vs V_T

1. Se $V_{GS} < V_T$ ⇒ **MOSFET OFF**
   - $I_D = 0$ (circuito aperto)
   - Non c'è conduzione
2. Se $V_{GS} > V_T$ ⇒ **MOSFET ON**
   - Proseguire al **SECONDO CONTROLLO**

SECONDO CONTROLLO (solo se ON): V_{DS} vs $(V_{GS} - V_T)$

Tensione di Overdrive:

$$V_{OV} = V_{GS} - V_T$$

1. **ZONA DI SATURAZIONE**: Se $V_{DS} > (V_{GS} - V_T)$

$$I_D = K_n (V_{GS} - V_T)^2$$

Nota: La corrente dipende **SOLO da** V_{GS}

2. **ZONA OHMICA (Triodo)**: Se $V_{DS} < (V_{GS} - V_T)$

$$I_D = K_n \left[2(V_{GS} - V_T)V_{DS} - V_{DS}^2\right]$$

Nota: La corrente dipende da V_{GS} **E** V_{DS}

Formula alternativa:

$$I_D = \frac{1}{2} K_n V_{OV} \left(V_{DS} - \frac{V_{DS}^2}{2}\right)$$

Direzione corrente: In nMOS, I_D scorre da **Drain** → **Source**

pMOS - Metodo operativo

PROCEDIMENTO OPERATIVO PER pMOS

★ STEP 0 - CONTROLLO POLARITÀ

Prima di tutto, verifica che:

$$V_S > V_G$$

Se $V_S \leq V_G$ → **pMOS OFF** (anche se $|V_{GS}| \geq |V_T|$!)

Motivo: Il modulo $|V_{GS}|$ nasconde il segno! Potresti avere $|V_{GS}| \geq |V_T|$ ma con polarità sbagliata (es. $V_{GS} > 0$), e il pMOS sarebbe OFF.

Step 1: Calcolare $|V_{GS}|$

(solo se hai verificato $V_S > V_G$)

Step 2: PRIMO CONTROLLO - $|V_{GS}|$ vs $|V_T|$

1. Se $|V_{GS}| < |V_T|$ ⇒ **MOSFET OFF**
   - $I_D = 0$ (circuito aperto)
   - Non c'è conduzione
2. Se $|V_{GS}| > |V_T|$ ⇒ **MOSFET ON**
   - Calcolare $V_{OV} = |V_{GS}| - |V_T|$
   - Proseguire allo **Step 3**

Step 3: SECONDO CONTROLLO - $|V_{DS}|$ vs V_{OV}

Tensione di Overdrive:

$$V_{OV} = |V_{GS}| - |V_T|$$

1. **ZONA DI SATURAZIONE**: Se $|V_{DS}| > V_{OV}$

$$I_D = K_p \cdot V_{OV}^2 = K_p(|V_{GS}| - |V_T|)^2$$

Nota: La corrente dipende **SOLO dall'overdrive**

2. **ZONA OHMICA (Triodo)**: Se $|V_{DS}| < V_{OV}$

$$I_D = K_p \left[2V_{OV} \cdot |V_{DS}| - |V_{DS}|^2\right]$$

dove $V_{OV} = |V_{GS}| - |V_T|$

Nota: La corrente dipende da V_{OV} **E** $|V_{DS}|$

Direzione corrente: In pMOS, I_D scorre da **Source** → **Drain**

Riepilogo: nMOS vs pMOS

Grandezze da calcolare per determinare lo stato:

nMOS	pMOS
V_{GS}	$\lvert V_{GS}\rvert$
V_T	$\lvert V_T\rvert$
$V_{OV} = V_{GS} - V_T$	$V_{OV} = \lvert V_{GS}\rvert - \lvert V_T\rvert$
V_{DS}	$\lvert V_{DS}\rvert$

Controlli identici:

1. Se V_{GS} (o $|V_{GS}|$) $< V_T$ (o $|V_T|$) ⇒ OFF
2. Se ON: confronta V_{DS} (o $|V_{DS}|$) con V_{OV}

La **procedura è identica**, solo che per pMOS si usano i **valori assoluti**.

MOSFET simmetrici - Source e Drain a runtime

★ MOSFET SIMMETRICI
I MOSFET sono dispositivi **simmetrici**: Source e Drain **NON sono fissi** ma vengono determinati dalle **tensioni a runtime**!

Come identificare i terminali negli esercizi:

GATE (sempre indicato):
• **nMOS**: gate **senza pallino**
• **pMOS**: gate **con pallino** (•)

SOURCE e DRAIN (determinati a runtime): Se non indicati esplicitamente nel testo, si determinano in base alle **tensioni dei nodi**.

Regole per determinare SOURCE:

1. nMOS
Il **SOURCE** è il nodo alla **tensione più BASSA** tra i due terminali non-gate.
Il DRAIN è l'altro terminale (tensione più alta).

2. pMOS
Il **SOURCE** è il nodo alla **tensione più ALTA** tra i due terminali non-gate.
Il DRAIN è l'altro terminale (tensione più bassa).

★ ATTENZIONE - Riassegnazione a RUNTIME
Durante l'esercizio, le tensioni ai nodi possono **cambiare**!
⇒ Source e Drain possono essere **riassegnati** in base alle nuove tensioni.
Devi **verificare quale nodo ha la tensione più alta/bassa** in ogni fase dell'analisi!

Esempio pratico (nMOS):
Inizialmente: Nodo A = 3V, Nodo B = 1V ⇒ Source = B (1V, più basso), Drain = A (3V)
Dopo un transitorio: Nodo A = 0.5V, Nodo B = 2V ⇒ Source = A (0.5V, più basso), Drain = B (2V)
I terminali sono stati **invertiti**!

Perché è importante: V_{GS} e V_{DS} dipendono da quale terminale è il Source. Per calcolare correttamente le formule, devi identificare Source e Drain correttamente in ogni momento. La zona di funzionamento (saturazione/omica) dipende da V_{DS}, quindi dall'identificazione corretta dei terminali.

Regola pratica - MOSFET ON/OFF veloce

REGOLA PRATICA VELOCE:
Come capire subito se un MOSFET è probabilmente ON o OFF?

nMOS:

Gate a GND (0V) → probabilmente **OFF**
Se il gate è a massa, V_{GS} è molto basso (o negativo se source è più alto), quindi $V_{GS} < V_T$ → OFF

Gate a V_{DD} → probabilmente **ON**
Se il gate è all'alimentazione, V_{GS} è alto (assumendo source a GND o comunque più basso), quindi $V_{GS} > V_T$ → ON

---

pMOS:

Gate a GND (0V) → probabilmente **ON**
Se il gate è a massa, V_{SG} è alto (assumendo source a V_{DD} o comunque più alto), quindi $V_{SG} > |V_T|$ → ON

Gate a V_{DD} → probabilmente **OFF**
Se il gate è all'alimentazione, V_{SG} è molto basso (o negativo se source è più basso), quindi $V_{SG} < |V_T|$ → OFF

Riassunto veloce:

	Gate = GND	Gate = V_{DD}
nMOS	OFF	ON
pMOS	ON	OFF

ATTENZIONE: Questa è una regola **approssimata** che assume:
• Per nMOS: source vicino a GND
• Per pMOS: source vicino a V_{DD}
Se il source è collegato diversamente (es. nMOS con source a V_{DD}, pMOS con source a GND), la regola **NON vale**! Devi sempre calcolare V_{GS} o V_{SG} correttamente.

Parametro K (Transconduttanza)

$$K = \frac{1}{2}\mu \cdot C_{OX} \cdot \frac{W}{L}$$

Dove:

- μ = mobilità dei portatori nel canale
- C_{OX} = capacità specifica dell'ossido
- W/L = dimensioni fisiche del MOSFET (Width/Length)

△ NOTA IMPORTANTE - Fattore 1/2
K può essere definito **SENZA** il fattore $\frac{1}{2}$ al suo interno. In tal caso, le formule delle correnti devono essere **riadattate**:

- **Saturazione:**
  $I = \frac{K}{2}(V_{GS} - V_T)^2$ invece di $I = K(V_{GS} - V_T)^2$
- **Omica:**
  $I = K\left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}\right]$
  invece di $I = K\left[2(V_{GS} - V_T)V_{DS} - V_{DS}^2\right]$

Semplificazioni MOSFET

★ CONDIZIONE FONDAMENTALE:
Tutti i **GATE devono essere in COMUNE** (stessa tensione al gate)

1. MOSFET in PARALLELO
• GATE in comune
• SOURCE in comune (vengono mantenuti)

Formula:
$$K_{eq} = K_1 + K_2 + \cdots + K_n$$
Se tutte uguali: $K_{eq} = n \cdot K$
Es: 3 nMOS con $K = 0.5$ mA/V² → $K_{eq} = 1.5$ mA/V²

---

2. MOSFET in SERIE
• GATE in comune
• SOURCE equivalente = SOURCE più BASSO

Formula:
$$\frac{1}{K_{eq}} = \frac{1}{K_1} + \frac{1}{K_2} + \cdots + \frac{1}{K_n}$$
Per 2 MOS: $K_{eq} = \frac{K_1 \cdot K_2}{K_1 + K_2}$
Se uguali: $K_{eq} = \frac{K}{n}$
Es: 2 nMOS $K_1 = 1$, $K_2 = 2$ mA/V² → $K_{eq} = 0.67$ mA/V²

Nota: Queste semplificazioni evitano calcoli complessi nei circuiti.

Analisi Porte Logiche

Quando usare: Dopo aver fatto semplificazioni (serie/parallelo), quando $V_{DS} = V_{OUT}$ e devi capire la zona di funzionamento.

IPOTESI: Se ti hanno chiesto l'espressione logica della porta, puoi ipotizzare che sia **ideale**:

- V_{OUT} ha valori logici **ALTO** e **BASSO**
- $V_{OUT} = V_{DS}$ del MOSFET (dopo semplificazioni)

METODO:

1. Uscita logica BASSA ("0")

$V_{OUT} \approx 0V \rightarrow V_{DS}$ piccola $\rightarrow V_{DS} < V_{OV} \rightarrow$ **ZONA OMICA**

2. Uscita logica ALTA ("1")

$V_{OUT} \approx V_{DD} \rightarrow V_{DS}$ grande $\rightarrow V_{DS} > V_{OV} \rightarrow$ **ZONA SATURAZIONE**

Nota: Questo metodo ti permette di **ipotizzare** la zona di funzionamento senza fare calcoli complessi. Poi puoi verificare con le formule.

Esempio pratico:
Se $V_{OUT} = 0V$ (logica bassa) e hai $V_{OV} = 2V$:
$V_{DS} \approx 0V < 2V \rightarrow$ OMICA ✓
Se $V_{OUT} = 5V$ (logica alta) e hai $V_{OV} = 2V$:
$V_{DS} \approx 5V > 2V \rightarrow$ SATURAZIONE ✓

Resistenza di canale

Resistenza di Canale (R_{CH} o R_{eq})

Quando usare: Calcolare la corrente nel MOSFET quando:
- $V_{OUT} = V_{DS}$ (l'uscita coincide con la tensione drain-source)
- $V_{OUT} \approx 0V$ (uscita logica bassa)

La **resistenza di canale** è la resistenza equivalente del MOSFET in un **intorno di** $V_{DS} = 0V$

FORMULA:

$$R_{CH} = R_{eq} = \frac{1}{2K \cdot V_{OV}}$$

dove $V_{OV} = V_{GS} - V_T$

Nota: K può essere il K del singolo MOSFET o il K_{eq} del MOSFET equivalente (dopo semplificazioni serie/parallelo)

Origine: Derivata di I_D rispetto a V_{DS} calcolata in $V_{DS} = 0$ (approssimazione di Taylor al primo ordine)

QUANDO È VALIDA:

✓ $V_{DS} \approx 0V$ (uscita logica bassa)
✓ MOSFET in zona OMICA
✓ Calcoli approssimativi di corrente

× Se V_{DS} NON è vicino a 0V
× In altri punti di lavoro (devi ricalcolare la derivata nel punto specifico)

★ SANITY CHECK
Dopo aver calcolato I_D usando R_{CH}, **DEVI verificare**:

$$V_{R_{CH}} \ll V_{OV}$$

Dove $V_{R_{CH}}$ è la tensione ai capi della resistenza equivalente ($= V_{DS}$ del MOSFET).
Se $V_{R_{CH}} \approx V_{OV}$ o maggiore, l'approssimazione **NON è valida**!

Esempio pratico:
Se $K = 1$ mA/V², $V_{GS} = 3V$, $V_T = 1V$:
$V_{OV} = 3V - 1V = 2V$
$R_{CH} = \frac{1}{2 \cdot 1 \cdot 2} = \frac{1}{4}$ kΩ $= 250\ \Omega$
Con $V_{DS} = 0.1V$:
$I_D \approx \frac{V_{DS}}{R_{CH}} = \frac{0.1V}{250\Omega} = 0.4$ mA
Verifica: $V_{DS} = 0.1V \ll V_{OV} = 2V$ ✓ OK!

Carica di un condensatore con MOSFET

Scenario: MOSFET utilizzato per caricare un condensatore (es. in porte logiche, circuiti di trasferimento carica)

Nota importante: La tensione massima/minima raggiungibile sul condensatore dipende dal **tipo di MOSFET**!

REGOLA MNEMONICA:
Gli nMOS NON sono bravi a CARICARE
I pMOS NON sono bravi a SCARICARE

CARICA - 1. Con pMOS

Carica COMPLETA: Il condensatore si carica fino a V_{DD}

$$V_{C,max} = V_{DD}$$

Motivo: Nel pMOS, la corrente scorre da Source (alto) → Drain (basso). Il pMOS può rimanere acceso fino a quando il condensatore raggiunge V_{DD}, perché il Source è collegato a V_{DD} e mantiene sempre $V_{SG} > |V_T|$.

CARICA - 2. Con nMOS

Carica LIMITATA: Il condensatore si carica **solo fino a**:

$$V_{C,max} = V_G - V_T$$

Motivo: Nel nMOS, quando il condensatore (collegato al Drain) si carica, aumenta V_D. Quando V_D raggiunge $V_G - V_T$, si ha $V_{GS} = V_G - V_S = V_G - (V_G - V_T) = V_T \rightarrow$ il MOSFET **si spegne** (entra in interdizione). **Non può caricare oltre** perché $V_{GS} = V_T$ è la condizione di soglia (OFF).

Esempio pratico (CARICA):
Se $V_G = 5V$ e $V_T = 1V$ per un nMOS:
$V_{C,max} = 5V - 1V = 4V$ (non $5V$!)
Con pMOS invece: $V_{C,max} = V_{DD}$ (carica completa)

Scarica di un condensatore con MOSFET

Comportamento SPECULARE alla carica

SCARICA - 1. Con nMOS

Scarica COMPLETA: Il condensatore si scarica fino a **GND (0V)**

$$V_{C,min} = 0V$$

Motivo: Nel nMOS, il Source è collegato a GND e la corrente scorre dal condensatore (Drain) verso GND. Il nMOS rimane acceso finché $V_{GS} > V_T$. Dato che $V_S = 0V$ (GND), finché $V_G > V_T$ il transistor resta acceso e può scaricare completamente il condensatore.

SCARICA - 2. Con pMOS

Scarica LIMITATA: Il condensatore si scarica **solo fino a**:

$$V_{C,min} = V_G + |V_T|$$

Motivo: Nel pMOS, quando il condensatore (collegato al Source) si scarica, diminuisce V_S. Quando V_S scende fino a $V_G + |V_T|$, si ha $V_{SG} = |V_T| \to$ il MOSFET **si spegne**. **Non può scaricare oltre** perché $V_{SG} = |V_T|$ è la condizione di soglia (OFF).

Esempio pratico (SCARICA):
Se $V_G = 2V$ e $|V_T| = 1V$ per un pMOS:
$V_{C,min} = 2V + 1V = 3V$ (non può scendere sotto!)
Con nMOS invece: $V_{C,min} = 0V$ (scarica completa)

△ CONSEGUENZA PRATICA - Simmetria CARICA/SCARICA
CARICA: pMOS completa ($\to V_{DD}$), nMOS limitata ($\to V_G - V_T$)
SCARICA: nMOS completa ($\to$ GND), pMOS limitata ($\to V_G + |V_T|$)
Nelle porte logiche cMOS:
- **pMOS** nella rete **pull-up** (PUN) $\to$ porta uscita a V_{DD}
- **nMOS** nella rete **pull-down** (PDN) $\to$ porta uscita a GND

Valutazione logica circuiti ibridi/intermedi (PTL)

Scenario: Circuiti con un solo MOSFET + condensatore (non completamente cMOS)

★ SOGLIA LOGICA: $\frac{V_{DD}}{2}$
Per la **tabella di verità**, l'uscita è considerata:
- **HIGH** se $V_{OUT} > \frac{V_{DD}}{2}$
- **LOW** se $V_{OUT} < \frac{V_{DD}}{2}$

Caso 1: nMOS sulla pull-up + condensatore

Problema: nMOS carica solo fino a $V_{C,max} = V_G - V_T$
Valutazione logica:
Se $V_G - V_T > \frac{V_{DD}}{2} \to$ Uscita = **HIGH** (logicamente "1")
Se $V_G - V_T < \frac{V_{DD}}{2} \to$ Uscita = **LOW** (logicamente "0")

Esempio: $V_{DD} = 5V$, $V_G = 4V$, $V_T = 1V$
$V_{C,max} = 4V - 1V = 3V$
$\frac{V_{DD}}{2} = 2.5V$
$3V > 2.5V \to$ Uscita = **HIGH** (anche se non raggiunge V_{DD}!)

Caso 2: pMOS sulla pull-down + condensatore

Problema: pMOS scarica solo fino a $V_{C,min} = V_G + |V_T|$
Valutazione logica:
Se $V_G + |V_T| < \frac{V_{DD}}{2} \to$ Uscita = **LOW** (logicamente "0")
Se $V_G + |V_T| > \frac{V_{DD}}{2} \to$ Uscita = **HIGH** (logicamente "1")

Esempio: $V_{DD} = 5V$, $V_G = 1V$, $|V_T| = 1V$
$V_{C,min} = 1V + 1V = 2V$
$\frac{V_{DD}}{2} = 2.5V$
$2V < 2.5V \to$ Uscita = **LOW** (anche se non raggiunge GND!)

Nota importante: Questa valutazione si usa SOLO per le **tabelle di verità** dei circuiti ibridi. Nei circuiti cMOS completi, l'uscita raggiunge sempre V_{DD} o GND.

Tempo di propagazione

Tempo di propagazione (τ o t_{prop})

Definizione: Tempo impiegato a raggiungere la soglia della porta logica successiva.

Convenzione: Se non specificato, si prende:

$$V_{finale} = \frac{V_{DD}}{2}$$

Metodo 1: Approssimazione a corrente costante

$$\tau = \frac{\Delta V \cdot C}{I_{sat}}$$

Dove:
- $\Delta V = V_{finale} - V_{iniziale}$
- $V_{finale} = \frac{V_{DD}}{2}$ (sempre!)
- C = capacità di carico
- I_{sat} = corrente di saturazione del MOSFET

Esempio: Se $V_{DD} = 5V$ e $V_{iniziale} = 0V$:
La transizione è da $0V$ a $\frac{5V}{2} = 2.5V$ (NON a 5V!)

$$\Delta V = 2.5V - 0V = 2.5V$$

PTL vs CMOS Logic

Confronto: Due approcci diversi per implementare porte logiche

1. CMOS (Complementary MOS Logic)

Struttura:
- Rete **PUN** (pMOS) - pull-up network
- Rete **PDN** (nMOS) - pull-down network
- **Sempre** una rete ON, l'altra OFF

Vantaggi:
- Uscita sempre a V_{DD} o GND (livelli completi)
- Potenza statica = 0 (nessun percorso VDD→GND)
- Immunità al rumore elevata

Svantaggi:
- Richiede reti complementari (più transistor)
- Area maggiore

---

2. PTL (Pass Transistor Logic)

Struttura:
- Usa **singoli transistor** (nMOS o pMOS)
- I transistor "passano" i segnali da ingresso a uscita
- NON usa reti complementari

Vantaggi:
- Meno transistor (area ridotta)
- Circuiti più semplici

Svantaggi:
- **Livelli degradati**:
  - nMOS carica solo fino a $V_G - V_T$
  - pMOS scarica solo fino a $V_G + |V_T|$
- Immunità al rumore ridotta
- Potenza statica $\neq 0$ (possibili percorsi VDD→GND)

CONFRONTO RAPIDO:
CMOS: Livelli completi, 0 potenza statica, + area
PTL: Livelli degradati, potenza statica, - area

Tempo di propagazione - PTL (metodo accurato)

★ PROBLEMA - Approssimazione a corrente costante
L'approssimazione con $I = I_{sat}$ (corrente costante in saturazione) è **molto SOTTOSTIMATA** per la PTL!
Motivo: Nella PTL, durante la carica/scarica, il MOSFET passa dalla zona di saturazione alla zona omica, e la corrente diminuisce drasticamente.

METODO CORRETTO - Approssimazione RC

Ipotesi da considerare:
1. La corrente **finale** è circa **zero** (quando $V_C \approx V_G - V_T$ per nMOS)
2. La corrente a **metà tensione** ($V_{DD}/2$) è quella che determina il tempo
3. Sostituisci il transistor con una **resistenza equivalente** calcolata in zona omica

Procedura:

Step 1: Calcola la resistenza equivalente in zona omica

$$R_{eq} = \frac{1}{2K \cdot V_{OV}}$$

dove $V_{OV} = V_{GS} - V_T$ al punto di lavoro considerato (tipicamente a $V_{OUT} = \frac{V_{DD}}{2}$)

Step 2: Calcola il tempo di propagazione come circuito RC

$$\tau_{prop} = R_{eq} \cdot C$$

Esempio pratico (nMOS in PTL):
$V_{DD} = 5V$, $V_G = 5V$, $V_T = 1V$, $K = 1$ mA/V^2, $C = 10$ pF
A metà tensione ($V_{OUT} = 2.5V$):
$V_{GS} = 5V$ (gate fisso), $V_S = 2.5V$ (source al condensatore)
$V_{OV} = 5V - 1V = 4V$
$R_{eq} = \frac{1}{2 \cdot 1 \cdot 4} = 0.125$ k$\Omega = 125\ \Omega$
$\tau_{prop} = 125 \cdot 10 \cdot 10^{-12} = 1.25$ ns

Confronto con approssimazione a corrente costante:
Se usassi $I_{sat} = K \cdot V_{OV}^2 = 1 \cdot 4^2 = 16$ mA (molto sovrastimato!)
$\tau = \frac{\Delta V \cdot C}{I_{sat}} = \frac{2.5 \cdot 10p}{16m} = 1.56$ ns
Il metodo RC è più accurato perché considera la diminuzione della corrente!

Potenza statica

Potenza statica

Definizione: Potenza consumata dal circuito quando gli ingressi e le uscite **NON commutano** (analisi statica).

Importante: In analisi statica, il condensatore si comporta come se non ci fosse (circuito aperto).

Formula:

$$P_{statica} = I \cdot V_{DD}$$

Dove:
- I = corrente che scorre nel MOSFET/circuito
- V_{DD} = tensione di alimentazione

Nota: Poiché il condensatore è un circuito aperto in regime stazionario (nessun $\frac{dV}{dt}$), si calcola solo la corrente continua che scorre attraverso i MOSFET.

cMOS standard: $P_{statica} = 0$ sempre. Non esistono configurazioni che consumano potenza statica.

cMOS non standard: Possono avere configurazioni in cui $P_{statica} \neq 0$.

★ IMPORTANTE - Calcolo V_{GS}
In analisi statica, se il **source dell'nMOS NON è a massa** (ma collegato a un'altra alimentazione):
NON usare V_G direttamente, ma calcolare:

$$V_{GS} = V_G - V_S$$

Lo stesso vale per pMOS se il source NON è a V_{DD}.

Potenza dinamica

Definizione: Potenza consumata durante le commutazioni degli ingressi uscite.

★ CONDIZIONE FONDAMENTALE

Prima di applicare la formula, verificare che:

$$\tau_{prop} \leq \frac{T_{in}}{2}$$

Dove:

- τ_{prop} = tempo di propagazione
- T_{in} = periodo del segnale di ingresso

Se $\tau_{prop} > \frac{T_{in}}{2}$, il circuito **NON ha tempo** di raggiungere il regime prima della prossima commutazione ⇒ la formula **NON è valida**.

Nota pratica: Se hai calcolato τ_{prop} per una transizione (es. high→low) ma la potenza dinamica riguarda la transizione opposta (low→high), verifica l'**ordine di grandezza**. Se K_n e K_p sono comparabili numericamente, i due tempi di propagazione saranno multipli ma **stesso ordine di grandezza**. Se $\tau_{prop} \ll \frac{T_{in}}{2}$ (molto minore), sei a posto anche senza calcolare l'altro! **ATTENZIONE:** Questa assunzione vale **SOLO se** $K_n \approx K_p$. Se i valori di K sono molto diversi, devi calcolare entrambi i tempi di propagazione.

Formula generale:

$$P_D = V_{DD} \sum_i (V_{OH,i} - V_{OL,i}) \cdot C_i \cdot f_i$$

Caso semplificato (un solo nodo d'uscita):

$$P_D = V_{DD} \cdot (V_{OH} - V_{OL}) \cdot C_L \cdot f_{out}$$

Dove:

- V_{DD} = tensione di alimentazione
- V_{OH} = tensione output HIGH (valore massimo)
- V_{OL} = tensione output LOW (valore minimo)
- C_L = capacità del carico
- f_{out} = frequenza di uscita

Come determinare V_{OH} e V_{OL}:
Sono i valori massimo e minimo dell'uscita durante le commutazioni.
Metodi:

- Dal grafico di $V_{out}(t)$ (se richiesto in precedenza)
- Forniti direttamente nel testo dell'esercizio
- Analizzando le transizioni del circuito

Duty Cycle

Duty Cycle (ciclo di lavoro)

Definizione: Il **duty cycle** δ è il rapporto tra il tempo in cui il segnale è HIGH e il periodo totale:

$$\delta = \frac{T_{HIGH}}{T} = \frac{T_{HIGH}}{T_{HIGH} + T_{LOW}}$$

Espresso in percentuale: $\delta\% = \delta \times 100$

Esempi comuni:
• $\delta = 0.5$ (50%) → onda quadra simmetrica (HIGH e LOW stesso tempo)
• $\delta = 0.25$ (25%) → segnale HIGH per 25% del periodo
• $\delta = 0.75$ (75%) → segnale HIGH per 75% del periodo

Relazione con la potenza dinamica: Se il duty cycle ≠ 50%, può influenzare la frequenza effettiva delle commutazioni complete. In molti esercizi si assume duty cycle = 50% (onda quadra simmetrica).

Porte cMOS - Definizione

Definizione: Una porta logica **cMOS** (Complementary MOS) è composta da due reti complementari:
• **PUN** (Pull-Up Network): rete di **pMOS**
• **PDN** (Pull-Down Network): rete di **nMOS**

★ REGOLA FONDAMENTALE
In qualsiasi configurazione di ingresso:
Solo UNA rete è attiva (ON) alla volta
• Se PUN è ON → PDN è OFF (uscita = V_{DD})
• Se PDN è ON → PUN è OFF (uscita = GND)

Significato PRATICO negli esercizi:
1. Potenza statica = 0
Poiché una rete è sempre OFF, non c'è percorso diretto tra V_{DD} e GND → $P_{statica} = 0$
2. Analisi per stati logici
Per ogni combinazione di ingressi, verifica:
• Quali MOSFET sono ON/OFF
• Quale rete (PUN o PDN) è attiva
• Output = V_{DD} se PUN ON, = GND se PDN ON

Esempio: cMOS Inverter
Ingresso ALTO ("1"):
• nMOS ON → PDN attiva → Uscita = GND ("0")
• pMOS OFF → PUN spenta
Ingresso BASSO ("0"):
• pMOS ON → PUN attiva → Uscita = V_{DD} ("1")
• nMOS OFF → PDN spenta

Nota: Le reti sono **complementari**: se PUN realizza f, PDN realizza $\overline{f}$

Costruzione PUN da PDN

Problema: Data la rete Pull-Down (PDN) con nMOS, costruire la rete Pull-Up (PUN) con pMOS

★ METODO - Trasformazione DUALE

In pratica: INVERSIONE RICORSIVA di SERIE e PARALLELO

Dalla PDN alla PUN:
1. SERIE → PARALLELO
2. PARALLELO → SERIE
3. nMOS → pMOS
4. Gate (ingressi) → RIMANGONO UGUALI

PROCEDURA MECCANICA:
Step 1: Identifica la struttura della PDN
• Individua le connessioni SERIE
• Individua le connessioni PARALLELO
Step 2: Applica la trasformazione
• Ogni SERIE diventa PARALLELO
• Ogni PARALLELO diventa SERIE
• Sostituisci nMOS con pMOS
• Mantieni gli stessi gate

Esempio pratico:
PDN: nMOS(A) in SERIE con [nMOS(B) —— nMOS(C)]
Applicazione trasformazione:
• A in SERIE → A in PARALLELO
• (B —— C) → (B in SERIE con C)
PUN: pMOS(A) in PARALLELO con [pMOS(B) in SERIE con pMOS(C)]
In formula: $PUN = A \parallel (B \cdot C)$

Verifica: Le due reti sono complementari
• PDN: $f = A \cdot (B + C)$
• PUN: $\overline{f} = \overline{A} + (\overline{B} \cdot \overline{C}) = \overline{A \cdot (B + C)}$ ✓

Nota: Questo metodo garantisce che solo una rete sia ON alla volta (proprietà fondamentale delle porte cMOS)

Impedenza con Condensatori

Impedenza del condensatore:

$$Z_C(s) = \frac{1}{sC}$$

Con $s = j\omega$: modulo $|Z_C| = \frac{1}{\omega C}$, fase $\angle Z_C = -90°$

Comportamento del condensatore in base alla frequenza:

Freq.	Z_C	**Equiv.**	**Effetto**
DC ($\omega = 0$)	∞	**Aperto**	Cancella ramo
Alta ($\omega \to \infty$)	0	**Corto**	Filo (a GND)

★ **DC ($\omega = 0$):** $Z_C = \frac{1}{0 \cdot C} \to \infty \to$ **APERTO**
Il condensatore è carico, blocca la corrente continua.

★ **Alta freq. ($\omega \to \infty$):** $Z_C = \frac{1}{\infty \cdot C} \to 0 \to$ **CORTO**
Il condensatore non ha tempo di caricarsi, la corrente passa libera.
Nota: Se C è collegato a massa, il nodo va a **GND**.

Configurazioni comuni:

1. C in PARALLELO con R:

$$Z(s) = \frac{R \cdot \frac{1}{sC}}{R + \frac{1}{sC}} = \frac{R}{1 + sRC}$$

Notazione comoda per paralleli: $Z = (R^{-1} + Z_C^{-1})^{-1}$
Più facile da manipolare rispetto a $\frac{Z_1 \cdot Z_2}{Z_1 + Z_2}$

Polo in: $\omega_p = \frac{1}{RC}$

2. C in SERIE con R:

$$Z(s) = R + \frac{1}{sC} = \frac{1 + sRC}{sC}$$

Zero in: $\omega_z = \frac{1}{RC}$

★ **CONTROLLI (SANITY CHECKS)**

Dopo aver calcolato impedenze (serie/parallelo):

1. Controllo Dimensionale:
- L'impedenza Z deve avere dimensione di Ω (ohm)
- Il coefficiente τ che moltiplica s deve essere in [s]
- Relazione utile: $[\mathrm{F}] \cdot [\Omega] = [\mathrm{s}]$
- Es: RC ha dimensioni $[\Omega] \cdot [\mathrm{F}] = [\mathrm{s}]$ ✓

2. Controllo a Frequenza Nulla ($s = 0$):
- A $s = 0$ (DC), il condensatore è APERTO
- Sostituisci $s = 0$ in $Z(s)$ calcolata
- Deve dare la stessa R_{eq} ottenuta considerando C aperto

Es: $Z = \frac{R}{1+sRC}|_{s=0} = R$ (corretto: C aperto lascia R)

Forma Standard per Bode

Data una funzione di trasferimento generica come $T(s) = \frac{V_{out}}{I_{in}}$, portala in forma:

Trasferimento vs Guadagno:
- **Guadagno** = numero **puro** (adimensionale): $\frac{V_{out}}{V_{in}}$
- **Trasferimento** = ha **unità di misura**: es. $\frac{V_{out}}{I_{in}}$ $[\Omega]$

Es: amplificatore a **transimpedenza** ha trasferimento in Ω

$$T(s) = K \cdot s^n \cdot \frac{(1 + s\tau_{z1})(1 + s\tau_{z2})\cdots}{(1 + s\tau_{p1})(1 + s\tau_{p2})\cdots}$$

Dove:
- K = guadagno costante (può essere assente se $K = 1$)
- s^n = poli/zeri nell'origine (può essere assente se $n = 0$)
  $n > 0$: zeri nell'origine, $n < 0$: poli nell'origine
- $\tau_{zi} = \frac{1}{\omega_{zi}}$ = costante di tempo dello zero i-esimo
- $\tau_{pi} = \frac{1}{\omega_{pi}}$ = costante di tempo del polo i-esimo

Procedimento:
1. Fattorizza numeratore e denominatore
2. Porta ogni fattore $(s + a)$ nella forma $(1 + s\tau)$:
   $(s + a) = a(1 + s/a) \to$ raccolta a in K, con $\tau = 1/a$
3. Raccogli tutti i coefficienti costanti in K
4. Eventuali s isolati formano il termine s^n

Nota: In questa forma, poli e zeri sono immediatamente visibili: $\omega_p = \frac{1}{\tau_p}$ e $\omega_z = \frac{1}{\tau_z}$

Conversione Scala Logaritmica ↔ Lineare

Da LINEARE a dB (logaritmica):

$$|T|_{\text{dB}} = 20 \log_{10}(|T|_{\text{lin}})$$

Da dB a LINEARE:

$$|T|_{\text{lin}} = 10^{|T|_{\text{dB}}/20}$$

Valori utili da ricordare:
- 0 dB ↔ 1 (lineare)
- 20 dB ↔ 10 (lineare)
- -20 dB ↔ 0.1 (lineare)
- 3 dB ↔ $\sqrt{2} \approx 1.41$ (lineare)
- -3 dB ↔ $1/\sqrt{2} \approx 0.707$ (lineare)
- 6 dB ↔ 2 (lineare)

Bode - Diagramma del Modulo

Data $T(s) = K \cdot s^n \cdot \frac{(1+s\tau_{z1})(1+s\tau_{z2})\cdots}{(1+s\tau_{p1})(1+s\tau_{p2})\cdots}$

Punto di partenza per il tracciamento:
- Se $n = 0$: calcola $|T(0)|$ e $\angle T(0)$ (sostituisci $s = 0$)
- Se $n \neq 0$: **NON puoi** calcolare a $s = 0$ (singolarità!) $\to$ vedi box dedicato

Tracciamento del Modulo:

1. Contributo di K (guadagno costante):
Retta orizzontale a: $20 \log_{10} |K|$ dB
- Se $K > 0$: $20 \log_{10} K$ dB
- Se $K < 0$: $20 \log_{10} |K|$ dB (modulo positivo)

2. Contributo di s^n (poli/zeri nell'origine):
Retta passante per $(1, 0 \text{ dB})$ con pendenza:
- $+20n$ dB/dec se $n > 0$ (zeri nell'origine)
- $-20|n|$ dB/dec se $n < 0$ (poli nell'origine)

3. Contributo degli ZERI $(1 + s\tau_z)$:
Per $\omega_z = \frac{1}{\tau_z}$:
- $\omega < \omega_z$: contributo ≈ 0 dB (retta orizzontale)
- $\omega = \omega_z$: punto di spigolo
- $\omega > \omega_z$: pendenza $+20$ dB/dec

4. Contributo dei POLI $(1 + s\tau_p)$:
Per $\omega_p = \frac{1}{\tau_p}$:
- $\omega < \omega_p$: contributo ≈ 0 dB (retta orizzontale)
- $\omega = \omega_p$: punto di spigolo
- $\omega > \omega_p$: pendenza -20 dB/dec

5. Tracciamento finale (METODO PRATICO):

a) Parte da $K \cdot s^n$ con pendenza iniziale
   Se $n = 0$: costante fino alla 1^a singolarità

b) Ordina poli e zeri per frequenza crescente

c) Ad ogni singolarità (da sinistra a destra):
   - Per ogni **zero**: aggiungi $+20$ dB/dec alla pendenza
   - Per ogni **polo**: aggiungi -20 dB/dec alla pendenza

d) Esempio: se hai pendenza 0 e incontri zero $\to$ diventa +20 dB/dec
   poi incontri polo $\to$ diventa 0 dB/dec

Guadagno di Banda (GBW):
Per amplificatori con 1 polo dominante:

$$\text{GBW} = |A_0| \cdot \omega_p$$

Dove A_0 è il guadagno a basse frequenze (prima del polo)

Bode - Metodo Generale Unificato

★ METODO GENERALE UNIFICATO per Bode del Modulo

PASSO 1: Analisi Strutturale (Scomposizione Visiva)

Guarda $G(s)$ e identifica **col dito** questi tre elementi (no calcoli, solo riconoscimento):

1. Il Guadagno Statico (K):
Raccogli tutti i numeri costanti che moltiplicano la funzione.
⇒ Determina l'**altezza verticale** del grafico.

2. I Termini Binomiali $(1 + s\tau)$ (singolarità standard):
- Se è al **NUMERATORE**: è uno **ZERO** (grafico **sale**)
- Se è al **DENOMINATORE**: è un **POLO** (grafico **scende**)

3. La "S" Isolata (s^n):
Cerca le s che **NON** sono sommate a 1 (es: s, s^2, $1/s$, $1/s^2$)
- Se al **NUMERATORE** (s, s^2): hai n **Zeri nell'origine**
- Se al **DENOMINATORE** ($1/s$, $1/s^2$): hai n **Poli nell'origine**
- Se **non c'è**: $n = 0$

PASSO 2: Calcolo delle Frequenze di Taglio

Prendi tutti i *Termini Binomiali* (Passo 1, punto 2) e calcola:

$$\boxed{f_p = \frac{1}{2\pi \cdot \tau}}$$

Lista Ordinata: metti le frequenze in ordine crescente $f_1 < f_2 < f_3 \dots$
⇒ Questi sono i "paletti" verticali sull'asse delle frequenze.

PASSO 3: Il Confronto Cruciale (L'Attacco del Grafico)

Decidi come **inizia** il grafico a sinistra. Guarda solo la "S" Isolata (Passo 1, punto 3).

CASO A: Nessuna "S" Isolata (singolarità NON in zero)
- **Comportamento:** Il grafico parte **PIATTO** (orizzontale)
- **Valore di partenza:** Converti K da lineare a dB:

$$\boxed{|K|_{\text{dB}} = 20 \log_{10}(|K|_{\text{lin}})}$$

- **Azione:** Disegna retta orizzontale fino alla prima freq. f_1

CASO B: Presenza di "S" Isolata (singolarità IN zero)
- **Comportamento:** Il grafico parte **IN PENDENZA**
  - Zero in origine (s): parte **salendo** (+20 dB/dec)
  - Polo in origine ($1/s$): parte **scendendo** (-20 dB/dec)
- **Punto di Ancoraggio (IL TRUCCO):**
  Non calcolare la retta iniziale (difficile!)
  Scegli f_{test} **dopo** la prima singolarità o nel "centro banda"
  Calcola il modulo con $s = j2\pi f_{test}$
  Segna quel punto e usalo come **perno** per le pendenze

PASSO 4: Tracciamento Dinamico (Disegno)

Percorri l'asse delle frequenze da **sinistra a destra**:
1. Avanza fino alla prima frequenza f_1
2. **Applica la modifica:**
   - Se f_1 era un **POLO**: **sottrai** 20 alla pendenza
     (es: eri piatto 0 → diventi -20 dB/dec)
   - Se f_1 era uno **ZERO**: **aggiungi** 20 alla pendenza
     (es: scendevi -20 → diventi piatto 0)
3. Prosegui fino a f_2 e **ripeti**

Formule Rapide di Navigazione sul Bode

★ REGOLE AUREE per muoversi sul grafico

1. Sulla DISCESA (-20 dB/dec): Legge del Prodotto Costante

$$\boxed{G \cdot f = \text{Costante}}$$

Uso: Da (G_1, f_1) trovo G_2 a frequenza f_2:

$$G_2 = \frac{G_1 \cdot f_1}{f_2}$$

Mnemonica: "Più vado avanti in frequenza, più il guadagno scende: il loro prodotto resta uguale."

2. Sulla SALITA (+20 dB/dec): Legge del Rapporto Costante

$$\boxed{\frac{G}{f} = \text{Costante}}$$

Uso: Da (G_1, f_1) trovo G_2 a frequenza f_2:

$$G_2 = G_1 \cdot \frac{f_2}{f_1}$$

Mnemonica: "Se la frequenza raddoppia, il guadagno raddoppia."

Caso Generale: pendenza $\pm n \cdot 20$ dB/dec

DISCESA ($-n \cdot 20$ dB/dec):

$$\boxed{G \cdot f^n = \text{Cost.}} \quad \Rightarrow \quad G_2 = G_1 \cdot \left(\frac{f_1}{f_2}\right)^n$$

SALITA ($+n \cdot 20$ dB/dec):

$$\boxed{\frac{G}{f^n} = \text{Cost.}} \quad \Rightarrow \quad G_2 = G_1 \cdot \left(\frac{f_2}{f_1}\right)^n$$

Pendenza	Discesa	Salita
± 20 dB/dec	$G \cdot f$	G/f
± 40 dB/dec	$G \cdot f^2$	G/f^2
± 60 dB/dec	$G \cdot f^3$	G/f^3

Intersezione con asse 0 dB: $G = 1$

△ WARNING CRITICO:
Quando cerchi l'intersezione con l'asse 0 dB, usa:

$$\boxed{G_{\text{lineare}} = 1} \quad \text{(NON 0!)}$$

Motivo: 0 dB $\Leftrightarrow G_{\text{lin}} = 1$
Se metti 0 nella moltiplicazione, annulli tutto!

Esempio pratico:

Bode - Singolarità in Zero ($n \neq 0$)

Caso: $T(s) = s\tau_0 \cdot \frac{(1+s\tau_{z1})}{(1+s\tau_{p1})}$ (zero nell'origine)

Procedimento:

1. Trova il punto di partenza (intersezione con 0 dB):

Frequenza: $\boxed{f_0 = \frac{1}{2\pi\tau_0}}$ oppure $\boxed{\omega_0 = \frac{1}{\tau_0}}$

$\Rightarrow$ A $\omega = \omega_0$ il contributo di $s\tau_0$ vale **0 dB**

2. Traccia la retta con pendenza +20 dB/dec passante per il punto $(\omega_0, 0 \text{ dB})$

3. Aggiungi i contributi di poli/zeri:
- A $\omega_{z1} = 1/\tau_{z1}$: pendenza +20 dB/dec
- A $\omega_{p1} = 1/\tau_{p1}$: pendenza −20 dB/dec

△ **Se polo nell'origine** (es. $\frac{1}{s\tau_0}$):
- Pendenza iniziale −20 **dB/dec**
- Stesso punto di partenza: $(\omega_0 = 1/\tau_0, 0 \text{ dB})$

FASE con singolarità in zero:

Zero nell'origine (s^n al numeratore):

Fase iniziale: $\boxed{+90^\circ \cdot n}$ (costante $\forall\omega$)

Polo nell'origine (s^n al denominatore):

Fase iniziale: $\boxed{-90^\circ \cdot n}$ (costante $\forall\omega$)

Poi aggiungi i contributi dei poli/zeri normali ($\pm 90^\circ$ ciascuno)

Bode - Diagramma della Fase

Tracciamento della Fase:

1. Contributo di K:
- Se $K > 0$ (cioè $T(0) > 0$): fase $= 0^\circ$
- Se $K < 0$ (cioè $T(0) < 0$): fase $= -180^\circ$

Se $T(0) < 0$, parti da -180° e somma i contributi

2. Contributo di s^n:

Fase costante: $+90^\circ \cdot n$ per ogni frequenza

3. Contributo degli ZERI $(1 + s\tau_z)$:

Transizione centrata in $\omega_z = \frac{1}{\tau_z}$:
- $\omega < \omega_z/10$: fase $\approx 0^\circ$
- $\omega = \omega_z$: fase $= +45^\circ$
- $\omega > 10\omega_z$: fase $\approx +90^\circ$

Transizione lineare tra $\omega_z/10$ e $10\omega_z$

4. Contributo dei POLI $(1 + s\tau_p)$:

Transizione centrata in $\omega_p = \frac{1}{\tau_p}$:
- $\omega < \omega_p/10$: fase $\approx 0^\circ$
- $\omega = \omega_p$: fase $= -45^\circ$
- $\omega > 10\omega_p$: fase $\approx -90^\circ$

Transizione lineare tra $\omega_p/10$ e $10\omega_p$

5. Tracciamento finale:

a) Parti dalla fase iniziale:
- Se $T(0) > 0$: parte da $0^\circ + 90^\circ \cdot n$
- Se $T(0) < 0$: parte da $-180^\circ + 90^\circ \cdot n$

b) Somma algebrica dei contributi di poli e zeri:
- Zeri: $+90^\circ$ asintoticamente (transizione da $\omega_z/10$ a $10\omega_z$)
- Poli: -90° asintoticamente (transizione da $\omega_p/10$ a $10\omega_p$)

c) I contributi si **sovrappongono** se poli/zeri sono vicini

★ ERRORE COMUNE
Nel modulo, le pendenze si **sommano** ad ogni polo/zero
Nella fase, i contributi si **sovrappongono** (somma algebrica delle fasi)

Intersezione 0 dB in Bode

Problema: Il diagramma passa vicino a 0 dB nei pressi di una singolarità. Interseca prima o dopo?

Regola di Conservazione Guadagno-Frequenza:

Su un tratto con pendenza costante di m dB/dec, vale:

$$|T(\omega)| \cdot \omega^{m/20} = \text{costante}$$

Metodo pratico (verifica per ipotesi):

IPOTESI: Supponi che la retta continui **indisturbata** con la stessa pendenza (cioè che interseca 0 dB PRIMA della singolarità)

1. Identifica un punto noto sul tratto: $(\omega_1, |T(\omega_1)|)$
Es: a basse frequenze, spesso $|T(0)| = K$

2. Con pendenza m dB/dec costante, calcola ω_0 dove $|T| = 1$:

$$\omega_0 = \omega_1 \cdot |T(\omega_1)|^{20/m}$$

ATTENZIONE: $|T(\omega_1)|$ in **scala LINEARE**, non in dB!

Se hai il valore in dB: $|T| = 10^{(\text{dB}/20)}$

3. Confronta ω_0 con la singolarità ω_s:

- Se $\omega_0 < \omega_s$: ipotesi **CORRETTA** $\rightarrow$ interseca prima
  La retta raggiunge 0 dB prima di cambiare pendenza
- Se $\omega_0 > \omega_s$: ipotesi **ERRATA** $\rightarrow$ interseca dopo
  La pendenza cambia prima di raggiungere 0 dB

Casi comuni:

Pendenza 0 dB/dec ($m = 0$): costante, già noto

Pendenza -20 dB/dec ($m = -20$):

$$\omega_0 = \omega_1 \cdot |T(\omega_1)|$$

Questa è la formula del **GBW** (Guadagno di Banda)!

Pendenza $+20$ dB/dec ($m = +20$):

$$\omega_0 = \frac{\omega_1}{|T(\omega_1)|}$$

★ UTILITÀ PRATICA

Questo metodo evita di dover disegnare con precisione il diagramma per capire l'ordine di intersezione e singolarità, garantendo il tracciamento corretto dopo entrambi i punti.

Calcolo Guadagno a Frequenze Specifiche

Quando ti chiedono il guadagno a una frequenza specifica:

CASO 1: Lontano dalle singolarità (≥ 1 decade)

Usa il **diagramma sintotico** (approssimazione):

- Se $\omega < \omega_p/10$ o $\omega > 10\omega_p$: il polo/zero ha effetto trascurabile
- Leggi il valore dal diagramma asintotico con la pendenza corrente

Esempio: Con pendenza -20 dB/dec da ω_1 a ω_2:

$$|T(\omega_2)|_{\text{dB}} = |T(\omega_1)|_{\text{dB}} - 20\log_{10}\left(\frac{\omega_2}{\omega_1}\right)$$

CASO 2: Esattamente sulla singolarità ($\omega = \omega_p$ o ω_z)

Usa le **formule esatte**:

Modulo:

- Polo: $|1 + j\omega_p\tau_p| = |1 + j| = \sqrt{2} \rightarrow \boxed{-3 \text{ dB}}$
- Zero: $|1 + j\omega_z\tau_z| = |1 + j| = \sqrt{2} \rightarrow \boxed{+3 \text{ dB}}$

Fase:

- Polo: $\angle(1 + j\omega_p\tau_p) = \arctan(1) \rightarrow \boxed{-45°}$
- Zero: $\angle(1 + j\omega_z\tau_z) = \arctan(1) \rightarrow \boxed{+45°}$

CASO 3: Vicino alle singolarità (< 1 decade ma $\neq$ singolarità)

Usa i **numeri complessi**, sostituendo $s = j\omega$:

$$T(j\omega) = K \cdot (j\omega)^n \cdot \frac{(1 + j\omega\tau_{z1})(1 + j\omega\tau_{z2})\cdots}{(1 + j\omega\tau_{p1})(1 + j\omega\tau_{p2})\cdots}$$

1. Sostituisci il valore numerico di ω
2. Calcola ogni termine: $|1 + j\omega\tau| = \sqrt{1 + (\omega\tau)^2}$
3. Moltiplica/dividi i moduli per ottenere $|T(j\omega)|$
4. Converti in dB: $20\log_{10}|T(j\omega)|$

Regola pratica:

- Lontano $\rightarrow$ diagramma sintotico (veloce)
- Esattamente sopra $\rightarrow$ ± 3 dB, $\pm 45°$ (immediato)
- Vicino $\rightarrow$ numeri complessi (calcolo esatto)

Guadagno Reale vs Ideale

★ ESAME: Calcolo del GUADAGNO REALE

Calcolo del guadagno d'anello G_{loop}:

1. **Spegni tutti i generatori** (incluso V_{in}!)
2. **Taglia l'anello** (apri il feedback)
3. Inserisci generatore di test V_t nel punto di taglio
4. Usa la caratteristica dell'OpAmp:
   $V_y = A(s) \cdot (V^+ - V^-)$ con $A(s) = \frac{A_0}{1+s\tau_0}$
5. Scrivi $G_{loop} = \frac{V_y}{V_t}$

$$\boxed{G_{loop} = \frac{V_y}{V_t} = A(s) \cdot \beta}$$

$A(s)$ = **guadagno ad anello aperto** dell'OpAmp:

$$A(s) = \frac{A_0}{1 + s\tau_0}$$

- $A_0 = A(0)$ = guadagno a freq. 0 (punto partenza Bode, $\sim 10^5$-10^6)
- $\tau_0 = \frac{1}{\omega_p}$ = costante di tempo polo dominante
  (polo dominante = polo a freq. più bassa)

GBWP (Gain-Bandwidth Product):

$$\boxed{\text{GBWP} = A_0 \cdot f_0}$$

dove $f_0 = \frac{1}{2\pi\tau_0}$ = frequenza del polo. In questo corso gli OpAmp hanno **sempre una singola singolarità**.

β = fattore di retroazione (dipende da R_f, R_G)

△ ATTENZIONE: $V^+ = V^-$ NON vale qui!

L'ipotesi $V^+ = V^-$ è valida **solo per OpAmp retroazionati** (ideali in catena chiusa).

Nel calcolo di G_{loop} l'anello è **aperto** $\Rightarrow$ devi usare $V_{out} = A(s) \cdot (V^+ - V^-)$

Relazione tra i guadagni:

$$\boxed{G_A = -G_{loop} \cdot G_{id}}$$

G_A = guadagno di andata, G_{loop} = guadagno d'anello, G_{id} = guadagno ideale

Formula guadagno reale:

$$\boxed{G_{\text{reale}} = \frac{G_{\text{ideale}}}{1 - \frac{1}{G_{loop}}}}$$

★ METODO GRAFICO (più veloce!)

Procedimento:

1. Traccia il Bode del **guadagno ideale** G_{id}
2. Traccia il Bode del **guadagno d'andata**

Guadagno Reale - Intersezioni

△ ATTENZIONE alle INTERSEZIONI

Problema tipico:
G_A e G_{id} hanno zeri/poli a frequenze diverse ⇒ le intersezioni possono essere **non ovvie**.

Caso comune:
- G_A sale poi diventa piatto (a un certo valore)
- G_{id} sale poi diventa piatto (a valore **diverso**)

Domanda: L'intersezione è **prima** o **dopo** il prossimo polo?

Metodo per ipotesi:

1. **Fai un'ipotesi** su quale tratto (salita/discesa/piatto) interseca
2. Usa le **regole di navigazione**:
   - Discesa: $G \cdot f = \text{cost}$
   - Salita: $G/f = \text{cost}$
3. Calcola la frequenza di intersezione f_x
4. **Verifica:** Se f_x viene **più alta** del polo successivo ⇒ **ipotesi sbagliata!**
   Rifai con pendenza diversa (es: crescente invece che decrescente)

Alla fine:
Per ogni frequenza, evidenzia il **punto più basso** tra G_A e G_{id} ⇒ ottieni G_{reale}

★ NOTA su A_0 e GBW:
Se **non viene dato** A_0 ma viene dato τ_0:
- Potrebbe essere dato il **GBW** (prodotto guadagno-banda)
- Oppure c'è un altro modo per risolvere l'esercizio

Ricorda: $\text{GBW} = A_0 \cdot \omega_p = A_0/\tau_0$

Calcolo analitico di G_{id}:
Se richiesto esplicitamente, può portare a **equazioni di 2° grado in s** (conti lunghi).

⇒ Raramente richiesto all'esame.

Margine di Fase e Stabilità

★ MARGINE DI FASE e STABILITÀ

Procedimento:

1. Disegna il Bode di G_{loop} (modulo e fase)
2. Trova la **frequenza di crossover** f_c:
   frequenza dove $|G_{loop}| = 0$ dB (taglia l'asse **orizzontale**)
3. Leggi la **fase** di G_{loop} a f_c: $\phi(f_c)$
4. Calcola il **margine di fase**:

$$\boxed{\text{PM} = 360 + \phi(f_c)}$$

Formula esplicita per $\phi(f_c)$:

$$\boxed{\phi(f_c) = 180^\circ - \sum_i \arctan\left(\frac{f_c}{f_{pi}}\right) + \sum_j \arctan\left(\frac{f_c}{f_{zj}}\right)}$$

- f_c = frequenza di crossover (dove $|G_{loop}| = 0$ dB)
- f_{pi} = frequenza del polo i-esimo
- f_{zj} = frequenza dello zero j-esimo

I poli **sottraggono** fase, gli zeri **aggiungono** fase.

Classificazione della stabilità:

Margine di Fase	Sistema
$\text{PM} > 45$	**Asintoticamente stabile**
$\text{PM} = 0$	**Criticamente stabile**
$\text{PM} < 0$	**Instabile**

△ NOTA PRATICA:
- PM ≈ 60-70: risposta ben smorzata
- PM ≈ 45: leggero overshoot
- PM < 45: oscillazioni/overshoot significativo

Regola: Più alto il PM, più stabile il sistema

△ SISTEMA CON 2 POLI PRIMA DI f_c:
Se f_c viene **dopo** entrambi i poli (cioè $f_{p1}, f_{p2} < f_c$):
⇒ Sistema **SICURAMENTE INSTABILE**
(fase già a -180 prima del taglio)

△ f_c a meno di 1 decade dal 2° polo:
Se $f_{p1} < f_c < f_{p2}$ ma $f_c < 10 \cdot f_{p2}$:
⇒ Il grafico **ideale** della fase **NON è affidabile!**
⇒ Devi calcolare il **PM analiticamente** con gli arctan

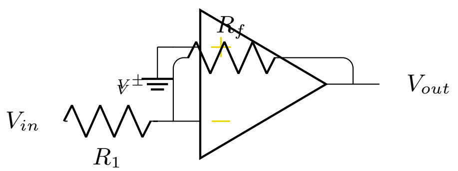
Verifica: $f_c > 10 \cdot f_{p2}$? ⇒ OK grafico ideale
Es: $f_{p2} = 15.92$ kHz ⇒ serve $f_c > 159.2$ kHz
Se $f_c = 90.9$ kHz < 159.2 kHz ⇒ **calcolo analitico!**

Interpretazione grafica:
Il margine di fase è "quanto manca" alla fase per raggiungere -360 (o -180 in alcuni testi) quando il guadagno vale 0 dB.

Se la fase è già oltre -360 quando $|G| = 0$ dB ⇒ sistema **instabile**

OpAmp - Retroazione Negativa

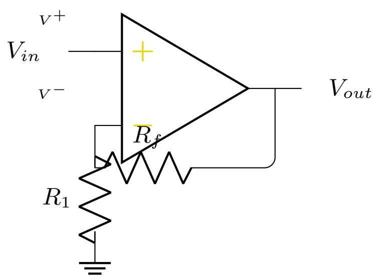
Amplificatore Invertente:



$$\boxed{V_{out} = -\frac{R_f}{R_1} V_{in}}$$

Guadagno: $A_v = -\frac{R_f}{R_1}$ (segno $-$ = inversione)
R_1 = impedenza di **ingresso** (tra V_{in} e V^-)

Amplificatore Non Invertente:



$$\boxed{V_{out} = \left(1 + \frac{R_f}{R_1}\right) V_{in}}$$

Guadagno: $A_v = 1 + \frac{R_f}{R_1}$ (sempre ≥ 1)
R_1 = impedenza verso **GND** (tra V^- e massa)

Buffer (Voltage Follower):
Caso speciale: $R_f = 0$, $R_1 \to \infty$ (aperto)

$$\boxed{V_{out} = V_{in}} \quad (A_v = 1)$$

Alta impedenza di ingresso, bassa impedenza di uscita.

★ IPOTESI OpAmp IDEALE
- $V^+ = V^-$ (massa virtuale se $V^+ = 0$)
- $I^+ = I^- = 0$ (corrente negli ingressi nulla)
- Guadagno ad anello aperto $A \to \infty$

△ ATTENZIONE: R_1 ha significato DIVERSO!
INVERTENTE:
$R_1 = Z_{in}$ = impedenza di **ingresso**
(tra V_{in} e V^-, NON c'è R verso GND)
NON INVERTENTE:

OpAmp - Riconoscimento Rapido

A_v **= Guadagno di tensione:** $\boxed{V_{out} = A_v \cdot V_{in}}$

★ REGOLA D'ORO - Riconoscimento al volo
Dove entra il segnale V_{in}?

Entra su V^-	Entra su V^+
INVERTENTE	NON INVERTENTE
$A_v = -\frac{R_f}{R_G}$	$A_v = 1 + \frac{R_f}{R_G}$

Procedimento rapido:

1. INVERTENTE (V_{in} su V^-, V^+ a massa)

1. $V^+ = 0$ (a massa) $\Rightarrow V^- = 0$ (massa virtuale)
2. Corrente in R_1: $I = \frac{V_{in} - 0}{R_1} = \frac{V_{in}}{R_1}$
3. Stessa I passa in R_f (no corrente in OpAmp)
4. $V_{out} = 0 - I \cdot R_f = -\frac{R_f}{R_1} V_{in}$

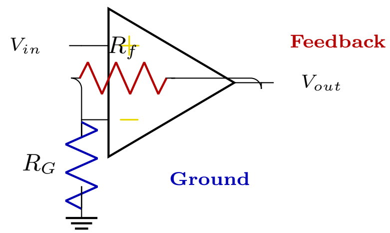
2. NON INVERTENTE (V_{in} su V^+)

1. $V^+ = V_{in} \Rightarrow V^- = V_{in}$
2. V^- sta sul partitore R_1-R_f:

$$V^- = V_{out} \cdot \frac{R_1}{R_1 + R_f} = V_{in}$$

3. Risolvo: $V_{out} = V_{in} \cdot \frac{R_1 + R_f}{R_1} = \left(1 + \frac{R_f}{R_1}\right) V_{in}$

R_f (Feedback) e R_G (Ground) - Definizioni



- R_f = collega V^- a V_{out} (chiude l'anello)
- R_G = collega V^- a **massa** (riferimento)

Nota: R_G è anche chiamata R_1 in molti testi

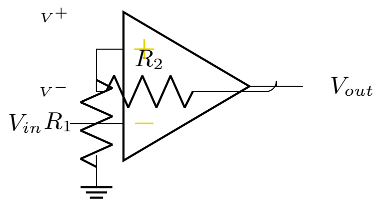
△ TRUCCO MNEMONICO
- **Invertente**: segnale entra sul "−" $\Rightarrow$ guadagno con "−"
- **Non Inv.**: segnale entra sul "+" $\Rightarrow$ guadagno ≥ 1 (positivo)

Formula universale (non inv.): $\boxed{A_v = 1 + \frac{R_{feedback}}{R_{GND}}}$

Caso misto (sommatore):
Se ci sono **più ingressi** su V^- attraverso resistenze diverse:

OpAmp - Retroazione Positiva (Isteresi)

Comparatore con Isteresi (Trigger di Schmitt):



Tensione sull'ingresso non invertente:

$$V^+ = V_{out} \cdot \frac{R_1}{R_1 + R_2}$$

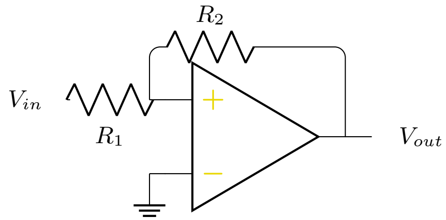
Soglie di commutazione:
Se V_{out} oscilla tra $\pm V_{sat}$:

$$\boxed{V_{TH} = +V_{sat} \cdot \frac{R_1}{R_1 + R_2}}$$

$$\boxed{V_{TL} = -V_{sat} \cdot \frac{R_1}{R_1 + R_2}}$$

Isteresi: $\Delta V = V_{TH} - V_{TL} = 2V_{sat} \cdot \frac{R_1}{R_1 + R_2}$

Comparatore Non Invertente con Isteresi:



Soglie:

$$V_{TH} = -V_{sat} \cdot \frac{R_2}{R_1}$$

$$V_{TL} = +V_{sat} \cdot \frac{R_2}{R_1}$$

Nota: segni invertiti rispetto al caso invertente

△ DIFFERENZA FONDAMENTALE
- **Retroazione NEGATIVA** (R_f su V^-):
  Sistema **stabile**, uscita proporzionale all'ingresso
- **Retroazione POSITIVA** (R su V^+):
  Sistema **bistabile**, uscita satura a $\pm V_{sat}$

Slew Rate OpAmp

Definizione: Lo **Slew Rate (SR)** è la **massima velocità** con cui l'uscita di un OpAmp può variare nel tempo.

$$\text{SR} = \left|\frac{dV_{out}}{dt}\right|_{\max}$$

Unità di misura: V/μs oppure V/s

A cosa serve:

Lo slew rate è una **limitazione fisica** dell'OpAmp reale:
- Limita la velocità di risposta dell'amplificatore
- Se il segnale richiede una variazione più rapida, l'uscita viene **distorta**
- Importante per segnali ad alta frequenza o grande ampiezza

Calcolo e Verifica:

Per un segnale sinusoidale $V_{out}(t) = V_{\max}\sin(\omega t)$:

$$\frac{dV_{out}}{dt} = V_{\max}\omega\cos(\omega t)$$

La derivata massima è:

$$\left|\frac{dV_{out}}{dt}\right|_{\max} = V_{\max}\cdot\omega = 2\pi f V_{\max}$$

Condizione per evitare distorsione:

$$\boxed{2\pi f V_{\max} \leq \text{SR}}$$

Oppure, frequenza massima senza distorsione:

$$f_{\max} = \frac{\text{SR}}{2\pi V_{\max}}$$

★ **IMPORTANTE**

Se $2\pi f V_{\max} > \text{SR}$:
- L'uscita NON segue l'ingresso
- Si ha distorsione del segnale (tipicamente forma triangolare)

Lo slew rate è **indipendente dal guadagno** (caratteristica dell'OpAmp)

Esempio pratico:

OpAmp con SR = 1 V/μs, segnale con $V_{\max} = 10$ V

$$f_{\max} = \frac{1\times 10^6\ \text{V/s}}{2\pi\times 10\ \text{V}} \approx 15.9\ \text{kHz}$$

A frequenze superiori, il segnale viene distorto.

Risposta al Gradino - Sistema 1° Ordine

Sistema del primo ordine:

$$T(s) = \frac{K}{1+s\tau}$$

Dove:
- K = costante (guadagno statico)
- τ = costante di tempo (coefficiente di s)
- Polo in $\omega_p = \frac{1}{\tau}$

Risposta al gradino di ampiezza X_0:

L'uscita ha andamento **esponenziale**:

$$y(t) = K\cdot X_0\cdot\left(1 - e^{-t/\tau}\right)$$

Valore asintotico (per $t \to \infty$):

$$y_\infty = K\cdot X_0$$

Dove X_0 può essere una tensione o una corrente.

△ **ATTENZIONE al segno di K:**
- Se $K > 0$: esponenziale **crescente** (parte da 0, sale verso $K\cdot X_0$)
- Se $K < 0$: esponenziale **decrescente** (parte da 0, scende verso $K\cdot X_0$)

Parametri chiave:
- τ = costante di tempo (si legge direttamente dal denominatore come coefficiente di s)
- Dopo $t = 5\tau$ l'uscita raggiunge $\approx 99\%$ del valore finale

Caso con due poli (raro in questo corso):

$$T(s) = \frac{K}{(1+s\tau_1)(1+s\tau_2)}$$

Se i due poli sono **ben separati** (uno molto più lento dell'altro), la dinamica è dominata dal **polo a frequenza minore** (quello con τ maggiore).

In questo caso si può approssimare il sistema come se avesse un solo polo dominante.

DAC R-2R (Resistor Ladder)

DAC (Digital-to-Analog Converter)

Converte un segnale **digitale** (N bit) in un segnale **analogico** (tensione o corrente proporzionale).

DAC R-2R (Resistor Ladder)

Rete a scala con sole resistenze di valore R e $2R$.

Principio: Biforcazione delle Correnti

Ad ogni nodo la corrente si **divide esattamente a metà**:
- Metà scende verso il ramo $2R$ (deviatore S_i)
- Metà prosegue orizzontalmente verso il nodo successivo

Perché si divide a metà?

Ad ogni nodo, la R_{eq} vista "a destra" vale $2R$ (proprietà della rete R-2R), quindi le due vie hanno **stessa resistenza** ⇒ stessa corrente!
- n biforcazioni: $I \to \frac{I}{2^n}$

△ Se una resistenza cambia (es. $2R \to R'$):

La configurazione R-2R si **rompe**!
- La R_{eq} vista dal nodo modificato verso destra **non è più** $2R$
- La corrente **non si divide più a metà**
- Devi ricalcolare con partitore di corrente:

$$I_{ramo} = I_{tot} \cdot \frac{R_{altro}}{R_{ramo} + R_{altro}}$$

★ CASO SEMPLICE: cambio NON sul bit meno significativo

Se la resistenza modificata **non è quella di** S_0 (LSB):

⇒ Il cambio influisce **solo** sulla corrente di quel ramo!

⇒ Le correnti degli **altri bit restano invariate**

Calcolo V_{out}:

$$V_{out} = V_{out,ideale} + \Delta V \cdot S_i$$

dove ΔV = errore dovuto al cambio di R, S_i = bit modificato

★ L'errore c'è SOLO se $S_i = 1$!

△ Se cambia la R di S_0 (LSB): tutte le correnti cambiano!

★ TRUCCO: Rinomina la corrente!

Per evitare frazioni, chiama la corrente in uscita (quella che va verso V con R) con un multiplo di 2^n:

Esempio con 3 biforcazioni:

Invece di $I_{out} = \frac{I}{8}$, chiama $I_{out} = 8I$

⇒ Le correnti ai nodi saranno $8I$, $4I$, $2I$, I (numeri interi!)

Procedimento di calcolo:

1. Calcola la **resistenza equivalente** vista dal generatore V
2. Se c'è una R in serie sotto, sommala a R_{eq}
3. Calcola $I = \frac{V}{R_{tot}}$

DAC R-2R - Deviatori e V_{out}

Deviatori (Switch):
- $S_i = 1$ ⇒ deviatore **CHIUSO** (corrente passa)
- $S_i = 0$ ⇒ deviatore **APERTO** (corrente non passa)

Tutti aperti ($S_0 = S_1 = S_2 = 0$):

$R_{eq} = \infty$ ⇒ utile per calcolo errore con V_{offset}

Formula V_{out} (DAC R-2R a 3 bit):

$$V_{out} = -I_F \cdot R_F$$

dove I_F = corrente di feedback:

$$I_F = I \cdot S_0 + 2I \cdot S_1 + 4I \cdot S_2$$

Quindi:

$$\boxed{V_{out} = -I \cdot R_F \cdot (S_0 + 2S_1 + 4S_2)}$$

I "+" funzionano come OR: solo i bit a 1 contribuiscono!

DAC - FSR e LSB

FSR e LSB (DAC a N bit):

LSB (Least Significant Bit):

Tensione corrispondente al bit meno significativo:

$$\boxed{\text{LSB} = V_{out}(000...1) = I \cdot R_F}$$

FSR (Full Scale Range):

Escursione massima dell'uscita:

$$\boxed{\text{FSR} = V_{out,max} - V_{out,min}}$$

Con $V_{out,min} = 0$ (tutti i bit a 0):

$$\text{FSR} = V_{out}(111...1) = \text{LSB} \cdot 2^N$$

Relazione LSB-FSR:

$$\boxed{\text{LSB} = \frac{\text{FSR}}{2^N}}$$

Nota: Più bit N ⇒ LSB più piccolo ⇒ risoluzione migliore

DAC - DNL (1/2)

DNL (Differential Non-Linearity)

Misura lo **scostamento** tra il gradino reale e quello ideale nella caratteristica V_{out} vs S_{in}.

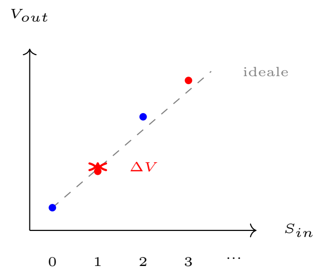
DNL Assoluta (in Volt):

$$\boxed{\text{DNL}_{ABS}(i) = V_{out}(i) - V_{out}(i-1) - \text{LSB}}$$

DNL Relativa (in LSB):

$$\boxed{\text{DNL}_{REL}(i) = \frac{\text{DNL}_{ABS}(i)}{\text{LSB}}}$$

Caratteristica V_{out} vs S_{in} (word):



DAC - DNL (2/2)

Calcolo pratico:

Se l'errore è su un **pattern** (es. tutti i dispari):

1. Calcola V_{out} per **un solo caso** (es. word = 1)
2. Trova $\text{DNL}_{ABS} = V_{out,reale}(1) - V_{out,ideale}(1)$
3. Dividi per LSB ⇒ DNL_{REL}

Nota: La word 0 **non si calcola** (nessun gradino precedente)

△ ATTENZIONE ai gradini di "ritorno":

Se da 0→1 ho un gradino di $-\Delta V$ (es. -100 mV):
- $V_{out}(1)$ è **sotto** la retta ideale

Quando passo da 1→2 (e 2 è **corretto**):
- Devo "recuperare" il ΔV perso!
- Il gradino 1→2 sarà di $+\Delta V$ rispetto all'ideale

⇒ **DNL alternata**: $-\Delta V$, $+\Delta V$, $-\Delta V$, ...

Interpretazione DNL:
- $\text{DNL}_{REL} = 0$ ⇒ gradino perfetto
- $\text{DNL}_{REL} > 0$ ⇒ gradino più grande
- $\text{DNL}_{REL} < 0$ ⇒ gradino più piccolo
- $\text{DNL}_{REL} = -1$ ⇒ **missing code**

DAC - Dinamica Transizioni (OpAmp reale)

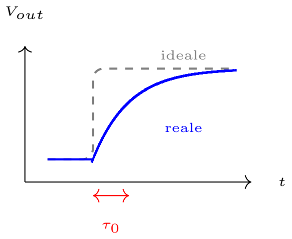
Dinamica delle Transizioni (OpAmp reale)

Caso ideale: transizione istantanea (gradino perfetto)

Caso reale: OpAmp con guadagno finito e polo

$$A(s) = \frac{A_0}{1 + s\tau_0}$$

$\Rightarrow$ La transizione è un **esponenziale** con $\tau = \tau_0$



Transizione (es. da 000 a 100):

$$V_{out}(t) = V_{finale} \cdot \left(1 - e^{-t/\tau_0}\right)$$

dove τ_0 = costante di tempo del polo dell'OpAmp

Nota: τ_0 limita la **velocità** del DAC (settling time)

△ **Configurazione influenza G_{loop}:**
Al cambiare della **word** (configurazione deviatori), cambia la R_{eq} vista dall'OpAmp.
$\Rightarrow$ Cambia il **guadagno d'anello** G_{loop}
$\Rightarrow$ Cambia il **guadagno reale** G_{reale}
$\Rightarrow$ Cambiano i **tempi di propagazione**!
Conseguenza: Il settling time **dipende dalla word**

DAC a Correnti Pesate

DAC a Correnti Pesate

Ogni bit controlla un **generatore di corrente** con peso binario. Le correnti vengono sommate e convertite in tensione.

Principio di funzionamento:

Ogni bit S_i attiva un generatore di corrente I_i:

$$I_i = 2^i \cdot I_{LSB}$$

dove I_{LSB} = corrente del bit meno significativo.

Corrente totale:

$$I_{tot} = I_{LSB} \cdot (S_0 \cdot 2^0 + S_1 \cdot 2^1 + \cdots + S_{N-1} \cdot 2^{N-1})$$

Semplificando:

$$\boxed{I_{tot} = I_{LSB} \cdot \sum_{i=0}^{N-1} S_i \cdot 2^i}$$

Formula V_{out}:

Con OpAmp in configurazione transimpedenza:

$$\boxed{V_{out} = -I_{tot} \cdot R_F}$$

$$V_{out} = -I_{LSB} \cdot R_F \cdot (S_0 + 2S_1 + 4S_2 + \cdots)$$

DAC Correnti Pesate - Deviatori

Deviatori (Switch):

• $S_i = 1 \Rightarrow$ corrente I_i va verso il **sommatore**
• $S_i = 0 \Rightarrow$ corrente I_i va verso **massa**

Nota: Le correnti scorrono **sempre**, cambiano solo direzione!

△ **Se una corrente cambia (es. $I_2 \to I_2'$):**

• Solo il contributo di quel bit cambia
• Gli altri bit **non sono influenzati**

Errore: $\Delta V = (I_2' - I_2) \cdot R_F \cdot S_2$

★ **L'errore c'è SOLO se $S_i = 1$!**

FSR e LSB:

$$\text{LSB} = I_{LSB} \cdot R_F$$
$$\text{FSR} = \text{LSB} \cdot 2^N$$

DAC Correnti Pesate - DNL

DNL nel DAC a Correnti Pesate

DNL Assoluta (in Volt):

$$\boxed{\text{DNL}_{ABS}(i) = V_{out}(i) - V_{out}(i-1) - \text{LSB}}$$

DNL Relativa (in LSB):

$$\boxed{\text{DNL}_{REL}(i) = \frac{\text{DNL}_{ABS}(i)}{\text{LSB}}}$$

Calcolo pratico:

Se una corrente I_k è errata:

• L'errore appare su tutte le word con $S_k = 1$
• Basta calcolare V_{out} per **una** word con $S_k = 1$

Nota: La word 0 **non si calcola**

△ **Gradini di "ritorno":**

Stesso principio del DAC R-2R:

Se 0→1 ha DNL $= -\Delta V$, allora 1→2 (se corretto) ha DNL $= +\Delta V$

⇒ **DNL alternata** sui pattern affetti

DAC Correnti Pesate - Dinamica

Dinamica delle Transizioni

Caso ideale: transizione istantanea

Caso reale: OpAmp con guadagno finito e polo

$$A(s) = \frac{A_0}{1 + s\tau_0}$$

⇒ Transizione esponenziale con $\tau = \tau_0$

Transizione:

$$V_{out}(t) = V_{finale} \cdot \left(1 - e^{-t/\tau_0}\right)$$

△ **Configurazione influenza G_{loop}:**

Al cambiare della **word**, cambia l'impedenza vista dall'OpAmp.
⇒ Cambia G_{loop} ⇒ Cambia G_{reale}
⇒ Cambiano i **tempi di propagazione**!
Conseguenza: Settling time **dipende dalla word**