



**Hochschule**  
**Augsburg** University of  
Applied Sciences

**Hardwaresysteme**  
**Kürprojekt**

**Fakultät für**  
**Informatik**

Studienrichtung  
M.Sc. Informatik

**Mathias Schoppe**  
**Entwicklung eines integrierten Schaltkreises - Konzeptionierung und**  
**Umsetzung**

Betreuer: Prof. Dr.-Ing. Gundolf Kiefer  
Abgabe der Arbeit am: 09.07.2023

Hochschule für angewandte  
Wissenschaften Augsburg  
University of Applied Sciences

An der Hochschule 1  
D-86161 Augsburg

Telefon +49 821 55 86-0  
Fax +49 821 55 86-3222  
[www.hs-augsburg.de](http://www.hs-augsburg.de)  
[info@hs-augsburg.de](mailto:info@hs-augsburg.de)

Fakultät für Informatik  
Telefon +49 821 5586-3450  
Fax +49 821 5586-3499

Verfasser der Ausarbeitung:  
Mathias Schoppe  
Matr. Nr.: 000000  
M. Sc. Informatik  
Teamkollegen: Sascha Testname  
und Timo Winklbauer

## **Abstract**

# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung</b>	<b>1</b>
1.1	Motivation . . . . .	1
1.2	Zielsetzung . . . . .	1
<b>2</b>	<b>Grundlagen</b>	<b>2</b>
2.1	Linear rückgekoppeltes Schieberegister . . . . .	2
2.2	Hardware Timer . . . . .	3
<b>3</b>	<b>Schaltkreis Entwurf</b>	<b>3</b>
3.1	Das Reaktionsspiel . . . . .	3
3.2	Register-Transfer-Ebene . . . . .	3
3.3	Gatter-Ebene, Verdrahtung und Platzierung . . . . .	3
<b>4</b>	<b>Umsetzung</b>	<b>3</b>
4.1	Implementierung . . . . .	3
<b>5</b>	<b>Bewertung</b>	<b>3</b>
5.1	Zieleinhaltung . . . . .	3
5.2	Interpretation der Ergebnisse . . . . .	3
<b>6</b>	<b>Zusammenfassung und Ausblick</b>	<b>3</b>
<b>7</b>	<b>Abkürzungsverzeichnis</b>	<b>3</b>
<b>8</b>	<b>Literaturverzeichnis</b>	<b>4</b>

# 1 Einleitung

## 1.1 Motivation

In dieser Ausarbeitung liegt der Fokus auf der Entwicklung eines eigenen integrierten Schaltkreises (IC) mithilfe des Tiny-Tapeout-Projekts[TT]. Der Prozess des IC-Designs ist äußerst komplex und erfordert spezialisierte Kenntnisse sowie teure Ausrüstung und Ressourcen. Das Tiny-Tapeout-Projekt hat es geschafft, ein besonderes Konzept zu entwickeln, das es selbst Anfängern ermöglicht, ihre eigenen IC-Designs zu realisieren. Es bietet eine kostengünstige Möglichkeit, ein eigenes IC fertigen zu lassen und eröffnet somit neue Möglichkeiten für kreative Ideen und individuelle Schaltungen. Dieser Teil der Ausarbeitung behandelt Aspekte, welche für ein solches Vorhaben zu beachten sind und bezieht sich dabei auf die konkrete Umsetzung eines Reaktionsspiels als IC.

## 1.2 Zielsetzung

Das Ziel der Arbeit besteht darin, ein eigenes IC-Design für ein Reaktionsspiel zu entwerfen und zu simulieren. Hierbei wird darauf geachtet, dass maximal 500 Logikgatter und ausschließlich die Ein- und Ausgänge des Tiny-Tapeout Evaluationsboards für die Umsetzung benötigt werden. Durch die Realisierung dieses Projekts sollen grundlegende Kenntnisse im IC-Design erlangt und praktische Erfahrungen in der Entwicklung von elektronischen Schaltungen gesammelt werden.

## 2 Grundlagen

Das nachfolgende Kapitel befasst sich mit grundlegenden Themen, welche für die Umsetzung der Arbeit unabdingbar sind. Die Themenbereiche werden zusammengefasst und so erläutert, dass auch Lesende ohne Vorerfahrung im Bereich der Hardwareentwicklung alle Aspekte der Arbeit nachvollziehen können.

### 2.1 Linear rückgekoppeltes Schieberegister

Ein linear rückgekoppeltes Schieberegister (engl. linear feedback shift register (LFSR)) ist eine Schaltung, die aus einer Reihe von Flip-Flops (digitale Speicherelemente) besteht, die in einer Kette miteinander verbunden sind. Die Rückkopplung erfolgt, indem das Ausgangssignal eines Flip-Flops mit dem Eingang eines vorherigen Flip-Flops verbunden wird. Dadurch bildet sich ein geschlossener Rückkopplungs-Pfad. In Abbildung 1 ist ein 8-Bit Fibonacci-linear rückgekoppeltes Schieberegister (LFSR) dargestellt. In der Abbildung stellt CLK den Takteingang und Y den Ausgang des LFSR dar. Das Fibonacci-LFSR zeichnet sich durch das primitive Generatorpolynom (formel:

$$pf(x) = x^8 + x^6 + x^5 + x^4 + 1)$$

aus.

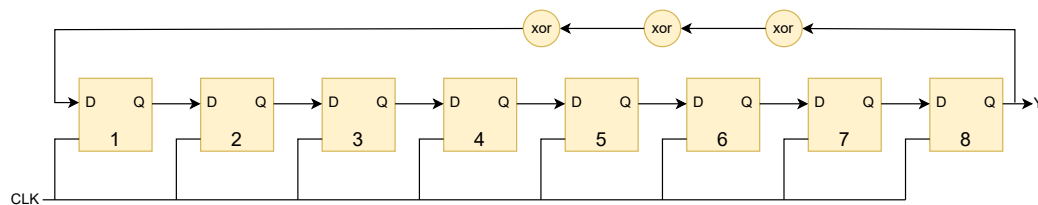


Abbildung 1: Abbildung eines Fibonacci-LFSR, angelehnt an []

Test so gehts weiter

## **2.2 Hardware Timer**

# **3 Schaltkreis Entwurf**

## **3.1 Das Reaktionsspiel**

## **3.2 Register-Transfer-Ebene**

## **3.3 Gatter-Ebene, Verdrahtung und Platzierung**

# **4 Umsetzung**

## **4.1 Implementierung**

# **5 Bewertung**

## **5.1 Zieleinhaltung**

## **5.2 Interpretation der Ergebnisse**

# **6 Zusammenfassung und Ausblick**

# **7 Abkürzungsverzeichnis**

**IC** integrierter Schaltkreis

**LFSR** linear rückgekoppeltes Schieberegister

## **8 Literaturverzeichnis**