



**CURSO: ENGENHARIA DE COMPUTAÇÃO**

**Disciplina:** ENGG52 - Laboratório Integrado I - A

**Professor:** Tiago Trindade Ribeiro

**Semestre:** 2021.2

**Turma:**

T01

**Salas:** <https://discord.gg/V8j4GmHMuj>

**Horários:** Terças - 20:20 às 22:10

## Atividade Prática #1 - Projeto de circuitos combinacionais

### 1 Objetivos

- Introdução à utilização de ferramentas computacionais para auxílio ao projeto com FPGAs
- Revisão de verilog HDL para projetos de Sistemas Digitais
- Introdução ao uso remoto do kit DE2-115

### 2 Introdução

Projetos de sistemas digitais modernos se baseiam na utilização massiva de ferramentas de auxílio ao projeto, altamente sofisticadas. Para as atividades de ENGG52, que prevê a utilização de técnicas de representação gráfica para projeto de Sistemas Computacionais, necessita-se de ferramentas profissionais e com suporte satisfatório da comunidade de desenvolvedores. Dentre as diversas ferramentas disponíveis, destaca-se o software Quartus Prime da Intel, bastante útil para o desenvolvimento de projetos com FPGAs desta fabricante e o ModelSim, já integrado ao Quartus Prime, para verificação de desempenho funcional.

A linguagem de descrição de hardware Verilog, originalmente desenvolvida para projetos de circuitos integrados de aplicação específica (ASICs), possui grande aplicabilidade ao projeto com FPGAs e tem sido utilizada como método de entrada, em diversos níveis de abstração, em projetos nas mais variadas escalas. Isto se justifica, dentre outras características, pela similaridade com linguagem C, o que facilita o desenvolvimento de códigos para verificação funcional, etapa fundamental para o projeto de sistemas digitais.

Para a validação completa em ambiente real dos projetos desenvolvidos (aspectos funcionais e temporais), é fundamental a existência de recursos físicos, acessíveis e com utilização segura, já que FPGAs são dispositivos semicondutores bastante sensíveis, com alta complexidade de integração e não estão disponíveis em encapsulamentos compatíveis com a utilização de matrizes de contato típicas para a utilização de CIs discretos convencionais, por exemplo DIP. Desta forma, é interessante a utilização de kits didáticos que provejam os recursos necessários para a validação dos projetos.

O kit escolhido para o desenvolvimento das atividades desta disciplina é DE2-115 da Intel e está disponível para uso re-

moto, através de simples interface, acessível em qualquer navegador de internet através do endereço<sup>1</sup><http://10.131.16.3>.

### 3 Atividades

1. Utilizando Verilog, projetar uma ULA de 8 bits para duas operações lógicas (AND e OR) e duas operações aritméticas (SOMA e SUBTRAÇÃO).
2. Utilizando Verilog, realizar verificação funcional através do ModelSim ou EDA Playground
3. Realizar validação prática utilizando kit DE2-115, via acesso remoto (a escolha dos recursos do kit e sua configuração ficam a critério da equipe).

### 4 Para saber mais

- <https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/qts/archives/qts-qps-handbook-16.0.pdf>
- <https://www.microsemi.com/document-portal/doc-view/131619-modelsim-user>
- <http://www.asic-world.com/verilog/veritut.html>
- <https://www.intel.com/content/dam/www/programmable/us/en/portal/dsn/42/doc-us-dsnbk-42-1404062209-de2-115-user-manual.pdf>
- <https://www.edaplayground.com/>

### 5 Relatório

Produzir um relatório simplificado das atividades desenvolvidas. Não será fornecido um modelo específico nem um limite de páginas. Tal relatório deve conter, no mínimo, introdução, desenvolvimento, resultados e conclusão.

**Prazo de entrega: 02/09/2021**

<sup>1</sup>Lembrar de estar conectado à VPN da UFBA