



**MINISTÉRIO DA EDUCAÇÃO  
UNIVERSIDADE FEDERAL DO PIAUÍ – UFPI  
CAMPUS SENADOR HELVÍDIO NUNES DE BARROS – PICOS  
BACHARELADO EM SISTEMAS DE INFORMAÇÃO**



# Arquitetura e Organização de Computadores

Sistemas de Informação - UFPI  
Prof. Dr. Frank César Lopes Vêras  
2023.1

AULA 5

# Evolução e desempenho de um computador

## **1ª GERAÇÃO**

# ENIAC – Visão geral

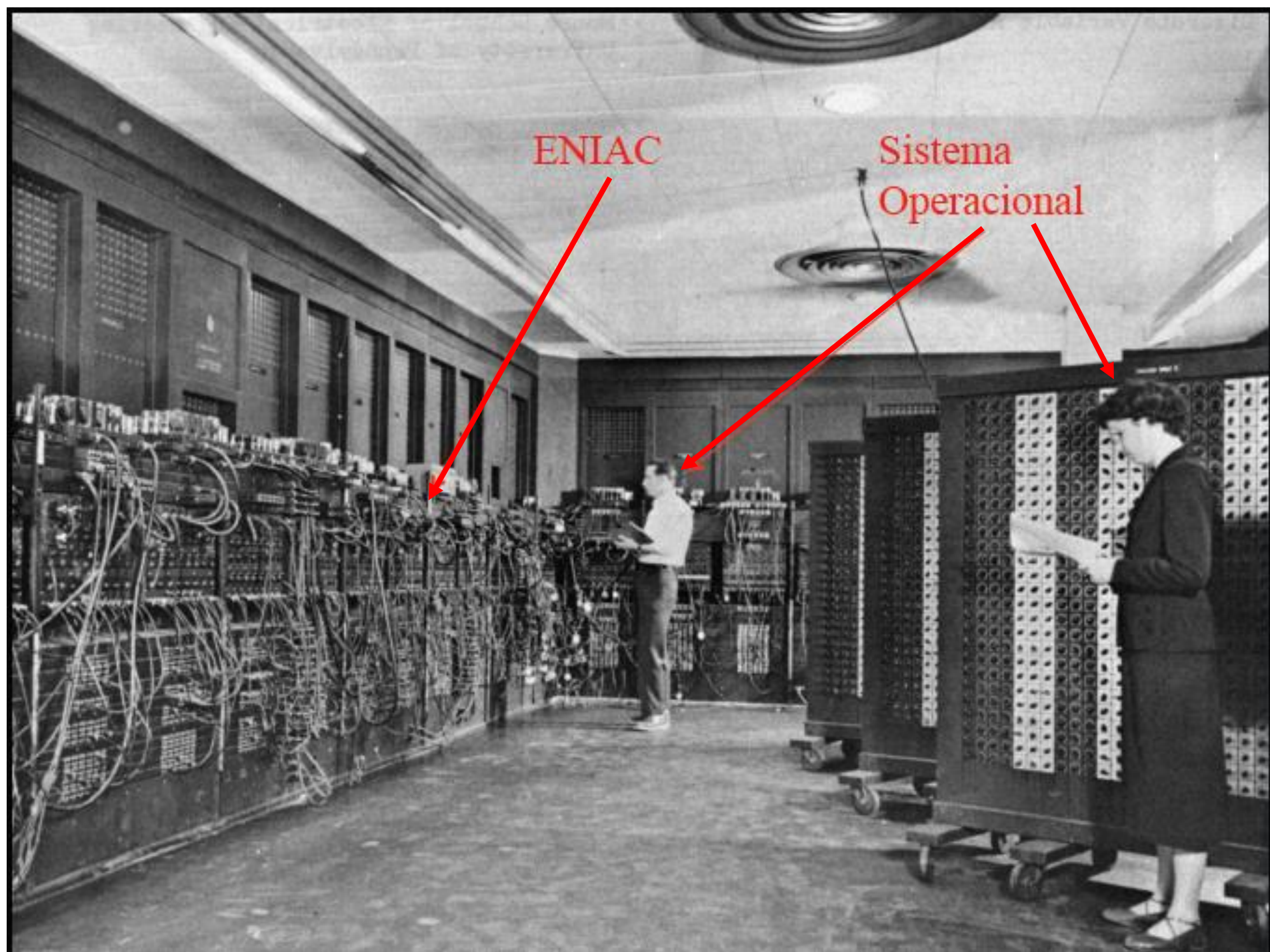
- Electronic Numerical Integrator And Computer
- Desenvolvido por: Eckert e Mauchly na University of Pennsylvania
- Objetivo de calcular melhores trajetórias para as armas (II Guerra Mundial)
- Iniciado em 1943
- Concluído em 1946
  - Tarde demais para a guerra
- Usado até 1955

# ENIAC - Detalhes

- Decimal (não binário)
- 20 acumuladores de 10 dígitos
- Programado manualmente através de chaves
- 18.000 tubos de vácuo
- 30 toneladas
- 4.500 metros quadrados
- 140 kW de consumo de energia
- 5.000 somas por segundo

ENIAC

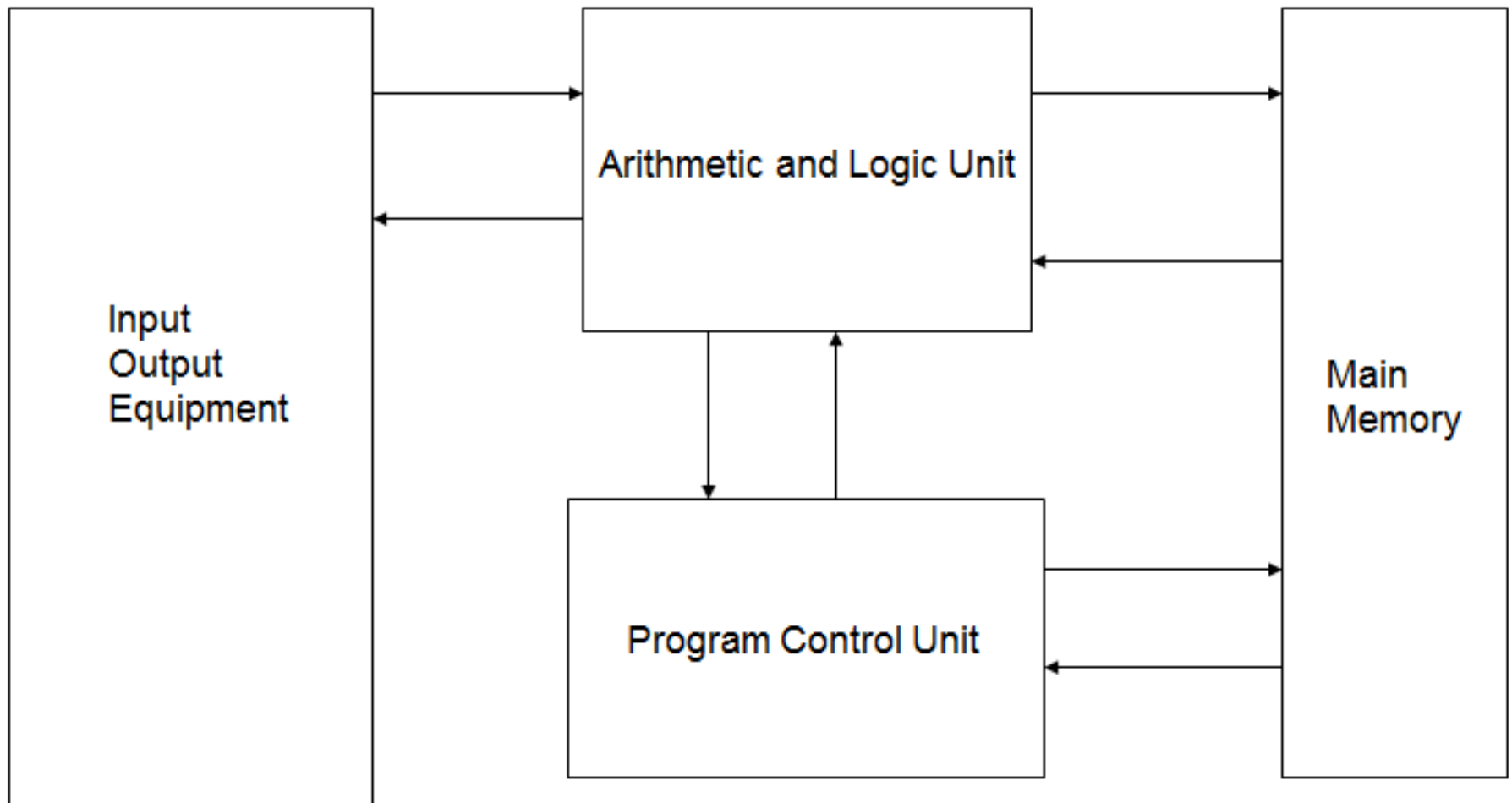
Sistema  
Operacional



# Arquitetura de von Neumann

- Conceito de programas armazenados
- Memória principal armazenando programas e dados
- ULA trabalhando em dados binários
- Unidade de Controle interpretando instruções da memória e executando
- Equipamentos de entrada e saída operados pela UC
- Desenvolvido na Universidade de Princeton
- Completado em 1952

# Estrutura da máquina de von Neumann



# Alan Turing / von Neumann

- A ação de carregar e modificar um programa no ENIAC (1ª Ger.) era muito tediosa
- Porém, o processo de programação do ENIAC poderia ser mais fácil
  - Como assim?
    - Um programa seria armazenado na memória, junto com seus dados
    - As instruções estariam disponíveis na memória



# Alan Turing / von Neumann

- Com isso, a ideia ficou conhecida como
  - **CONCEITO DE PROGRAMA ARMAZENADO**
- O projeto do ENIAC rendeu novos projetos
  - EDIVAC (*Eletronic Discrete Variable Computer*)
    - Consultores: Turing e Neumann
- Em 1946, grupo de von Neumann começa projeto de um novo computador usando o mesmo conceito
  - IAS (Princeton Institute for Advanced Studies)
    - Propósito geral
  - Concluído em 1952

# Primeiro esboço do IAS

- Primeiro
  - Esse **dispositivo** deverá executar as 4 operações elementares
  - Deve conter unidades especializadas para isso
    - Deverá ter, provavelmente, uma unidade central de aritmética (CA)
- Segundo
  - A sequência apropriada de operações pode ser feita pelo controle central (CC)

# Primeiro esboço do IAS

- Terceiro
  - Qualquer dispositivo destinado à execução de longas e complicadas sequências de operações deve ter uma memória considerável
  - Um problema complicado está associado a um conjunto de instruções de tamanho considerável que deve ser “recuperado”
  - A Memória (M) faz parte do dispositivo

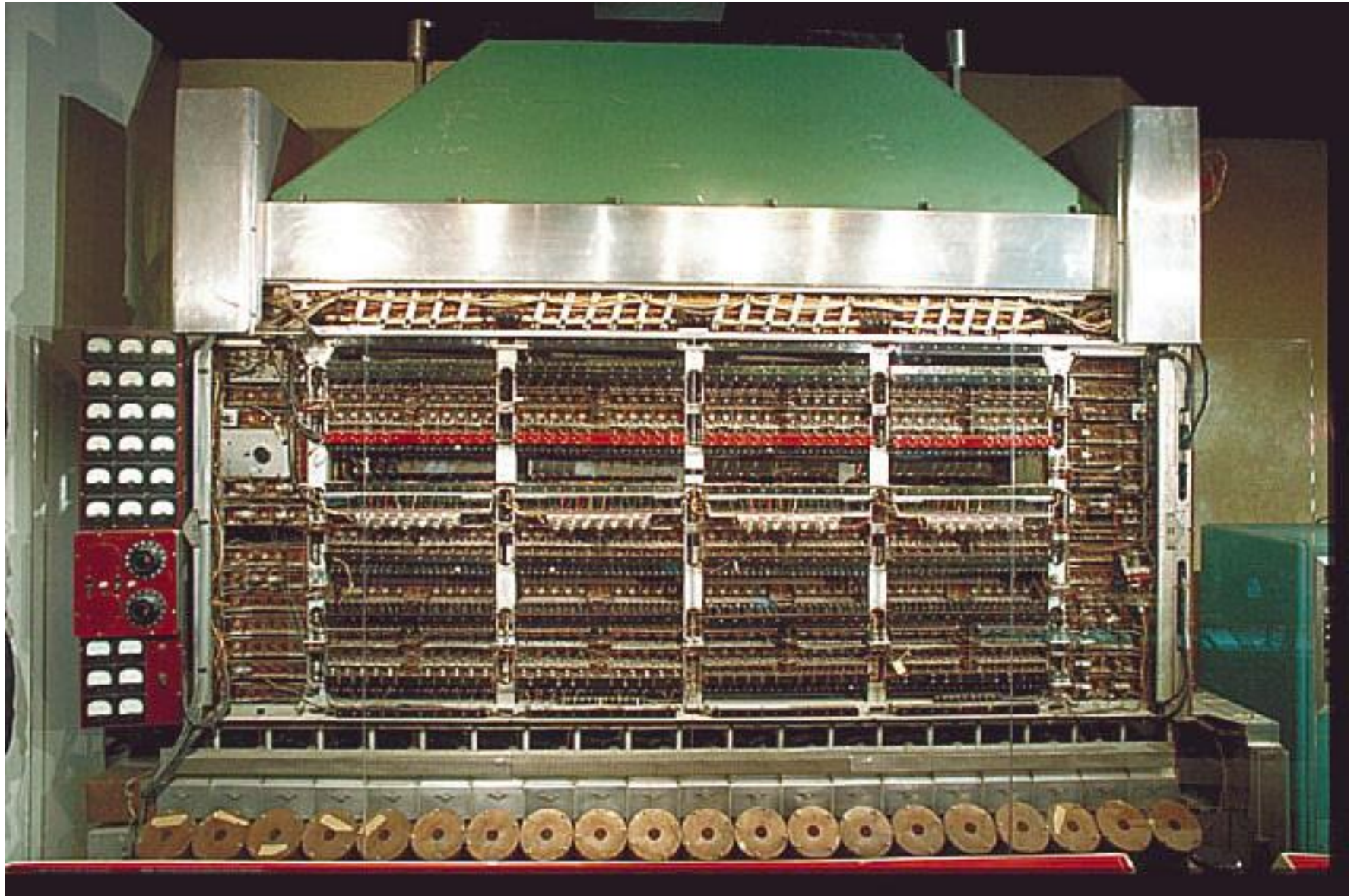
# Primeiro esboço do IAS

- Terceiro
  - Os dispositivos CA, CC e M correspondem aos neurônios associativos do Sistema Nervoso Humano
  - E os neurônios sensoriais (aferentes)? E os neurônios motores (eferentes)?
    - São os dispositivos de Entrada e Saída
    - São dotados da habilidade de manter contato de entrada e saída com mecanismos específicos
      - Meios de gravação externo (**R**, do inglês *recording*)

# Primeiro esboço do IAS

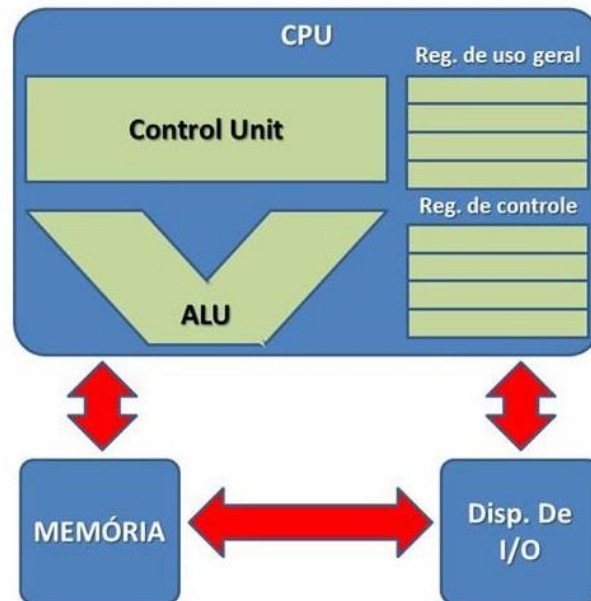
- Quarto
  - Deve possuir elementos para transferir informações de R para CA, CC e M
  - Esses elementos constituem sua Entrada (E)
- Quinto
  - Deve possuir elementos para transferir informações de CA, CC e M para R
  - Esses elementos constituem sua Saída (S)

# MÁQUINA IAS



# Computadores atuais

- Com raras exceções, possuem essas mesmas funções e estrutura geral
  - Máquinas com arquitetura von Neumann

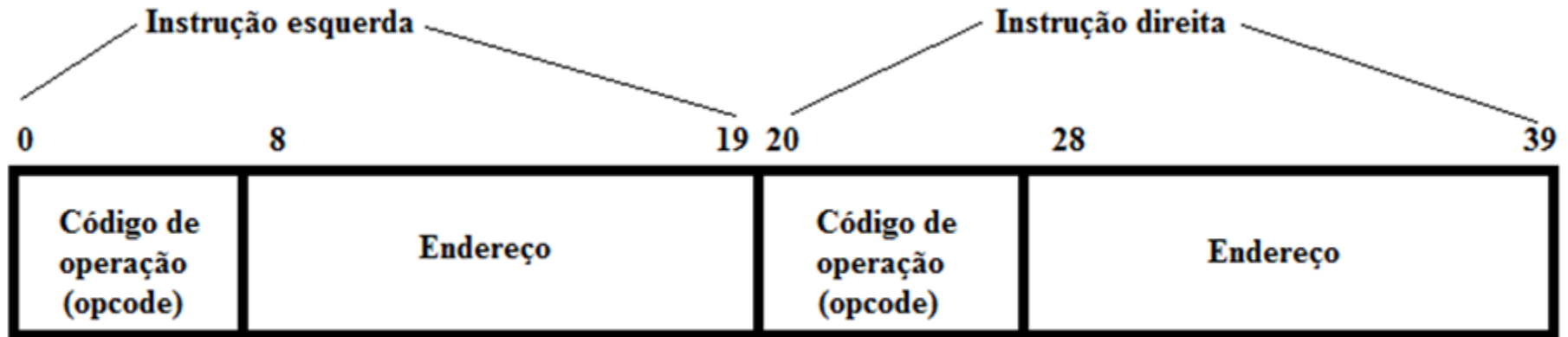
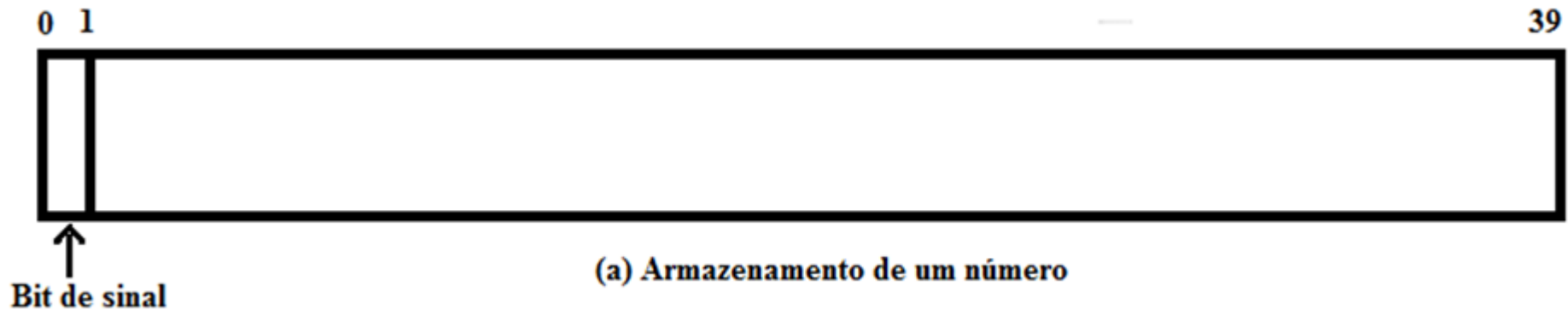


# Formato de uma palavra no IAS

- Memória do IAS consiste em 1000 posições, denominadas PALAVRAS, assim:
  - Cada PALAVRA com 40 bits (cerca de 40kbits)
    - Números binários
  - Dados e instruções armazenados na memória
  - Números representados de forma binária
  - Cada instrução tem um código binário
- Adaptando as terminologias vistas para os dias atuais, temos a seguinte figura:



# Formato de uma palavra no IAS

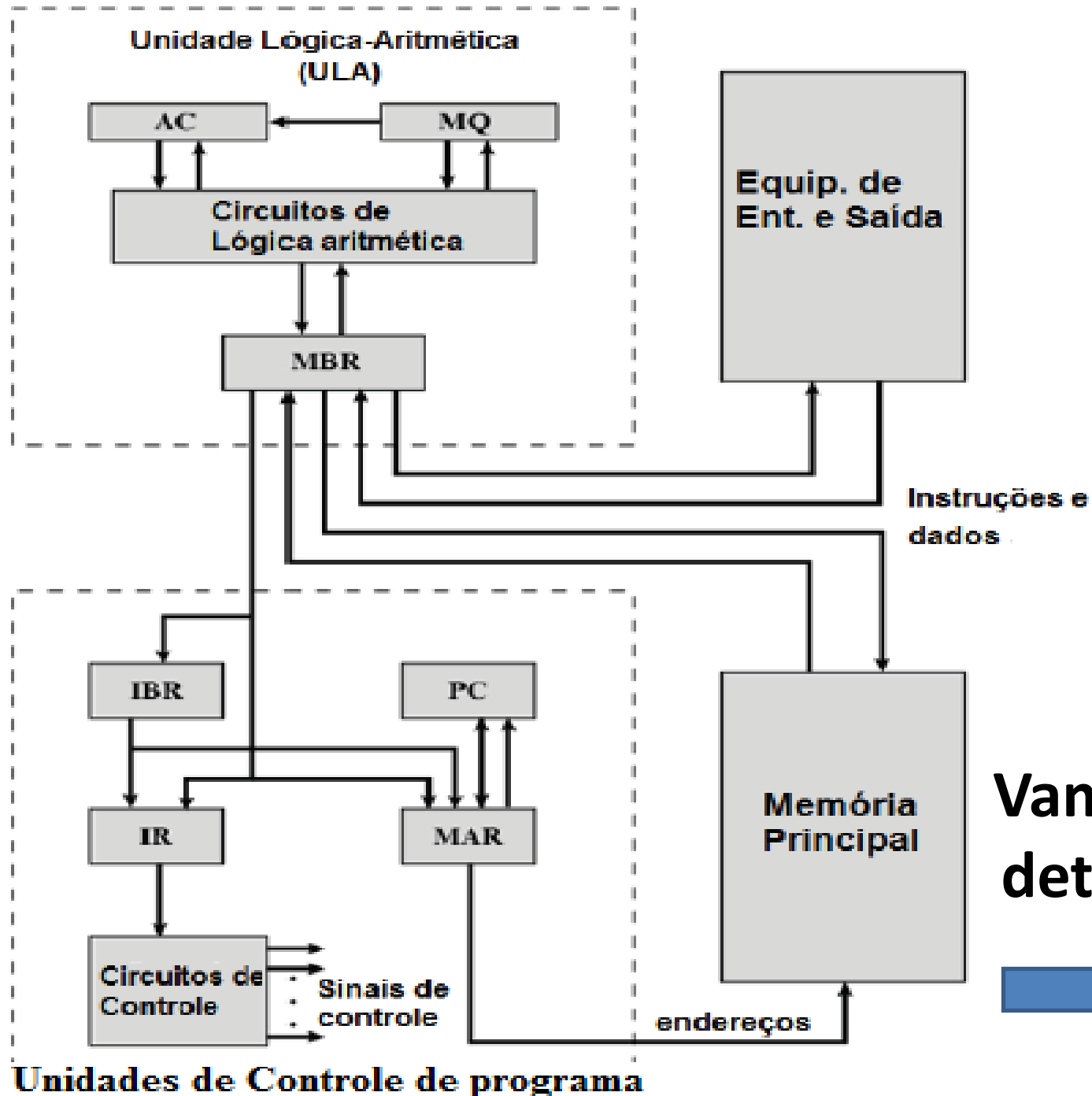


(b) Palavra para armazenamento de uma instrução

- Cada palavra pode conter duas instruções de 20 bits (*opcode + address*)

# IAS - Detalhes

- Unidade de Controle
  - Controla a operação do IAS
    - Efetua a busca das instruções na memória
    - Executa-as, uma de cada vez
- Células de armazenamento presentes na UC e na ULA
  - REGISTRADORES

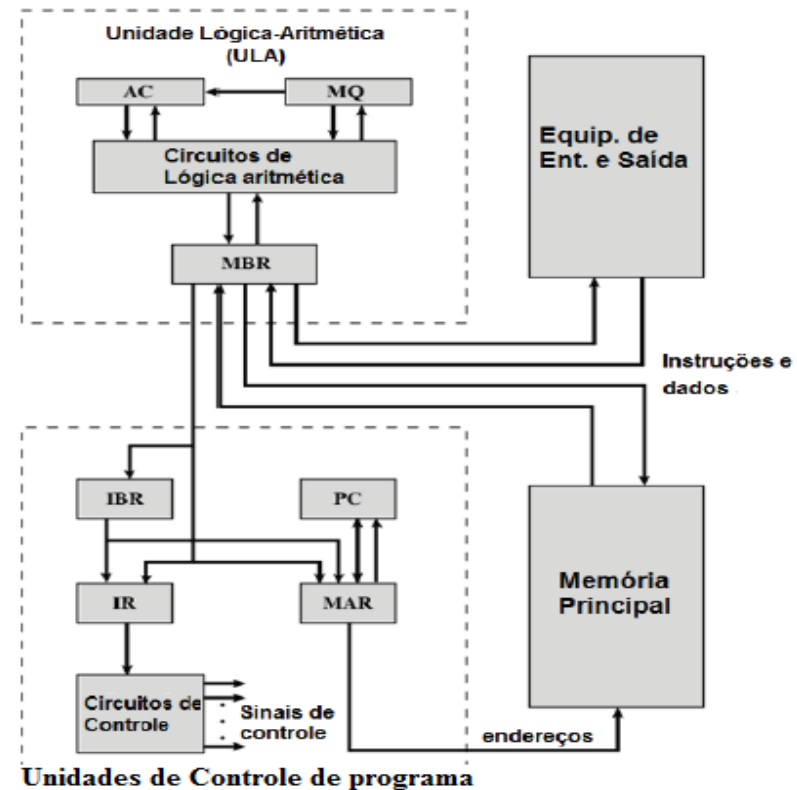


**Vamos aos detalhes!!**



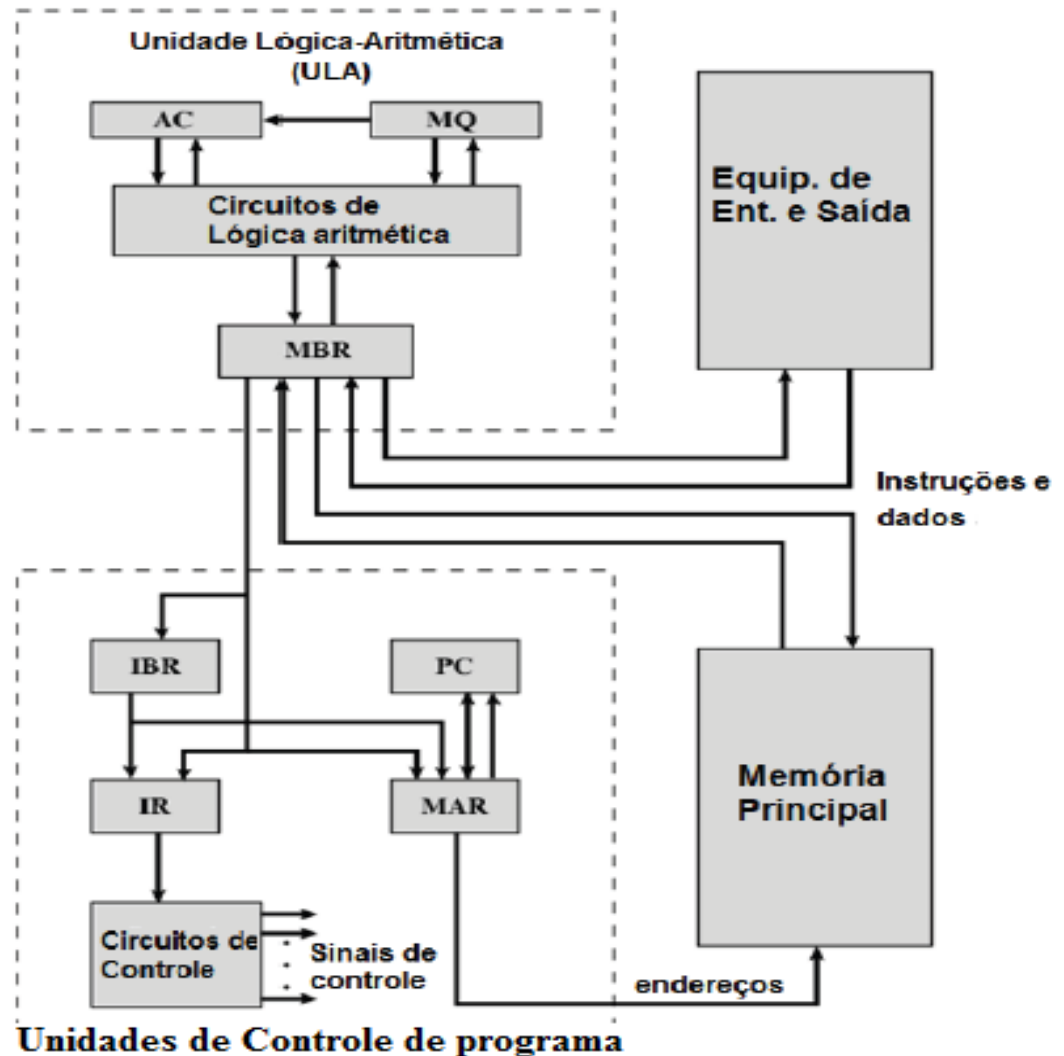
# IAS - Detalhes

- Conjunto de registradores armazenados na CPU
  - Memory Address Register (MAR)
  - Memory Buffer Register (MBR)
  - Instruction Register (IR)
  - Instruction Buffer Register (IBR)
  - Program Counter (PC)
  - Accumulator (AC)
  - Multiplier Quotient (MQ)



# IAS - Detalhes

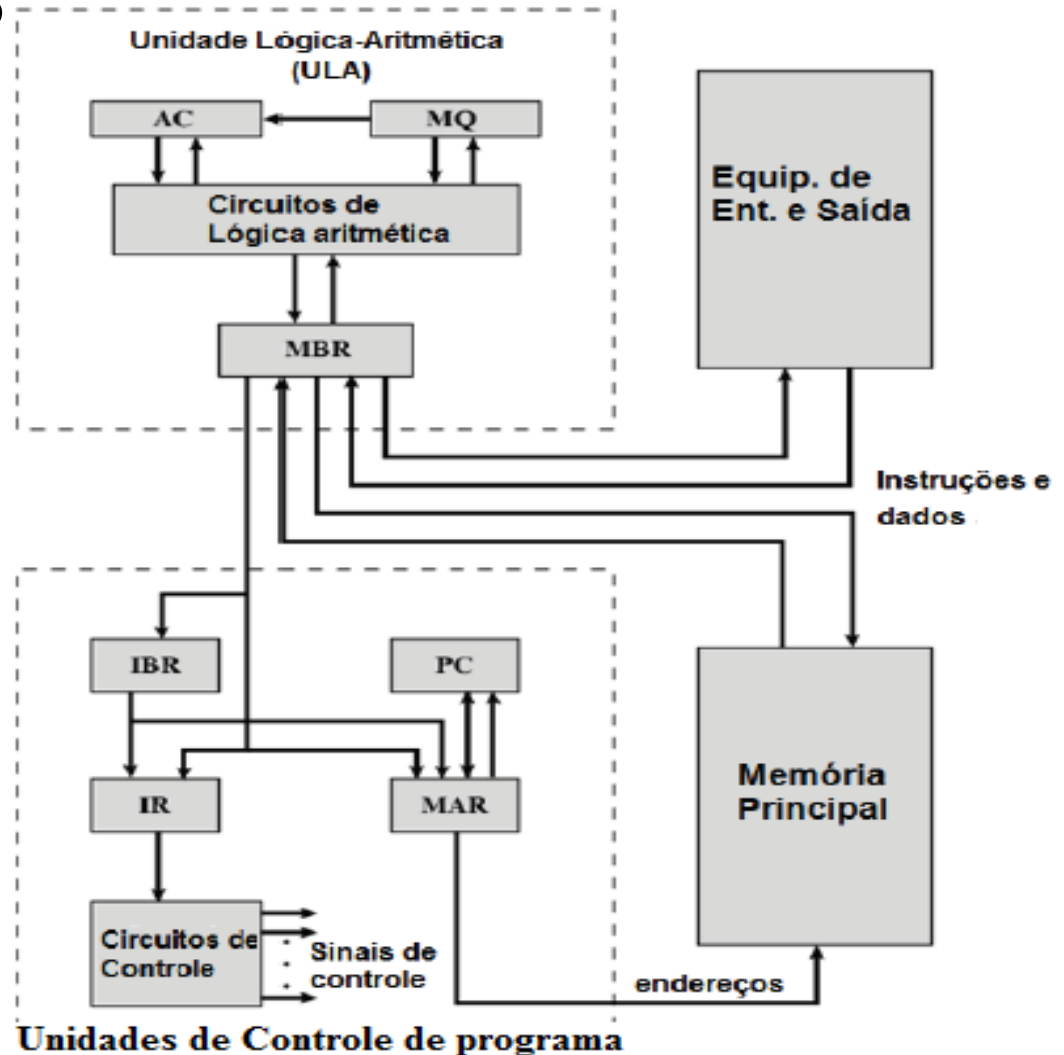
- MBR
  - Contém
    - Uma palavra com dados a ser armazenada na memória ou
    - É utilizado para receber uma palavra da memória



# IAS - Detalhes

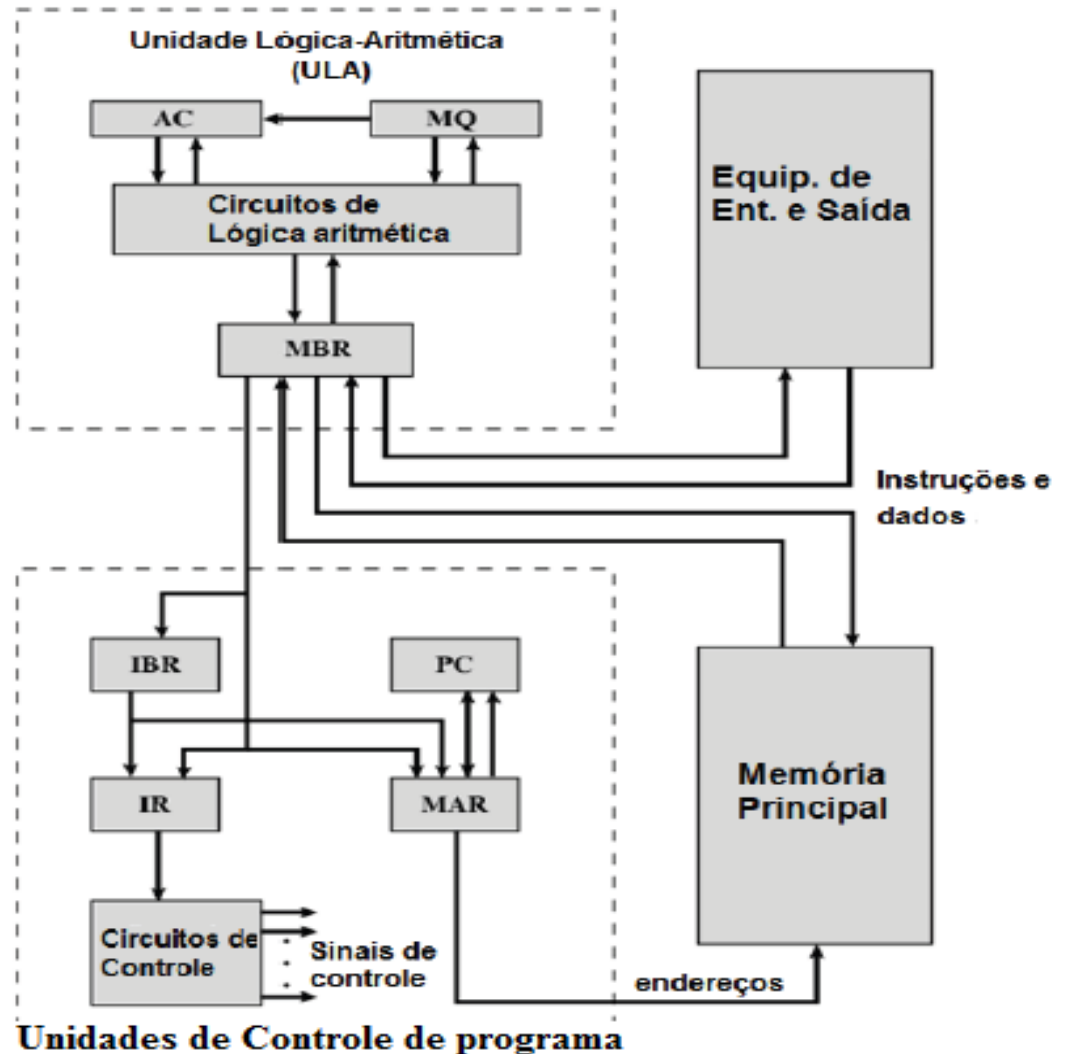
- MAR

- Especifica o endereço (na memória) da palavra a ser escrita ou lida no MBR



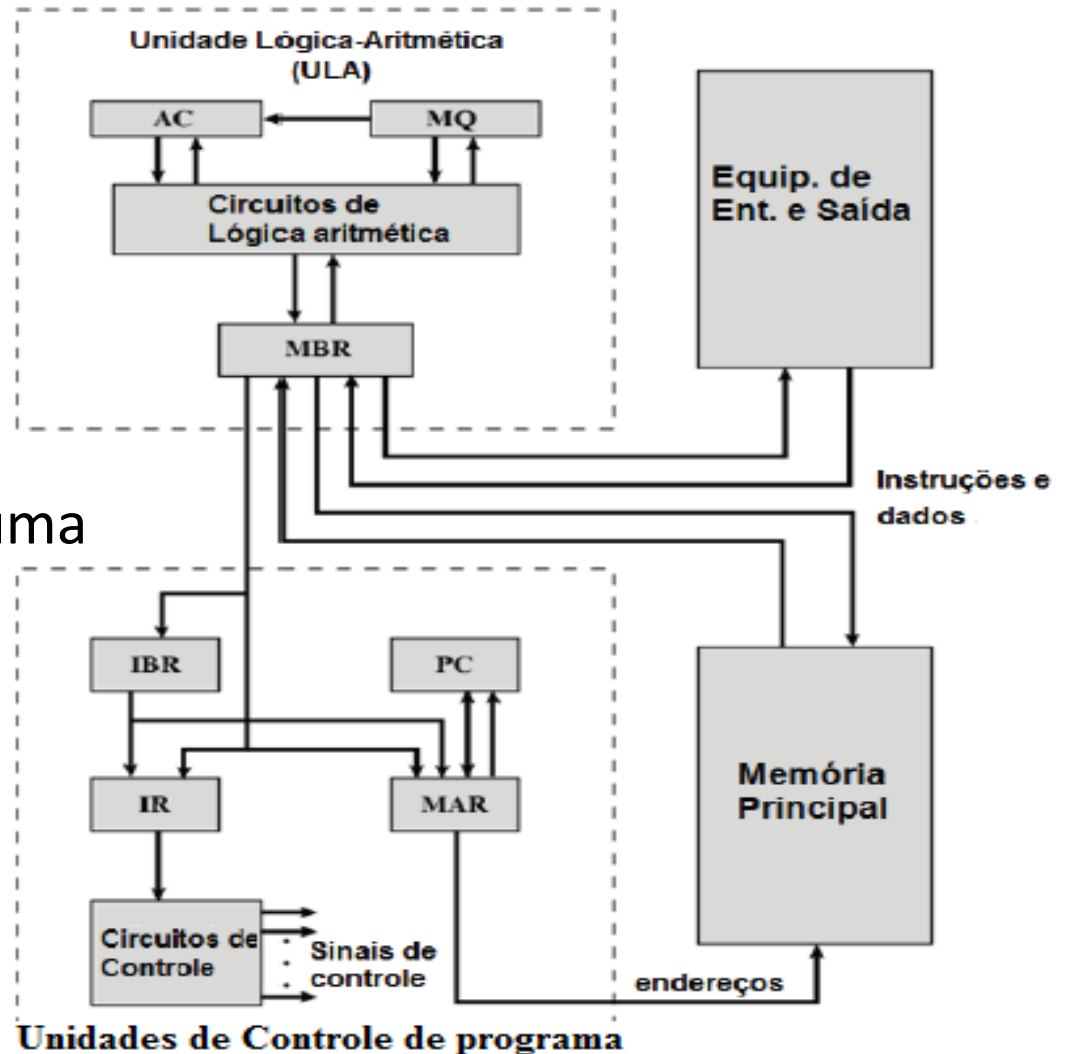
# IAS - Detalhes

- IR
  - Contém um código de operação de **8 bits** que está sendo executado



# IAS - Detalhes

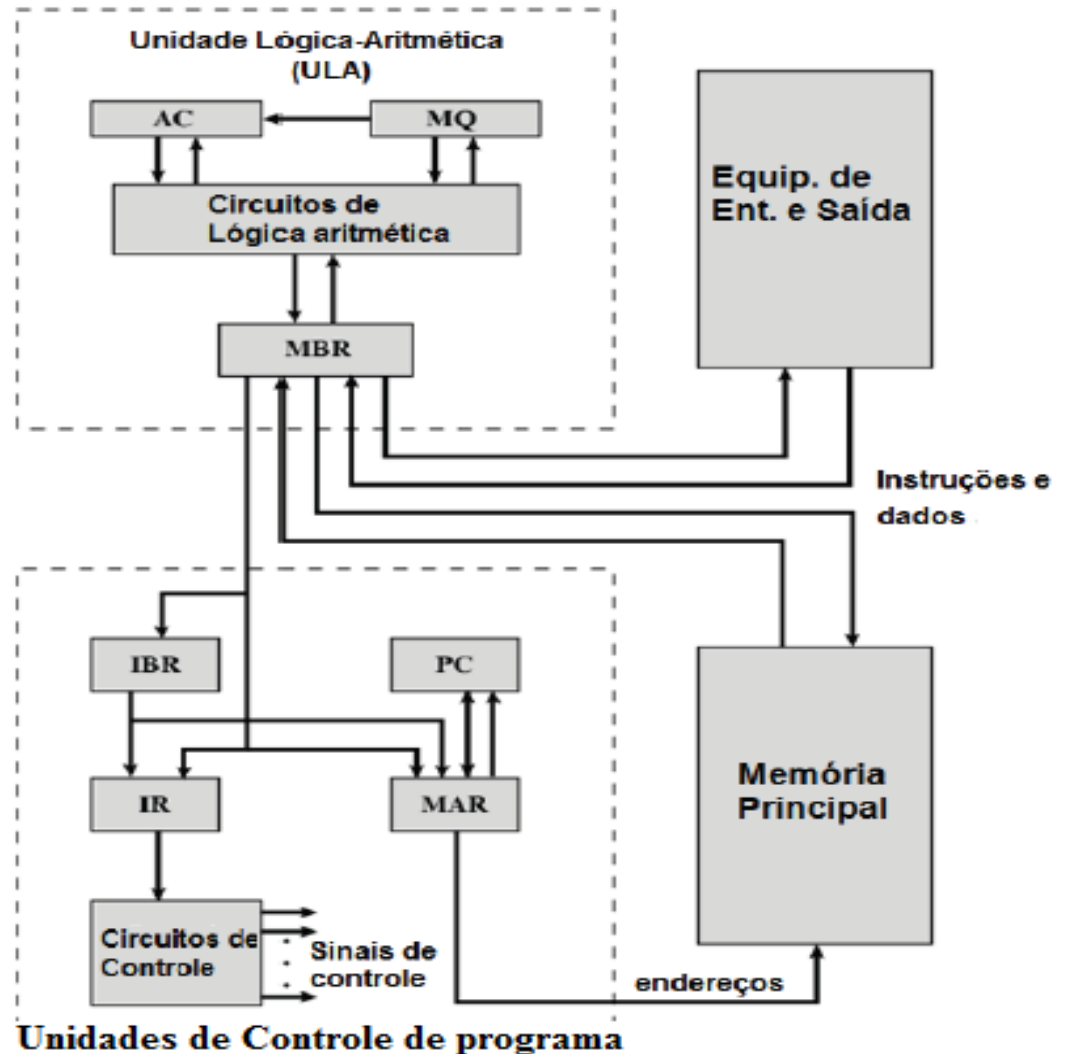
- IBR
  - Utilizado para armazenar temporariamente a instrução contida na porção à direita de uma palavra da memória





# IAS - Detalhes

- PC
  - Contém o Endereço de memória do próximo par de instruções a ser buscado da memória

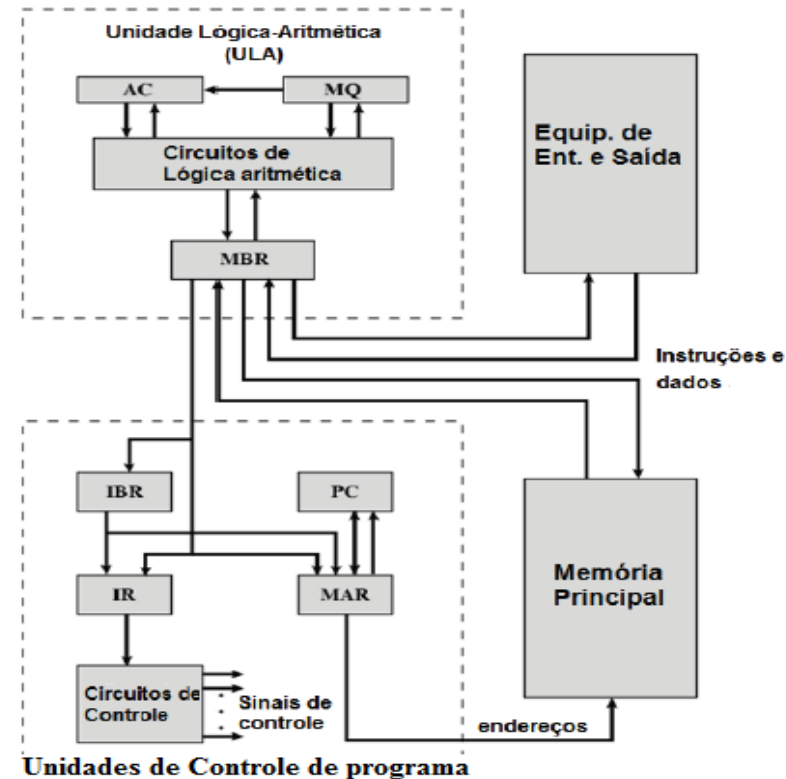


- AC e MQ

- Armazenam temporariamente os operandos e o resultado de operações efetuadas na ULA

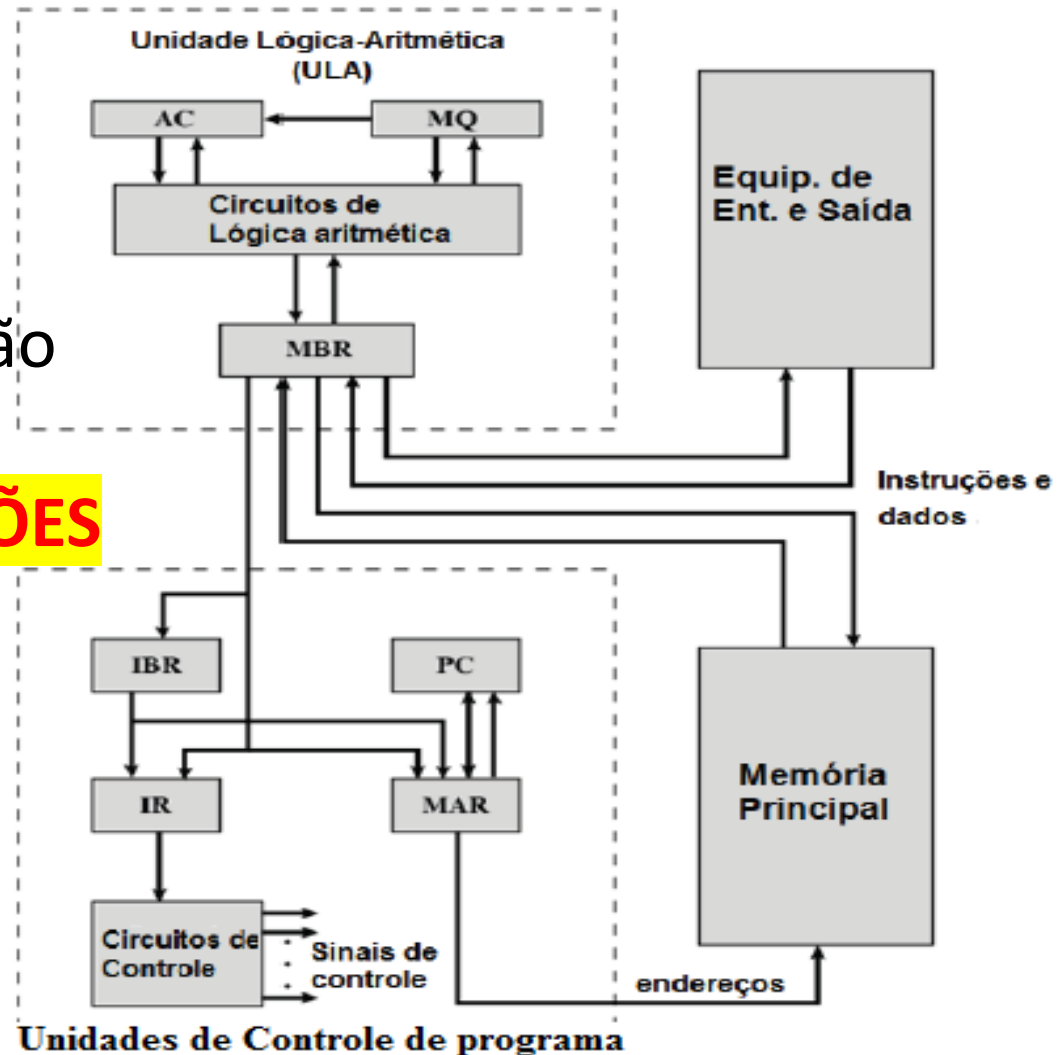
- EX: Multiplicação entre dois números de 40 bits
      - Resulta em um número de 80 bits
        - » 40 bits mais significativos → AC
        - » 40 bits menos significativos → MQ

# IAS - Detalhes



# IAS - Detalhes

- Operação do IAS
  - Consiste na execução repetida de um **CICLO DE INSTRUÇÕES**



# Próxima Aula

- Aplicação da 1ª Lista de Exercícios