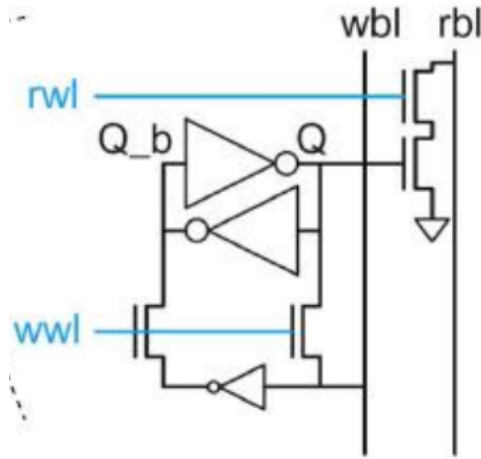


Parcial 3  
Arquitectura de computadoras.

1. Explique el funcionamiento de la unidad de memoria mostrada en la Ilustración 1.



*Illustration 1: Unidad De memoria.*

2. Cuales son las principales razones para utilizar memoria cache, ilustre el sistema de interconexión de la memoria cache con otro modulos e ilustre el algoritmo basico para la carga de datos en la memoria chache.
3. Cuales las fuentes de interrupción del procesador 8086, su prioridad, tipo y describalas.
4. Un procesador tiene conectado un PTI (periferico de intervalos de tiempo), este genera la interrupción 90H cada 50 ms y la rutina de gestion de esta interrupcion se encuentra en la dirección 550H. Para este ejercicio dibujar el vector de interrupciones y el diagrama de bloques de interconexión de los dispositivos.
5. Escriba el codigó para un contador decremental unitario que cuenta desde FF hasta 0. En este caso se asume que el resultado de la cuenta se visualiza en dos display 7 segmentos.
6. Describa como utilizar el ciclo pipeline para trabajar multihilo. De un ejemplo, ilustrelo, diga las limitaciones y las razones que fundamentan su utilización.

