

Historia, arquitectura, organización y set de instrucciones.

1. Describa los dos modos de direccionamiento de memoria, modo real y protegido. Liste las ventajas, desventajas y características de cada uno.
2. Para el siguiente código realizar el mapa de memoria y determinar el resultado o resultados del programa. El arreglo TABLA1 esta lleno de los datos de 0x0A asta 0x20 y TABLA2 tiene los datos de 0x00 a 0x10 y DS=0x100.

```

MOV     BX,OFFSET TABLA1
MOV     DX,OFFSET TABLA2
MOV     CX,10
CICLO:
MOV     AL,[DX]
MOV     AH,[BX]
ADD     AL,AH
MOV     [BX],AH
INC     BX
INC     DX
LOOP    CICLO

```

3. Escriba el programa para calcular el determinante de dos matrices de 3x3.
4. En que consiste el ciclo de instrucción y cada una de sus diferentes etapas.
5. Cuales son las ventaja de un procesador superescalar respecto a uno con estado pipeline y que tipo de paralelismo ejecutan estos procesadores.
6. Termine los descriptores de programa globales y locales que se debe usar para acceder a la dirección de memoria a la que se hace referencia con el offset=0x343 y los siguientes selectores. En la sección de memoria se almacenan instrucciones de programa compiladas para 32 bits. Describa cada paso realizado y el significado de cada uno de los segmentos de los descriptores.

0x100	1	11
0x52	0	10

TABLA DE DESCRIPTORES

The diagram illustrates the memory layout for three sections: GLOBALES, LOCALES, and MEMORIA. Each section is represented by a vertical stack of six rectangular blocks. The GLOBALES and LOCALES sections are aligned at the same base address, 0x450. The MEMORIA section starts at a lower address, 0x355. A blue arrow points upwards from the 0x355 address to the 0x800 address, indicating a range or a specific memory location within the MEMORIA section.

