

Disciplina de Circuitos Lógicos

4ª Lista de Exercícios

Curso de Engenharia Elétrica

UEMG Ituiutaba

<https://goo.gl/V1p6bk>

<https://github.com/mauro-hemerly/UEMG-2018-1>

Circuitos Lógicos Combinacionais: multiplexador, decodificador

1. Projete um circuito lógico que tenha dois sinais de entrada, **A1** e **A0**, e uma entrada de controle **S**, de forma que seu funcionamento esteja de acordo com os requisitos mostrados na figura 1.

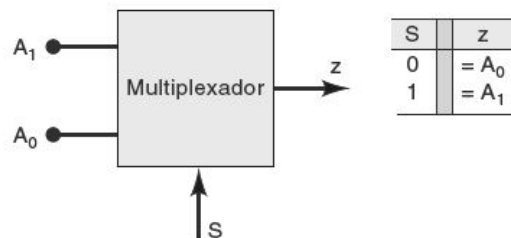


Figura 1: Exercício 1

2. (a) Determine a forma de onda de saída para o circuito mostrado na Figura 2.
(b) Repita para a entrada B mantida em nível **BAIXO**.
(c) Repita para a entrada B mantida em nível **ALTO**.

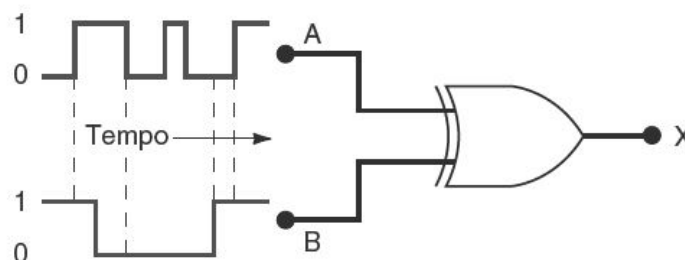


Figura 2: Exercício 2

3. Projete um circuito que produza uma saída **ALTO** só quando todas as três entradas estiverem no mesmo nível.
 - (a) Use uma **tabela-verdade** e um **mapa K** para obter a solução da soma-de-produtos.
 - (b) Use duas entradas de portas **XOR** e outras portas para encontrar a solução. (Sugestão: lembre-se da propriedade transitiva da álgebra... **se a = b e b = c, então a = c.**)

4. Determine as condições de entrada necessárias para gerar uma saída $x = 1$ no circuito mostrado na Figura 3.

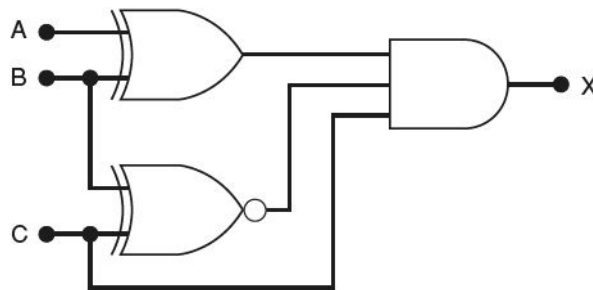


Figura 3: Exercício 4

5. Projete um circuito lógico cuja saída seja nível **ALTO** apenas quando a maioria das entradas **A**, **B** e **C** for nível **BAIXO**.
6. Projete o circuito lógico correspondente à tabela-verdade mostrada na Figura 4.

A	B	C	x
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Figura 4: Exercício 6

7. A Figura 5 mostra quatro chaves que fazem parte do circuito de controle em uma máquina copiadora. As chaves estão posicionadas em diversos pontos ao longo da trajetória do papel dentro da máquina. Cada chave está no estado normal aberta e, quando o papel passa sobre a chave, ela é fechada. É impossível o fechamento simultâneo das chaves **SW1** e **SW4**. Projete um circuito lógico que gere saída em nível **ALTO** sempre que duas ou mais chaves estiverem fechadas ao mesmo tempo. Use o **mapa K** e aproveite as vantagens das condições de irrelevância.

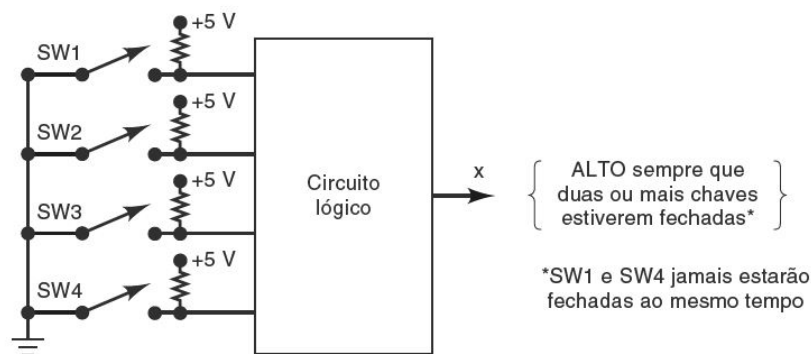


Figura 5: Exercício 7

8. Determine a expressão mínima para o **mapa K** mostrado na Figura 6.

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	1	1	1
$\bar{A}B$	1	1	0	0
AB	0	0	0	1
$A\bar{B}$	0	0	1	1

(a)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	0	1	1
$\bar{A}B$	1	0	0	1
AB	0	0	0	0
$A\bar{B}$	1	0	1	1

(b)

	\bar{C}	C
$\bar{A}\bar{B}$	1	1
$\bar{A}B$	0	0
AB	1	0
$A\bar{B}$	1	X

(c)

Figura 6: Exercício 8

9. A tabela-verdade na Figura 7, crie um **mapa K** de **2 x 2**, agrupe os termos e simplifique. Então, consulte novamente a tabela, para ver se a expressão é verdadeira para todos os registros na tabela.

A	B	y
0	0	1
0	1	1
1	0	0
1	1	0

Figura 7: Exercício 9