Sincronización

En la evaluación del desempeño de un sistema de comunicaciones se asume algún nivel de sincronización o sea que el receptor tenga la capacidad de generar señales de referencia, que tengan la misma frecuencia y fase que las del alfabeto de señalización del transmisor, las cuales se comparan con las señales entrantes y el resultado se usa para tomar decisiones de máxima verosimilitud.

Sincronismo de portadora

Es el nivel básico de sincronismo y consiste en que la portadora generada en el oscilador local del receptor debe tener la misma frecuencia y fase que la portadora que viene embebida en la señal recibida.

Ejemplos:

PSK:

Cuando se recibe un 1 se recibe la portadora $x_i(t)$ sin modificaciones en la frecuencia y la fase. Al realizar la correlación, si la portadora generada en el receptor $x_{ol}(t)$ está sincronizada, en un intervalo de bit se tiene que

$$x_i(t) = Asen\omega_0 t$$

$$x_{ol}(t) = Asen\omega_0 t$$

Y por lo tanto la salida del correlador al final del tiempo de bit será

$$x_o = \int_0^{T_b} x_i(t) x_{ol}(t) dt = A^2 T_b / 2 \quad \text{si } \omega_0 T_b = 2n\pi$$

Si, por el contrario, la salida del oscilador local tiene la misma frecuencia, pero con un desfase θ_0 con respecto a la señal de entrada,

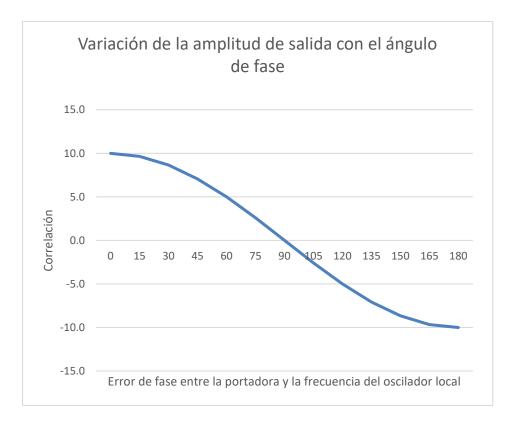
$$x_{ol}(t) = Asen(\omega_0 t + \theta_0)$$

La salida del correlador al final del tiempo de bit (ver la ilustración 1) estará dada por

$$x_o = \int_0^{T_b} x_i(t) x_{ol}(t) dt = (A^2 T_b/2) \cos \theta_0 \quad \text{si } \omega_0 T_b = n\pi$$

Esta correlación tendrá valores dependientes del desfase:

- ✓ Si el desfase es cero la salida será la energía de la señal de entrada.
- ✓ Si el desfase es $\pi/2$ la salida será cero
- \checkmark Si el desfase es π la salida será el negativo de la energía de la señal de entrada lo que se interpretaría como un cero y no como un uno.



llustración 1: Variación de la salida del correlador con error de fase distinto de cero

Por otro lado, si las frecuencias de la señal de entrada y del oscilador local no coinciden en el intervalo de bit,

$$x_{ol}(t) = Asen(\omega_1 t)$$

Si se supone que se puede eliminar la componente de alta frecuencia resultante, la salida (ver la ilustración 2) estará dada por:

$$x_o = \int_0^{T_b} x_i(t) x_{ol}(t) dt = \left(A^2 T_b / 2\right) S_a(\omega_0 - \omega_1) T_b \quad \text{si } \omega_0 T_b = 2n\pi$$

En este caso se observa que la correlación se hace pequeña e inclusive negativa para cambios de frecuencia relativamente pequeños. Esto implica que el oscilador local debe ser muy estable en frecuencia.

Subportadora de color en televisión.

En este caso la información del color de la imagen genera una modulación de doble banda lateral sin portadora y por lo tanto al modular se producen variaciones tanto de fase como de amplitud de la portadora. Los cambios de fase implican cambio de color y los cambios de amplitud implican cambios en el tono. Si la subportadora que se genera en el receptor no se engancha en frecuencia y en fase con la del transmisor, cambia el color de la imagen o simplemente se pierde dicha información.

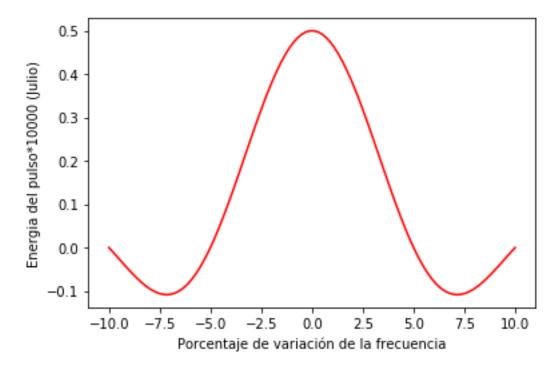


Ilustración 2: variación de la salida del correlador vs error porcentual de la frecuencia del oscilador local con respecto a la frecuencia de entrada

Sincronismo de símbolo

Además del sincronismo de portadora se requiere que el receptor tenga un conocimiento preciso de cuando empieza y cuando termina el símbolo (sincronización de símbolo) de tal manera que se realice la correlación en el intervalo adecuado, de lo contrario el valor obtenido de la correlación al final del intervalo de símbolo no es máximo y la probabilidad de error, en la decisión, se incrementa. Esta sincronización se logra cuando se produce una onda cuadrada (reloj) en el receptor que haga transición por cero simultáneamente con las transiciones de los símbolos de entrada.

Ejemplo: Modulación PSK:

Si en este caso no se toma el intervalo adecuado de tiempo para realizar la convolución, Suponiendo que se envían un 1 y un o consecutivos, la integral toma una parte del intervalo del uno y el resto del tiempo lo toma en el intervalo del cero, así:

$$x_o = \int_a^{T_b} x_i(t) \, x_{ol}(t) dt - \int_{T_b}^{T_b+a} x_i(t) \, x_{ol}(t) dt \quad con \, \omega_0 T_b = 2n\pi \, y \, a = retraso$$

$$x_o = A^2 T_b / 2 - A^2 / 2 * \left[a * \left(2 - S_a (2 * a * \omega_0) \right) - (T_b + a) * S_a \left(2 * \omega_0 * (T_b + a) \right) \right]$$

Se observa (ver la ilustración 3) que si el retraso es superior a medio tiempo de bit la decisión acerca de los unos y los ceros se invierte.

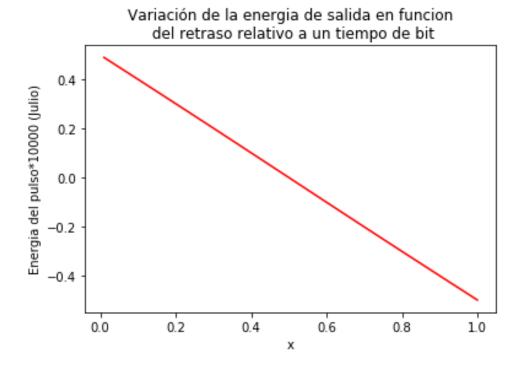


Ilustración 3: Variación de la correlación en función de la variación porcentual de la temporización con respecto al tiempo de bit

Sincronismo de trama

En este caso se debe generar en el receptor una onda cuadrada con cruces por cero en los instantes en que empieza o termina la trama.

La trama consiste en la organización de la información en bloques de símbolos de tamaño uniforme y se requiere para la decodificación adecuada de los mensajes o para el enrutamiento adecuado cuando se comparte el canal entre varios usuarios.

Ejemplos de tramas:

Cuando se codifican los datos usando códigos bloques para control de errores o cuando el canal es compartido por varios usuarios (TDMA).

Sincronismo de Red:

Un cuarto nivel de sincronismo lo realiza el transmisor variando su frecuencia y su temporización para responder a las expectativas del receptor. En algunos casos es necesaria una trayectoria de retorno para determinar la precisión de la temporización lo que implica una comunicación de dos vías o una red para ser exitosa.

Ej.: Comunicaciones satelitales:

Varias estaciones terrenas tienen acceso al satélite y cada una debe tener claridad sobre cuál es el momento preciso en que puede transmitir para lograr ocupar el recurso sin que interfiera a los demás.

Dependiendo del sistema particular de comunicaciones pueden requerirse uno o varios de los niveles de sincronización mencionados previamente:

Si la modulación es coherente se requieren como mínimo los tres niveles de sincronización básicos.

Ej.: Modulación PSK

Si la modulación es no coherente solo se requiere sincronismo de símbolo y trama, no se requiere sincronismo de fase, pero sí de frecuencia. Aunque esto simplifica el diseño del sistema su desempeño es inferior.

Ej.: Modulación FSK.

En este caso el receptor debe ser capaz de identificar cada una de las frecuencias usadas por el transmisor.

Costos vs beneficios

- ✓ La sincronización lleva asociado un costo que se incrementa con cada nivel de sincronización ya que se requiere:
 - Hardware adicional en el receptor
 - Tiempo extra para lograr la sincronización antes de comenzar la comunicación
 - Energía extra en algunos casos para enviar señales que ayudan al receptor en el proceso de sincronismo.
- ✓ Sin embargo, la sincronización permite que el sistema tenga **mejor desempeño** y sea **más versátil**:
 - En las comunicaciones analógicas en donde no se requiere sincronismo de portadora (Radiodifusión AM, TV analógica, etc.) se tienen problemas con la variación de la frecuencia de la portadora debida a efecto Doppler o a derivas en la frecuencia del transmisor. Esto implica la necesidad de usar un ancho de banda mayor al realmente necesario y esto a su vez implica que se recibe mayor energía de ruido y por tanto la necesidad de transmitir con una potencia mayor para lograr una razón señal a ruido adecuada.
 - Si en este caso se usa un receptor con rastreo de portadora, aumenta la complejidad, pero se reducen los requerimientos de ancho de banda y de potencia
 - En las comunicaciones digitales hay un compromiso entre complejidad y desempeño. Como ejemplo se pueden comparar *FSK* y *PSK*.
 - El primero requiere solamente seguimiento de la frecuencia de la portadora y sincronismo de bit.
 - En el segundo caso el receptor es mucho más complejo porque se requiere seguimiento de la frecuencia y la fase de la portadora lo cual es difícil de lograr sobre todo si existe efecto Doppler o desvanecimiento selectivo.
 - Sin embargo, se puede lograr el mismo desempeño en PSK que en FSK usando
 4 dB menos en la relación señal a ruido.
 - ✓ También hay un compromiso entre costo y desempeño:

Si se hace codificación con control de errores (codificación de canal) se mejora el desempeño porque se reduce la probabilidad de error, pero esto aumenta el costo debido al incremento de la complejidad del receptor que incluye la necesidad de sincronismo de bloque, mensaje o trama. En el caso de los códigos convolucionales el receptor debe conocer el estado de inicio y el estado final lo que equivale a la sincronización de trama, además que el receptor debe saber cómo agrupar los símbolos para la toma de decisiones de rama, lo que es un requerimiento de sincronismo.

✓ También hay un compromiso entre la eficiencia del sistema y la necesidad de sincronización:

El sincronismo de trama permite usar técnicas de acceso múltiple avanzadas (por ejemplo, el DAMA)

Hay técnicas de espectro disperso que permiten el acceso múltiple y que además trabajan en ambientes con mucha interferencia pero que requieren un alto nivel de sincronización incluyendo el sincronismo adicional de la secuencia pseudoaleatoria necesaria para generar el espectro disperso.

Sincronización del receptor

Todos los sistemas de comunicación digitales requieren algún grado de sincronización con las señales de entrada en los receptores. Se discuten a continuación los diferentes niveles de sincronización del receptor. La discusión comienza con los niveles básicos de sincronización requeridos para recepción coherente - sincronización de frecuencia y fase- y una discusión breve de los principios de diseño y operación del lazo de enganche de fase (*PLL*). La discusión entonces se amplía al tópico de sincronización de símbolo. Los tópicos finales en la sección son la sincronización de trama del receptor y las técnicas para alcanzarla y mantenerla.

Sincronización de frecuencia y fase

En la sincronización de frecuencia y fase se busca que el receptor recupere la portadora con la misma frecuencia y fase que la que se usó en el transmisor, a partir de la señal modulada que se recibe del canal, para ello normalmente se usa un PLL, el cual se describirá a continuación.

EI PLL

En el corazón de casi todos los circuitos de sincronización está alguna versión de lazo de enganche de fase (*PLL*). En los receptores digitales modernos este lazo puede ser difícil de reconocer, pero el equivalente funcional está siempre presente. Un diagrama esquemático del *PLL* básico está dado en la ilustración 4.

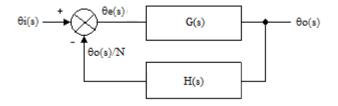


Ilustración 4: Diagrama esquemático de un PLL

En este esquema:

 $\theta_i(s)$ es la fase de la señal de entrada $\theta_o(s)$ es la fase de la señal de salida

 $\theta_e(s)$ Es el error de fase G(s) Prindividuales de alimentación hacia delante H(s) Prindividuales de realimentación

G(s) Producto de las funciones de transferencia

H(s) Producto de las funciones de transferencia

Los lazos de enganche de fase son sistemas realimentados de servo control cuyo parámetro controlado es la fase de una réplica, generada localmente, de la señal portadora de entrada; tienen tres componentes básicos: un detector de fase (*Phase detector: PD*), un filtro de lazo (*Low pass filter: LP*) y un oscilador controlado por voltaje (*Voltage controlled oscillator: VCO*).

En algunas aplicaciones se adiciona un contador programable que hace las veces de divisor de frecuencia y fase (Ver la ilustración 5)

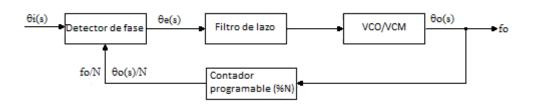


Ilustración 5: Diagrama esquemático de un PLL

El detector de fase produce un voltaje proporcional a la diferencia de fase entre la señal de entrada (Con ángulo de fase θ_i) y la salida del divisor de frecuencia (con ángulo de fase θ_i/N).

El filtro de lazo gobierna la respuesta del *PLL* a las variaciones en la señal de error. Un lazo bien diseñado debería ser capaz de encarrilar cambios en la fase de la señal de entrada, pero no ser demasiado sensible al ruido del receptor.

Después de filtrada, la señal de salida del detector de fase se usa como señal de control para el **VCO/VCM** (*Voltage controlled oscillator/Multivibrator*). A medida que la señal de entrada y la réplica local cambian una con respecto a la otra, la diferencia de fase (o error de fase) llega a ser una señal variante en el tiempo en el filtro de fase.

El oscilador controlado por voltaje VCO produce una réplica de la portadora con su misma frecuencia o un múltiplo de ella. El vco, como su nombre lo indica, es un oscilador cuya frecuencia es controlada por un nivel de voltaje en la entrada del dispositivo. Cualquier señal variante en el

tiempo modulará en frecuencia al **vco/vcm**. Si el **PLL** está enganchado la frecuencia de salida del **vco** es

$$F_o = NF_i$$

El divisor de frecuencia genera una señal a su salida que tiene la frecuencia y fase de entrada divididas por N. (Ganancia 1/N). Si se conecta directamente el vco al detector de fase se produce una ganancia unitaria (N = 1).

El detector de fase, el filtro y el VCO/VCM componen la trayectoria de alimentación hacia adelante (feed forward) y la trayectoria de realimentación (feed back) se compone del divisor de frecuencia.

Uso de la transformada de Laplace en el análisis del PLL

La transformada de Laplace permite representar un sistema, lineal e invariante en el tiempo además de causal, en el dominio de la variable compleja s mediante su función de transferencia y a partir de ella obtener la respuesta a distintas señales de entrada. Esta representación es doble en naturaleza porque contiene las soluciones tanto transitoria como en estado estable. Así se pueden considerar y evaluar todas las condiciones de operación.

El uso de la transformada de Laplace debe justificarse para el PLL porque este incluye tanto comportamientos lineales como no lineales. Esta justificación se presenta en el capítulo tres del libro Técnicas de enganche de fase de Floyd Gardner.

Por ejemplo, en el detector de fase usado en muchos PLL se realiza el producto entre la señal de entrada y la salida del lazo de realimentación. En este caso si ambas señales son sinusoidales se tiene:

$$x_i(t) = A * cos(\omega_i t + \theta_i(t))$$

$$x_r(t) = A * sin((\omega_o/N)t + \theta_o(t)/N)$$

Asumiendo que el PLL está enganchado se tiene que

$$\omega_i = \omega_o/N$$

Y la señal de salida del detector de fase será

$$x_o(t) = \frac{A^2}{2} \left(\sin(2\omega_i t + \theta_i(t) + \theta_o(t)/N) + \sin(\theta_i(t) - \theta_o(t)/N) \right)$$

La primera componente de esta salida está en el doble de la frecuencia de entrada y debe ser removida. La segunda componente es una función no lineal de la diferencia de los ángulos de entrada y es de baja frecuencia. Esto implica que el filtro de lazo debe ser pasa bajas.

Si se supone que el lazo está enganchado se puede asumir que se tiene un error de ángulo pequeño y, por tanto

$$sin(\theta_i(t) - \theta_o(t)/N) = sin(\theta_e(t)) \cong \theta_e(t)$$

Esto permite tratar el detector de fase como un dispositivo lineal y, además, asumir un comportamiento lineal del PLL.

Usando la teoría de servos, se pueden obtener las siguientes relaciones:

Para el error de fase (Función de transferencia de lazo cerrado de error):

$$\theta_e(s) = \frac{\theta_i(s)}{1 + G(s)H(s)}$$

Y para la fase de salida del VCO (Función de transferencia de lazo cerrado del sistema):

$$\theta_o(s) = \frac{G(s) * \theta_i(s)}{1 + G(s)H(s)}$$

En el dominio de la frecuencia:

$$\theta_e(\omega) = \frac{\theta_i(\omega)}{1 + G(\omega)H(\omega)}$$

$$\theta_o(\omega) = \frac{G(\omega) * \theta_i(\omega)}{1 + G(\omega)H(\omega)}$$

Tipo y orden del PLL

El tipo de un sistema se refiere al número de polos en el origen (integradores) de la función de transferencia de lazo abierto G(s)H(s).

Ejemplo:

$$G(s)H(s) = \frac{K}{s * (s + a)}$$

Es de tipo 1.

El orden de un sistema se refiere al grado más alto de la expresión polinómica

$$1 + G(s)H(s) = 0$$

Esta expresión se denomina la ecuación característica del sistema realimentado y tiene unas raíces que son los polos de la función de transferencia de lazo cerrado.

Por ejemplo, si se tiene una función de transferencia de lazo abierto de tipo 1:

$$G(s)H(s) = \frac{K}{s*(s+a)}$$

Entonces la ecuación característica será:

$$1 + G(s)H(s) = s^2 + a * s + K = 0$$

El cual es un polinomio de segundo orden. Luego este sistema es de tipo 1 y segundo orden.

Las funciones de transferencia de lazo abierto G(s)H(s) más usadas son:

Tipo 1

$$G(s)H(s) = \frac{K}{s * (s + a)}$$

Tipo 2:

$$G(s)H(s) = \frac{K * (s + a)}{s^2}$$

Tipo 3:

$$G(s)H(s) = \frac{K * (s+a) * (s+b)}{s^3}$$

Constantes de error

Se examinan las respuestas del PLL ante cambios en la fase de la señal de entrada:

- Cambio en Escalón de la fase de entrada (escalón de posición).
- Cambio en escalón de la frecuencia de entrada (escalón de velocidad), lo que implica un cambio en rampa en la fase de entrada.
- Cambio en rampa de la frecuencia de entrada (Escalón de aceleración), con un cambio parabólico en la fase a la entrada.

Estas respuestas dependerán del tipo de sistema (1, 2, 3). En muchos casos se espera que el error de fase $\theta_e(s)$, que representa la diferencia de fase que existe entre la referencia de entrada $\theta_i(s)$ y la realimentación $\theta_o(s)/N$, obtenido a la salida del detector de fase sea cero luego de un transiente (coherencia de fase), pero en otros se espera que al menos se logre que el sistema permanezca enganchado (coherencia de frecuencia).

El error de fase se debe examinar para determinar si las características del sistema, tanto de estado estable como transitorias, son óptimas y/o satisfactorias.

La respuesta transitoria es una función de la estabilidad del lazo y es cubierta en la próxima sección.

La evaluación de la respuesta en estado estable se puede simplificar con el uso del teorema del valor final de la transformada de Laplace. Este teorema permite encontrar el error de fase $\theta_e(t)$ en estado estable que resulta de aplicar a la entrada del sistema un cambio en $\theta_i(t)$ sin necesidad de calcular la transformada inversa de Laplace.

El teorema del valor final establece que:

$$\lim_{t\to\infty}\theta_e(t)=\lim_{s\to 0}[s*\theta_e(s)]$$

En donde

$$\theta_e(s) = \frac{\theta_i(s)}{1 + G(s) * H(s)}$$

La señal de entrada $\theta_i(s)$ se caracteriza como sigue:

Escalón de posición:

En este caso la fase de entrada cambia bruscamente a la entrada, por ejemplo, en las modulaciones digitales de fase:

$$\theta_i(t) = C_p \mu(t)$$

O, en notación de Laplace

$$\theta_i(s) = C_p/s$$

Donde c_p es la magnitud del escalón de fase en radianes. Esto corresponde a desplazar la fase de la señal de referencia entrante en c_p radianes.

Escalón de velocidad:

En este caso hay un cambio brusco en la frecuencia de entrada, lo que implica una variación lineal con el tiempo en la fase de entrada

$$\theta_i(t) = C_v * t * \mu(t)$$

O en notación de Laplace

$$\theta_i(s) = \frac{C_v}{s^2}$$

Donde c_v es la magnitud de la rata de cambio de la fase en radianes por segundo. Esto corresponde a aplicar una frecuencia que es diferente a aquella de la porción de realimentación de la frecuencia del vco. Asi, c_v es la diferencia de frecuencia en radianes por segundo que se ve en el detector de fase.

Escalón de aceleración:

Se debe a que la señal de entrada varía linealmente en frecuencia lo que implica una variación parabólica de la fase de entrada:

$$\theta_i(t) = C_a * t^2 * \mu(t)$$

O, en notación de Laplace

$$\theta_i(s) = \frac{2C_a}{s^3}$$

 c_a es la magnitud de la rata de cambio de frecuencia en radianes por segundo por segundo.

Respuesta al escalón de fase, al escalón de frecuencia y a la rampa de frecuencia de un sistema tipo 1:

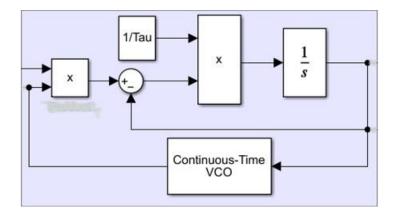


Ilustración 6: Diagrama de un PLL tipo 1

El lazo tipo 1 y orden 2 que se muestra en la ilustración 6 tiene una función de transferencia de lazo abierto dada por,

$$G(s)H(s) = \frac{K}{s(s+a)}$$

El valor final del error de fase para un sistema tipo 1 con una entrada de escalón de fase será:

$$\theta_e(s) = \left(\frac{1}{1 + \frac{K}{s(s+a)}}\right) \left(\frac{C_p}{s}\right) = \frac{(s+a)C_p}{(s^2 + as + K)}$$

$$\theta_e(t=\infty) = \lim_{s\to 0} \left[s\left(\frac{(s+a)C_p}{(s^2+as+K)}\right) \right] = 0$$

Así, el valor final para el error de fase es cero cuando se aplica un escalón de fase (escalón de posición) a la entrada.

En este caso el filtro de Lazo se puede construir con el esquema de la ilustración 7:

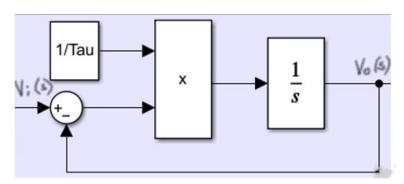


Ilustración 7: Diagrama del filtro de lazo de un PLL tipo 1

La función de transferencia del filtro de lazo se halla de la siguiente manera:

$$v_o(s) = (v_i(s) - v_o(s)) * \frac{1}{Tau * s}$$

$$v_o(s)(1+Tau*s)=v_i(s)$$

$$k_f(s) = \frac{v_o(s)}{v_i(s)} = \frac{1}{(1 + Tau * s)} = \frac{\frac{1}{(Tau)}}{s + \frac{1}{(Tau)}} = \frac{a}{s + a}$$

$$a = \frac{1}{Tau}$$

La función de transferencia de lazo abierto del PLL:

$$G(s)H(s) = \frac{K}{s(s+a)} = \frac{k_p k_v k_f}{s} = \frac{k_p k_v a}{s(s+a)}$$

Luego

$$K = k_v * k_p * a$$

La ecuación característica:

$$1 + G(s)H(s) = 1 + \frac{K}{s(s+a)} = 0$$

$$s^2 + a * s + K = s^2 + 2 * \zeta * w_n * s + w_n^2 = 0$$

En este caso

$$a = \frac{1}{Tau} = 2 * \zeta * w_n$$

$$K = k_v * k_n * a = w_n^2$$

$$k_v * k_n * 2 * \zeta * w_n = w_n^2$$

$$k_n * k_n * 2 * \zeta = w_n$$

Siendo k_v la sensibilidad del vco [Rad/s/Volt], k_p la sensibilidad del detector de fase [Volt/Rad], ζ [Rad], el coeficiente de amortiguamiento y w_n la frecuencia natural de oscilación [Rad/s],

Aquí se tiene un solo grado de libertad ya que teniendo k_v y k_p y escogiendo la constante de amortiguación ζ no se puede elegir de manera separada w_n .

Normalmente se escoge $0.5 \le \zeta \le 1$ y por lo tanto $k_v * k_p \le w_n \le 2 * k_v * k_p$

Como ejemplo podemos asumir que

 $k_v = 4000 \left[Rad/s/Volt \right]$

 $k_p = 0.5 [Volt/Rad]$

Y suponiendo que $\zeta = 0.7 [Rad]$, se tiene que

```
w_n = 2800
```

a = 2 * 0.7 * 2800 = 3920

K = 7840000

La respuesta al escalón unitario de fase con estos parámetros mostrada en la ilustración 8, se determinó en Matlab con el siguiente script:

```
%Respuesta al escalón
%Para un pll tipo 1 con G(s)*H(s) = k * N(s)/D(s)=K /(s * (s + a))
% T(s)=K / (s^2 + a*s + K)
%K = wn^2
%K = kv*kp*a
%a = 1/tau = 2*zita*wn;
%wn = 2*zita*kv*kp
t = [0:5e-3/100:5e-3]';
wn = 2800;
num = wn^2;
zita = 0.7;
den = [1, 2*zita*wn, wn^2];
y = step (num, den, t);
plot (t, y);
title ("Respuesta a un escalón unitario de un PLL tipo1");
xlabel ("tiempo");
grid;
```

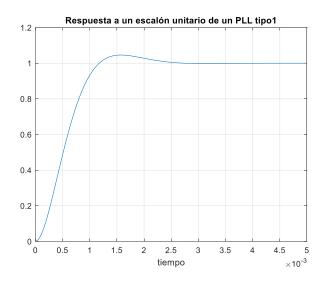


Ilustración 8: Respuesta al escalón para el sistema tipo 1 de segundo orden del ejemplo

Se simuló la respuesta de un **pll tipo 1** ante una **señal BPSK** utilizando el siguiente **script** y el esquema mostrado en la **ilustración** 9

Este script junto con el diagrama mostrado en la **ilustración 9**, permite simular, utilizando el software **Simulink**, el comportamiento del **PLL tipo 1** frente a cambios bruscos de fase a la entrada

```
Amplitud = 1 %Amplitud de la portadora
Rb = 200 %Rata en bps
Tb = 1/Rb %Tiempo de bit
Frec portadora = 1500 %Frecuencia de la portadora
```

```
Er = Amplitud^2*Tb %Energía recibida

Eta = Er/10 %Densidad espectral de potencia de ruido

Pot_Ruido = Eta*Rb %Potencia de ruido para una Er/Eta=10

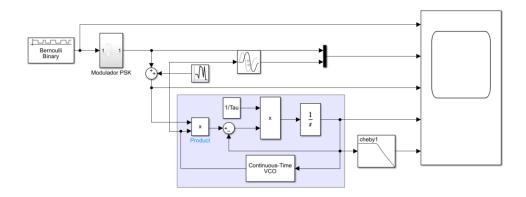
kv = 4000 %Sensibilidad del vco

kp = 0.5 %Sensibilidad del detector de fase

zita = 0.7;

wn = 2*zita * kp * kv

Tau = kp*kv/wn^2 %Constante de tiempo del Filtro de orden 1
```



llustración 9: Diagrama utilizado en Simulink para analizar la respuesta al escalón de fase de un PLL tipo 1

Los resultados obtenidos en la simulación se muestran en la ilustración 10, en donde en su orden se tiene:

- El tren de datos de entrada
- Señal modulada (azul) y señal de salida del *vco* (café),
- Señal modulada con ruido,
- Señal de control del *vco* obtenida a la salida del filtro de lazo y
- Señal de control a la salida del filtro pasa bajos.

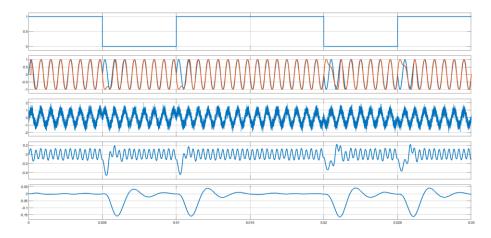


Ilustración 10: Resultados de la simulación del comportamiento de un **PLL** ante cambios bruscos de fase.

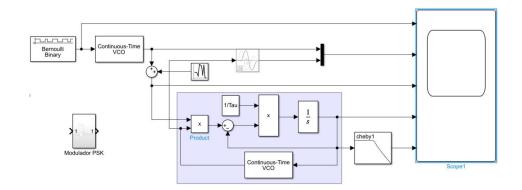
El valor final del error de fase para un sistema tipo 1 con una entrada de escalón de velocidad será:

$$\theta_e(s) = \left(\frac{1}{1 + \frac{K}{s(s+a)}}\right) \left(\frac{C_v}{s^2}\right) = \frac{(s+a)C_v}{s(s^2 + as + K)}$$

$$\theta_e(t=\infty) = \lim_{s\to 0} \left[s\left(\frac{(s+a)C_v}{s(s^2+as+K)}\right) \right] = \frac{aC_v}{K}$$

Así, el valor final para el error de fase es constante cuando se aplica a la entrada un escalón de frecuencia (escalón de velocidad). En este caso el error de fase depende de la diferencia de frecuencia en el escalón C_v y de la ganancia de lazo cerrado K del PLL. Esto indica que la ganancia de lazo cerrado K debe ser grande.

El esquema de la ilustración 11, junto con el script anterior, permite simular el comportamiento de un *PLL* tipo 1 que trabaja con una entrada con modulación *FSK*.



llustración 11: Esquema usado para simular la respuesta de un PLL ante cambios bruscos de frecuencia.

Los resultados obtenidos en la simulación se observan en la ilustración 12.

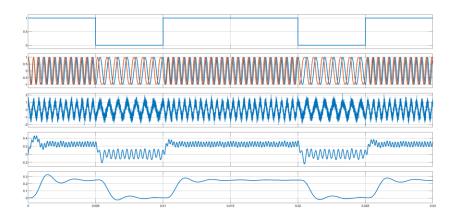


Ilustración 12: Resultados de la simulación del PLL ante cambios bruscos de frecuencia a su entrada.

El vco del modulador tiene una sensibilidad $k_v = 5 * R_b = 1000$, Esto hace que la modulación resultante produzca una frecuencia de corrida libre de 1500 Hz cuando la entrada es un cero y 2500 Hz cuando la entrada es un uno El vco del PLL tiene una sensibilidad $k_v = 4000$

El valor final del error de fase para un sistema tipo 1 con una entrada en escalón de aceleración será:

$$\theta_e(s) = \left(\frac{1}{1 + \frac{K}{s(s+a)}}\right) \left(\frac{2C_a}{s^3}\right) = \frac{2(s+a)C_a}{s^2(s^2 + as + K)}$$

$$\theta_e(t=\infty) = \lim_{s\to 0} \left[s \left(\frac{(s+a)C_a}{s^2(s^2+as+K)} \right) \right] = \infty$$

El esquema de la ilustración 13 permite simular el comportamiento del PLL en presencia de una señal chirp y ruido.

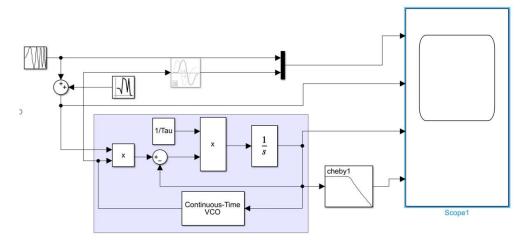


Ilustración 13: Esquema utilizado para simular la respuesta de un PLL tipo 1 ante una variación en rampa de la frecuencia de entrada

La señal *chirp* se programó de tal manera que incremente su frecuencia entre 0 *Hz* y 3500 *Hz* de manera lineal en un tiempo de 0.03 *segundos* tal como se muestra en la ilustración 14.

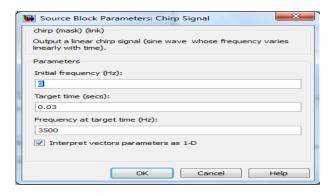


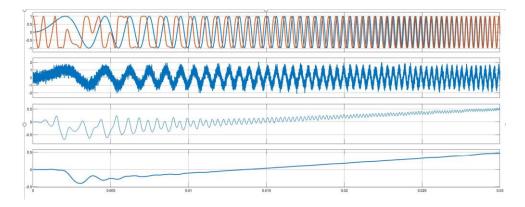
Ilustración 14: Parámetros del generador de la señal chirp de entrada al PLL.

Los resultados obtenidos en la simulación se muestran en la ilustración 15. Se observa que el *PLL* captura la señal de entrada a partir de una frecuencia aproximada de

$$f_1 = 7.47 * 10^{-3} * 3500/0.03 = 871.5 Hz$$

y se desengancha en una frecuencia aproximada de

$$f_2 = 0.03 * 3500/0.03 = 3500 Hz$$



llustración 15: resultados de la simulación del comportamiento del *PLL* ante cambios en rampa de la señal de entrada

Se repitió la simulación programando la señal *chirp* para que cambiara su frecuencia de manera lineal, pero decreciendo de 3500 Hz a 0 Hz en el mismo intervalo de tiempo como se muestra en la ilustración 16.

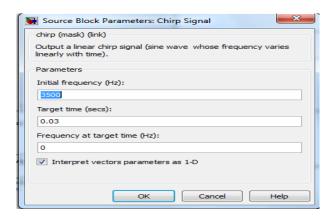
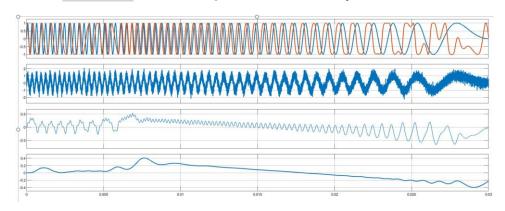


Ilustración 16: Parámetros del generador de la señal chirp de entrada al PLL



llustración 17: resultados de la simulación del comportamiento del *PLL* ante cambios en rampa de la señal de entrada

Los resultados obtenidos se muestran en la ilustración 17 en donde se observa que en este caso el *PLL* captura la señal de entrada en una frecuencia aproximada de

$$f_3 = 3500 - 7.629 * 10^{-3} * 3500/0.03 = 2610Hz$$

y se desengancha en una frecuencia aproximada a

$$f_4 = 3500 - 0.022 * 3500/0.03 = 933 Hz.$$

De estos resultados se concluye que el rango de captura de este PLL es

$$R_c = 2610 - 871.5 = 1738.5Hz$$

Y que el rango de enganche es

$$R_e = 3500 - 933 = 2567 \, Hz$$

Respuesta al escalón de fase, al escalón de frecuencia y a la rampa de frecuencia de un sistema tipo 2:

El lazo tipo 2 y orden 2 que se muestra en la ilustración 18 tiene una función de transferencia de lazo abierto dada por,

$$G(s)H(s) = \frac{K(s+a)}{s^2} = \frac{k_p k_v k_f(s)}{s}$$

Y por lo tanto el filtro de lazo tiene una función de transferencia

$$k_f(s) = (s+a)/s$$

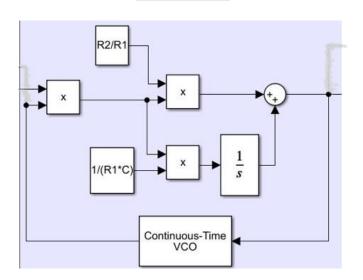


Ilustración 18: PLL tipo 2 y orden 2

Los esquemas mostrados en las ilustraciones 19 y 20 proveen los resultados deseados para el filtro de lazo.

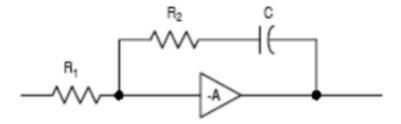


Ilustración 19: Filtro activo de lazo.

La constante *A* es la ganancia de voltaje del amplificador. Si se puede asumir que dicha ganancia es muy alta, entonces el esquema anterior se puede representar como se muestra en la ilustración 20

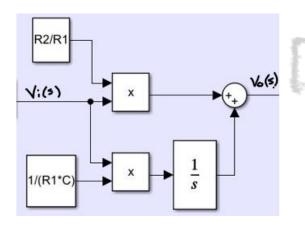


Ilustración 20: Esquema de un filtro de lazo apropiado para lograr un PLL tipo 2 de orden 2

La función de transferencia de este filtro se calcula así:

$$v_o(s) = v_i(s) * \left(\frac{R_2}{R_1} + \frac{1}{R_1 * C * s}\right)$$

$$k_f(s) = \frac{v_o(s)}{v_i(s)} = \left(\frac{R_2}{R_1} + \frac{1}{R_1 * C * s}\right) = \left(\frac{R_2 * C * s + 1}{R_1 * C * s}\right) = \frac{R_2}{R_1} * \frac{\left(s + \frac{1}{(R_2 * C)}\right)}{s}$$

En este caso

$$a=\frac{1}{(R_2*C)}$$

Y, por lo tanto,

$$K = k_p k_v \frac{R_2}{R_1}$$

La ecuación característica

$$1 + G(s)H(s) = 1 + \frac{K(s+a)}{s^2} = 0$$

$$s^{2} + K * s + K * a = s^{2} + 2 * \zeta * w_{n} * s + w_{n}^{2} = 0$$

Por lo tanto,

$$K = 2 * \zeta * w_n$$

$$K*a=w_n^2$$

En este caso

$$K = k_v * k_p * \frac{R_2}{R_1} = 2 * \zeta * w_n$$

$$\frac{K}{R_2C} = \frac{2 * \zeta * w_n}{R_2C} = w_n^2$$

Siendo k_v la sensibilidad del vco [Hz/Volt], k_p la sensibilidad del detector de fase [Volt/Rad].

Aquí se tienen dos grados de libertad ya que teniendo k_v y k_p se pueden escoger ζ y w_n de manera separada.

Normalmente se escoge $0.5 \le \zeta \le 1$ y $w_n * T_s$ se escoge con base en la curva de respuesta al escalón normalizada que se verá más adelante.

Como ejemplo podemos asumir que

 $k_v = 1000$

 $k_{p} = 0.5$

 $\zeta = 0.8$, para un sobretiro inferior al 20%

Tiempo de establecimiento T_s inferior a 1 ms.

Usando las curvas de respuesta normalizada al escalón normalizadas que se analizarán posteriormente (ver ilustración 32) se tiene:

$$w_n T_s = 4.5 \qquad \qquad w_n = 4500 \, Rad/s$$

Con estos valores y utilizando el siguiente script en Matlab se obtiene la respuesta al escalón de la ilustración 21:

```
%Respuesta al escalón para un PLL tipo 2
t = [0:1e-5:3e-3]';
wn = 4500
zita = 0.8
num = wn*[2*zita,wn];
den = [1,2*zita*wn,wn^2];
y = step (num,den,t);
plot (t,y);
title ("Respuesta a un escalón unitario de un PLL tipo2");
xlabel ("tiempo");
grid;
```

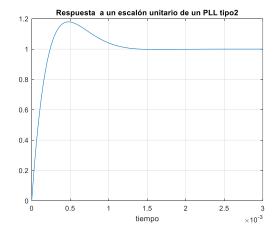


Ilustración 21: Respuesta al escalón para el sistema tipo 2 de segundo orden del ejemplo

El valor final del error de fase para un sistema tipo 2 con una entrada de escalón de fase será:

$$\theta_e(s) = \left(\frac{1}{1 + \frac{K(s+a)}{s^2}}\right) \left(\frac{C_p}{s}\right) = \frac{sC_p}{(s^2 + Ks + Ka)}$$

$$\theta_e(t=\infty) = \lim_{s\to 0} \left[s \left(\frac{sC_p}{(s^2 + Ks + Ka)} \right) \right] = 0$$

Así, el valor final para el error de fase, cuando se aplica un escalón de fase (escalón de posición) a la entrada, es cero.

La respuesta en el tiempo del sistema de segundo orden y tipo 2 ante una señal modulada en fase (BPSK), se obtiene en Matlab a partir del esquema mostrado en la ilustración 22 y del script siguiente:

```
%Este script junto con simulink simulan el comportamiento
%del PLL tipo 2 frente a cambios bruscos de fase y de frecuencia y variaciones
lineales de frecuencia a la entrada
Amplitud = 0.6 %Amplitud de la portadora Rb = 200 %Rata en bps
Tb = 1/Rb
                         %Tiempo de bit
Frec portadora = 2000
                        %Frecuencia de la portadora
Er = Amplitud^2*Tb
                         %Energía recibida
Eta = Er/10
                          %Densidad espectral de potencia de ruido
Pot Ruido = Eta*Rb
                          %Potencia de ruido par una er/eta=10
kv = 50000
                          %Sensibilidad del VCO
kp = 0.5
                          %Sensibilidad del detector de fase
Ts = Tb/5
                          %Tiempo de establecimiento
wn = 4.5/Ts
                          %Frecuencia natural de la respuesta
zita = .8
C = 1e-6
R1 = kp*kv/(wn^2*C)
R2 = 2*zita/(wn*C)
```

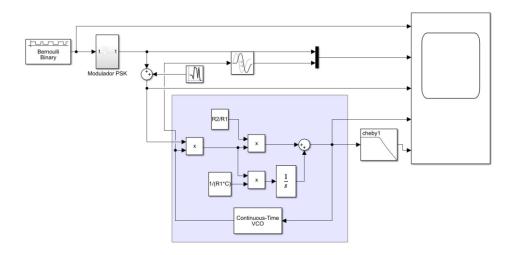


Ilustración 22: Esquema usado para simular la respuesta al escalón de un PLL tipo 2

Los resultados obtenidos se muestran en la ilustración 23:

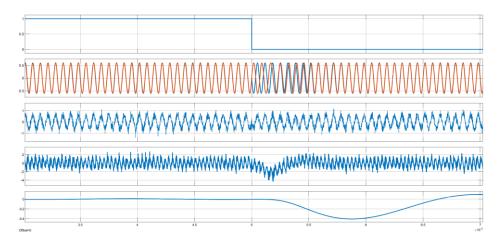


Ilustración 23: Respuesta de un PLL tipo 2 ante una señal modulada en fase (BPSK)

El valor final del error de fase para un sistema tipo 2 con una entrada de escalón de frecuencia será:

$$\theta_e(s) = \left(\frac{1}{1 + \frac{K(s+a)}{s^2}}\right) \left(\frac{C_v}{s^2}\right) = \frac{C_v}{(s^2 + Ks + Ka)}$$

$$\theta_e(t=\infty) = \lim_{s\to 0} \left[s\left(\frac{C_v}{(s^2 + Ks + Ka)}\right) \right] = 0$$

Así, el valor final para el error de fase, cuando se aplica un escalón de frecuencia (escalón de velocidad) a la entrada, es cero.

La respuesta a una variación en escalón de la frecuencia se realiza con el esquema mostrado en la ilustración 24:

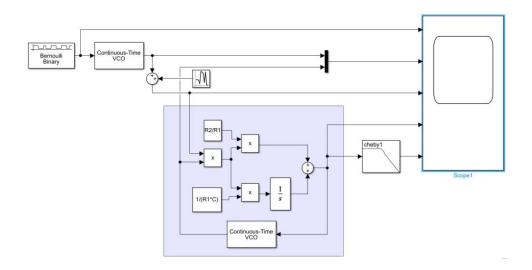


Ilustración 24: Esquema usado para encontrar la respuesta al escalón de frecuencia de un PLL tipo 2.

Los resultados obtenidos se visualizan en la ilustración 25:

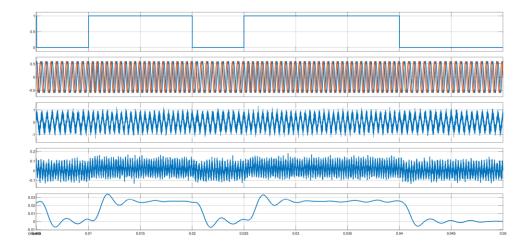


Ilustración 25: Resultados obtenidos en la simulación de un esquema de modulación en FSK

El valor final del error de fase para un sistema tipo 2 con una entrada de rampa de frecuencia será:

$$\theta_e(s) = \left(\frac{1}{1 + \frac{K(s+a)}{s^2}}\right) \left(\frac{2C_a}{s^3}\right) = \frac{2C_a}{s * (s^2 + Ks + Ka)}$$

$$\theta_e(t=\infty) = \lim_{s\to 0} \left[s \left(\frac{2C_a}{s*(s^2 + Ks + Ka)} \right) \right] = \frac{2C_a}{Ka}$$

Así, el valor final para el error de fase, cuando se aplica una rampa de frecuencia (escalón de aceleración) a la entrada, es constante. Depende de la pendiente de la rampa C_a , de a y de K

La respuesta a una rampa de frecuencia a la entrada del PLL se obtiene con el esquema mostrado en la ilustración 26:

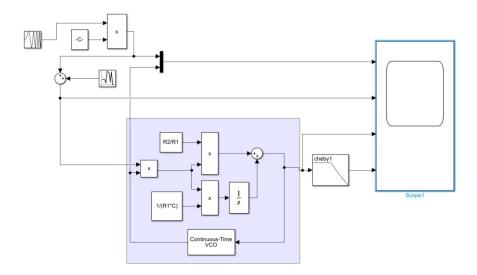


Ilustración 26: Esquema usado para encontrar la respuesta una rampa en frecuencia aplicada a un PLL tipo 2.

Los resultados ante una rampa ascendente (ver ilustración 27):

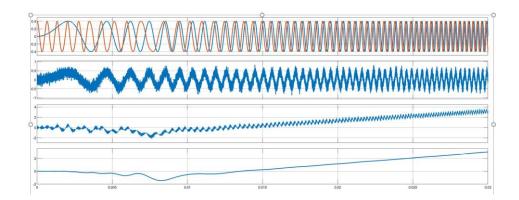


Ilustración 27: Resultados obtenidos en la simulación de la respuesta de un PLL ante una señal de entrada en rampa de frecuencia.

El tiempo de captura: 8.6e-3

La frecuencia de captura:

$$f_c = 8.6 * 10^{-3} * \frac{3000}{0.03} = 860$$

El tiempo de desenganche: 3e-3 s

La frecuencia de desenganche:

$$f_d = 3 * 10^{-2} * \frac{3000}{0.03} = 3000$$

Los resultados ante una rampa descendente (ver ilustración 28):

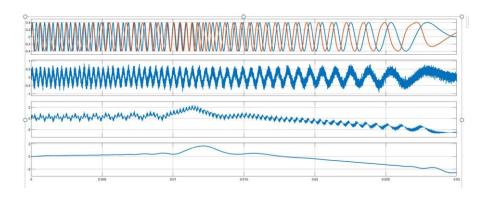


Ilustración 28 : Resultados obtenidos en la simulación de la respuesta de un PLL ante una señal de entrada en rampa de frecuencia.

El tiempo de captura: 0.012

La frecuencia de captura:

$$f_c = 3000 - 12 * 10^{-3} * \frac{3000}{0.03} = 1800$$

El tiempo de desenganche: 0.026

La frecuencia de desenganche:

$$f_d = 3000 - 26 * 10^{-3} * \frac{3000}{0.03} = 400$$

El rango de captura:

$$R_c = 1800 - 860 = 940$$

El rango de enganche:

$$R_e = 3000 - 400 = 2600$$

Usando el teorema del valor final, se puede construir la tabla 1 que muestra los errores de fase de estado estable respectivos.

Entrada / tipo	Tipo 1	Tipo 2	Tipo 3
Escalón de posición	Cero	Cero	Cero
Escalón de velocidad	Constante	Cero	Cero
Escalón de aceleración	Con incremento continuo	Constante	Cero

Tabla 1 Errores de fase de estado estable para distintos tipos de PLL y de señal de entrada

Un error de fase cero identifica coherencia de fase entre las dos señales de entrada del detector de fase.

Un error de fase constante identifica una diferencia de fase entre las dos señales de entrada al detector de fase. La magnitud de este error de fase diferencial es proporcional a la ganancia de lazo y a la magnitud del escalón de entrada.

Un error de fase en incremento continuo identifica una rata de cambio de la fase. Esta es una condición de desenganche para el lazo de enganche por fase.

Al usar la tabla 1 se puede determinar qué tipo de sistema es necesario para alguna entrada específica.

Por ejemplo, si se desea que el PLL enganche una frecuencia de referencia (escalón de velocidad) con error de fase cero, se requiere mínimo un sistema tipo 2.

Estabilidad

- La técnica del lugar de raíces para determinar la posición de los polos y los ceros del sistema en el plano s se usa a menudo para visualizar gráficamente la estabilidad de un sistema.
- El grafico resultante ilustra como los polos de lazo cerrado (raíces de la ecuación característica) varían con la ganancia del lazo.
- Para estabilidad, todos los polos deben permanecer a la izquierda del eje imaginario del plano s.

 La relación de los polos y los ceros del sistema entonces determinan el grado de estabilidad.

El contorno del lugar de raíces se puede determinar usando las siguientes reglas:

- Regla 1: el lugar de raíces comienza en los polos de G(s)H(s) (K=0) y termina en los ceros ($K=\infty$) donde K es la ganancia de lazo.
- Regla 2: El número de ramas del lugar de raíces es igual al número de polos o el número de ceros, el que sea mayor. El número de ceros en el infinito es la diferencia entre el número de polos finitos y el número de ceros finitos de G(s)H(s).
- Regla 3: el contorno del lugar de raíces esta bordeado por asíntotas cuya posición angular está dada por

$$\frac{(2n+1)\pi}{\#P-\#Z}$$
 $n=0,1,2,\cdots$

En donde #P(#Z) es el número de polos (ceros) finitos.

• Regla 4: La intercepción de las asíntotas está posicionada en el centro de gravedad (CG)

$$CG = \frac{\sum P - \sum Z}{\#P - \#Z}$$

Donde $\sum P(\sum Z)$ es la suma de polos (suma de ceros).

- Regla 5: El lugar de raíces puede ser encontrado en una sección dada del eje real solamente sí #P + #Z a la derecha es impar.
- Regla 6: Los puntos de ruptura (separación) desde el eje real negativo están dados por

$$\frac{dK}{ds} = 0$$

Nuevamente K es la variable de ganancia de lazo factorizada desde la ecuación característica.

Estabilidad del Lazo de tipo 1 y segundo orden

El lazo tipo 1 y orden 2 mostrado en la ilustración 6 tiene una función de transferencia de lazo abierto dada por,

$$G(s)H(s) = \frac{K}{s(s+a)}$$

En el ejemplo visto previamente a = 980

El lugar de raíces se encuentra como sigue:

• El lugar de raíces tiene dos ramas (regla 2) las cuales comienzan en s = 0 y s = -980 y terminan en los dos ceros localizados en el infinito (Regla 1).

 Las asíntotas pueden encontrarse de acuerdo con la regla 3. Debido a que hay dos polos y no hay ceros, la ecuación se convierte en

$$\frac{(2n+1)\pi}{2} = \begin{cases} \frac{\pi}{2} & n=0\\ \frac{3\pi}{2} & n=1 \end{cases}$$

• La posición de la intersección de acuerdo con la regla 4:

$$s = \frac{\sum P - \sum Z}{\#P - \#Z} = \frac{(-980) - (0)}{2 - 0} = -490$$

• El **punto de ruptura**, como se define en la **regla 6**, puede ser encontrado escribiendo primero la ecuación característica:

$$C.E = 1 + G(s)H(s) = 0$$

$$=1+\frac{K}{s(s+980)}=0=s^2+980s+K$$

La ecuación característica de segundo orden se acostumbra a normalizar en forma estándar como

$$s^2 + 2\xi\omega_n s + \omega_n^2 = 0$$

Donde el factor de amortiguamiento $\xi = cos\phi \left(0^{\circ} \le \phi \le 90^{\circ}\right)$ y ω_n es la frecuencia natural. Resolviendo para K tenemos:

$$K = -s^2 - 980s$$

Tomando la derivada con respecto a s e igualando a cero determinamos el punto de ruptura:

$$\frac{dK}{ds} = -2s - 980 = 0$$

Se tiene entonces que s = -490 es el punto de ruptura.

Con los resultados obtenidos previamente, y utilizando el script en Matlab mostrado a continuación, se procede a dibujar el lugar de raíces mostrado en la ilustración 29.

```
%Lugar de raíces (ver ilustración 29) de un sistema de tipo 1 %G(s)*H(s) = K/(s*(s+980)) = K*N(s)/D(s) %T(s) = K/(s^2 + 980*s + K) s=tf('s'); Num = [1]; Den = [1 980 0]; sys = tf(Num,Den); rlocus(sys)
```

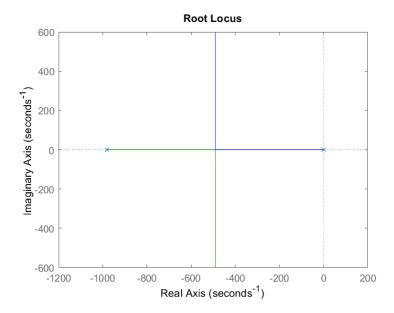


Ilustración 29: Lugar de raíces para un PLL tipo 1 y segundo orden.

- La respuesta normalizada en el tiempo a un escalón de posición (fase) de este sistema de segundo orden y tipo 1 para varias razones de amortiguación se muestra en la ilustración 30.
- La respuesta en el tiempo (frecuencia de salida) a una entrada escalón de velocidad (frecuencia) es también caracterizada por el mismo conjunto de curvas.
- Esta respuesta se obtiene con el siguiente script en Matlab.

```
%Respuesta al escalón normalizada para distintos valores de zita
%Para un PLL tipo 1 con G(s)H(s) = k*(N(s)/D(s)) = K/(s*(s+a))
% T(s) = K/(s^2 + a*s + K)
%K = wn^2
%K = kv*kp*a
%a = 1/tau = 2*zita*wn;
%wn = 2*zita*kv*kp
t = [0:0.2:20]';
vectZita = [0.1:0.1:1.5];
wn = 1;
num = wn^2;
Y = [];
for indice = 1:length(vectZita)
      zita = vectZita(indice);
      den = [1,2*zita*wn,wn^2];
      y = step (num, den, t);
      Y = [Y, y];
end
plot (t, Y);
title ("Respuesta normalizada a un escalón unitario de un PLL tipo1");
xlabel ("tiempo normalizado (wn*t)");
grid;
```

- El sobretiro y la estabilidad como una función del factor de amortiguamiento ξ (zita) son ilustrados por las diversas curvas de la figura. Cada respuesta es dibujada como función del tiempo normalizado $\omega_n t$.
- Para un ξ (zita) dado y un tiempo de estabilización (settling time) t, se puede determinar el ω_n requerido para alcanzar los resultados deseados.

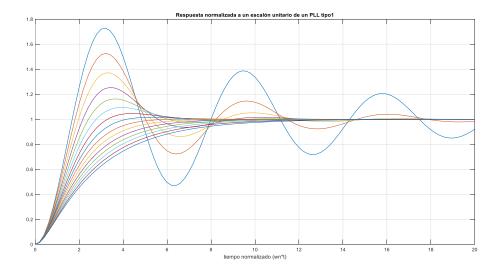


Ilustración 30: Respuesta normalizada al escalón de un PLL tipo 1 y segundo orden

Ejemplo:

Asuma:

- \checkmark $\xi = 0.5$
- ✓ error < 10%</p>
- \checkmark Para t > 1 ms.

De la curva para $\xi = 0.5$ el error es menor que el 10% del valor final para todos los tiempos mayores que $\omega_n t = 4.5$. El ω_n requerido se puede calcularse asi:

$$\omega_n t = 4.5$$

$$\omega_n = \frac{4.5}{t} = \frac{4.5}{0.001} = 4.5 \, krad/s$$

 ξ Se selecciona típicamente entre **0.5** y **1** para rendir un óptimo sobretiro y desempeño frente al ruido.

Sin embargo, como se analizó previamente, no se pueden escoger independientemente ω_n y ξ

Estabilidad de un sistema tipo 2 y segundo orden:

La función de transferencia de lazo abierto del PLL tipo 2 y segundo orden está dada por:

$$G(s)H(s) = \frac{K(s+a)}{s^2}$$

Se observa que se adiciona un cero para proveer estabilidad ya que, sin el cero, los polos se moverían a lo largo del eje $j\omega$ como función de la ganancia y el sistema seria naturalmente oscilatorio en todos los momentos.

la función de transferencia de lazo abierto debe tomar la forma

$$G(s)H(s) = \frac{K_p K_v K_f}{s} = \frac{K(s+a)}{s^2}$$

Así, K_f debe tomar la forma

$$K_f = \frac{s+a}{s}$$

Este filtro se puede construir con los esquemas de las ilustraciones 19 y 20.

Como resultado la función de transferencia del filtro K_f Se expresa como:

$$K_f = \frac{R_2}{R_1} * \left(\frac{s + 1/tau}{s}\right)$$

Con $tau = R_1C$. Las variables R_1 , R_2 y C se usan en general para establecer las características del lazo.

La función de transferencia de lazo abierto es

$$G(s)H(s) = K_p * \frac{R_2}{R_1} * \left(\frac{s + \frac{1}{tau}}{s}\right) * \frac{K_v}{s} = K * \frac{N(s)}{D(s)}$$

En donde

$$K = \frac{R_2}{R_1} k_p k_v$$

Además

$$N(s) = s + \frac{1}{tau}$$

$$D(s) = s^2$$

La ecuación característica toma la forma

$$C.E = 1 + G(s)H(s) = 0 = s^2 + \frac{K_p K_v R_2}{R_1} s + \frac{K_p K_v}{R_1 C} = s^2 + 2\xi \omega_n s + \omega_n^2$$

Al relacionar esta ecuación con la forma estándar, igualando los coeficientes, se tiene que,

$$\frac{K_p K_v}{R_1 C} = \omega_n^2 \qquad \qquad \frac{K_p K_v R_2}{R_1} = 2\xi \omega_n$$

El porcentaje de sobretiro y el tiempo de establecimiento se usan ahora para determinar ω_n . De la ilustración 32 se ve que una razón de amortiguamiento de $\xi=0.8$ producirá un sobretiro pico menor que el 20% y se establecerá dentro del 5% en $\omega_n t=4.5$.

Conociendo el valor de kp y kv, asumiendo un tiempo de establecimiento determinado y requiriendo un sobretiro determinado en la respuesta transiente al escalón se puede determinar wn. A partir de estos valores se puede asumir un capacitor cualquiera c y se pueden entonces determinar los valores de las resistencias del filtro que permiten lograr un PLL que cumpla con los requerimientos.

Si el tiempo requerido de enganche es 1 ms, entonces:

$$\omega_n = \frac{4.5}{t} = \frac{4.5}{0.001} = 4500 \quad [rad/s]$$

El lugar de raíces del PLL tipo 2 se muestra en la ilustración 31 y se obtiene en Matlab utilizando el siguiente script:

```
%Lugar de raices para un pll tipo 2 con ecuación característica
%1+G(s)H(s) = 0
                1+k*N(s)/D(s) = 1+k*(s+a)/s^2 = s^2 + K*s + K*a =
s^2+2*zita*wn*s+wn^2=0
%k = kp*kv*R2/R1 = 2*zita*wn
                                       %k*a = wn^2
%tau = R2*C
                                       %a = 1/tau
%wn^2 = kp * kv / (R1 * C)
                                       2* zeta * wn = kp * kv * R2 / R1
%N(s) = s+1/tau
                                       %D(s) = s^2
Rb = 200;
                   Tb = 1/Rb;
                                       C = 1e-5
                   kp = 0.5;
kv = 2000;
                                       Ts = Tb/5;
wn =4.5/Ts;
                   tau = kp*kv/wn^2
                                       s = tf('s')
Num = [1 1/tau]
                   Den = [1 \ 0 \ 0]
                                       sys = tf(Num, Den)
rlocus(sys)
```

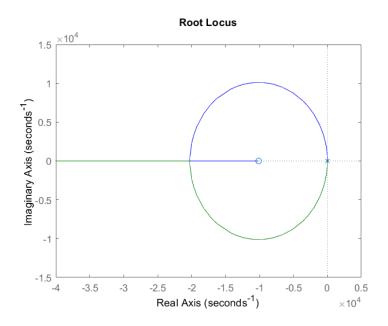


Ilustración 31: Contorno del lugar de raíces de un lazo de tipo 2 y segundo orden.

Como se puede observar en la gráfica este lugar de raíces,

- Tiene 2 ramas que arrancan del origen.
- Tiene una asíntota localizada a 180°.
- Tiene el centro de gravedad ubicado en s = a; sin embargo, con una sola asíntota no hay intersección en este punto.
- Permanece en un círculo centrado en s = -a y continua sobre todas las porciones del eje real negativo a la izquierda del cero.
- Tiene el punto de ruptura ubicado en s = -2a.

La respuesta en fase o frecuencia de salida a una entrada escalón de posición (fase) o un escalón de velocidad (frecuencia) en función del tiempo normalizado para este sistema tipo 2 de segundo orden se muestra en la ilustración 32.

Como se ilustra en el ejemplo previo, la ω_n requerida se puede determinar por el uso del grafico cuando se dan ξ y el tiempo de estabilización (settling time)

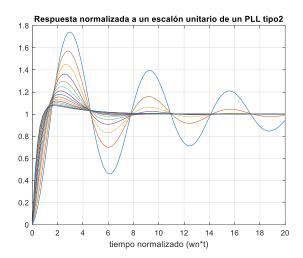


Ilustración 32: Respuesta al escalón para un lazo tipo 2 de segundo orden.

Análisis en la frecuencia

En la <u>llustración 33</u> se muestra un diagrama esquemático simplificado de un <u>PLL</u> orientado al análisis desde el punto de vista de la frecuencia.

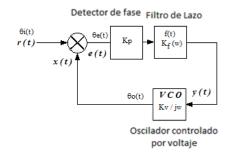


Ilustración 33: Diagrama esquemático de un PLL

Considere una señal de entrada normalizada de la forma

$$r(t) = cos(w_0t + \theta_i(t))$$

Donde w_0 es la frecuencia nominal de la portadora y $\theta_i(t)$ es una fase que varía lentamente. Similarmente, considere una salida normalizada del vco de la forma

$$x(t) = 2\sin(w_0 t + \theta_o(t))$$

Estas señales producirán una señal de error a la salida del detector de fase de la forma

$$e(t) = 2sin(w_0t + \theta_o(t))cos(w_0t + \theta_i(t))$$

= $sin(\theta_i(t) - \theta_o(t)) + sin(2w_0t + \theta_i(t) + \theta_o(t))$

Asumiendo que el **filtro de lazo** es un **pasa bajos**, el segundo término del lado derecho de la ecuación se filtra y puede ser ignorada. Esta suposición pasa bajas es una decisión de diseño de lazo razonable. Un filtro pasa bajas provee una señal de error que es solamente una función de la diferencia en fase entre la entrada y la salida del *VCO*. Esta es exactamente la señal de error que se necesita.

$$e(t) \cong sin(\theta_i(t) - \theta_o(t))$$

Como se observa la relación entre el voltaje de salida y el error de fase no es lineal. Sin embargo, se asume que cuando el lazo está cerca del enganche el error de fase es pequeño y por lo tanto

$$e(t) = sin[\theta_i(t) - \theta_o(t)] \cong k_p * [\theta_i(t) - \theta_o(t)]$$

Esta será la situación cuando el lazo está operando normalmente. Esta ecuación diferencial lineal en $\theta_o(t)$ (utilizando la aproximación de ángulo pequeño) se conoce como la ecuación lineal de lazo. Es la única relación útil para determinar el comportamiento durante la operación normal (donde el error de fase es pequeño).

La frecuencia de salida de la señal sinusoidal del *vco* es la derivada en el tiempo de su argumento.

- Si hacemos la suposición de que w_0 es la frecuencia no controlada del VCO (la frecuencia de salida cuando el voltaje de entrada es cero o frecuencia de corrida libre), podemos expresar la diferencia en la frecuencia de salida del VCO desde w_0 como el diferencial en tiempo del término de fase $\theta_0(t)$.
- La frecuencia de salida del VCO es una función lineal del voltaje de entrada. Por lo tanto, debido a que un voltaje de entrada cero produce una frecuencia de salida w_0 , la diferencia en la frecuencia de salida con w_0 será proporcional al valor del voltaje de entrada y(t), o

$$\Delta w(t) = \frac{d[\theta_o(t)]}{dt}$$

$$= K_v * y(t)$$

$$= K_v * K_p * e(t) \otimes f(t)$$

$$\cong K * [\theta_i(t) - \theta_o(t)] \otimes f(t)$$

• Donde $\Delta w(t)$ denota la diferencia de frecuencia con respecto a la de corrida libre, la notación \otimes indica la operación de convolución.

• El factor K_v es la ganancia del VCO(Rad/s/V), y f(t) es la respuesta al impulso del filtro de lazo.

Ejemplo: Ecuación lineal de lazo.

Muestre que para un valor de K_v y f(t) escogidos apropiadamente la ecuación lineal de lazo demuestra una tendencia hacia enganche de fase- o sea, la diferencia de fase entre la señal de entrada y la salida del VCO tiende a decrecer.

Solución:

Considere el caso donde la fase de la señal de entrada $\theta_i(t)$, varía lentamente con el tiempo.

- Se puede ver que si la diferencia de fase en el lado derecho de la ecuación es positiva (o sea que $\theta_l(t) > \theta_o(t)$), entonces con una escogencia apropiada de K_v y f(t), la derivada temporal de $\theta_o(t)$ será positiva, tal que $\theta_o(t)$ crecerá con el tiempo, lo que tenderá a reducir la magnitud de la diferencia $\theta_l(t) \theta_o(t)$
- Por otra parte, si la diferencia de fase es negativa, $\theta_o(t)$ decrecerá con el tiempo, lo que también reducirá la magnitud de la diferencia de fase.
- Finalmente, si $\theta_i(t) = \theta_o(t)$ entonces la ecuación lineal indica que $\theta_o(t)$ no cambiará con el tiempo y se mantendrá la igualdad.

La transformada de Fourier de la ecuación lineal

$$jw\theta_o(w) = K[\theta_i(w) - \theta_o(w)]K_f(w)$$

En donde:

$$\theta_{o}(w) \overset{F}{\leftrightarrow} \theta_{o}(t)$$
$$\theta_{i}(w) \overset{F}{\Leftrightarrow} \theta_{i}(t)$$
$$K_{f}(w) \overset{F}{\Leftrightarrow} f(t)$$

Reorganizando

$$\frac{\theta_o(w)}{\theta_i(w)} = \frac{KK_f(w)}{jw + KK_f(w)} = H(w)$$

El término H(w) se conoce como la respuesta en frecuencia de lazo cerrado del PLL. Este término es muy útil en la caracterización de la respuesta transitoria del PLL. La ganancia K incluye la ganancia del detector de fase K_p y la ganancia del $VCO K_v/s$

El orden de un PLL está definido como el orden del término más alto en jw del denominador de H(w). Este es siempre uno más que el orden del filtro de lazo $K_f(w)$. Esto se debe a que cuando F(w) se expresa analíticamente como $K_f(w) = N(w)/D(w)$, El denominador de H(w) expresado como un polinomio de jw tendrá el término jwD(w), el cual es de un orden más alto que el término de más alto orden en D(w) solo. El orden de un PLL es crítico para determinar la respuesta a una entrada de estado estable, lo que se discute en la próxima sección.

Características de seguimiento (tracking) de estado estable

La transformada de Fourier del error de fase:

$$E(w) = \mathfrak{F}\{e(t)\}\$$

$$= \theta_i(w) - \theta_o(w)$$

$$= [1 - H(w)]\theta_i(w)$$

$$= \frac{jw\theta_i(w)}{jw + KK_f(w)}$$

Este resultado puede usarse juntamente con el teorema del valor final de la transformada de Fourier para determinar el error en estado estable de un lazo en respuesta a una variedad de posibles entradas características.

El error en estado estable es el error residual después que todos los transitorios han muerto, y provee una medida de la habilidad del lazo para enfrentar varios tipos de cambios en la entrada.

El teorema del valor final establece que

$$\lim_{t\to\infty}e(t)=\lim_{jw\to 0}jwE(w)$$

Combinar las dos últimas ecuaciones produce

$$\lim_{t\to\infty} e(t) = \lim_{jw\to 0} \frac{(jw)^2 \theta_i(w)}{jw + KK_f(w)}$$

Respuesta a un escalón de fase

Halle la respuesta en estado estable del lazo a un escalón de fase a la entrada.

La transformada de Fourier de un escalón de fase está dada por

$$\theta_i(w) = \Re\{\Delta \phi u(t)\}\$$
$$= \frac{\Delta \phi}{jw}$$

Donde $\Delta \emptyset$ es la magnitud del escalón y $\boldsymbol{u}(\boldsymbol{t})$ es el escalón unitario

$$u(t) = \begin{cases} 1 & para \ t > 0 \\ 0 & para \ t < 0 \end{cases}$$
$$= \int_{-\infty}^{t} \delta(\tau) d\tau$$

En el cual $\delta(t)$ es la función delta de Dirac. De las ecuaciones la respuesta buscada será:

$$\lim_{t\to\infty} e(t) = \lim_{jw\to 0} \frac{jw\Delta \Phi}{jw + KK_f(w)}$$
$$= 0$$

Asumiendo que $K_f(0) \neq 0$.

- Como resultado, el lazo enganchará eventualmente cualquier escalón de fase que aparezca en la entrada si el filtro de lazo tiene una respuesta *DC* diferente de cero.
- Para cualquier filtro de lazo con la propiedad de que $K_f(w) = N(w)/D(w)$ y $N(0) \neq 0$, el *PLL* tenderá automaticamente a recuperar el enganche de fase si esta se desplaza en una cantidad constante.

Respuesta a un escalón de frecuencia

Halle la respuesta en estado estable a un escalón de frecuencia en la entrada.

Solución:

Un escalón de frecuencia modela el efecto de un desplazamiento Doppler en la frecuencia debida al movimiento entre el transmisor y el receptor. En este caso la fase de entrada cambiará linealmente como una función del tiempo para un offset constante de la frecuencia de entrada.

La transformada de Fourier:

$$\theta_t(w) = \Re \left\{ \Delta w \int_{-\infty}^t u(\tau) d\tau \right\}$$
$$= \frac{\Delta w}{(jw)^2}$$

Donde Δw es la magnitud del escalón de frecuencia. El valor final del error de fase:

$$\lim_{t \to \infty} e(t) = \lim_{jw \to 0} \frac{\Delta w}{jw + KK_f(w)}$$
$$= \frac{\Delta w}{KK_f(0)}$$

Si el filtro es pasa-todo, entonces

$$K_{f_{ap}}(w)=1$$

Si es un filtro pasa bajas, entonces

$$K_{f_{lp}}(w) = \frac{w_l}{iw + w_l}$$

O si es un filtro de atraso-adelanto, entonces

$$K_{f_{ll}}(w) = \left(\frac{w_l}{w_2}\right) \frac{jw + w_2}{jw + w_l}$$

Usando cualquiera de los filtros anteriores, el error de fase en estado estable será:

$$\lim_{t\to\infty}e(t)=\frac{\Delta w}{K}$$

Este error en estado estable, llamado error de velocidad existirá a pesar del orden del filtro, a menos que el denominador de $K_f(w)$, contenga jw como factor.

- Tener jw como factor de D(w) es equivalente a tener un integrador perfecto en el filtro de lazo lo que es imposible de realizar o solo se puede aproximar ya sea digitalmente o usando circuitos integrados activos.
- Así si el diseño del sistema requiere el enganche del desplazamiento Doppler con un error de estado estable cero el filtro de lazo debe contener una aproximación a un integrador perfecto.

Sin embargo, aun con un error de velocidad diferente de cero, la frecuencia aún sigue enganchada:

- hay aplicaciones importantes donde enganchar con error de fase cero no es importante.
- La señalización no coherente, tal como el uso de modulación **FSK** estándar es un ejemplo.
- Para la señalización no coherente lo que se requiere es el enganche en frecuencia y el valor absoluto de la fase no es importante.

Respuesta a una rampa de frecuencia:

Halle la respuesta en estado estable del lazo ante una rampa de frecuencia a la entrada.

- Esto corresponde al efecto de un cambio en escalón en la derivada temporal de la frecuencia de entrada.
- Sirve de modelo para un cambio en la rata Doppler, la cual podría modelar la aceleración en el movimiento entre un satélite o un avión y un receptor en tierra:

Solución:

En este caso, la transformada de Fourier en la característica de fase está dada por

$$\theta_i(w) = \frac{\Delta \dot{w}}{(jw)^3}$$

Donde $\Delta \dot{w}$ es la magnitud de la rata de cambio de frecuencia. En este caso el error de fase en estado estable será:

$$\lim_{t \to \infty} e(t) = \lim_{jw \to 0} \frac{\Delta \dot{w}/jw}{jw + KK_f(w)}$$
$$= \lim_{jw \to 0} \frac{\Delta \dot{w}}{jwKK_f(0)}$$

Si el lazo tiene un error de velocidad no cero, el error de estado estable de fase no está limitado debido a una rampa de frecuencia. Esto dice que un *PLL*, con cualquiera de los filtros de lazo mostrados previamente, no será capaz de enganchar una rampa de frecuencia.

- Para enganchar una rampa de frecuencia, el denominador de la transformada del filtro de lazo D(w) debe tener un factor jw.
- Un filtro de lazo con una función de transferencia del tipo $K_f(w) = N(w)/jwD(w)$ le permitirá al lazo enganchar una rampa de frecuencia con un error de fase constante.
- Enganchar una señal con un desplazamiento Doppler cambiante linealmente (aceleración relativa constante), el receptor debe tener un *PLL* de segundo orden o mayor.
- Para enganchar una rampa de frecuencia con error de fase cero, el filtro de lazo debe cumplir con el requisito de tener una función de transferencia con $(jw)^2$ como factor de su denominador $K_f(w) = N(w)/(jw)^2D_2(w)$. Esto implica un *PLL* de tercer orden o superior.
- El enganche de frecuencia se puede alcanzar con un lazo que tenga un orden inferior en uno al requerido para el enganche de fase.
- En la práctica, la vasta mayoría de diseños de *PLL* son de segundo orden. Esto es debido a que un lazo de segundo orden puede ser hecho para ser incondicionalmente estable.

- Los lazos Incondicionalmente estables siempre tratarán de enganchar la entrada. Ningún conjunto de características de entrada- sin importar que tan extremas seancausaran que el lazo responda en la dirección inapropiada a cambios en la entrada.
- Los lazos de segundo orden engancharán el efecto de un paso en frecuencia (desplazamiento **Doppler**), y son relativamente fáciles de analizar, dado que los resultados de forma cerrada obtenidos para lazos de primer orden son una buena aproximación para el desempeño de los lazos de segundo orden.
- Los lazos de tercer orden son usados para algunas aplicaciones especiales (por ejemplo, algunos receptores de navegación en sistemas de posicionamiento global (GPS) y algunos receptores de aviones), pero su desempeño es relativamente difícil de determinar, y tanto estos como los de orden superior son condicionalmente estables solamente.
- Si la dinámica de la señal se espera que sea tal que se requieran los lazos de alto orden se usa demodulación no coherente en vez de demodulación coherente.

Desempeño en ruido

El análisis de estado estable realizado en las secciones precedentes asumió tácitamente que la señal de entrada estaba libre de ruido. En algunas situaciones esto puede ser aproximadamente correcto, pero el caso más general debería incluir los efectos de ruido.

Reconsidere la señal de entrada normalizada de lazo en la ilustración 33. Con la inclusión de ruido gaussiano aditivo normalizado de banda estrecha n(t), la expresión de la entrada se convierte en

$$r(t) = cos(w_0t + \theta_i(t)) + n(t)$$

Donde, por el momento, consideramos el offset de fase de entrada $\theta_i(t)$, como una constante θ_i . El proceso de ruido n(t), asumido como un proceso Gaussiano de banda estrecha y de media cero, puede expandirse en componentes en cuadratura alrededor de la frecuencia de la portadora como

$$n(t) = n_c(t)cos(w_0t) + n_s(t)sen(w_0t)$$

Donde tanto $n_c(t)$ como $n_s(t)$ son procesos gaussianos de media cero y estadísticamente independientes. Ahora la salida del detector de fase puede escribirse como

$$e(t) = x(t)r(t)$$

= $sin(\theta_i(t) - \theta_o(t)) + n_c(t)cos(\theta_o(t)) + n_s(t)sen(\theta_o(t)) + (terminos\ al\ doble\ de\ w_0)$

El **filtro de lazo** elimina los términos del doble de la frecuencia de la portadora. Denotando el segundo y el tercer término de la ecuación como

$$n'(t) = n_c(t)cos(\theta_o(t)) + n_s(t)sen(\theta_o(t))$$

Se puede verificar que la varianza de n'(t) es idéntica a la varianza de n(t). Esta varianza será denotada por σ_n^2 .

Considere la función de auto correlación de n'(t)

$$\begin{split} R(t_1, t_2) &= E\{n'(t_1)n'(t_2)\} \\ &= E\{n_c(t_1)n_c(t_2)\}cos^2(\theta_o(t)) + E\{n_s(t_1)n_s(t_2)\}sen^2(\theta_o(t)) \\ &+ [E\{n_c(t_1)n_s(t_2)\} + E\{n_s(t_1)n_c(t_2)\}]sin(\theta_o(t))cos(\theta_o(t)) \end{split}$$

Donde $E\{*\}$ denota el valor esperado. Los términos cruzados del lado derecho de esta ecuación son iguales a cero porque n_c y n_s son mutuamente independientes y tienen media cero. Con la suposición de situación estacionaria en sentido amplio, tenemos

$$R(\tau) = R_c(\tau)\cos^2(\theta_o(t)) + R_s(\tau)\sin^2(\theta_o(t))$$

Donde $\tau = t_1 - t_2$. Tomando la transformada de Fourier, la densidad espectral de potencia de n'(t) resulta ser

$$G(w) = \mathfrak{F}[R(\tau)]$$

$$= G_c(w)cos^2(\theta_o(t)) + G_s(w)sen^2(\theta_o(t))$$

Donde G_c y G_s son las transformadas de Fourier de R_c y R_s , respectivamente. Se puede ver que los espectros G_c y G_s son hechos de versiones desplazadas del espectro del proceso original de ruido n(t). Luego,

$$G_c(w) = G_s(w) = G_n(w - w_0) + G_n(w + w_0)$$

Donde $G_n(w)$ es la densidad espectral del proceso original pasa banda de ruido n(t). Luego se puede rescribir:

$$G(w) = G_n(w - w_0) + G_n(w + w_0)$$

Para el caso especial de ruido blanco, tenemos que $G_n(w) = \eta/2 Watt/Hz$, donde η es la densidad espectral unilateral de ruido blanco. Así, para este caso especial importante

$$G(w) = \eta$$

El valor en este desarrollo es que para las mismas aproximaciones de ángulo pequeño que se hicieron en la sección precedente, la densidad espectral de ruido de la fase del VCO G_{θ_o} , está relacionada a la densidad espectral del proceso de ruido a través de la función de transferencia de lazo. O sea

$$G_{\theta_a}(w) = G(w)|H(w)|^2$$

La varianza de la fase de salida es entonces

$$\sigma_{\theta_o}^2 = \frac{1}{2\pi} \int_{-\infty}^{\infty} G(w) |H(w)|^2 dw$$

Para el caso especial de ruido blanco

$$\sigma_{\theta_o}^2 = \frac{\eta}{2\pi} \int_{-\infty}^{\infty} |H(w)|^2 dw$$

La integral de esta ecuación es llamada el ancho de banda bilateral de lazo B_L y está definido como:

$$B_L = \frac{1}{2\pi} \int_0^\infty |H(w)|^2 dw Hz$$

Así, si el proceso de ruido es blanco y se mantiene la aproximación de ángulo pequeño (en otras palabras, el lazo está enganchando la fase de entrada exitosamente), la varianza de fase está dada por

$$\sigma_{\theta_a}^2 = 2\eta B_L$$

La varianza de fase es una medida de la cantidad de nerviosismo (*jitter*) o de temblor (*wobble*) en la salida del *VCO* debida al ruido en la entrada.

- Claramente, se desearía que $\sigma_{\theta_o}^2$ fuera pequeña, lo cual para un nivel dado de ruido implica un ancho de banda pequeño B_L , el cual implica un H(w) estrecho.
- Sin embargo, se puede inferir que mientras más estrecho sea el ancho de banda efectivo de H(w), más pobre será la habilidad del lazo para enganchar los cambios de fase de la señal de entrada $\theta_i(w)$.

$$E(w) = \Re\{e(t)\}\$$

$$= \theta_i(w) - \theta_o(w)$$

$$= [1 - H(w)]\theta_i(w)$$

$$= \frac{jw\theta_i(w)}{jw + KK_f(w)}$$

Así un diseño de lazo debe balancear la respuesta al ruido con la respuesta deseada a la fase de entrada. El dilema del diseñador es diseñar un lazo que responda apropiadamente a los cambios de la señal de entrada, y que no sea demasiado sensible a los cambios aparentes, los cuales son efecto del proceso de ruido.

Sincronismo de portadora en ASK

La modulación ASK transmite el uno con probabilidad p y el cero con probabilidad 1-p. El espectro en banda base de la señal moduladora está dado por:

$$S_{x}(\omega) = p(1-p) * \frac{1}{T_{b}} * |F_{1}(\omega)|^{2} + \frac{2 * \pi}{T_{b}^{2}} * \sum_{(n=-\infty)}^{\infty} |p * F_{1}(n\omega_{b})|^{2} \delta(\omega - n\omega_{b})$$

En donde

$$F_1(\omega) = S_a(\omega * T_b/2)$$

Esto implica que la componente periódica del tren de datos tiene un **nivel DC** (n=0), el cual, al ser multiplicada por la portadora, genera una **portadora residual** en la **modulación ASK**. El **PLL** se puede, entonces, enganchar con esta componente residual.

Se simuló el sincronismo de portadora en **ASK** con el siguiente script y el esquema mostrado en la ilustración 34.

```
%Sistema de comunicaciones en ASK sincronismo de portadora con PLL tipo 1
Rb = 1000;
                                      %Rata en bps
Frec_port = 100 * Rb;
Tb = 1 / Rb;
                                      %Tiempo de bit
Amplitud = 1;
                                      %Amplitud de los pulsos enviados.
Long_Canal =100;
                                      %Distancia del canal en km
GT = 3;
                                      %Ganancia de la antena transmisora dBi
Gr = 3;
                                      % Ganancia de la antena receptora dBi
Lambda = 3e8 / Frec_port ;
                                      %Longitud de onda en metros
```

```
Att_dB = 22 + 20*log10(Long_Canal * 1000 / Lambda) - GT - Gr;
Att_pot_Canal = 10^(Att_dB / 10);
Att_Volt_Canal = 10^(Att_dB / 20);
C luz = 3e5;
                                          %Velocidad onda electromagnética en el
vacio
C canal = C luz ;
                                          %Velocidad en el canal
Retraso_Canal = Long_Canal / C_canal;
                                          %Retraso del canal en segundos
Prob_error = 1e-3;
                                          %Probabilidad de error de bit
switch Prob error
    case 1e-1
       x = 1.3;
    case 1e-2
        x = 2.4;
    case 1e-3
        x = 3.1;
    case 1e-4
       x = 3.8;
    case 1e-5
       x = 4.3;
    case 1e-6
        x = 4.8;
end
Energia transmitida = 0.9 * (Amplitud^2)*Tb / 2;
Ancho_banda_minimo = Rb / 2;
Energia_recibida = Energia_transmitida / Att_pot_Canal;
Umbral = Energia_recibida / 2;
eta = 0.5*Energia_recibida/(x^2);
Ancho_banda_ruido = 100*Frec port;
Pot_Ruido = 2 * eta * Ancho_banda_minimo;
%SINCRONISMO DE PORTADORA
zita = 0.8;
kp = 0.5;
kv = 2 * pi * 1E5;
wn = 2*zita*kp*kv;
tau = kp * kv /wn^2
%Sincronismo de reloj con la compuerta Early Late
b = 0.75;
kv2 = Rb^2;
```

El sistema completo:

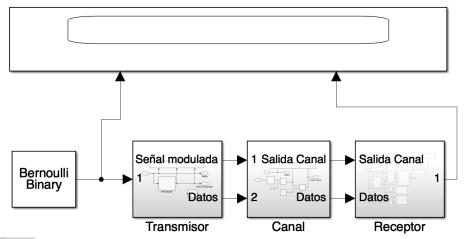


Ilustración 34: Esquema de un sistema de comun icaciones completo utilizado para simular la adquisición de la portadora en ASK, FSK y PSK

El receptor:

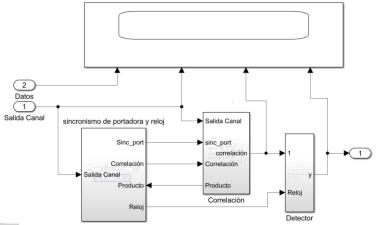


Ilustración 35: Esquema del receptor usado en la simulacion de la adquisición de portadora en ASK

El sincronismo de portadora en este caso se puede realizar con un PLL tipo 1 o tipo 2. Utilizando un PLL tipo 1 se usa un esquema como el mostrado en la ilustración 36:



Ilustración 36: Esquema de un sistema para recuperar el sincronismo de portadora en ASK

- El **AGC** (*Automatic Gain Control*) garantiza que la señal de entrada al **PLL** sea aproximadamente constante independiente de la atenuación que haya sufrido la señal en el canal.
- El bloque de salida normaliza la señal de sincronismo para que el producto en la correlación y la integral efectivamente entreguen la energía de la señal recibida.

El PLL tipo 1 Se puede observar en la ilustración 37

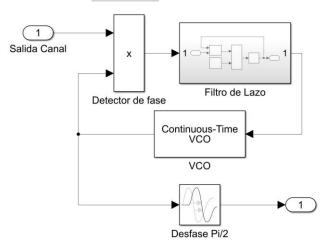


Ilustración 37: Esquema del PLL tipo 1 utilizado en la simulación de sincronismo de portadora en ASK

El desfase de $\pi/2$ elimina el desfase que aparece en el detector de fase ya que ambas señales están desfasadas en este valor cuando el **PLL** está enganchado.

El filtro de Lazo se puede observar en la ilustración 38:

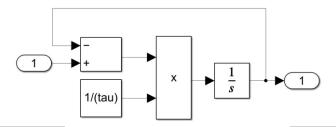


Ilustración 38: Filtro de lazo usado en la construcción de un PLL tipo 1

Los resultados obtenidos en la simulación:

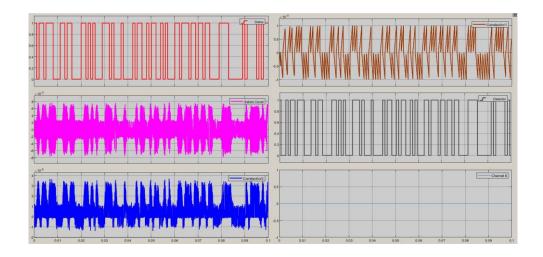


Ilustración 39: Resultados obtenidos en la simulación de la sincronización de portadora en ASK con un PLL tipo 1

A partir del esquema de la ilustración 34 y modificando el receptor para utilizar un PLL tipo 2 y con la ayuda del script mostrado a continuación se simuló el sincronismo de portadora en ASK:

```
%Sistema de comunicaciones en ASK sincronismo de portadora con PLL tipo 2
Rb = 1000;
                                    %Rata en bps
Frec_port = 100 * Rb;
Tb = 1 / Rb;
                                    %Tiempo de bit
Amplitud = 1;
                                    %Amplitud de los pulsos enviados.
Long_Canal =100;
                                    %Distancia del canal en km
GT = 3;
Gr = 3;
                                    %dBi
Lambda = 3e8 / Frec_port ;
                                    %m
Att Volt Canal = 10^{(Att_dB / 20)};
C luz = 3e5;
                                    %Velocidad onda electromagnética en el
vacio
C canal = C luz ;
                                    %Velocidad en el cable
Retraso_Canal =5e-6% Long_Canal / C_canal; %Retraso del canal en segundos
                                          %Probabilidad de error de bit
Prob_error = 1e-3;
switch Prob error
   case 1e-1
       x = 1.3;
   case 1e-2
       x = 2.4;
   case 1e-3
      x = 3.1;
   case 1e-4
      x = 3.8;
   case 1e-5
```

```
x = 4.3;
    case 1e-6
        x = 4.8;
end
Energia_transmitida = 0.9 * (Amplitud^2) * Tb / 2;
Ancho_banda_minimo = Rb / 2;
Energia_recibida = Energia_transmitida / Att_pot_Canal;
Umbral = Energia_recibida / 2;
eta = 0.5*Energia_recibida / (x^2);
Ancho_banda_ruido = 100*Frec_port;
Pot_Ruido = 2 * eta * Ancho_banda_minimo;
```

%Sincronismo de portadora

%Sincronismo de Reloj que usa la compuerta Early Late.

```
b = 0.9;

kv2 = Rb^2/10;
```

El PLL tipo 2 se simuló con el esquema mostrado en la ilustración 40

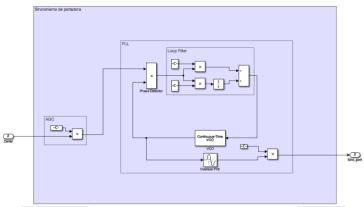


Ilustración 40: Esquema utilizado en la simulación de un PLL tipo 2.

Los resultados obtenidos se muestran en la ilustración 41.

Allí se aprecia a la izquierda:

- En la parte superior los datos transmitidos,
- En el medio la señal que llega al receptor
- Abajo el producto de la señal que llega por la portadora recuperada. Se aprecia que los pulsos que representan los unos son rectificados mientras que el ruido permanece con su comportamiento aleatorio.

En la parte derecha

- En la gráfica superior se aprecia la salida del correlador,
- Abajo los datos recuperados.

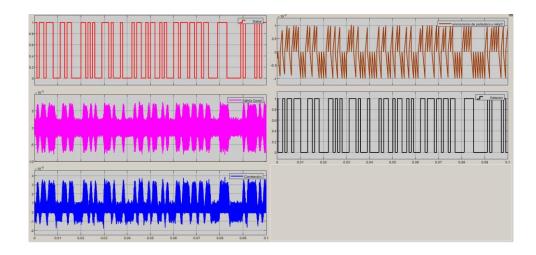


Ilustración 41: Resultados obtenidos en la simulación de un sistema de sincronización de portadora en ASK con PLL tipo 2

Sincronismo de portadora en FSK

Se modificó el esquema de la ilustración 34 para simular tanto un sistema en **FSK** como la recuperación de las portadoras en el receptor.

La modulación **FSK** se puede considerar como la superposición de dos portadoras separadas entre sí **Rb/2** y moduladas en **ASK** con una rata de bit **Rb/2**. La demodulación se realiza mediante la separación de la señal **FSK** en dos señales **ASK** y procediendo como se vio en la sección anterior.

El siguiente script y el esquema de receptor de la ilustración 42 permite realizar el sincronismo de portadora en FSK:

```
%Sistema de comunicaciones basado en modulación FSK
Rb = 1000;
                                       %Rata en bps
Frec port = 100 * Rb;
deltaf = Rb / 4;
                                        %Separación de la frecuencia central
Tb = 1 / Rb;
                                       %Tiempo de bit
Amplitud = 1;
                                       %Amplitud de los pulsos sinusoidales.
Long_Canal = 24;
                                       %Distancia del canal en km
GT = 3;
                                        %dBi
Gr = 3;
                                        %dBi
Lambda = 3e8 / Frec_port ;
                                       %Longitud de onda de la portadora [m]
Att_dB = 22 + 20*log10(Long_Canal * 1000 / Lambda) - GT - Gr;
Att pot Canal = 10^{(Att dB / 10)};
Att_Volt_Canal = 10^{(Att_dB / 20)};
C canal = 3e5;
                          %Velocidad onda electromagnética en el vacio[km/s]
Retraso_Canal = Long_Canal / C_canal; %Retraso del canal en segundos
Prob error = 1e-3;
                                       %Probabilidad de error de bit
switch Prob_error
   case 1e-1
       x = 1.3;
   case 1e-2
       x = 2.4;
    case 1e-3
       x = 3.1;
    case 1e-4
       x = 3.8;
    case 1e-5
       x = 4.3;
   case 1e-6
       x = 4.8;
end
```

```
Modulacion = 2;
                       %Tipo de mod:1:ASK, 2:FSK 3:PSK
switch Modulacion
    case 1
        k = 0.5;
        Energia transmitida = 0.9 * (Amplitud^2) / (2 * Rb);
        Ancho_banda_minimo = Rb / 2;
        Energia_recibida = Energia_transmitida / Att_pot_Canal;
        Umbral = Energia recibida / 2;
    case 2
        k = 1;
        Energia transmitida = 0.9 * (Amplitud^2) / (2*Rb);
        Ancho banda minimo = Rb / 2;
        Energia recibida = Energia transmitida / Att pot Canal;
        Umbral = 0;
    case 3
        k = 2;
        Energia_transmitida =0.9 * (Amplitud^2) / Rb;
        Ancho banda minimo = Rb / 2;
        Energia recibida = Energia transmitida / Att pot Canal;
        Umbral = 0;
end
eta = k*Energia recibida/(x^2);
Pot_Ruido = 2 * eta * Ancho_banda_minimo;
%SINCRONISMO DE PORTADORA con PLL tipo 2.
Ts = 0.1*Tb;
                                        %Tiempo de establecimiento
zita = 0.8;
Kp = 0.5;
Kv = 2 * pi * 1E6;
wn = 4.5 / Ts;
C = 1e-6;
                                        %Capacitancia
R1 = Kp * Kv / (wn^2 * C);
R2 = 2^{-} * zita / (wn * C);
%Sincronismo de Reloj utilizando la compuerta Early_Late
b=0.8;
kv2 = Rb^2/10;
```

Se observan allí dos elementos que separan cada una de las frecuencias usadas utilizando interferencia destructiva al sumar la señal de entrada con una señal que tiene un retraso equivalente a 180 grados de desfase para cada una de las dos frecuencias usadas para representar los bits de información.

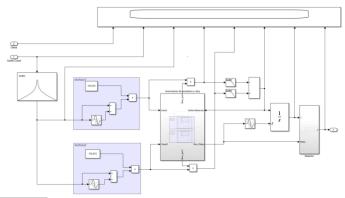


Ilustración 42: esquema que permite simular el sincronismo de portadora en FSK

Estas dos señales se aplican a dos PLL sintonizados con cada una de ellas como se muestra en la ilustración 43. En este caso se utiliza un PLL tipo 2 que permite garantizar coherencia de fase al variar bruscamente la frecuencia.

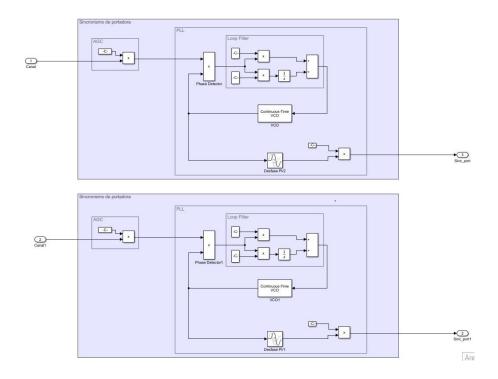


Ilustración 43: Esquema de los dos PLL usaddos para recuperar el sincronismo de portadora en FSK

Las dos frecuencias sincronizadas se multiplican por las dos señales ASK obtenidas previamente y luego los resultados se restan y se pasan por un integrador para realizar la correlación. La señal diferencia se realimenta al sistema de sincronismo para recuperar mediante una compuerta Early Late el sincronismo de reloj. Los resultados obtenidos en la simulación se muestran en la ilustración 44.

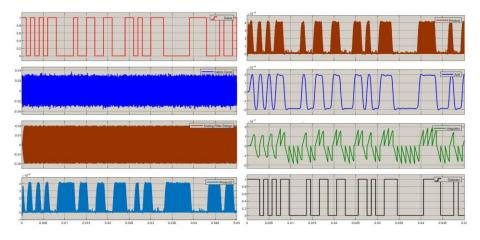


Ilustración 44: Resultados obtenidos en la simulación del sincronismo de FSK

En la parte izquierda se tiene

- Los datos de entrada
- La señal de salida del canal
- La señal modulada filtrada para reducir el ruido.
- La señal producto que representa los unos (o los ceros)

En la parte derecha se tiene

- La señal producto que representa los ceros (o los unos)
- la señal diferencia resultado de los productos obtenidos por las respectivas portadoras recuperadas pasada por un filtro pasa bajas.
- la salida de la integral.
- Los datos recuperados en el detector a partir de los pulsos triangulares.

Se observa que hay una cierta demora en el sincronismo de reloj y por eso los pulsos iniciales son de menor tamaño, Sin embargo, se observa en la cuarta y quinta figuras que el sincronismo de portadora es mucho más rápido.

Se aprecia que, a pesar de la demora en la sincronización, prácticamente no se pierde ningún dato a pesar de que la señal de salida del canal está bastante contaminada con ruido.

Sincronismo de portadora en PSK

- En el análisis del sincronismo de portadora de ASK y FSK se asumió que la portadora de entrada era una sinusoide bastante estable con alguna energía promedio positiva conocida.
- En el caso de sistemas de comunicación moduladas en fase, si la variación de fase de la portadora debida a la modulación es menor que $\pi/2$ radianes, habrá energía positiva en la frecuencia de la portadora.
- En este caso se tiene un diseño de sistema que tiene una componente de portadora residual, y toda la discusión de un desarrollo de PLL hasta este punto aplicaría directamente a esta componente residual.

Un diagrama del espacio de señal para un sistema binario modulado en fase con una componente de portadora residual esta dado en la ilustración 45 para un ángulo modulante de $\gamma \le \pi/2$.

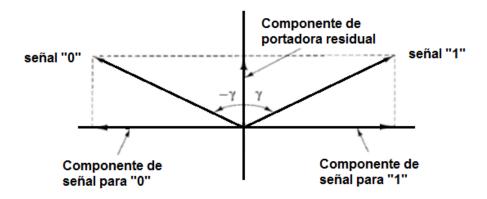


Ilustración 45: Modulación de fase binaria de portadora residual.

 En un tiempo, la mayoría de los sistemas modulados en fase fueron diseñados de esta forma. Sin embargo, la componente de portadora residual es, en un sentido, energía desechada en el sentido que la energía en la portadora residual no está siendo usada para transmitir información, solamente para transmitir la portadora.

- Así la mayoría de los sistemas modernos modulados en fase son sistemas de portadora suprimida. Esto significa que no hay energía promedio transmitida en la frecuencia de la portadora. Toda la energía transmitida va en la modulación.
- Desafortunadamente, esto significa que no existe más alguna señal para enganchar en el **PLL** básico de la ilustración 33

Considere, como un ejemplo, una señal BPSK

$$r(t) = m(t)sin(w_0t + \theta_i) + n(t)$$

Donde $m(t) = \pm 1$ con igual probabilidad. Esto es una transmisión de portadora suprimida en donde la energía promedia en la frecuencia w_0 [rad/s] es cero. Esta situación está representada gráficamente en la ilustración 45, cuando $\gamma = \pi/2$. La figura indica que para este caso la componente vertical de la portadora desaparecerá.

Para adquirir y encarrilar la fase de la portadora, los efectos de la modulación deben ser eliminados. Una manera de eliminar la modulación es elevar al cuadrado la señal:

$$r^{2}(t) = m^{2}(t)sen^{2}(w_{0}t + \theta_{i}) + n^{2}(t) + 2n(t)m(t)sen(w_{0}t + \theta_{i})$$

$$= \frac{1}{2} - \frac{1}{2}cos(2w_{0}t + 2\theta_{i}) + n^{2}(t) + 2n(t)m(t)sen(w_{0}t + \theta_{i})$$

Aquí, se hizo uso del hecho de que $m^2(t) = 1$. El segundo término de lado derecho de la ecuación es un término relacionado con la portadora (al doble de su frecuencia) que puede ser adquirido y encarrilado con un PLL básico del tipo mostrado en la ilustración 33. Tal arreglo se muestra en la ilustración 46. Así, Cuando la forma de onda de portadora suprimida a la entrada es elevada al cuadrado, la componente resultante del doble de la frecuencia puede ser adquirida y encarrilada por un PLL de diseño estándar.

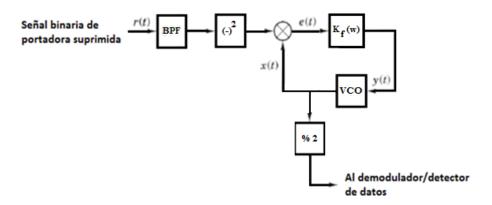


Ilustración 46: Diagrama esquemático de un lazo básico que eleva al cuadrado

Algunos de los problemas resultantes de este proceso:

 Todos los ángulos de fase han sido doblados. Así, el ruido de fase y el nerviosismo (jitter) de fase han sido doblados, y la varianza del error de fase (relativos al ruido de fase elevado al cuadrado) es más grande por un factor de 4 que aquel de la señal original.

- Este doblaje de ángulo es compensado por el circuito divisor por 2 en la salida del VCO, y, por lo tanto, no afecta directamente la precisión de la señal de salida del lazo que es usada por el demodulador de datos. Sin embargo, esta variación interna grande causará que el PLL requiera una razón señal a ruido 6 dB más grande que un sistema de portadora residual para mantener el enganche de fase.
- Ahora hay dos términos de ruido efectivo que interfieren con la operación del lazo, debidos al término de correlación cruzada entre el ruido y la señal. Para los casos de relación señal a ruido de lazo bajas o medias, estos dos términos de ruido reducirán aún más la relación señal a ruido disponible relativa a la portadora no modulada original. Esta pérdida adicional debida a los productos de señal por ruido y ruido por señal es llamada la perdida por elevar al cuadrado del lazo (loop squaring loss) S_L.

Gardner muestra que si el proceso de ruido de entrada n(t) es de banda estrecha y gaussiano de ancho de banda B_{ij} las perdidas por elevar al cuadrado tienen una cota superior dada por

$$S_L \leq 1 + 2\eta B_i$$

Donde, como antes, η es la densidad espectral de potencia unilateral del proceso pre filtrado normalizado de ruido blanco gaussiano. Esta es una cota superior porque el ancho de banda B_i del filtro se asume tácitamente que es lo suficientemente amplio para pasar la señal sin distorsión. En un diseño real, la distorsión de la señal puede ser negociada por pérdidas de elevar al cuadrado.

La normalización en la ecuación previa es con respecto a la potencia de la señal y por lo tanto el segundo término es proporcional a la razón señal a ruido

$$\rho_i = \frac{1}{2\eta B_i}$$

Donde ρ_i es la relación señal a ruido en el ancho de banda del filtro de entrada. Para razones señal a ruido grandes, la varianza de fase de salida se puede expresar como

$$\sigma_{m{ heta}_o}^2 = 2 \eta B_L S_L = 2 \eta B_L \left(1 + rac{1}{2 m{
ho}_i}
ight)$$

- El término delantero del lado derecho de la ecuación puede verse como idéntico a aquel de la ecuación de la varianza de fase del *PLL* estándar vista previamente.
- Para grandes razones señal a ruido de entrada, el segundo término en las pérdidas por elevar al cuadrado desaparece, y quedamos con la varianza de fase del PLL estándar.

Otro problema potencialmente serio, asociado principalmente con lazos de portadora suprimida, es aquel de falso enganche. Este puede ser un problema especialmente durante la adquisición o la readquisición de la fase de la portadora. La interacción de la tira de datos con las no linealidades del lazo (especialmente el circuito que eleva al cuadrado) y los filtros de lazo producirán bandas laterales en el espectro que entra al detector de fase. Estas bandas laterales pueden contener componentes de frecuencia estables. Se debe tener cuidado de que estas componentes estables no se les permita capturar el lazo. Si el lazo es capturado parecerá que está operando correctamente: la señal de control del VCO y(t) será pequeña pero la salida del VCO tendrá un desajuste en frecuencia con la componente de portadora correcta. Este es un falso enganche. El

lazo está encarrilado con una componente de frecuencia de banda lateral, y el filtro de lazo está filtrando la portadora real. El enganche falso es un problema de implementación de Hardware que típicamente pone un límite efectivo más bajo en el ancho de banda del filtro de lazo. Debido a que tienen menos elementos no lineales, el enganche falso no es usualmente un problema con lazos de portadora residual.

El esquema mostrado en la ilustración 47 junto con el script siguiente simulan la forma en que se puede recuperar la portadora usando un sistema de ley cuadrática y un **PLL** a partir de una señal **PSK**.

```
%Sistema implementado para recuperar el sincronismo de portadora
% en PSK utilizando un PLL tipo 2
Rb = 1000;
                                          %Rata en bps
Frec port = 100 * Rb;
Tb = 1 / Rb;
                                          %Tiempo de bit
Amplitud = 1;
                                          %Amplitud de los pulsos enviados.
Long Canal = 10;
                                          %Distancia del canal [km]
GT = 3
                                          %Ganancia de antena transmisora [dBi]
Gr = 3
                                         %Ganancia de antena receptora [dBi]
Lambda = 3e8 / Frec port ;
                                          %Longitud de onda [m]
Att_dB= 22 + 20 * log10(Long_Canal * 1000 / Lambda) - GT - Gr;
Att_pot_Canal = 10^(Att_dB / 10);
Att_Volt_Canal = 10^(Att_dB / 20);
C canal = 3e5;
                           %Velocidad onda electromagnética en el vacío [km/s]
Retraso_Canal = Long_Canal / C_canal;
                                          %Probabilidad de error de bit
Prob error=1e-3;
switch Prob error
   case 1e-1
       x = 1.3;
    case 1e-2
       x = 2.4;
    case 1e-3
       x = 3.1;
    case 1e-4
       x = 3.8;
    case 1e-5
       x = 4.3;
    case 1e-6
        x = 4.8;
end
Modulacion = 3;
                                   %Tipo de mod:1:ASK, 2:FSK 3:PSK
switch Modulacion
    case 1
        k = 0.5;
        Energia_transmitida = 0.9 * (Amplitud^2) / (2 * Rb);
        Ancho banda minimo = Rb / 2;
        Energia recibida = Energia transmitida / Att pot Canal;
        Umbral = Energia_recibida / 2;
    case 2
        k = 1;
        Energia_transmitida = 0.9 * (Amplitud^2) / (2*Rb);
        Ancho banda minimo = Rb / 2;
        Energia_recibida = Energia_transmitida / Att_pot_Canal;
        Umbral = 0:
    case 3
        k = 2;
        Energia transmitida = 0.9 * (Amplitud^2) / (2 * Rb);
        Ancho_banda_minimo = Rb / 2;
        Energia recibida = Energia transmitida / Att pot Canal;
        Umbral = 0;
end
```

```
eta = k * Energia_recibida / (x^2);
Pot Ruido = 2*eta * Ancho banda minimo;
```

%Sincronismo de portadora

```
 Ts = Tb \ / \ 5; \\ zita = 0.8; \\ Kp = 0.5; \\ Kv = 1E5; \\ wn = 4.5 \ / \ Ts; \\ C = 1e-6; \\ R1 = Kp \ * \ Kv \ / \ (wn^2 \ * \ C); \\ R2 = 2 \ * \ zita \ / \ (wn \ * \ C);  % Tiempo de establecimiento % Tiempo de establecimie
```

%Sincronismo de reloj usando la compuerta Early Late.

```
kv2 = Rb^2/10;
b = 0.75;
```

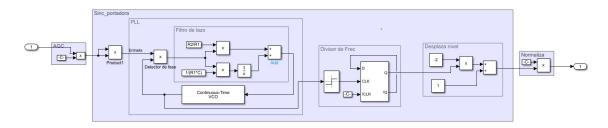


Ilustración 47: esquema utilizado para simular la recuperación de portadora usando un dispositivo de ley cuadrática.

En este esquema se tiene:

- El AGC de entrada que permite mostrarle al sincronismo de portadora una señal de amplitud aproximadamente constante independiente de la amplitud de la señal de entrada.
- Luego la señal se eleva al cuadrado multiplicándola por sí misma.
- A continuación, está el PLL tipo 2 diseñado para trabajar en el doble de la frecuencia de la portadora.
- El divisor de frecuencia se implementó con un Flip Flop.
- La salida del Flip Flop se convierte en polar y se normaliza para garantizar que a la salida del correlador se tenga una forma de onda triangular con un valor máximo igual a la energía de la señal de entrada al receptor.

Los resultados de la simulación se muestran en la ilustración 48.

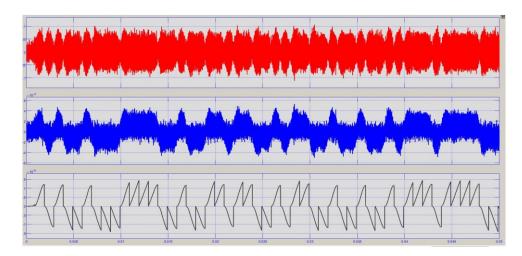


Ilustración 48: resultados obtenidos en la simulación de un sistema basado en el dispositivo de ley cuadrática para recuperar la portadora.

- La primera forma de onda es la señal que entra al receptor contaminada con ruido.
- La segunda forma de onda es el resultado de multiplicar la señal anterior por la portadora recuperada. Se observa el efecto de rectificación de la onda sinusoidal pero no así para el ruido.
- La tercera forma de onda es la salida del correlador.

Lazos de Costas

Una forma importante de lazo de portadora suprimida es el lazo de Costas, mostrado esquemáticamente en la ilustración 49.

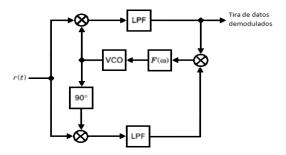


Ilustración 49: Lazo de costas.

Este diseño de lazo es importante porque elimina el dispositivo de ley cuadrática que puede ser difícil de implementar en frecuencias portadoras, y lo remplaza con un multiplicador y filtros pasa bajas relativamente simples.

La <u>ilustración 50</u> muestra el arreglo usado para simular el comportamiento del lazo de costas. Los resultados obtenidos en la simulación se muestran en la <u>ilustración 51</u>.

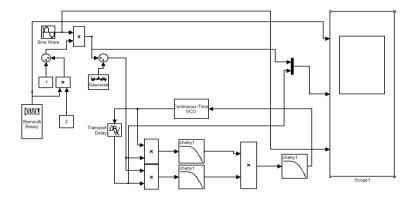


Ilustración 50: arreglo usado para simular el lazo de costas.

- La primera forma de onda son los datos transmitidos.
- La segunda forma de onda es la señal modulada en PSK (azul) y la portadora recuperada (Verde)
- Para comparar se anexa en la tercera gráfica la portadora usada en la modulación en el transmisor.

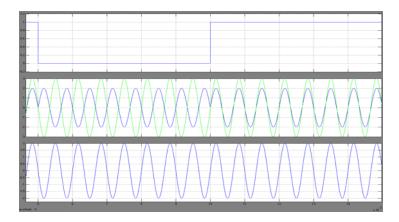


Ilustración 51: Resultados obtenidos en la simulación del lazo de costas.

En la ilustración 52 se observa un retraso en la adquisición de la portadora, reflejado en la señal producto, debido a que hay un desfase relativo inicial entre el oscilador del transmisor y el oscilador del receptor.

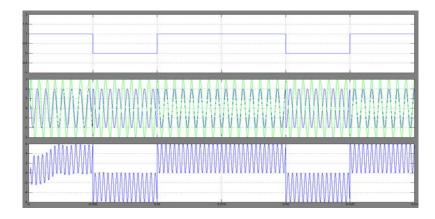


Ilustración 52: resultados obtenidos en la simulación del lazo de costas con un desfase inicial entre el oscilador del transmisor y el **PLL**.

Aunque la apariencia de los circuitos mostrados en las ilustraciones 46 y 49 es muy diferente, su desempeño teórico es el mismo. El problema de implementación principal con el lazo de costas es que para alcanzar el desempeño optimo teórico, los dos filtros de los brazos deben estar perfectamente acoplados. Este requerimiento puede ser solo aproximado en cualquier implementación de hardware análogo. Si los filtros de brazo son implementados digitalmente, no habrá problema en mantenerlos acoplados, pero el diseñador confrontará los asuntos usuales del diseño de datos muestreados.

Así la decisión de si implementar un lazo de costas o el diseño clásico de la ilustración 46 equivale a la decisión de diseño entre la dificultad de implementar el dispositivo que eleva al cuadrado y la dificultad de implementar filtros de brazo perfectamente acoplados. Esta decisión de diseño dependerá de los parámetros y requerimientos del sistema receptor particular.

Sincronización de símbolo (Reloj)

Los sincronizadores de símbolos pueden ser clasificados en dos grupos básicos.

- El primer grupo consiste en sincronizadores de lazo abierto. Estos circuitos recuperan una réplica del reloj de datos del transmisor operando directamente sobre la tira de datos de entrada.
- El segundo grupo consiste en los *sincronizadores de lazo cerrado*, los cuales intentan enganchar un reloj, generado localmente, a la señal entrante usando medidas de comparación entre la señal local y la señal de entrada. Los métodos de lazo cerrado tienden a ser más precisos, pero son más costosos y complejos.

Sincronizadores de símbolo de lazo abierto

Los sincronizadores de símbolo de lazo abierto son también llamados *sincronizadores de filtro no lineal*. Esta clase de sincronizadores genera una componente en frecuencia a la rata de símbolo al operar sobre la secuencia de banda base de entrada con una combinación de filtrado y dispositivo no lineal.

Como un **primer ejemplo** se tiene un sincronizador de lazo abierto que utiliza el **filtro acoplado**. La salida del **filtro acoplado** será la función de auto correlación de la forma de la señal de entrada.

En la <mark>ilustración 53</mark> se muestra un esquema usado en Matlab para simular el comportamiento de este sistema de sincronización de lazo abierto.

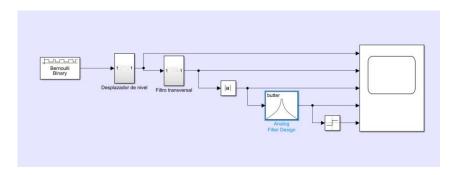


Ilustración 53: esquema usado para la simulación del sincronizador de bit con filtro acoplado

Las formas de onda obtenidas se muestran en la ilustración 54.

- La primera son los datos de entrada que permitirán recuperar el reloj.
- La segunda es la correlación de la primera utilizando un filtro transversal.
- La tercera es la salida del dispositivo de ley cuadrática (en este caso la magnitud) que contendrá una componente de Fourier a la frecuencia fundamental del reloj de datos.
- La cuarta es la componente de frecuencia aislada de sus armónicos con un filtro pasa banda (BPF)
- La quinta es la señal anterior conformada con un amplificador saturado ideal, con función de transferencia

Ilustración 54: resultados obtenidos en la simulación del sincronizador de bit de ley par con filtro acoplado.

El **segundo ejemplo**, mostrado en la **ilustración 55**, produce una componente de Fourier en la frecuencia de reloj de datos por medio de un **retraso y producto**. Un retraso de la mitad de un periodo de bit es el mejor valor porque provee la componente de Fourier más fuerte.

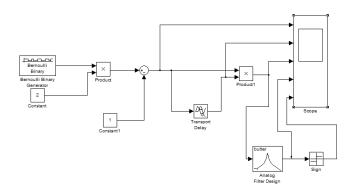


Ilustración 55: esquema para simular un sincronizador de bit con retraso

En la ilustración 56 se muestran las formas de onda obtenidas en la simulación.

- La primera son los datos de entrada.
- La segunda son los datos retrasados medio tiempo de bit.
- La tercera es el resultado del producto de las dos anteriores. Se observa que la forma de onda será siempre positiva en la segunda mitad de cada periodo de bit, pero tendrá

una primera parte negativa si ha habido un cambio de estado en la tira de bit entrante. Esto produce una señal con forma de onda cuadrada y componentes espectrales en la rata de datos y todos sus armónicos.

- La cuarta es la componente espectral en la frecuencia de reloj separada mediante un filtro pasa banda
- La quinta es la señal conformada mediante una función signo.

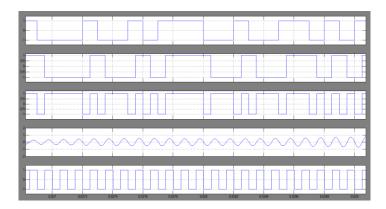


Ilustración 56: Resultado de la simulación para el uso un sincronizador con retardo.

El ejemplo final mostrado en la ilustración 57 utiliza un detector de borde. Las operaciones principales son la derivación y rectificación.

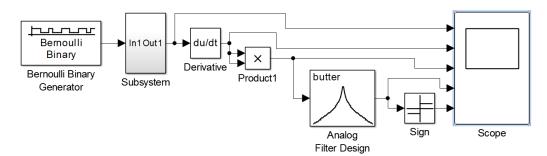


Ilustración 57: simulación de un sincronizador de bit con derivador.

Los resultados obtenidos en la simulación mostrados en la ilustración 58 indican que, para una entrada de onda cuadrada, el derivador producirá unos picos positivos o negativos en todas las transiciones de símbolos.

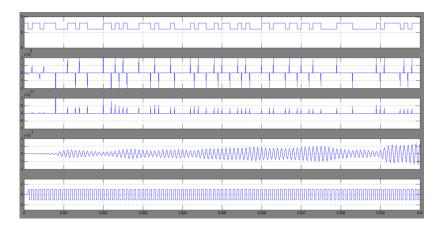


Ilustración 58: resultados obtenidos en la simulación del sincronizador con derivador.

Cuando se rectifica, la secuencia resultante de picos positivos tendrá una componente de Fourier a la rata de símbolos de datos. Un problema potencial con este esquema particular es que los diferenciadores son típicamente muy sensitivos a ruido de banda ancha. Esto hace necesario utilizar un filtro pasa bajas (*LPF*) antes del diferenciador. El *LPF*, sin embargo, removerá también las componentes de alta frecuencia de los símbolos de datos, causando que ellos pierdan su forma de onda rectangular original. Esto causará que la señal diferencial resultante no sea una secuencia de impulsos, sino que tenga pulsos con tiempos finitos de subida y caída.

Sincronizadores de símbolo de lazo cerrado

La desventaja primaria de los métodos de sincronización de símbolo de lazo abierto es que hay un error de enganche medio no cero inevitable. Este error puede hacerse pequeño para grandes razones señal a ruido, pero debido a que la señal de sincronización depende directamente de la señal entrante, el error nunca desaparece.

Los sincronizadores de símbolo de lazo cerrado usan medidas comparativas entre la señal de entrada y una señal de reloj generada localmente para lograr que esta última se sincronice con las transiciones de datos de entrada. El procedimiento es esencialmente el mismo que se usa para enganche de portadora de lazo cerrado.

Entre los sincronizadores más populares de lazo cerrado está el sincronizador de compuerta temprano/tarde (early/late gate). Un ejemplo de tal sincronizador se muestra esquemáticamente en la ilustración 59.

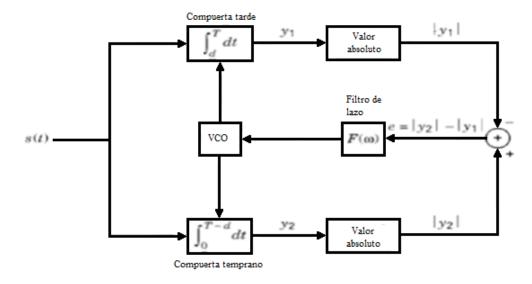


Ilustración 59: Sincronizador de datos de compuerta temprano-tarde

El sincronizador realiza dos integraciones separadas de la señal de entrada sobre dos porciones diferentes de $(T_s - d)$ segundos de un intervalo de símbolo.

• La primera (la compuerta temprana) comienza la integración en el mejor estimado del comienzo de un periodo de símbolo (el cero de tiempo nominal) e integra por los próximos $(T_s - d)$ segundos.

- La segunda (la compuerta tarde) retarda el arranque de su integración por d segundos, y luego integra hasta el fin de un tiempo de símbolo (el tiempo nominal T_s).
- La diferencia en los valores absolutos de las salidas de estas dos integraciones es una medida del error de temporización de símbolo, y puede ser realimentada para que el lazo lo corrija.

La acción del sincronizador temprano/tarde puede entenderse refiriéndose a la ilustración 60.

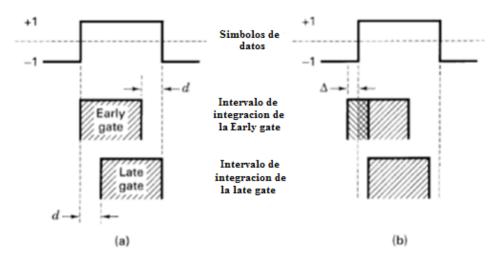


Ilustración 60: a) Temporización de receptor correcta, b) Temporización adelantada

En el caso de sincronización perfecta, la ilustración 60 a) muestra que ambas compuertas están integrando completamente en un intervalo de símbolo. En este caso, ambos integradores acumularán la misma cantidad de señal, y su diferencia es cero. Así, cuando el dispositivo está sincronizado, es estable, porque no hay tendencia a dirigirse por sí solo lejos de la sincronización.

El caso mostrado en la ilustración 60b es para la situación en que el reloj de datos está adelantado con respecto a los datos de entrada.

- En este caso la primera porción de la compuerta temprana cae en el intervalo de bit previo, mientras la compuerta tarde esta aun enteramente dentro del símbolo corriente.
- El integrador de compuerta tarde acumulará señal sobre su intervalo de integración completo $(T_s d)$, como en el caso de la ilustración 60a; pero el integrador de compuerta temprano terminará con energía acumulada solamente sobre $[(T_s d) 2\Delta]$, donde Δ es la porción del intervalo de la compuerta temprano que cae en el intervalo de bit previo.
- Así, para este caso, la señal de error será $e = -2\Delta$, la cual bajará el voltaje de entrada al **VCO** en la ilustración 59, esto a su vez reducirá su frecuencia de salida. y retardará la temporización del receptor para llevarlo atrás hacia la temporización de bit de la señal de entrada.
- En la ilustración 60 puede verse que, si la temporización del receptor está retrasada, las cantidades resultantes en las compuertas será reversada y también el signo de la señal de error. Así, la temporización de receptor tarde produce un incremento del voltaje de entrada del vco y también de su frecuencia de salida lo que avanza la temporización hacia la de la señal de entrada.

Sincronismo de reloj en ASK:

La componente del sincronismo de reloj en **ASK** se simuló en Simulink con el esquema mostrado en la ilustración 61:

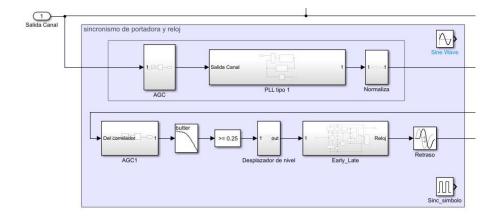


Ilustración 61: Esquema utilizado para simular el sincronismo de reloj de un sistema ASK usando la compuerta Early

Late

- La entrada proviene del filtro acoplado después del producto de la señal de salida del canal por la portadora generada en el receptor que está sincronizada con la portadora que proviene del transmisor.
- El bloque AGC1 simula el control automático de ganancia que tiene como objetivo presentar una señal de amplitud aproximadamente constante al comparador.
- El filtro pasa bajas elimina ruido de la señal producto de entrada y su salida se compara con un nivel de umbral seguida de un desplazador de nivel para formar una señal rectangular polar que será la que se aplica a la compuerta Early_Late.

El esquema para simular la compuerta Early_Late es el siguiente:

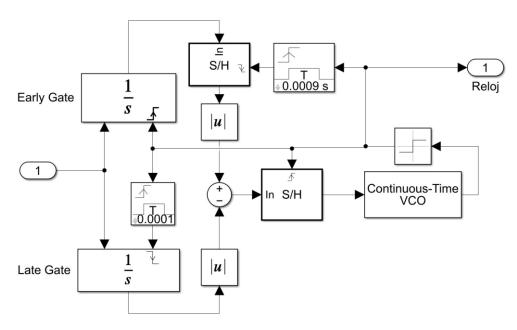


Ilustración 62: Esquema utilizado para simular la compuerta Early Late.

- La señal de entrada se aplica a los dos integradores que tienen una temporización que los obliga a realizar la integración en tiempos diferentes dentro del intervalo de símbolo.
- La compuerta Early arranca con el pulso de subida del reloj y termina en un tiempo $T_s d$
- La compuerta Late arranca al finalizar el pulso del monoestable inferior haciendo la integral entre d y T_s .
- A los resultados obtenidos en las dos integrales se les saca su magnitud y se restan, con lo que se obtiene la señal usada para controlar el vco, el cual trabaja a la frecuencia del reloj.

Los resultados obtenidos en la simulación se muestran en la ilustración 63

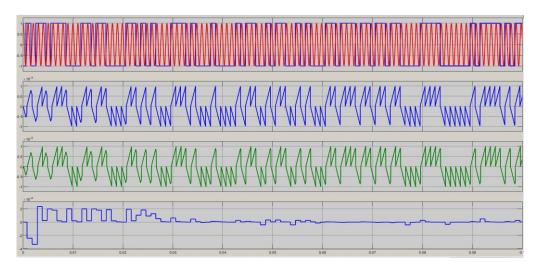


Ilustración 63: Formas de onda obtenidas en la compuerta Early_Late

- La primera forma de onda es la señal de entrada a la compuerta (azul) superpuesta a la señal de salida del vco,
- la segunda es el resultado de la integral en la compuerta Early.
- La tercera es la señal lograda en la integral de la compuerta Late
- Por último, se muestra la señal de control del vco, El cual se ajusta momentáneamente al desfase de entrada, lo cual se refleja en la variación inicial y posteriormente se acerca de forma monotónica hacia el cero, que es el valor final requerido

Inicialmente se tiene una señal de reloj que no está sincronizada lo que hace que la señal obtenida en el filtro acoplado no corresponda con la energía, pero luego de unos pocos bits se logra la situación de señal de amplitud máxima requerida, tal como se muestra en la ilustración 64:

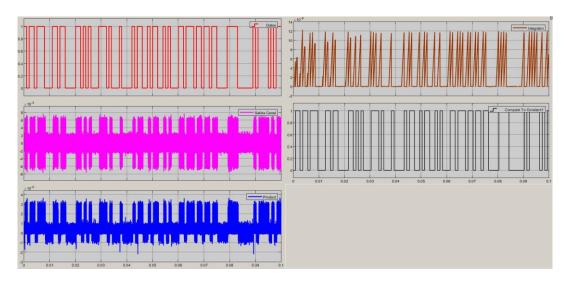


Ilustración 64: Formas de onda obtenidas en distintas partes del receptor ASK

En el lado izquierdo se tienen las siguientes formas de onda:

- Datos enviados por el transmisor
- Señal ASK recibida
- Producto de la señal recibida por la portadora sincronizada

En el lado derecho se tiene:

- La salida del filtro acoplado en donde se observa una variación inicial del valor máximo debido a que aún no se ha logrado la sincronización de reloj.
- Los datos recuperados en el detector. Se observa que aparecen al principio algunos datos erróneos debidos a retrasos entre el transmisor y el receptor.

Sincronismo de Reloj en FSK y en PSK

Como se explicó previamente en el sincronismo de portadora, los sincronismos de portadora en ASK y en FSK son muy similares por la consideración de que FSK consiste básicamente en la superposición de dos sistemas ASK. Igual cosa sucede con el sincronismo de reloj que es básicamente el mismo sistema implementado en ASK.

En el caso de **PSK** el sincronismo de portadora requiere elevar la señal al cuadrado y de allí obtener el sincronismo de portadora con una señal que está al doble de la frecuencia y luego dividir esta por dos para obtener la portadora sincronizada requerida. Sin embargo, el sincronismo de reloj es idéntico al que se utiliza en **ASK** y en **FSK**.

Sincronización de trama

Casi todas las tiras de datos digitales tienen alguna suerte de estructura de trama. Esto es así para decir que la tira de datos está organizada dentro de grupos de bits de tamaño uniforme.

 Si la tira de datos es TV digitalizada, cada píxel es representada por una palabra que tiene varios bits, la cual es organizada un poco más en términos de barridos por rastreo horizontal, el cual es además organizado en términos de barridos por rastreo vertical.

- Los datos de computador están organizados típicamente en palabras de algún número de bytes de 8 bits, y estos, a su vez, están organizados en tarjetas (cards images), paquetes, tramas, o archivos.
- Cualquier sistema que use una codificación de control de errores de bloque debe estar organizado alrededor de la longitud de la palabra de código.
- El discurso digital es típicamente transmitido en paquetes o tramas las cuales son indistinguibles de cualquier otro dato digital.

Para que la tira de datos entrante tenga sentido para el receptor, éste necesita estar sincronizado con la estructura de trama de la tira de datos. La sincronización de trama es usualmente realizada con la ayuda de algún procedimiento especial de señalización desde el transmisor. Este procedimiento puede ser muy simple, o bastante elaborado, dependiendo del ambiente en el cual se requiere que opere el sistema.

Probablemente la ayuda de sincronización de trama más simple es el *marcador de trama*, mostrado en la ilustración 65.

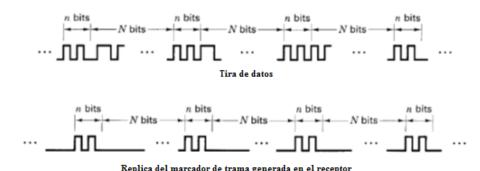


Ilustración 65: Uso del marcador de trama

- El marcador de trama es un único bit, o un patrón corto de bits que el transmisor inyecta periódicamente en la tira de datos. El receptor debe conocer el patrón y el intervalo de inyección y, luego de alcanzada la sincronización de datos, correlaciona el patrón conocido con la tira de datos entrante en el intervalo de inyección conocido. Si el receptor no está en sincronización con el patrón de trama, la correlación acumulada será baja. Cuando el receptor llega a la sincronización de trama, sin embargo, la correlación debería ser casi perfecta, manchada solamente por un error de detección ocasional.
- Un ejemplo es la tira portadora T1 desarrollada por los laboratorios Bell y en uso general en los sistemas de telefonía norteamericanos. La estructura de la portadora T1 incluye un marcador de trama de 1 bit después de cada conjunto de 24 bytes, en donde cada byte representa una de las 24 tiras de datos de voz posibles. Esto produce una estructura de datos que es un múltiplo entero de 193 bits- un número no práctico desde el punto de vista de la mayoría de los circuitos integrados.
- La ventaja del marcador de trama es la simplicidad. Aun un único bit puede ser suficiente como un marcador de trama si se acumula un número suficiente de correlaciones antes de decidir si el sistema ha alcanzado la sincronización o no.

- La mayor desventaja es que el número suficiente puede ser muy largo y así el tiempo esperado requerido para alcanzar la sincronización podría ser largo. Por lo tanto, los marcadores de trama son en su mayoría útiles en sistemas que transmiten datos continuamente, como muchos enlaces de telefonía y computadores, y serían inapropiados para sistemas que transmiten en ráfagas aisladas o en sistemas que requieren una sincronización rápida de trama.
- Una segunda desventaja es que los bits insertados pueden hacer la organización de la tira de datos poco elegante.

Una aproximación para sistemas con transmisión en ráfagas o con requerimientos de adquisición rápida es una *palabra código de sincronización*, la cual se envía típicamente como parte de un *encabezado de mensaje*.

- El receptor debe saber la palabra de código y estar buscándola constantemente en la tira de datos, posiblemente con un correlador de filtro acoplado. La detección de la palabra de código indicaría una posición conocida (típicamente el comienzo) en la trama de datos.
- La ventaja de este sistema es que la adquisición de la trama puede ser esencialmente inmediata. El único retraso seria aquel requerido para procesar la palabra de código entrante.
- La desventaja es que la palabra de código debe ser relativamente larga con respecto al marcador de trama, para conservar baja la probabilidad de detecciones falsas. La complejidad de la operación de correlación es proporcional a la longitud de la secuencia, así el correlador puede ser relativamente complicado.

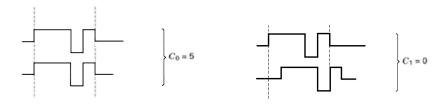
Una buena *palabra* código de sincronización será la que tenga la propiedad de que el valor absoluto de sus *lóbulos laterales de correlación* es pequeño.

- Un lóbulo lateral de correlación es el valor de la correlación de una palabra código con una versión desplazada en el tiempo de ella misma.
- Así, el valor del lóbulo lateral de correlación para un k ésimo desplazamiento de símbolo de una secuencia código de N bits $\{X_i\}$ esta dada por

$$C_k = \sum_{j=1}^{N-k} X_j X_{j+k}$$

Donde X_i ($1 \le i \le N$) es un símbolo código individual que toma valores ± 1 y los símbolos de datos adyacentes (asociados con el valor del índice i > N) se asumen como cero.

 Un ejemplo del cálculo de los lóbulos laterales de la correlación se muestra en la ilustración 66.



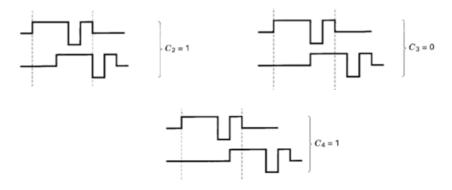


Ilustración 66: Ejemplo de lóbulo lateral de la correlación

• La secuencia de $\frac{5 \ bits}{}$ del ejemplo tiene buenas propiedades de correlación porque el lóbulo lateral más grande es un quinto del lóbulo principal C_0 .

Las secuencias, como el ejemplo en la ilustración 66, que tienen la propiedad que el lóbulo lateral más grande tiene una magnitud unitaria, son conocidas como las secuencias Barker o palabras Barker.

- No se conoce un método de construcción para encontrarlas y solamente se conocen **10** palabras, la más larga de las cuales tiene **13** símbolos.
- Las palabras Barker conocidas están dadas en la tabla 2.

N	Secuencia Barker
1	+
2	++ 0 +-
3	++-
4	+ + + - o + + - +
5	+++-+
7	++++-
11	++++-
13	+++++

Tabla 2: Palabras de código de sincronización de Barker

- Una lista completamente exhaustiva de secuencias Barker incluiría aquellas producidas al invertir el signo de los símbolos y aquellas producidas al invertir el orden en el tiempo de los símbolos en la secuencia de la tabla 2.
- Las propiedades de correlación de los lóbulos laterales de los códigos *Barker* están basadas en la suposición de que los símbolos adyacentes tienen valor cero. Esta es una aproximación del efecto de los datos binarios aleatorios igualmente probables, adyacentes a la palabra *Barker*, que toman los valores ±1.
- Desafortunadamente, las secuencias Barker son demasiado cortas para que esta aproximación provea la mejor palabra de código en datos binarios aleatorios en todos los casos.

Dos probabilidades caracterizan el desempeño de un sistema que usa palabras de sincronización. Estas son la *probabilidad de error en la detección* y *la probabilidad de falsa alarma*. Claramente, el diseñador de sistema desearía que ambas probabilidades sean tan pequeñas como sea posible. Estos son deseos conflictivos.

- Para disminuir la probabilidad de error en la detección, el diseño del sistema puede permitir una correlación menos que perfecta de una palabra de sincronización entrante.
 O sea, una palabra puede ser aceptada aun si contiene un pequeño número de errores.
- Esto, sin embargo, alarga el número de patrones de símbolo que serán aceptadas y por tanto incrementa la probabilidad de falsa alarma.
- La probabilidad de error en la detección para una palabra de N bits donde se aceptan k
 o menos errores está dada por

$$P_m = \sum_{j=k+1}^{N} {N \choose j} p^j (1-p)^{N-j}$$

Donde p es la probabilidad de error de bit del detector.

• La probabilidad de falsa alarma generada por N bits de datos aleatorios esta dada por

$$P_{FA} = \sum_{j=0}^{k} \frac{\binom{N}{j}}{2^{N}}$$

- Se puede ver que para un p pequeño, P_m disminuirá aproximadamente exponencialmente con un incremento de k. Desafortunadamente P_{FA} se incrementa aproximadamente exponencialmente con un incremento de k.
- Willard Encontró las mejores secuencias en términos de la mínima probabilidad de falsa sincronización para símbolos aleatorios adyacentes para las longitudes de palabra Barker por el uso de una simulación de computador. Las secuencias Willard se muestran en la tabla 3.

N	Secuencias Willard
1	+
2	+-
3	++-
4	++
5	++-+-
7	+++-+-
11	+++-+
13	+++++

Tabla 3: Palabras de sincronización de Willard

• Para obtener valores aceptables tanto de P_m como de P_{FA} para un valor dado de p, el diseñador del sistema a menudo necesita valores de N más grandes que aquellos provistos por las secuencias Barker y Willard.