Основные виды ЗУ

- 1 Краткая характеристика ЗУ
- 2 Адресные ЗУ
 - 2.1 Структура
 - 2.2 Режимы работы
 - 2.3 Пример структуры блока памяти
- 3 ЗУ типа стек и очередь
 - 3.1 Стек на регистрах сдвига
 - 3.2 Стек на основе блока памяти
 - 3.3 Очередь на основе блока памяти
- 4 Ассоциативные ЗУ

- Знать: характеристики ЗУ; функции, структуры и режимы работы основных видов запоминающих устройств (адресных, типа стек и очередь, ассоциативных).
- Уметь: разработать структурную схему и алгоритмы работы ЗУ с заданными функциональными возможностями.
- Помнить: о возникновении переполнений в ЗУ типа стек и очередь.
- Литература: [1,14].

1 Краткая характеристика ЗУ

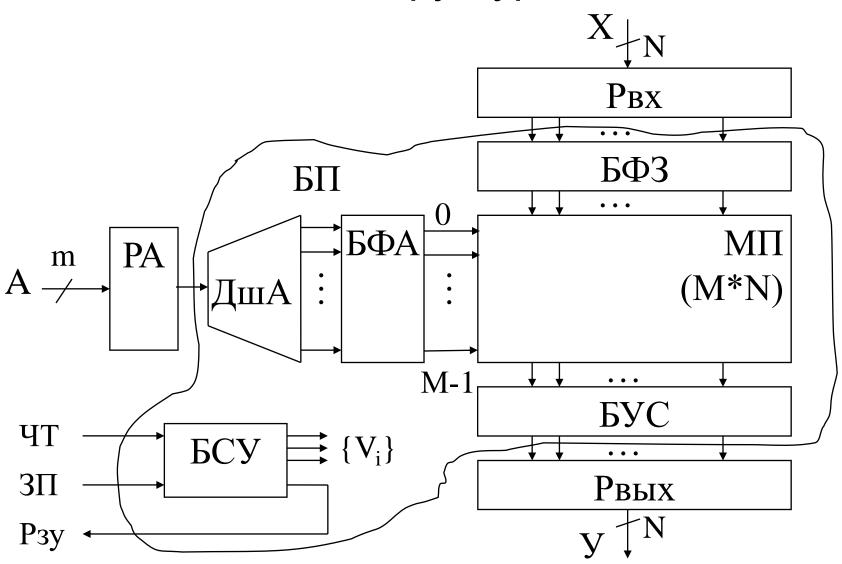
- Принцип обращения: адресные, стек и очередь, ассоциативные.
- *Место в вычислительной системе:* регистровые (СОЗУ, регистровый файл), КЭШ-память, оперативные ЗУ, буферные ЗУ, внешние ЗУ.
- Физический принцип работы: магнитные, полупроводниковые, оптические и оптоэлектронные.

Технические характеристики ЗУ:

- *время обращения, t [c] (нс, мкс, мс);*
- объем памяти, V [байт], [бит] (Тбайт, Гбайт, Мбайт, Кбайт);
- ширина выборки, N [бит];
- стоимость, С;
- удельная стоимость, c=C/V;
- потребляемая мощность;
- macca;
- габариты;
- надежность.

2 Адресные ЗУ

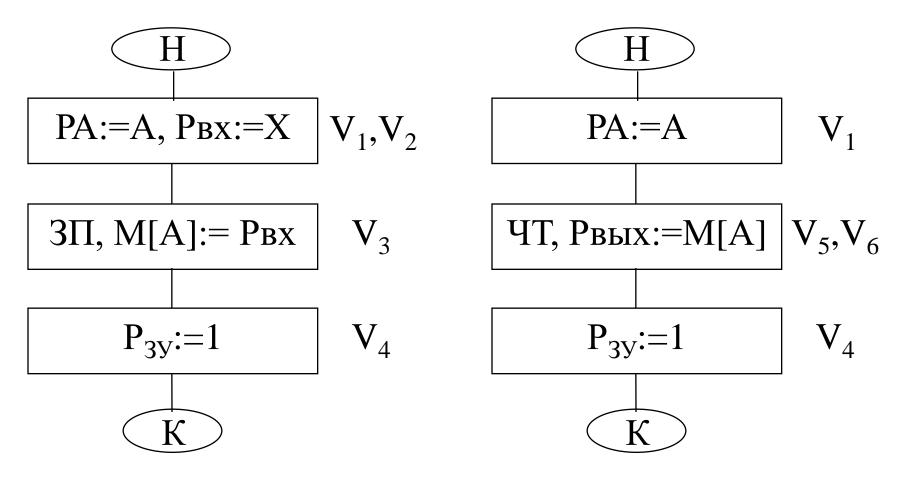
2.1 Структура



Основные блоки и узлы адресного ЗУ

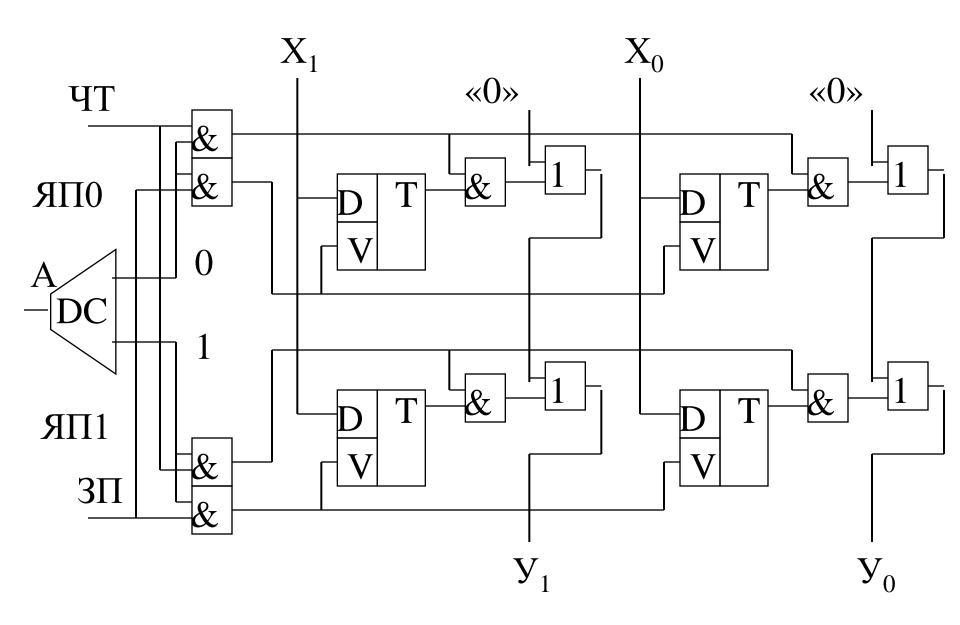
- РА регистр адреса;
- ДшА дешифратор адреса;
- БФА блок формирователей адреса;
- Рвх входной регистр;
- БФЗ блок формирователей записи;
- МП матрица памяти;
- БУС блок усилителей считывания;
- Рвых выходной регистр;
- БСУ блок синхронизации и управления;
- $Б\Pi блок памяти.$

2.2 Режимы работы



- 1) Запись: $3\Pi = 1$, $4\Pi = 0$.
- 2) Чтение: $3\Pi = 0$, 4T = 1.
- 3) Хранение: $3\Pi = 0$, 4T = 0.

2.3 Пример структуры блока памяти



3 ЗУ типа стек и очередь

3.1 Стек на регистрах сдвига *Структура стека*

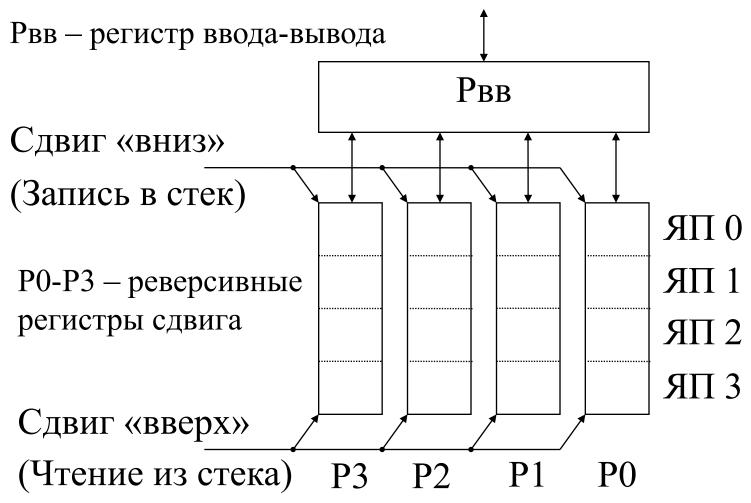
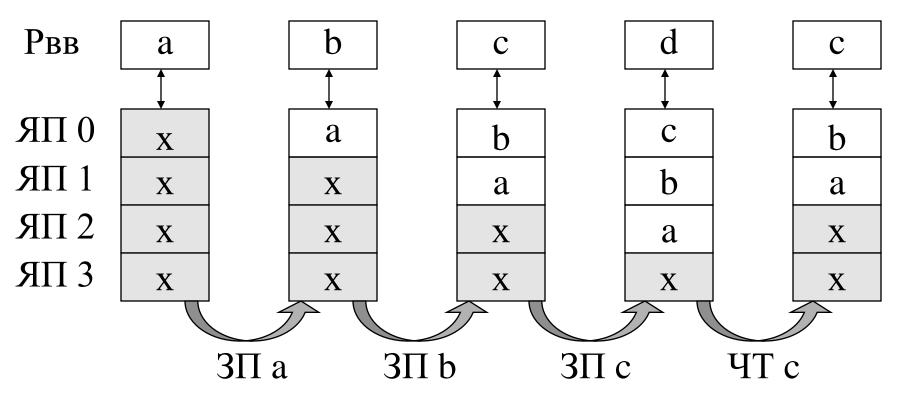


Диаграмма работы стека на основе регистров сдвига



- Стек (магазин) работает по правилу LIFO (Last Input First Output) «Последним вошел, первым вышел».
- Работа стека на регистрах сдвига сопровождается перемещением («сдвигом») хранящейся в нем информации.

3.2 Стек на основе блока памяти

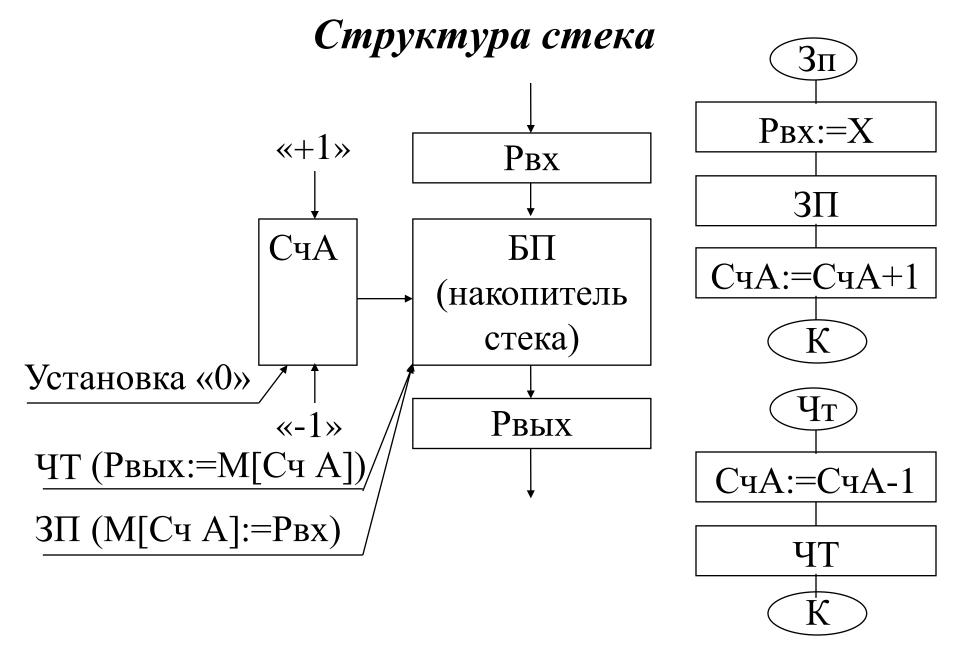
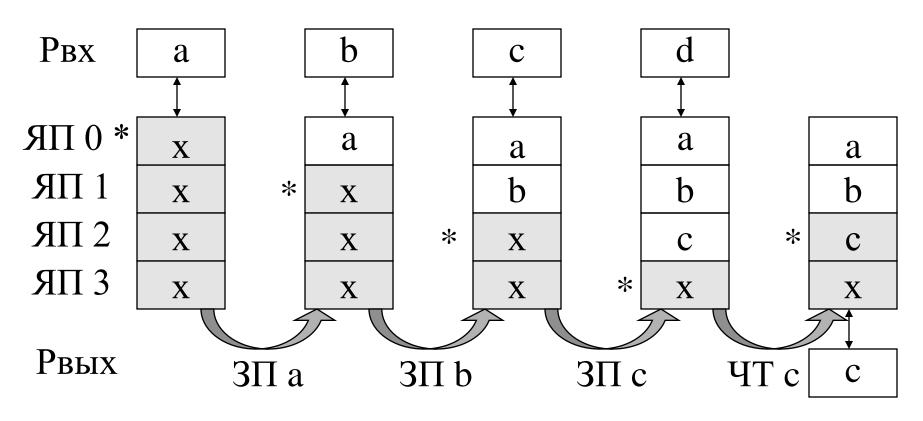


Диаграмма работы стека на основе блока памяти



• Работа стека на основе блока памяти сопровождается перемещением («сдвигом») указателя (*) стека (УС), на диаграмме он показывает на первую свободную ЯП.

Варианты организации стека на основе блока памяти

Вариант	Какую ЯП выделяет УС?	В какую сторону растет стек?
1	Первую свободную	В сторону старших адресов
2	Первую свободную	В сторону младших адресов
3	Последнюю занятую	В сторону старших адресов
4	Последнюю занятую	В сторону младших адресов

Переполнение стека

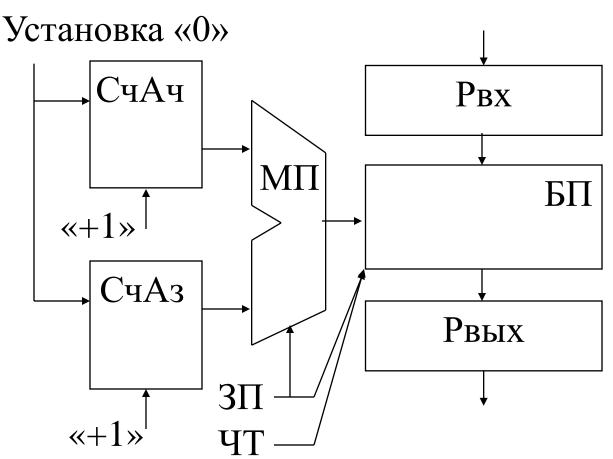
- Положительное переполнение возникает, когда предпринимается попытка записать в полностью заполненный стек.
- Отрицательное переполнение возникает, когда предпринимается попытка считать из пустого стека.

Применение стека в процессоре ЭВМ

- Сохранение в УУПЛ адресов возврата из подмикропрограмм.
- Сохранение состояния внутренних регистров процессора при обращении к подпрограммам и вызове прерывающих программ.
- Организация регистрового файла процессора на основе стека (например, в сопроцессорах Intel).

3.2 Очередь на основе блока памяти





- СчАч счетчик адреса чтения;
- СчАз счетчик адреса записи.

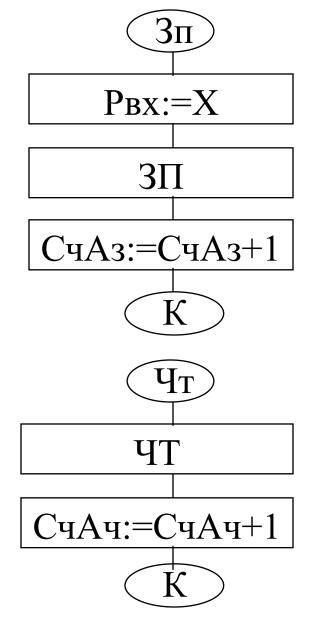
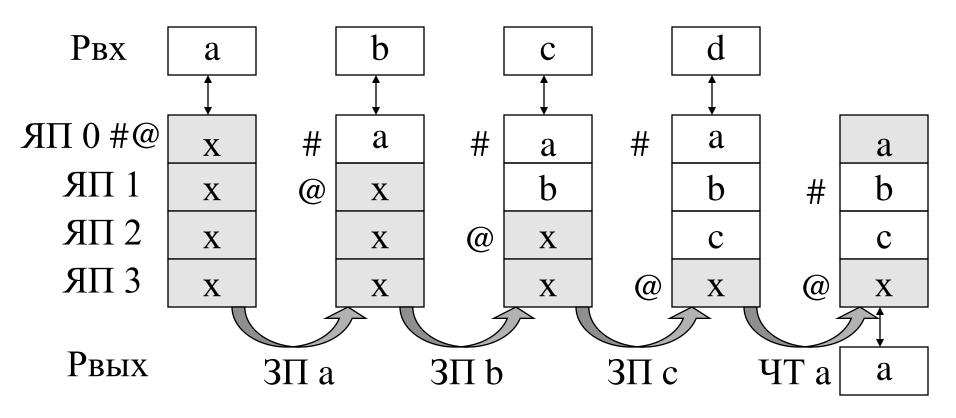


Диаграмма работы очереди на основе блока памяти



• Работа очереди на основе блока памяти сопровождается перемещением двух указателей: записи (@) и чтения (#).

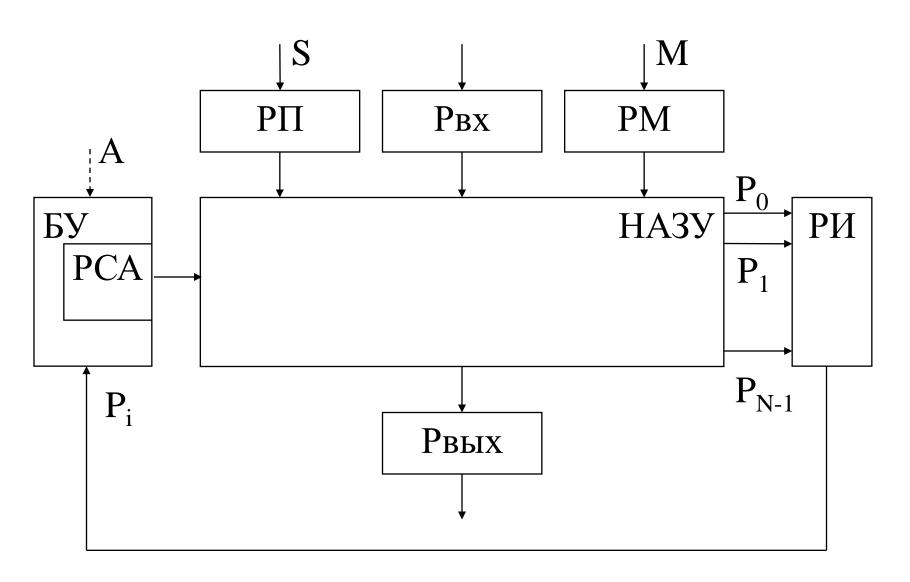
Применение очереди

- Очередь работает по правилу FIFO (First Input First Output) «Первым вошел, первым вышел».
- Очередь используется для аппаратной реализации различных очередей, выступая в роли буферных ЗУ.
- Если функции накопителя очереди выполняет область оперативной памяти ЭВМ, то для хранения указателей очереди могут использоваться общие регистры процессора.
- Примером применения очереди в процессоре ЭВМ может служить очередь команд.

3 Ассоциативные ЗУ

- Ассоциативные ЗУ (АЗУ) основаны на ассоциативном обращении, в процессе которого выполняется поиск информации, хранящейся в АЗУ, по некоторому образцу (признаку). При этом производится сравнение заданного признака с информацией в АЗУ и устанавливается их соответствие или несоответствие друг другу.
- Признак, по которому производится поиск информации, называется ассоциативным признаком.
- Ассоциативный признак может быть частью искомой информации или дополнительно придаваться ей. В последнем случае его принято называть тегом.

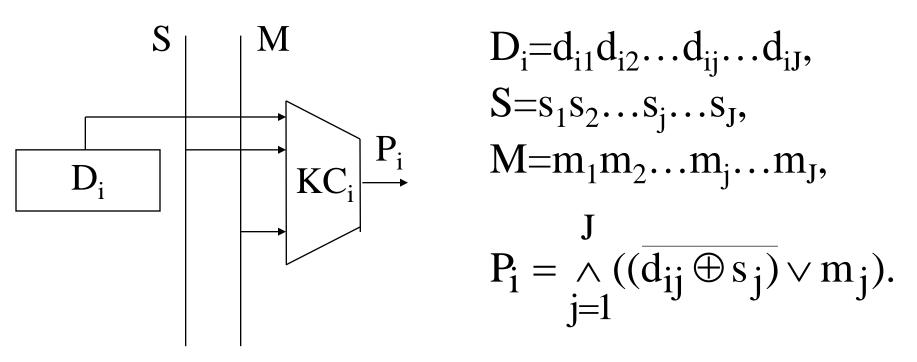
Структура ассоциативного ЗУ



Основные блоки и узлы АЗУ

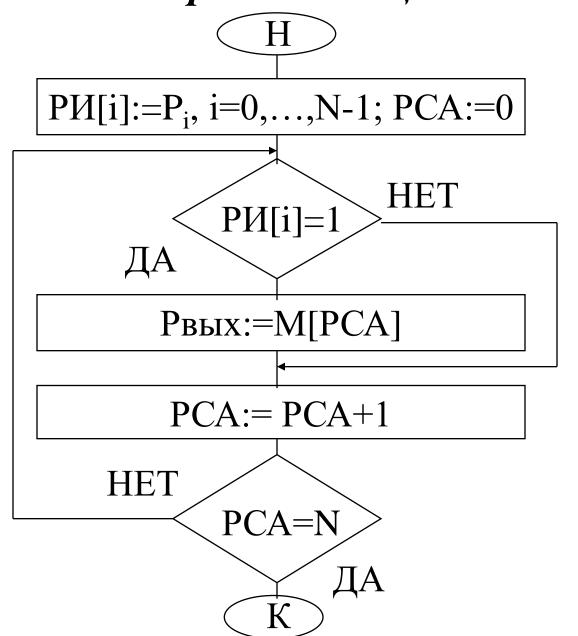
- РП регистр признака (S);
- Рвх входной регистр;
- РМ регистр маски (М);
- А адрес для обычного (адресного) обращения;
- БУ блок управления;
- РСА регистр-счетчик адреса;
- НАЗУ накопитель ассоциативного ЗУ, содержащий N ячеек памяти;
- $P_0, P_1, \dots P_{N-1}$ значения логических условий, формируемых в ячейках АЗУ;
- РИ регистр индикаторов;
- Рвых выходной регистр.

Формирование логических условий в накопителе **АЗУ**



Сравнение признака S и содержимого ячеек D_i (i=0,2,...,N-1) производится поразрядно. При этом замаскированные разряды ячеек, которым соответствует единичное значение разряда маски M, в сравнении не участвуют.

Алгоритм ассоциативного обращения



Формирование условий и установка разрядов РИ

Анализ условий

Чтение (запись) данных Увеличение содержимого РСА

Проверка условия завершения обращения

Режимы работы и функции АЗУ

- Основные режимы работы АЗУ: ассоциативное чтение, ассоциативная запись, хранение. Кроме того, в АЗУ обычно возможно адресное чтение и запись.
- В ячейках АЗУ может производится проверка выполнения не только условий совпадения содержимого ячеек и ассоциативного признака, но и проверка выполнения между ними других отношений. Такими отношениям могут быть: ">", ">=", "<", "<=".
- Иногда ячейка АЗУ делится на две части: данных и признака (тега). В некоторых случаях АЗУ также состоит из двух устройств: ЗУ данных и ЗУ тегов.
- АЗУ применяется при построении ассоциативной КЭШ-памяти, преобразователей виртуальных адресов в физические и других устройствах процессора.