

Информации мало, в этом документе информация с двух сайтов!

## 66. Сумматор со многими входами.

1. Сумматором называется комбинационное цифровое устройство, предназначенное для выполнения операции арифметического сложения чисел, представленных в виде двоичных кодов. По принципу обработки разрядов чисел различают последовательные и параллельные сумматоры. В последовательных сумматорах сложение чисел осуществляется поразрядно, последовательно, в параллельных – все разряды обрабатываются одновременно.

По числу выводов различают полусумматоры, одноразрядные сумматоры и многоразрядные сумматоры.

*Полусумматоры и одноразрядные сумматоры.* Сложение двух одноразрядных двоичных чисел характеризуется таблицей сложения (таблицей истинности), в которой отражаются значения входных чисел  $A$  и  $B$ , значение результата суммирования  $S$  и значение переноса в старший разряд  $P$

Работа устройства, реализующего таблицу истинности, описывается следующими уравнениями:

Очевидно, что по отношению к столбцу  $S$  реализуется логическая функция «исключающее ИЛИ».

Поскольку полусумматор имеет только два входа, он может использоваться для суммирования лишь в младшем разряде.

При суммировании двух многоразрядных чисел для каждого разряда (кроме младшего) необходимо использовать устройство, имеющее дополнительный вход переноса. Такое устройство называют полным сумматором и его можно представить как объединение двух полусумматоров ( $P_{\text{вх}}$  – дополнительный вход переноса). Сумматор обозначают через  $SM$ .

*Многоразрядные сумматоры.* Соединяя определенным образом полусумматоры и полные сумматоры друг с другом, получают устройство для выполнения сложения нескольких разрядов двоичных чисел.

В качестве примера рассмотрим устройство для сложения двух трехразрядных двоичных чисел  $A_2A_1A_0$  и  $B_2B_1B_0$ , где  $A_0$  и  $B_0$  – младшие разряды двоичных чисел

На выходах  $S_1 – S_3$  формируется код суммы чисел  $A_2A_1A_0$  и  $B_2B_1B_0$ , а на выходе  $P_3$  – сигнал переноса в следующую микросхему, так как при сложении двух трехразрядных двоичных чисел может получиться четырехразрядное число.

Рассмотренный сумматор называется параллельным сумматором.

2. Сумматором называется комбинационное логическое устройство, предназначенное для выполнения операции арифметического сложения чисел, представленных в виде двоичных кодов.

Сумматоры являются одним из основных узлов арифметико-логического устройства. Термин сумматор охватывает широкий спектр устройств, начиная с простейших логических схем, до сложнейших цифровых узлов. Общим для всех этих устройств является арифметическое сложение чисел, представленных в двоичной форме. Рассмотрим более подробно некоторые конкретные схемотехнические решения, предназначенные для реализации поставленной задачи.

Классификация сумматоров может быть выполнена по различным признакам. Рассмотрим наиболее часто встречающиеся из них.



По числу выводов различают: полусумматоры, одноразрядные сумматоры, многоразрядные сумматоры.

Полусумматором называется устройство, предназначенное для сложения двух одноразрядных кодов, имеющее два входа и два выхода и формирующее из сигналов входных слагаемых сигналы суммы и переноса в старший разряд.

Однозарядным сумматором называется устройство, предназначенное для сложения двух однозарядных кодов, имеющее три входа и два выхода, и формирующее из сигналов входных слагаемых и сигнала переноса из младших разрядов сигналы суммы и переноса в старший разряд.

Многоразрядным сумматором называется устройство, предназначенное для сложения двух многоразрядных кодов, формирующее на выходе код суммы и сигнал переноса в случае, если результат сложения не может быть представлен кодом, разрядность которого совпадает с разрядностью кодов слагаемых.

В свою очередь, многоразрядные сумматоры подразделяются на *последовательные* и *параллельные*. В последовательных сумматорах операция сложения выполняется последовательно разряд за разрядом, начиная с младшего. В параллельных все разряды входных кодов суммируются одновременно.