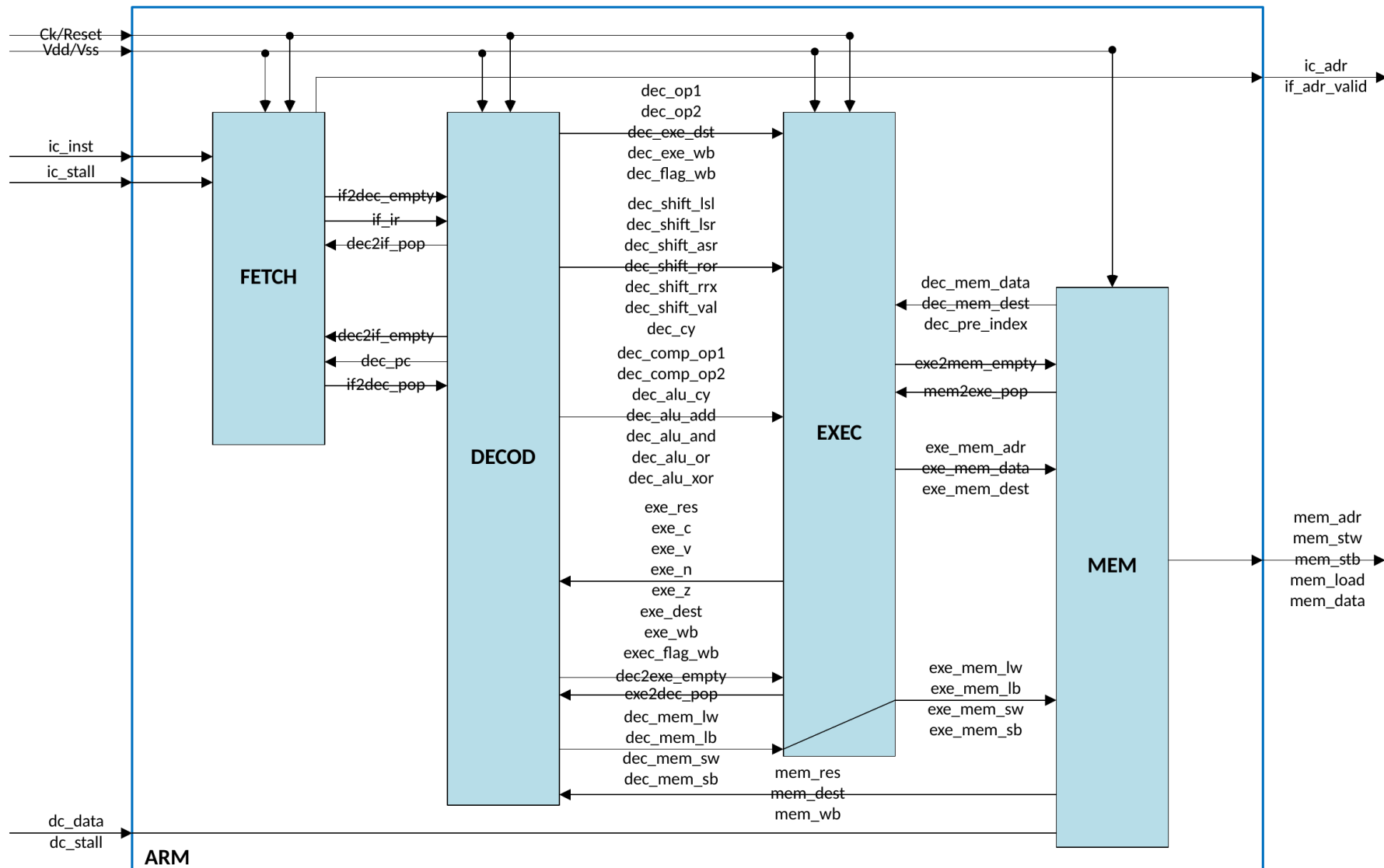


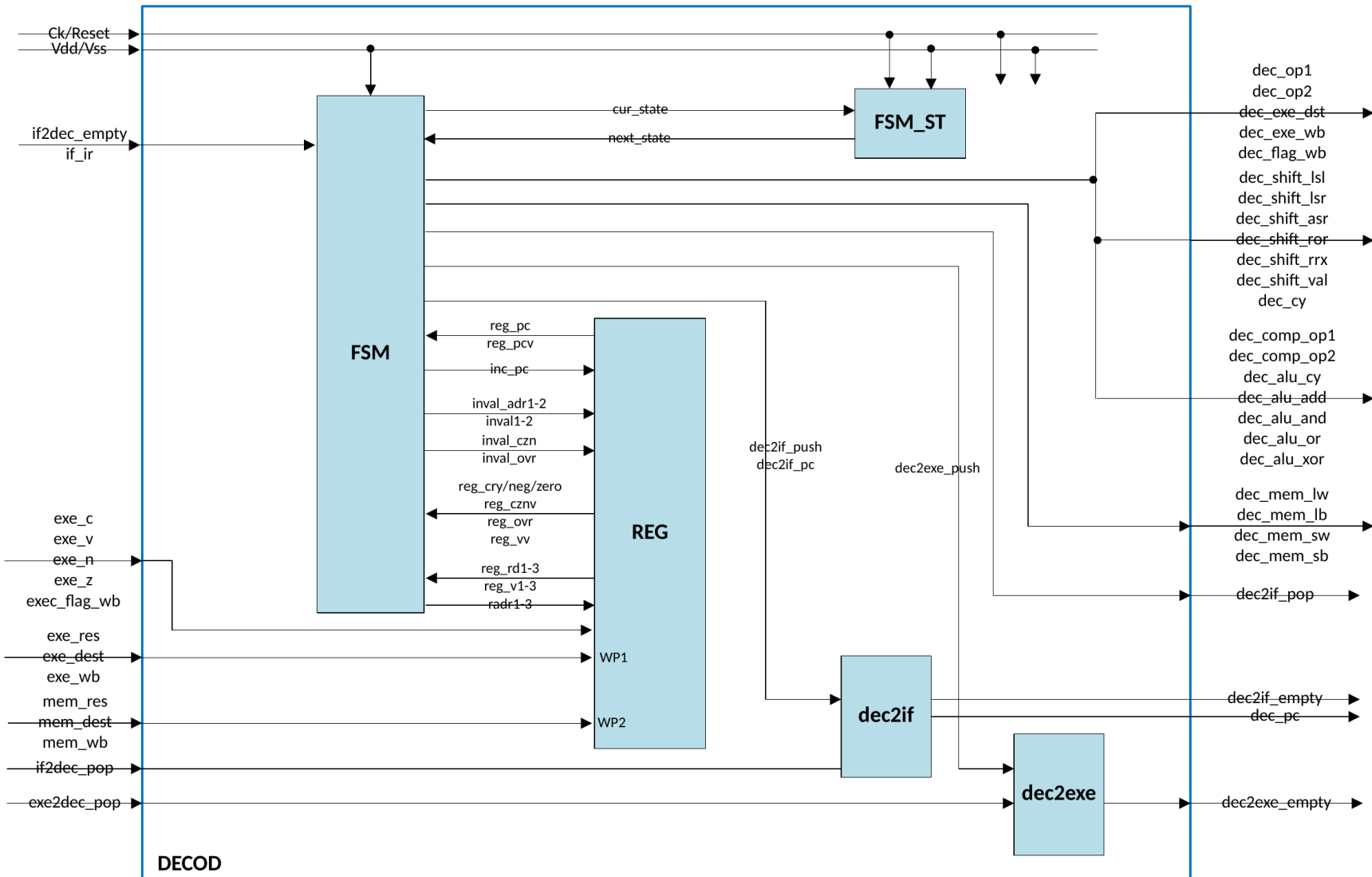
Projet VLSI

Processeur ARM v3 pipeline 5 étages

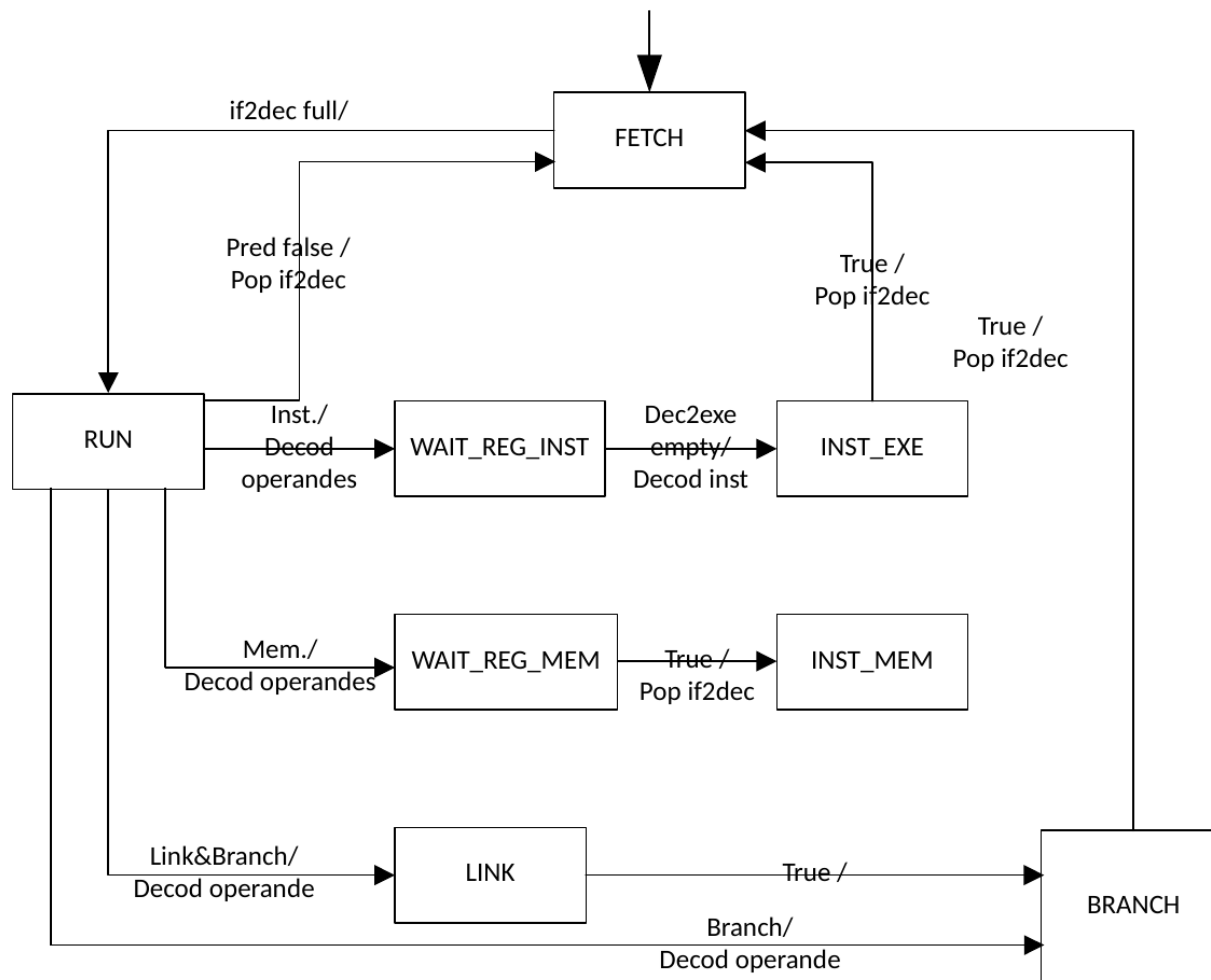
Structure complète



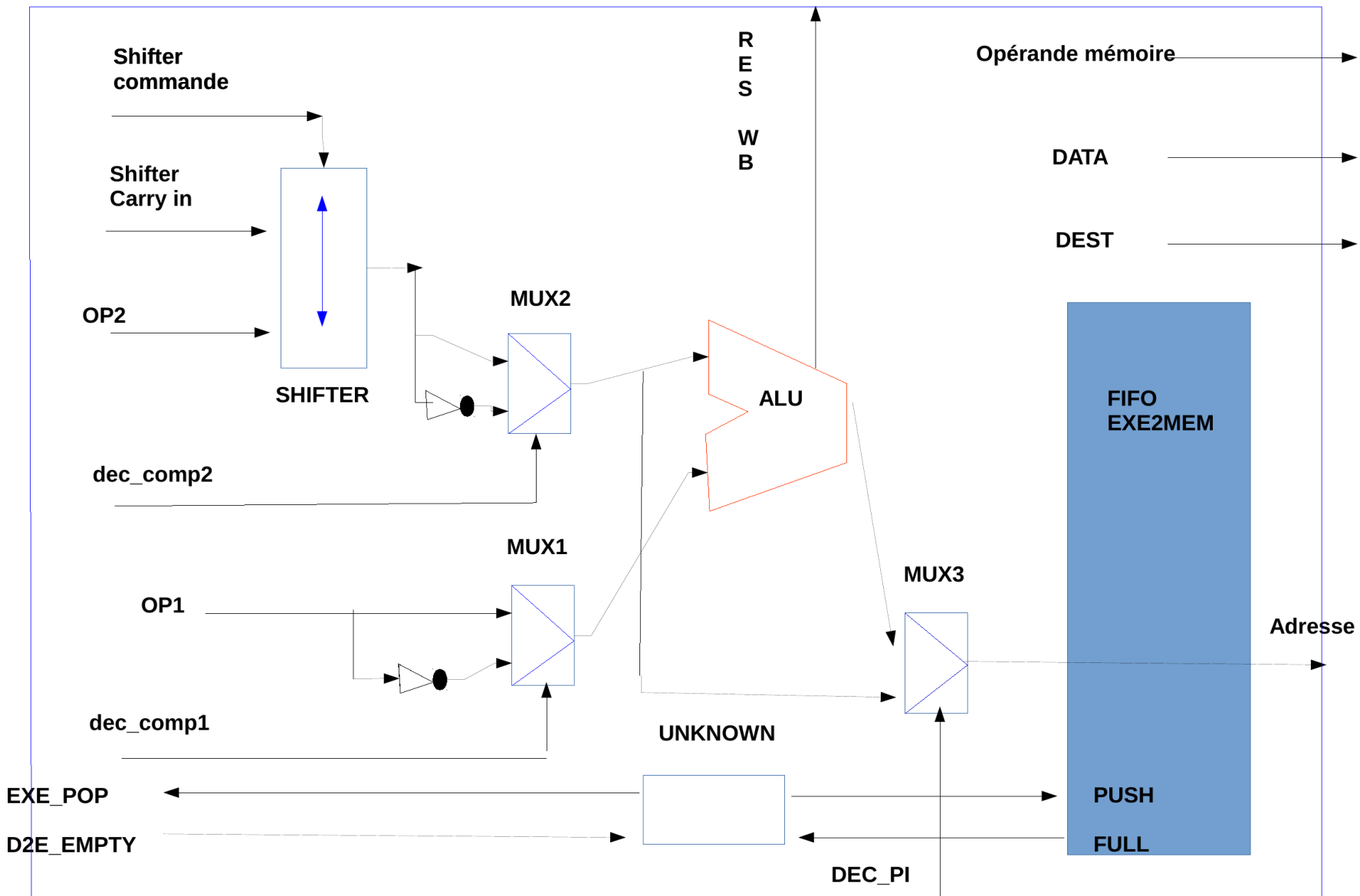
DECOD



STATE MACHINE



EXEC



Banc de Registre

- **16 registres accessible utilisateur**

- > PC (r15) lr (r14) accessibles comme n'importe quel registre

- **2 ports d'écriture, 4 de lecture**

- > lecture instantanée

- > écriture différée demande un cycle pour invalider la valeur du registre

- **4 flags (C, Z, N, O)**

- > écriture et lecture comme dans un registre

Résultat

- **Tous les composants réalisés**
- **Fonctionne en simulation (gtkwave)**
- **Ne synthétise pas entièrement**