

Современные 32-разрядные ARM-микроконтроллеры серии STM32: система тактирования

Олег Вальпа

Приведено описание системы тактирования 32-разрядных ARM-микроконтроллеров серии STM32 от компании STMicroelectronics. Рассмотрены архитектура системы тактирования, состав ее регистров и примеры программ инициализации.

ВВЕДЕНИЕ

Система тактирования микроконтроллера является основным функциональным блоком, синхронизирующим все процессы и определяющим скорость их выполнения. От правильной настройки данного блока зависит эффективность работы микроконтроллера, успешное выполнение возлагаемой на него задачи. Поэтому важно уделить рассмотрению системы тактирования особое внимание, поняв ее архитектуру и назначение всех составляющих элементов.

АРХИТЕКТУРА

Система тактирования микроконтроллеров серии STM32 от компании STMicroelectronics [1] имеет достаточно сложную архитектуру, позволяющую расширить их возможности при использовании в разнообразных устройствах, гибко и точно настроить под конкретную задачу.

Структурная схема системы тактирования STM32 приведена на рисунке 1.

Основной системной тактовой частотой микроконтроллера является сигнал SYSCLK. Как видно из схемы, в качестве источника импульсов системной тактовой частоты SYSCLK микроконтроллеров STM32 может быть использован внутренний HSI RC генератор с частотой 8 МГц или генератор HSE OSC с внешним кварцевым резонатором или внешним источником тактовых импульсов.

Генератор HSE (High Speed External) может работать на частоте от 4 до 24 МГц с внешним резонатором, подключенным к выводам OSC_IN и OSC_OUT. Допускается также подключение внешнего источника тактовых импульсов частотой от 1 до 24 МГц и скважностью 50% к входу OSC_IN, как показано на рисунке 2.

Настройка многих элементов системы тактирования осуществляется программно с помощью конфигурационных регистров микроконтроллера, представленных в таблице.

Внешний генератор HSE по умолчанию отключен и его включение производится с помощью бита HSEON регистра RCC_CR. При работе генератора с внешним сигналом необходимо установить в единичное состояние бит HSEBYP регистра RCC_CR.

После включения HSE и его выхода на рабочий режим устанавливается бит HSERDY регистра RCC_CR и генерируется прерывание, если это разрешено в разряде HSERDYIE регистра RCC_CR. Сигнал HSE может быть использован в качестве системного тактового сигнала, а также поступать через программный делитель на блок умножения.

Блок HSI (High-Speed Internal) представляет собой встроенный RC-генератор с частотой 8 МГц. При включении микроконтроллер автоматически запускается от тактовой частоты HSI.

Генератор HSI начинает работать при появлении питающего напряжения VCC и после выхода в нормальный

устойчивый режим работы устанавливает битовый флаг HSIRDY в регистре RCC_CR. Производитель гарантирует стабильность частоты от -1.9 до $+1.3\%$ при изменении температуры микроконтроллера от 0 до 70 °C соответственно. При запуске микроконтроллера заводское калибровочное значение автоматически заносится в биты HSICAL[7:0] регистра RCC_CR (см. табл. 1). Для компенсации воздействия окружающей температуры и изменений питающего напряжения имеется возможность дополнять калибровочное значение записью битов HSITRIM[4:0] указанного регистра. После сброса в нем находится число 16, т.е. середина диапазона регулировки. Изменение младшего разряда HSITRIM позволяет подстроить частоту генератора HSI приблизительно на 40 кГц. Таким образом, 5 разрядов HSITRIM[4:0] позволяют осуществить подстройку частоты от 0 до 1280 кГц.

Тактовая частота от генератора HSI может быть использована непосредственно как источник системной частоты или поступать в блок умножителя частоты после предварительного делителя на 2.

Достоинством использования генератора HSI является малое время начала генерации тактовой частоты после подачи питания и отсутствие необходимости в использовании дополнительных электронных компонентов для работы микроконтроллера. Недостатком — низкая стабильность частоты генерируемого сигнала и увеличение погрешности при умножении частоты в блоке PLLMUL.

Генератор HSI может быть включен или отключен управлением бита HSION регистра RCC_CR.

Сигналы от генераторов HSI и HSE проходят, соответственно, через делитель на два или программный делитель PREDIV1, поступая затем на мультиплек-

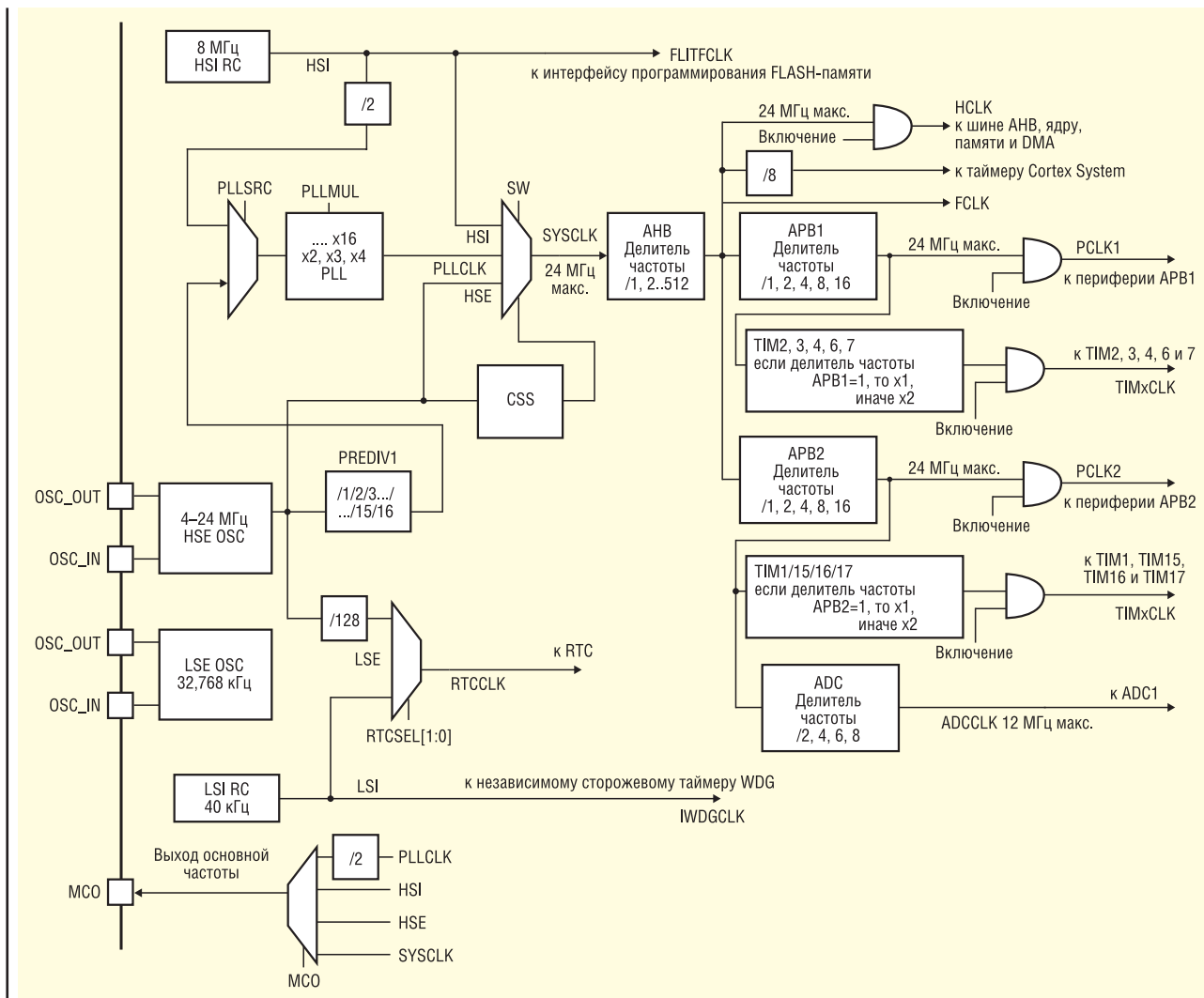


Рис. 1. Структурная схема системы тактирования STM32

сор PLLSRC, выбирающий один из этих сигналов для последующей обработки. Далее один из сигналов поступает на умножитель частоты PLLMUL (Phase Locked Loop) на основе генератора с

ФАПЧ с программным коэффициентом, позволяющим кратно увеличить частоту от 2 до 16 раз. Выход умножителя подключен к мультиплексору SW, с помощью которого программно выбирается один из трех сформированных ранее сигналов от HSI, PLLMUL или HSE. Этот сигнал используется в качестве системной тактовой частоты SYSCLK, и его частота не должна превышать 24 МГц для данного типа микроконтроллера.

По умолчанию умножитель отключен, и его включение осуществляется битом PLLON регистра RCC_CR. После включения PLL и его выхода в рабочий режим устанавливается бит PLLRDY и может быть сгенерировано прерывание.

Режим работы умножителя конфигурируется с помощью регистра RCC_CFGR. Все переключения режима работы следует проводить только при выключенном умножителе.

В регистре RCC_CFGR бит PLLSRC определяет источник умножения — сиг-

налы от HSI или HSE. Бит PLLXTPRE включает делитель на 2 для сигнала от HSE. Биты PLLMUL[3:0] задают коэффициент умножения от 2 до 16.

Особенно полезную функцию, повышающую надежность работы микроконтроллера, выполняет блок CSS. Из структурной схемы видно, что на вход этого блока подается тактовая частота от генератора HSE, а выход этого блока подключен к блоку выбора источника системного тактового сигнала SW. Назначение блока CSS состоит в слежении за тактовыми сигналами, поступающими от генератора HSE, и в случае их пропадания, например при поломке кварцевого резонатора от удара, блок CSS осуществляет следующие действия:

- отключает генератор HSE;
- останавливает работу расширенных таймеров TIM1 и TIM8;
- генерирует прерывание CSSI, заведенное внутри процессора на немаскируемое прерывание NMI,

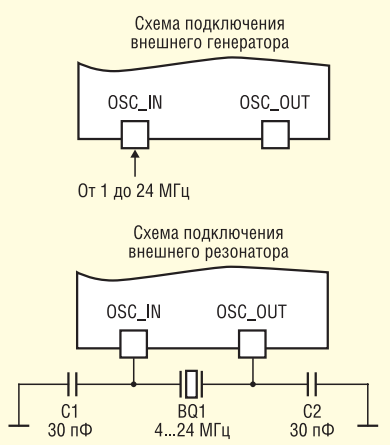


Рис. 1. Схема подключения источников тактовой частоты

Таблица 1. Регистры системы тактирования																																	
Сдвиг	Регистр	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0x000	RCC_CR							Pll RDY	Pll ON	Резерв		Резерв		CSSON	HSEBYP	HSERDY	HSEON	HSICAL[7:0]		HSITRIM[4:0]				Резерв		Резерв		Резерв		HSIRDY		HSION	
	Reset value							0	0					0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	1	1	
0x004	RCC_CFGR							MCO [2:0]		Резерв		PLLMUL[3:0]		PLLXTPRE		PLLSRC	ADC PRE [1:0]		PPRE2 [2:0]		PPRE1 [2:0]		HPRE [3:0]		SWS [1:0]		SW [1:0]		Резерв				
	Reset value							0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x008	RCC_CIR							Резерв		0	Резерв		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x00C	RCC_APB2RSTR							Резерв		Резерв		RST1RST		RST2RST		RST3RST		RST4RST		RST5RST		RST6RST		RST7RST		RST8RST		RST9RST		RST10RST		AFIO RST	
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x010	RCC_APB1RSTR							Резерв		RST1RST		RST2RST		RST3RST		RST4RST		RST5RST		RST6RST		RST7RST		RST8RST		RST9RST		RST10RST		RST11RST		TIM2RST	
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x014	RCC_AHBEND							Резерв		RST1RST		RST2RST		RST3RST		RST4RST		RST5RST		RST6RST		RST7RST		RST8RST		RST9RST		RST10RST		RST11RST		DMA1EN	
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x018	RCC_APB2ENR							Резерв		RST1RST		RST2RST		RST3RST		RST4RST		RST5RST		RST6RST		RST7RST		RST8RST		RST9RST		RST10RST		RST11RST		AFIOEN	
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x01C	RCC_APB1ENR							Резерв		RST1RST		RST2RST		RST3RST		RST4RST		RST5RST		RST6RST		RST7RST		RST8RST		RST9RST		RST10RST		RST11RST		TIM2EN	
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x020	RCC_BDCR							Резерв		RST1RST		RST2RST		RST3RST		RST4RST		RST5RST		RST6RST		RST7RST		RST8RST		RST9RST		RST10RST		RST11RST		LSEON	
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x024	RCC_CSR							Резерв		RST1RST		RST2RST		RST3RST		RST4RST		RST5RST		RST6RST		RST7RST		RST8RST		RST9RST		RST10RST		RST11RST		LSIRDY	
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x02C	RCC_CFGR2							Резерв		RST1RST		RST2RST		RST3RST		RST4RST		RST5RST		RST6RST		RST7RST		RST8RST		RST9RST		RST10RST		RST11RST		PREDIV1 [3:0]	
	Reset value												0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

которое микроконтроллер не может пропустить;

- переключает источник системной частоты на генератор HSI.

Таким образом, благодаря блоку CSS микроконтроллер сохраняет свою работоспособность и информирует выполняемую программу об этом с помощью прерывания, исключая возможность зависания программы из-за неисправности внешнего генератора. Для активации данной функции блок CSS необходимо программно включить с помощью установки бита CSSON в регистре RCC_CR. По умолчанию этот бит сброшен.

Кроме того, система тактирования содержит узлы формирователей тактовой частоты RTC CLK для часов реального времени RTC (Real Time Clock) и тактовой частоты IWDGCLK для сторожевых таймеров микроконтроллера.

Источником тактовой частоты RTC CLK могут являться:

- тактовые сигналы от генератора HSE, деленные на 128;
- тактовые сигналы от внутреннего низкоскоростного генератора LSI (Low Speed Internal), формирующего тактовые импульсы с частотой 40 кГц;
- тактовые сигналы от внешнего низкоскоростного генератора LSE (Low Speed External) с внешним кварцевым резонатором на частоте 32.768 кГц.

Источником тактовой частоты IWDGCLK для сторожевых таймеров микроконтроллера является внутренний низкоскоростной генератор LSI с частотой 40 кГц.

Сигналы тактовой частоты SYSCLK, HSE, HSI и PLLCLK, поделенной на два, могут быть подключены к выходному сиг-

налу MCO (Microcontroller Clock Output) микроконтроллера через мультиплексор. В программном выборе сигнала для этого мультиплексора используются биты MCO[2:0] регистра RCC_CFGR. Их назначение приведено ниже.

MCO[2:0] = 0xx: Выход MCO отключен;

MCO[2:0] = 100: Подключен сигнал SYSCLK;

MCO[2:0] = 101: Подключен сигнал HSI;

MCO[2:0] = 110: Подключен сигнал HSE;

MCO[2:0] = 111: Подключен сигнал PLLCLK/2.

Сигнал системной тактовой частоты SYSCLK транслируется на программный делитель AHB, снижающий ее в 512 раз. Полученный сигнал FCLK поступает на остальные блоки схемы непосредственно или через дополнительные делители APB1, APB2 и ADC. Каждый из этих делителей имеет программные коэффициенты деления и позволяет снизить частоту для соответствующих ему блоков и периферии. Например, блоки ядра и памяти микроконтроллера работают на частоте сигнальной шины AHB, а сигналы шины APB1 и APB2 имеют собственные делители с коэффициентами от 1 до 16. Блок ADC имеет делитель частоты от 2 до 8 единиц. На схеме указаны максимально допустимые значения частот для блоков.

Благодаря делителям, имеющим программные коэффициенты деления, можно довольно гибко изменять частоту синхронизации для конкретных блоков в зависимости от их назначения. В системе тактирования также присутствуют элементы

для отключения сигналов тактовой частоты от периферийных блоков. По умолчанию практически все блоки отключены. Это сделано с целью экономии энергии за счет отключения неиспользуемых в работе блоков.

Различные периферийные блоки подключены к разным сигнальным шинам. Например, порты ввода-вывода подключены к шине APB2, блок интерфейса I²C — к шине APB1, контроллер прямого доступа памяти — к шине AHB и т.д. Это необходимо учитывать при включении тактирования соответствующих функциональных блоков микроконтроллера.

Подключение сигналов тактовых частот к периферийным блокам производится через регистры RCC_APB1ENR и RCC_APB2ENR.

ПРОГРАММНАЯ ИНИЦИАЛИЗАЦИЯ

Инициализацию системы тактирования следует производить после того, как будут определены необходимые источники генерации и диапазоны значений тактовых частот для всех блоков.

Система тактирования предоставляет также возможность проверять работу некоторых важных блоков с помощью битовых флагов готовности, что позволяет осуществлять проверку активации инициализируемых блоков в процессе самой инициализации.

После включения или сброса микроконтроллер тактируется от встроенного RC-генератора HSI. В процессе работы возможно переключение источника тактовых импульсов при помощи установ-

MASTEK
VISSA GROUP

АВТОРИЗОВАННЫЙ ДИСТРИБ'ЮТОР

ST
В УКРАЇНІ

Авторизований дистриб'ютор STMicroelectronics, NXP та Vishay в Україні

м. Київ, вул. Бориспільська, 9Д
тел. +38 (044) 567-44-48, (067) 219-27-86

+38 (044) 566-79-03
info@mastek.com.ua
www.mastek.com.ua

Листинг 1. Фрагмент кода программы на языке Си

```
RCC->CR| = RCC_CR_HSEON; // Включить генератор HSE
while (!(RCC->CR & RCC_CR_HSERDY)) {} // Ждать готовность HSE
RCC->CFGR &=~RCC_CFGR_SW; // Очистить биты SW0 и SW1
RCC->CFGR| = RCC_CFGR_SW_HSE; // Выбрать HSE для тактирования SW0=1
```

ки соответствующей комбинации двух младших битов SW (System clock switch) регистра RCC_CFGR:

```
SW[1:0] = 00: тактирование от HSI;
SW[1:0] = 01: HSE;
SW[1:0] = 10: PLL;
SW[1:0] = 11: зарезервировано.
```

Определить, какой из генераторов в данный момент используется в качестве тактового можно по состоянию битов SWS (System clock switch status):

```
SWS[1:0] = 00: используется генератор HSI;
SWS[1:0] = 01: используется генератор HSE;
SWS[1:0] = 10: тактирование от блока PLL;
SWS[1:0] = 11: зарезервировано.
```

Перед выбором источника тактового сигнала необходимо предварительно произвести его запуск и удостовериться в его готовности к работе.

Включение генераторов HSI, HSE и PLL производится установкой битов HSION, HSEON и PLLON регистра RCC_CR. Готовность генераторов к работе можно проследить по установке флагов HSERDY, HSERDY или PLLRDY того же регистра. В листинге 1 приведен фрагмент кода программы на языке Си, осуществляющий данную процедуру.

Бит включения генератора HSION также может быть установлен аппаратно при входе в режимы микроконтроллера «Stop» или «Standby». При этом бит HSEON будет сброшен в нулевое состояние.

В случае определения защитной системой сбоев в работе генератора HSE, настроенного в качестве системного генератора непосредственно или через PLL, автоматически будет установлен бит HSION. Для снижения энергопотребления генератор, не используемый как тактовый в текущий момент, может быть отключен сбросом бита HSION или HSEON.

Встроенная система контроля CSS блока тактирования микроконтроллеров STM32 способна отслеживать отказ или нестабильную работу генератора HSE, осуществлять автоматическое переключение тактирования на встроенный генератор HSI с автоматическим вызовом немаскируемого прерывания NMI. Для включения в работу системы CSS необходимо установить бит CSSON регистра RCC_CR с помощью следующей операции:

```
RCC->CR| = RCC_CR_CSSON; // Разрешить работу системы защиты HSE
```

С целью исключения повторных вызовов в обработке немаскируемых прерываний NMI необходимо сбросить флаг системы CSS (см. листинг 2).

До того как PLL будет выбран для тактирования микроконтроллера уста-

новкой битов SW[1:0] = 10 регистра RCC_CFGR, необходимо выбрать источник входной частоты блока, а также проинициализировать параметры входных источников и самого модуля PLL. Выбор входного источника для PLL осуществляется записью бита PLLSRC конфигурационного регистра системы тактирования RCC_CFGR:

```
PLLSRC = 0: HSI/2, выбран генератор HSI с делением частоты на 2;
PLLSRC = 1: выбран генератор HSE/PREDIV1.
```

Биты PREDIV1 регистра RCC_CFGR2 задают коэффициент предварительного деления частоты генератора HSE от 1 до 16 перед его подачей на вход PLL по следующей формуле:

$$n = \text{PREDIV1}[3:0] + 1.$$

Назначение этих битов приведено ниже:

```
PREDIV1[3:0] = 0000 (0): нет деления;
PREDIV1[3:0] = 0001 (1): деление на 2;
PREDIV1[3:0] = 0010 (2): деление на 3;
...
PREDIV1[3:0] = 1110 (14): деление на 15;
PREDIV1[3:0] = 1111 (15): деление на 16.
```

Блок PLL осуществляет умножение входной частоты в соответствии со значением комбинации битов PLLMUL регистра RCC_CFGR по формуле $m = \text{PLLMUL}[3:0] + 2$, но не более чем в 16 раз. Биты PLLMUL[3:0] соответствуют разрядам [21:18] регистра RCC_CFGR. Ниже приведено их назначение:

```
PLLMUL[3:0] = 0000 (0): умножение на 2;
PLLMUL[3:0] = 0001 (1): умножение на 3;
PLLMUL[3:0] = 0010 (2): умножение на 4;
...
```

```
PLLMUL[3:0] = 1101 (13): умножение на 15;
PLLMUL[3:0] = 1110 (14): умножение на 16;
```

```
PLLMUL[3:0] = 1111 (15): тоже умножение на 16.
```

В листинге 3 пример инициализации, запуска и выбора PLL для тактирования микроконтроллера STM32:

Более подробное описание назначения регистров системы тактирования можно найти в источнике [2].

Литература:

1. <https://www.st.com>
2. http://www.st.com/web/en/resource/technical/document/reference_manual/CD00246267.pdf

CNY

Листинг 2. Фрагмент программы обработчика немаскируемых прерываний NMI

```
// Обработчик немаскируемых прерываний NMI, вызываемый при сбое HSE
void NMI_Handler(void)
{
// Сбросить флаг системы контроля CSS
if (RCC->CIR & RCC_CIR_CSSF) RCC->CIR| = RCC_CIR_CSSC;
}
```

Листинг 3. Пример инициализации, запуска и выбора PLL для тактирования STM32

```
char PLL_MUL = 12; // Коэффициент умножения PLL
RCC->CFGR2 &=~(RCC_CFGR2_PREDIV1); // Обнуление делителя HSE
RCC->CFGR2| = RCC_CFGR2_PREDIV1_DIV4; // Делить частоту HSE на 4
RCC->CFGR
&=~((RCC_CFGR_PLLSRC|RCC_CFGR_PLLXTPRE|RCC_CFGR_PLLMULL)); // Обнуление
RCC->CFGR| = RCC_CFGR_PLLSRC_PREDIV1; // Тактировать PLL от HSE/PREDIV1
RCC->CFGR| = ((PLL_MUL - 2)<<18); // Умножить частоту PLL_MUL
RCC->CR| = RCC_CR_PLLON; // Запустить PLL
while((RCC->CR & RCC_CR_PLLRDY)==0) {} // Ожидание готовности PLL
RCC->CFGR &=~RCC_CFGR_SW; // Очистить биты SW0 и SW1
RCC->CFGR| = RCC_CFGR_SW_PLL; // Тактирование с выхода PLL
while((RCC->CFGR&RCC_CFGR_SWS)!=0x08){} // Ожидание переключения на PLL
```

* Статья перепечатана из журнала «Современная электроника», № 8, 2012 г., с разрешения редакции, тел. +7 (495) 232-00-87, www.soel.ru