

Universidade Federal de São Carlos - UFSCar

Ciência da Computação

Laboratório de Circuitos Digitais

Experimento 2

Turma – A

Caio Vinicius Barbosa Santos, 726503

Mayk Túlio Bezerra, 727953

Prof. Fredy João Valente

São Carlos, 18 de Setembro de 2018

1. Introdução

Ao decorrer das aulas foram realizados 3 experimentos com a utilização de circuitos digitais, foram eles: a implementação da representação de números do dígito 0 ao 9, o segundo experimento realizado foi a implementação de um meio somador para a soma de 2 bits, e o terceiro experimento foi a realização de um somador completo, que recebe dois números de 4 bits BCD e realiza a soma entre eles, exibindo o resultado em dois displays de 7 segmentos presentes na placa DE1 da Altera.

2. Descrição da execução do experimento

2.1 Experimento 1

Para a realização do experimento 1 foi construída uma tabela-verdade para os 4 bits de entrada que seriam usados no decodificador para representar os números de 1 a 9.

A	B	C	D	Saída em HE
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	NULL
1	0	1	1	NULL
1	1	0	0	0 NULL
1	1	0	1	1 NULL
1	1	1	0	0 NULL
1	1	1	1	1 NULL

Tabela 01: Tabela-verdade dos números binários de 4 bits

Logo após foi montado o diagrama de blocos, juntamente com o decodificador 7449, que é responsável por mapear a entrada lógica para o display de 7 segmentos da protoboard. O diagrama do circuito gerado é exibido na Figura 1.

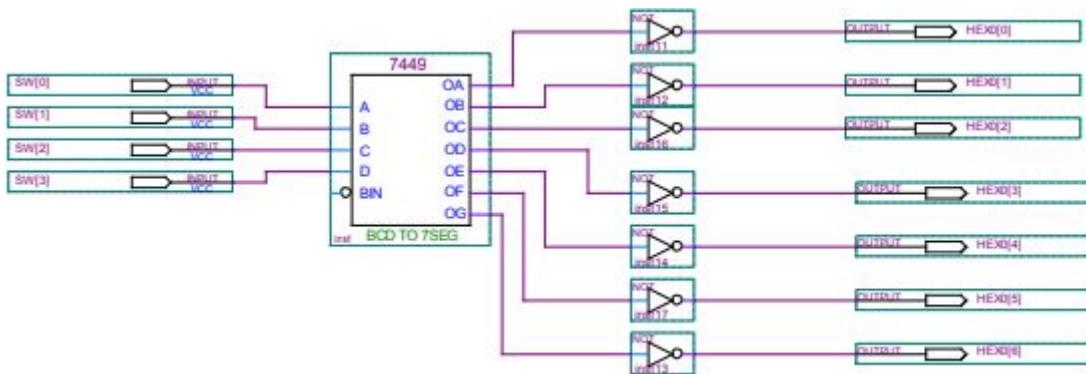


Figura 1. Diagrama esquemático com o decodificador 7449.

O mapeamento utilizado nesse primeiro experimento foi o seguinte:

SW[9]	A
SW[8]	B
SW[7]	C
SW[6]	D
SW[5]	BN
HEX0	Representação Numérica

Tabela 02: Mapeamento das entradas e saídas do experimento

Ao final, realizamos o deploy na placa e verificamos se os valores gerados através da mudança dos switches de posição era correspondente ao mostrado no display de 7 segmentos. As imagens geradas com os resultados obtidos estão presentes ao final do relatório, na seção 3.

2.2 Experimento 2

O experimento 2, consiste na construção de um meio-somador utilizando apenas as portas lógicas NAND. Os valores binários são mapeados em 2 switches, o resultado da soma entre estes é exibido no display de 7 segmentos, caso o ‘carry out’ seja acionado um led irá acender para representar uma soma de 1 + 1 bits. Para a realização desse experimento novamente foi construída a tabela da verdade:

A - SW[9]	B - SW[8]	Saída - HEX[0]	Carryout - LEDR[9]
1	1	0	1
1	0	1	0
0	1	1	0
0	0	0	0

Tabela 03: Tabela-verdade e mapeamento das entradas e saídas do experimento

A representação esquemática do meio-somador está presente na Figura 2:



Figura 2. Representação de alto nível de um meio somador

Neste experimento foi utilizado somente portas NAND como apresentado no diagrama de blocos:

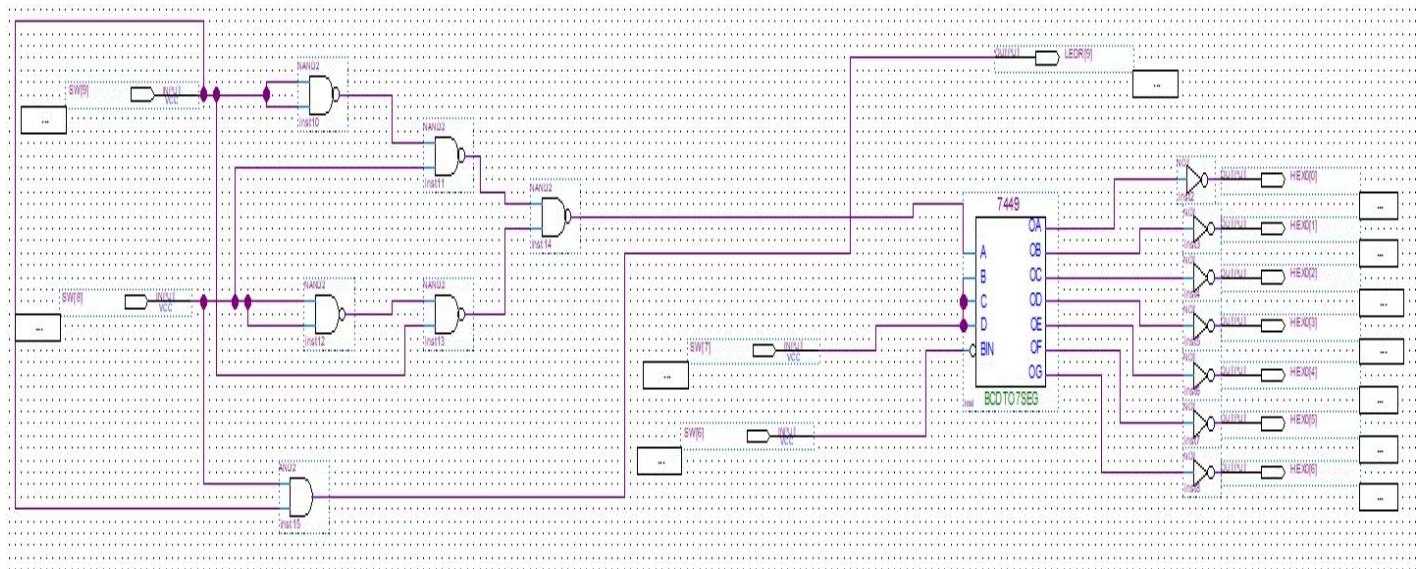


Figura 3. Diagrama de blocos do meio somador

Ao final, realizamos o deploy na placa e verificamos algumas instâncias da tabela da verdade na placa, as imagens obtidas estão presentes na seção 3.

2.3 Experimento 3

O objetivo desse experimento era a representação de dois algarismos de 0 a 9 nos dois primeiros displays de 7 segmentos, depois realizar a soma desses dois números e representá-los nos outros 2 displays de 7 segmentos.

Novamente foi realizado a construção da tabela para o experimento:

A	B	C	D	Saída em HEX	Display HEX1
0	0	0	0	0	0
0	0	0	0	1	0
1	0	0	0	2	0
0	1	0	0	3	0
1	1	0	0	4	0
0	0	1	0	5	0
1	0	1	0	6	0
0	1	1	0	7	0
1	1	1	0	8	0
0	0	0	1	9	0
1	0	0	1	10	1
1	1	1	1	11	1
1	1	1	0	12	1
1	1	0	1	13	1
1	1	0	0	14	1
1	0	1	1	15	1

Tabela 04: Tabela da verdade e mapeamento das entradas e saídas do experimento

A partir da tabela-verdade foi construído um mapa de karnaugh para se obter através do circuito se utilizamos ou não o penúltimo display, ou seja, se seria necessário somarmos 0000 ou 0110(que representa o dígito 6 na base 10) com o resultado da soma dos dois dígitos de 4 bits.

Mapa de Karnaugh				
	C'D'	C'D	CD	CD'
A'B'	0	0	0	0
A'B	0	0	0	0
AB	1	1	1	1
AB'	0	0	1	1

Figura 3. Mapa de Karnaugh

Realizando os procedimentos para encontrar a expressão booleana equivalente do circuito, foi encontrado $S = A \cdot B + A \cdot C$

O mapeamento utilizado nesse experimento foi:

SW[0]	1º Bit - A
SW[1]	2º Bit - A
SW[2]	3º Bit - A
SW[3]	4º Bit - A
SW[4]	
SW[5]	BIN
SW[6]	1º Bit - B
SW[7]	2º Bit - B
SW[8]	3º Bit - B
SW[9]	4º Bit - B
HEX3	1ºNumero Decimal
HEX2	2ºNúmero Decimal
HEX1	1º Algarismo da soma
HEX0	2º Algarismo da soma

Tabela 05: Mapeamento das entradas e saídas do experimento

Com base nisso pudemos elaborar o diagrama de blocos no ambiente Quartus II:

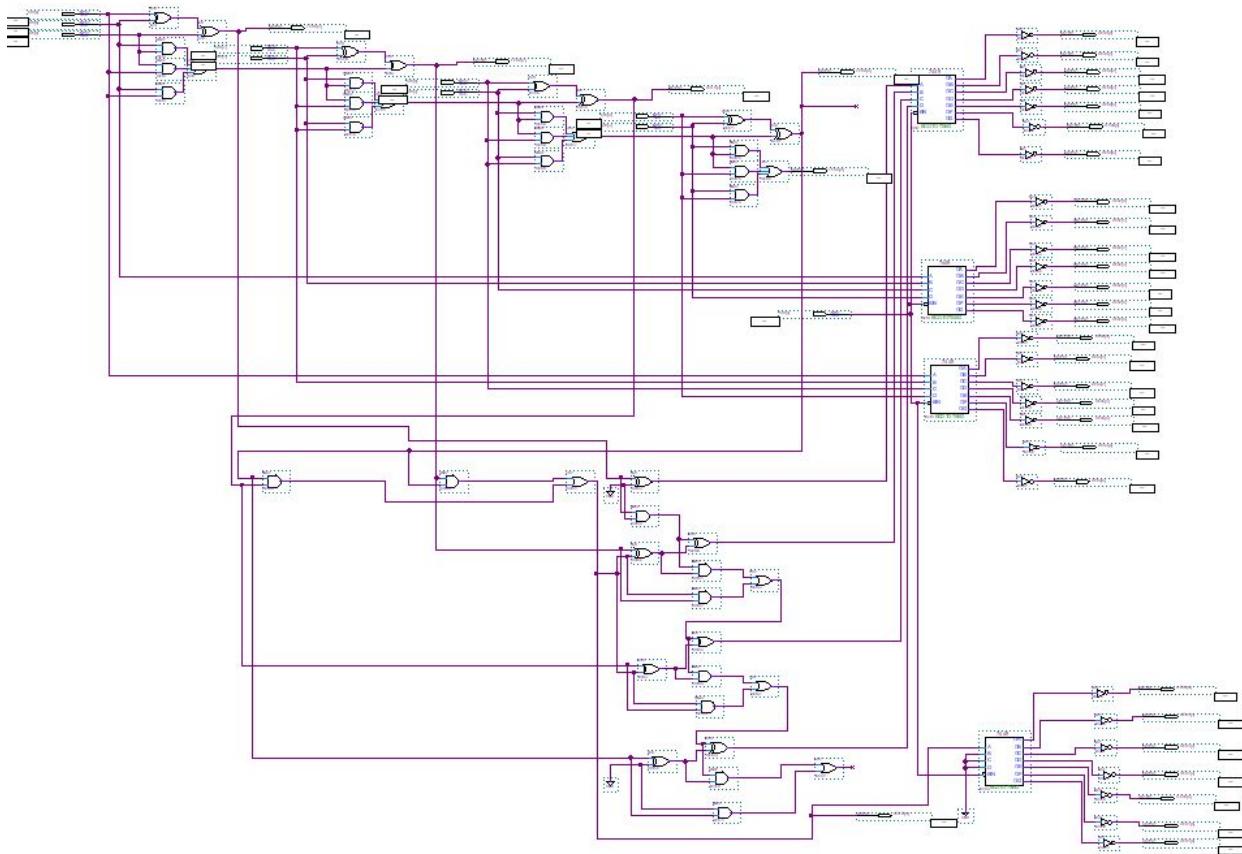


Figura 4. Imagem do diagrama de blocos completo da soma de dois números de 4 bits

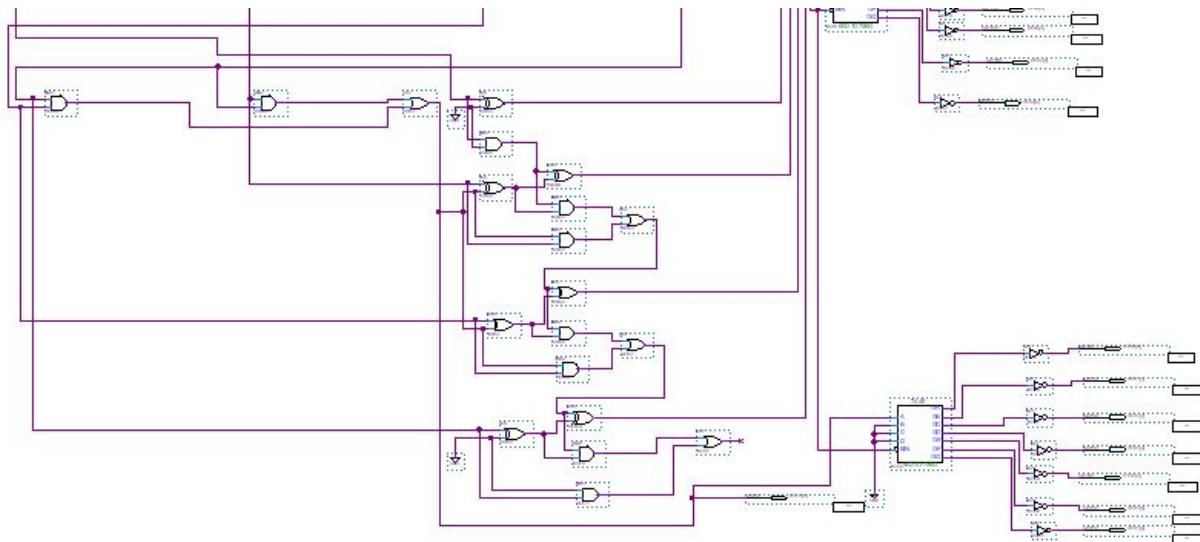


Figura 5. Imagem parcial do diagrama de blocos do experimento onde se verifica se o número é maior que 9 para representar o dígito 1 no segmento HEX1.

Foram utilizados 4 decodificadores pois utilizamos todos os displays da placa utilizada. Ao final, realizamos o deploy na placa e verificamos algumas instâncias da tabela da verdade na placa, os resultados obtidos são demonstrados na próxima seção deste relatório.

3. Avaliação dos resultados dos experimentos

3.1. Experimento 1

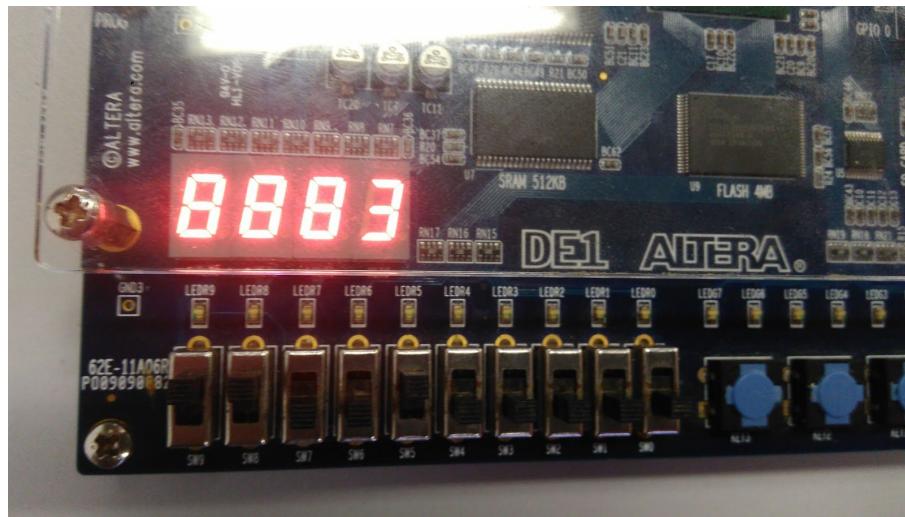


Figura 6. Representação do número 3, com os bits mais significativos nos primeiros switches

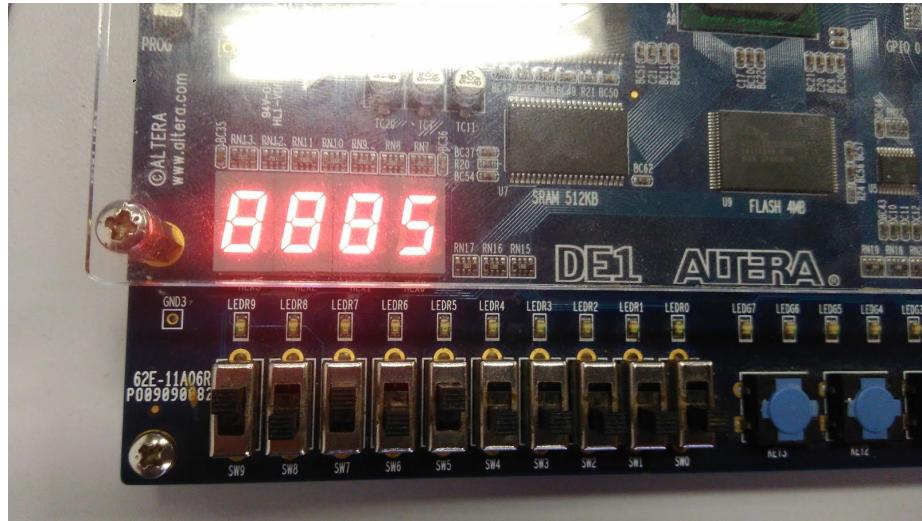


Figura 7. Representação do número 5, com os bits mais significativos nos primeiros switches

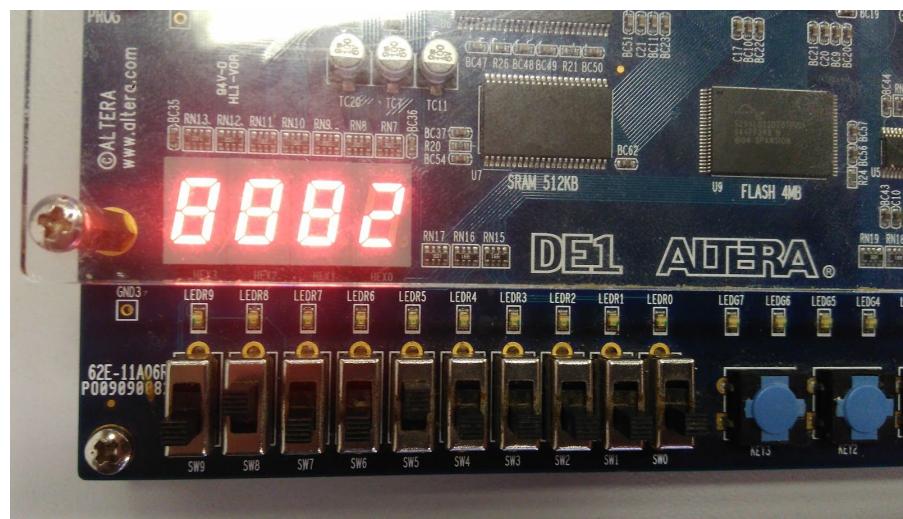


Figura 8. Representação do número 2, com os bits mais significativos nos primeiros switches

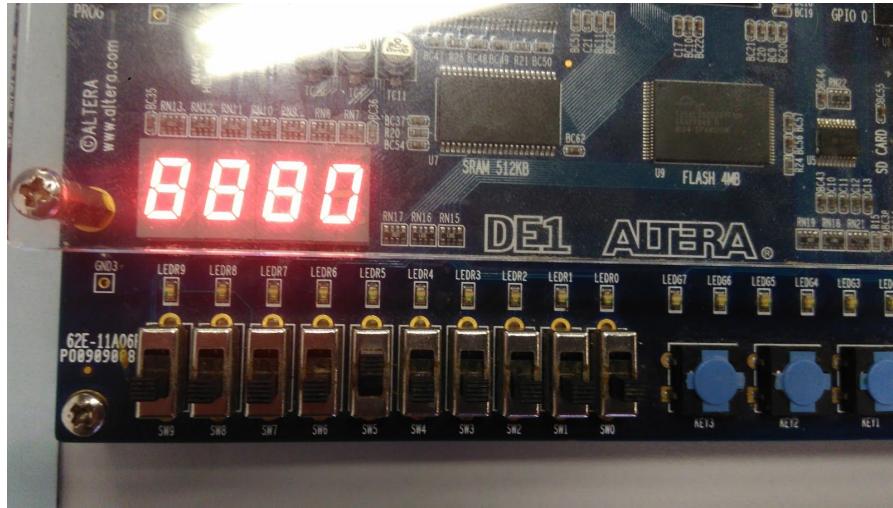


Figura 9. Representação do número 0, com os bits mais significativos nos primeiros switches

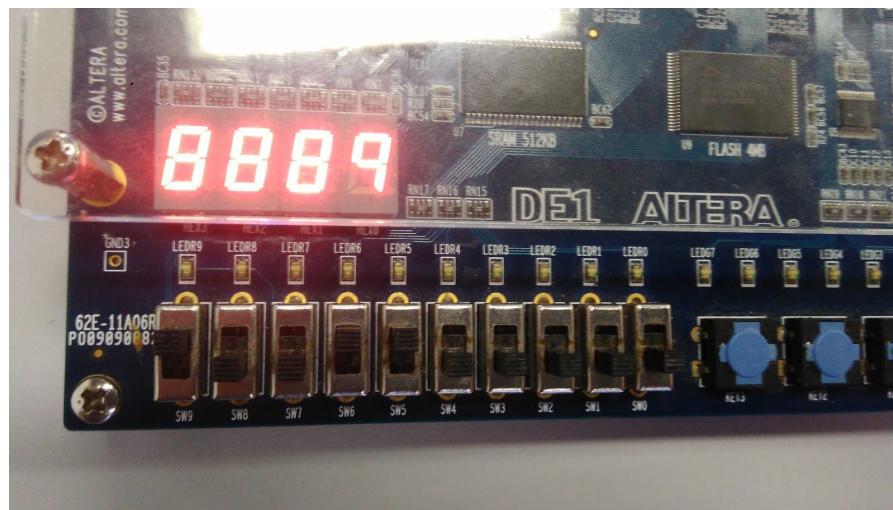


Figura 10. Representação do número 9, com os bits mais significativos nos primeiros switches

3.2. Experimento 2

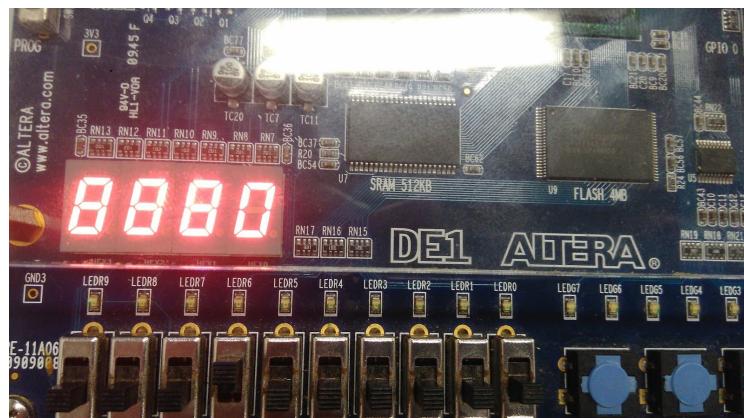


Figura 11. Representando a soma do BIT A com a BIT B, ambos neste caso abertos

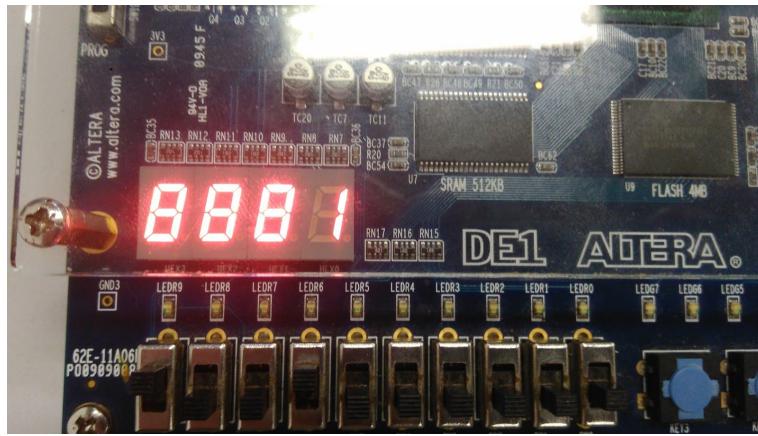


Figura 12. Representando a soma do BIT A com a BIT B, BIT A ativado

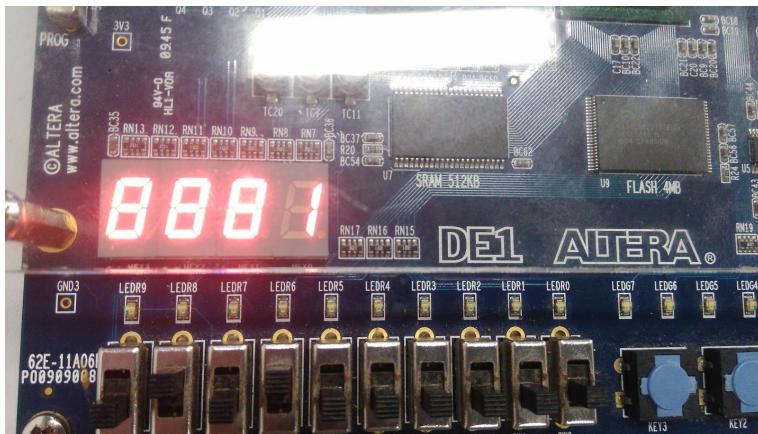


Figura 13. Representando BIT A aberto e BIT B fechado, BIT B ativado

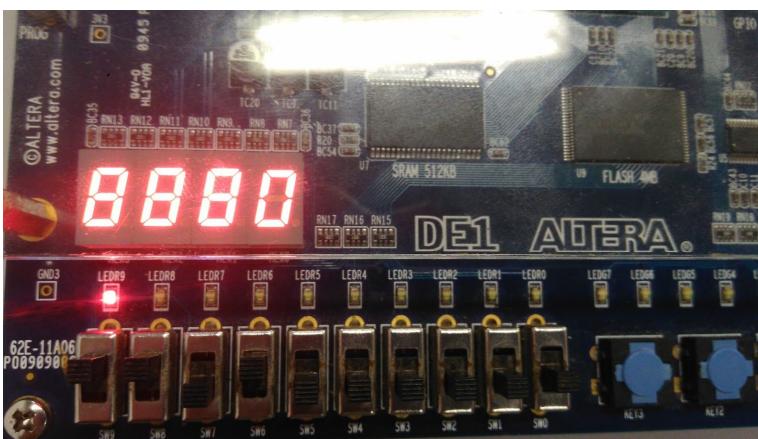


Figura 14. Representação do Carry out na placa na soma de 2 bits

3.3. Experimento 3

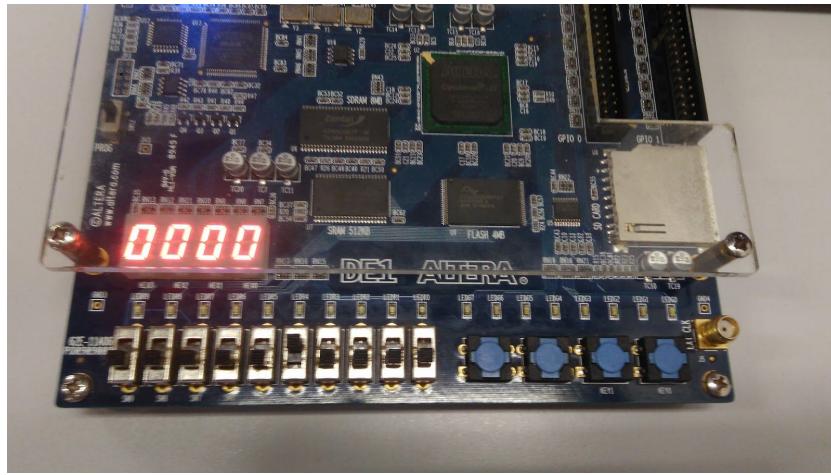


Figura 15. Representação na placa da soma do número 0 com 0 com suas devidas representações binárias nos switches

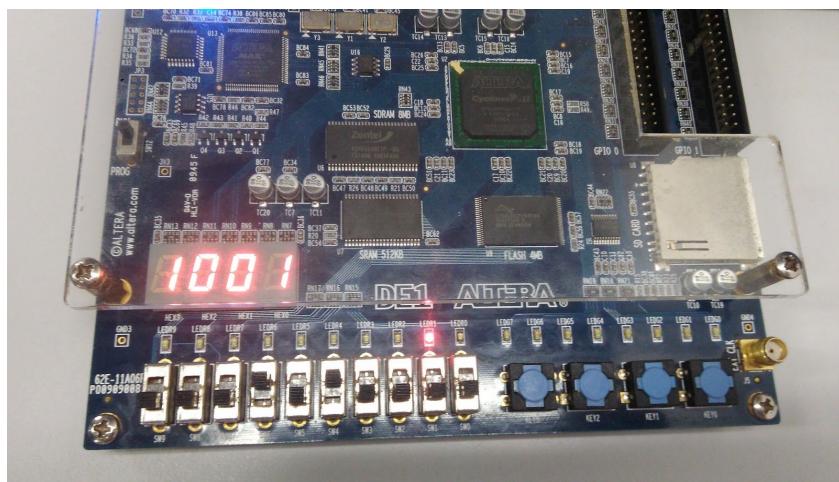


Figura 16. Representação na placa da soma do número 1 com 0 com suas devidas representações binárias nos switches

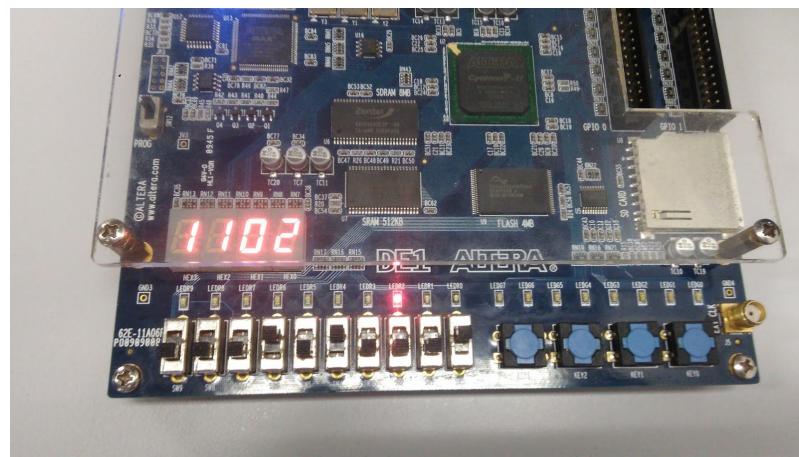


Figura 17. Representação na placa da soma do número 1 com 1 com suas devidas representações binárias nos switches

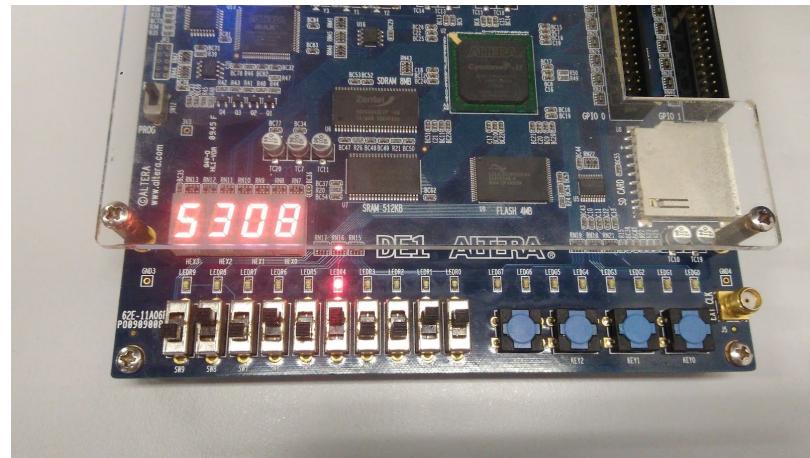


Figura 18. Representação na placa da soma do número 5 com 3 com suas devidas representações binárias nos switches

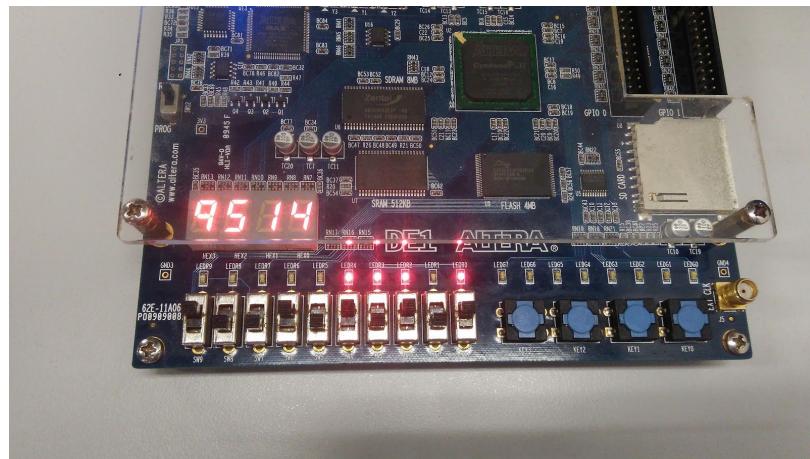


Figura 19. Representação na placa da soma do número 9 com 5 com suas devidas representações binárias nos switches

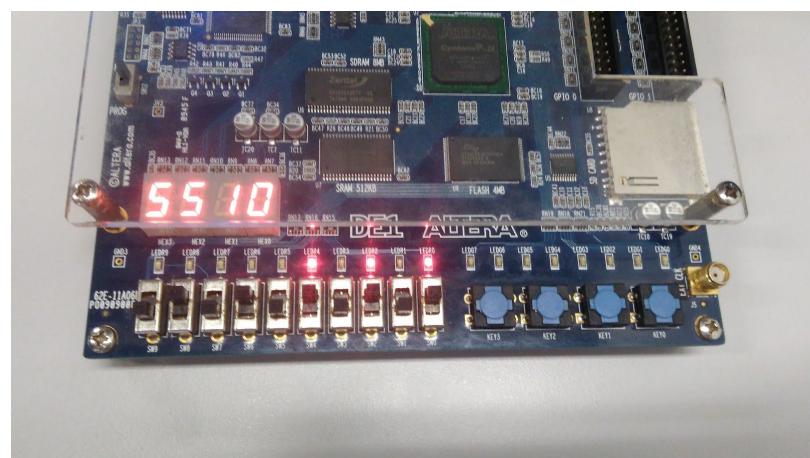


Figura 20. Representação na placa da soma do número 5 com 5 com suas devidas representações binárias nos switches

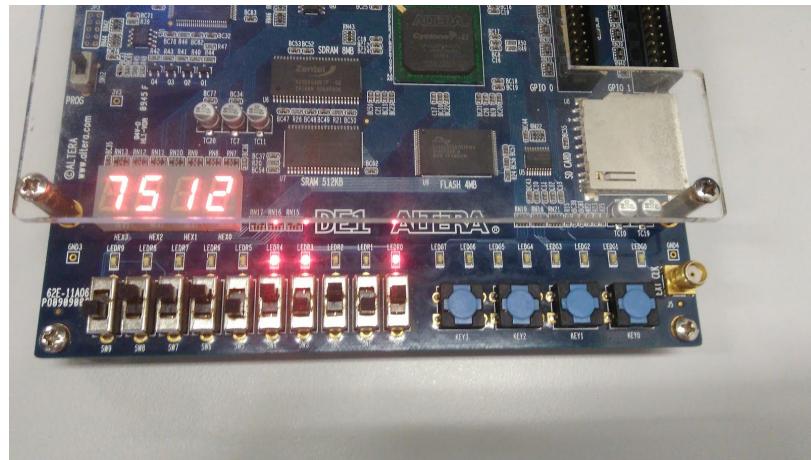


Figura 21. Representação na placa da soma do número 7 com 5 com suas devidas representações binárias nos switches

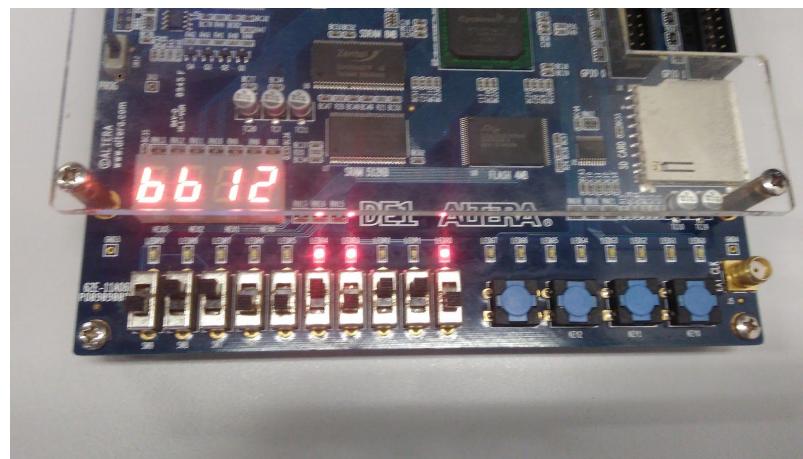


Figura 22. Representação na placa da soma do número 6 com 6 com suas devidas representações binárias nos switches

4. Análise crítica e discussão

Se percebeu um estudo gradual referente aos conteúdos apresentados, no primeiro experimento lidamos com o decodificador 7449 que faria a representação no display de 7 segmentos na placa, no segundo experimento lidamos com a soma de 2 bits, com o meio somador, no terceiro experimento tivemos que pegar tudo o que aprendemos com os outros 2 experimentos e aplicar, houve um gap bem grande de complexidade do experimento 2 para o 3, pois esse envolveu várias etapas de construção e conhecimento teórico maior, pois lidamos com aninhamentos de meio somadores para conseguirmos somar 2 números binários de 4 bits, logo após tivemos que montar um mapa de karnaugh para utilizarmos o penúltimo display que nos apresentasse o dig 1 no display quando for maior que 9 o resultado da soma, as maiores dificuldades encontradas foram alguns problemas com o Quartus II, mas a nível lógico o experimento ocorreu muito bem.