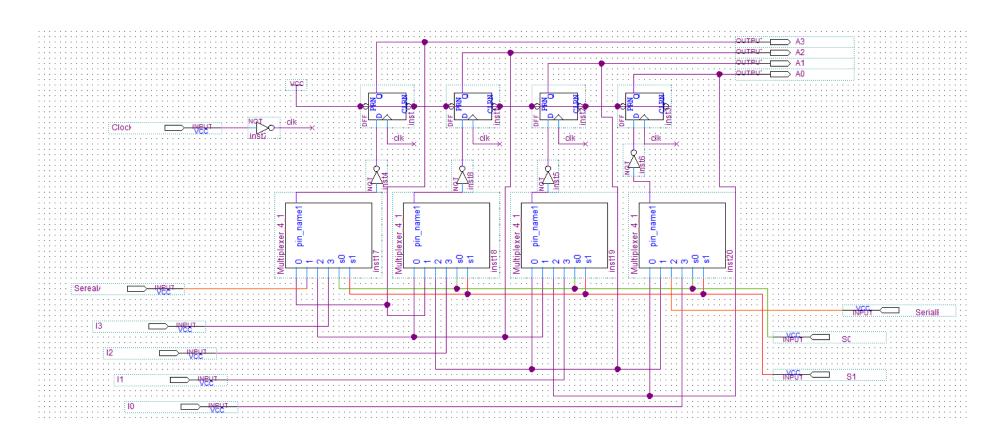
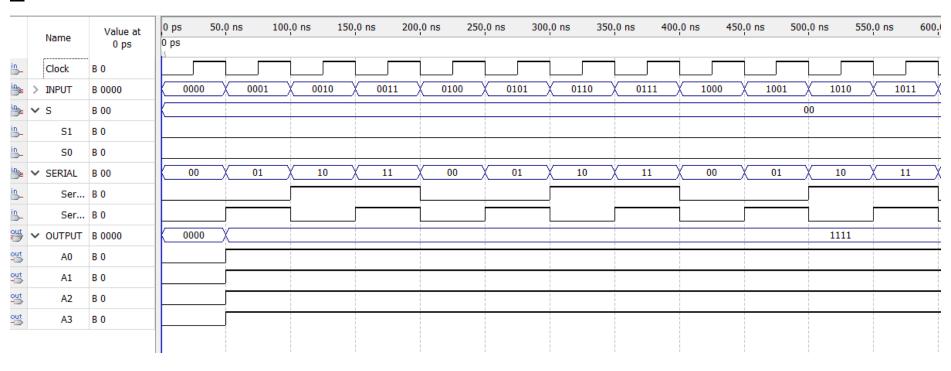
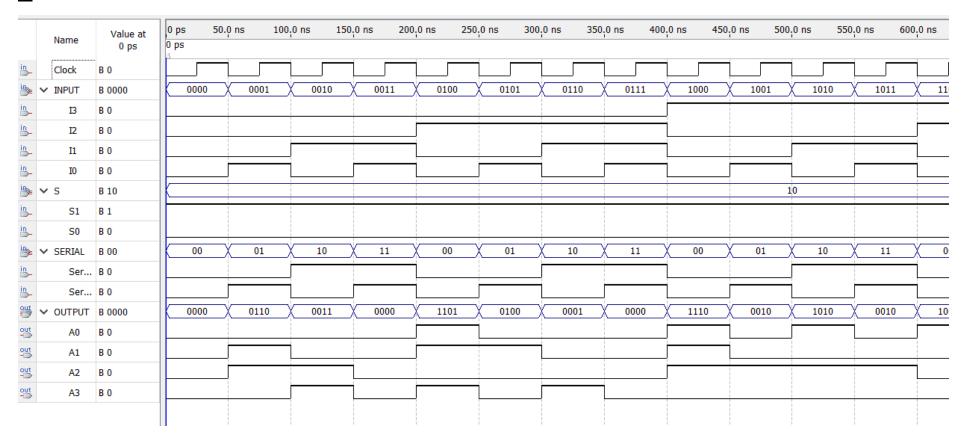
ΜΗΧΑΝΙΚΩΝ Η/Υ ΚΑΙ ΠΛΗΡΟΦΟΡΙΚΗΣ

ΟΓΔΟΗ ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ

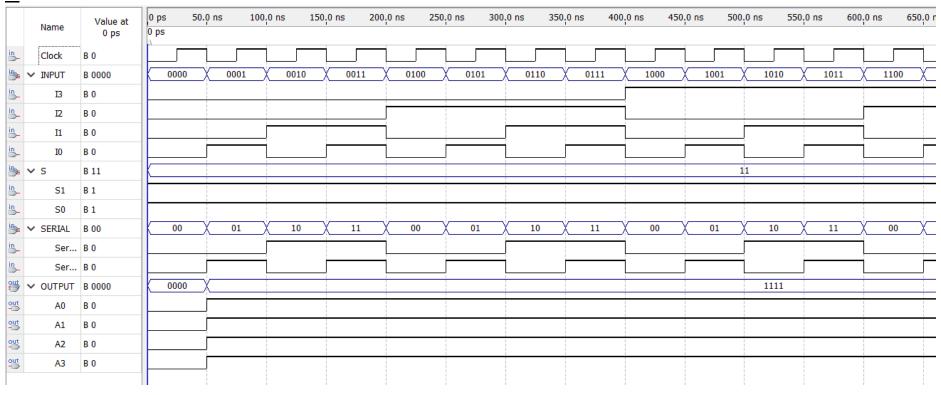
Μέρος 10: Σχεδίαση καταχωρητή πολλαπλών επιλογών

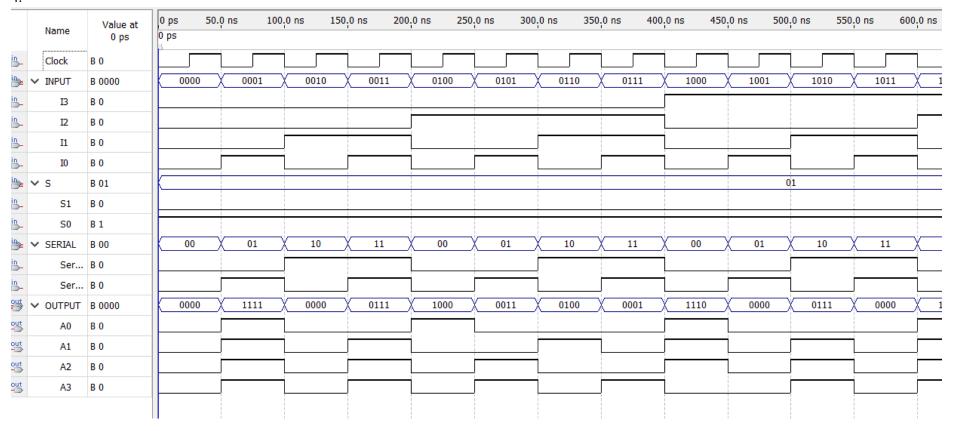






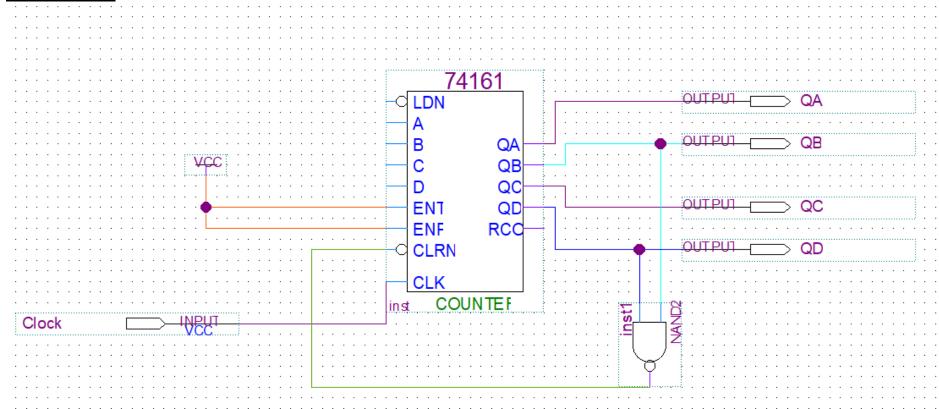




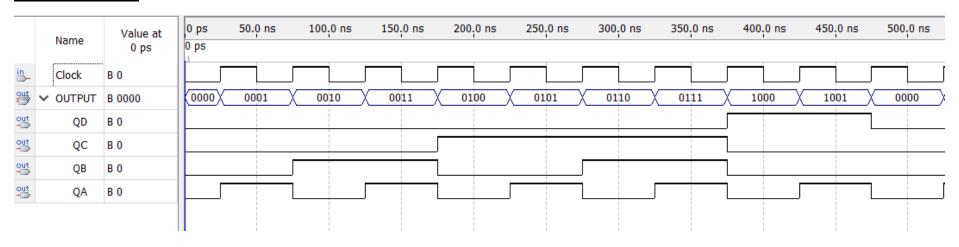


Μέρος 20: Σχεδίαση καταχωρητή/μετρητή

D	С	В	А	BCD	
0	0	0	0	0	
0	0	0	1	1	
0	0	1	0	2	
0	0	1	1	3	
0	1	0	0	4	
0	1	0	1	5	
0	1	1	0	6	
0	1	1	1	7	
1	0	0	0	8	
1	0	0	1	9	
1	0	1	0	0	



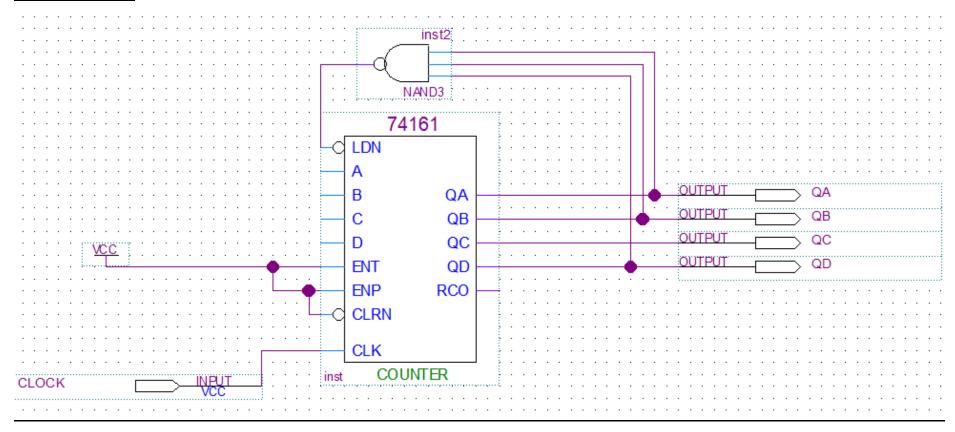
TO WAVEFORM:



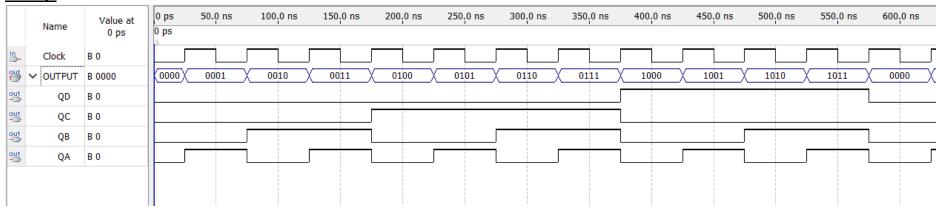
Μέρος 3ο: Σχεδίαση μετρητή modulo

CURRENT			NEXT				
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	0	0	0	0

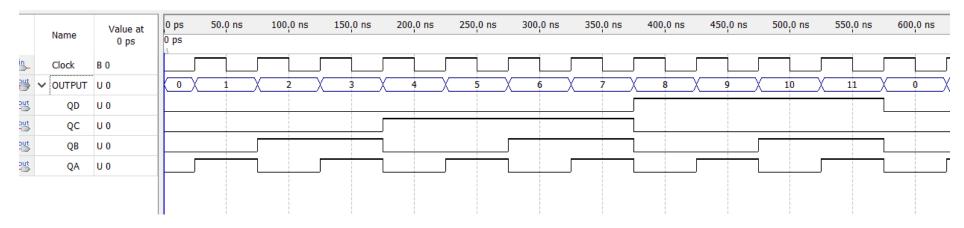
Για να μηδενιστει ο μετρητης στο 11 θα πρεπει να δυνδεσουμε το QA,QB,QD σε μια τριπλη πύλη NAND



Binary:



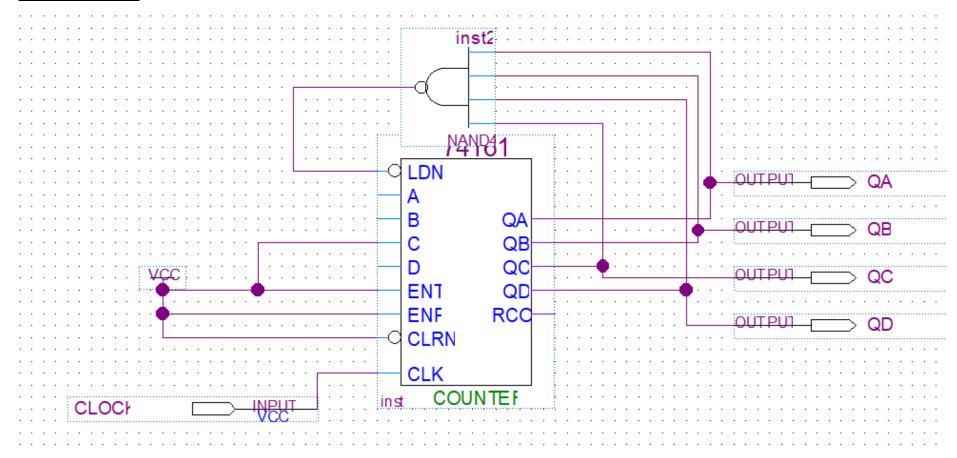
Unsigned Decimal:



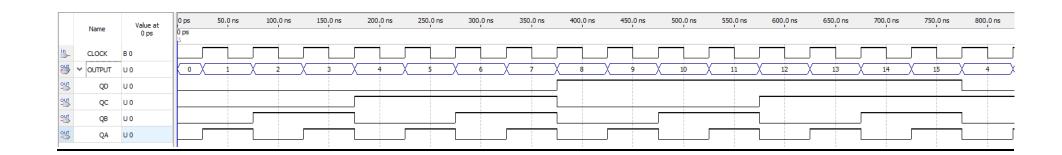
2.Μετρητής 4-15

Θα ξεκιναει από το 0 και θα τελειωνει στο 15 και μετα θα ξεκιναει να μετραει από το 4 . Για να γινει αυτό θα συνδεσουμε την QA,QB,QC,QD

Με μια τετραπλη NAND και την εισοδο C με την VCC

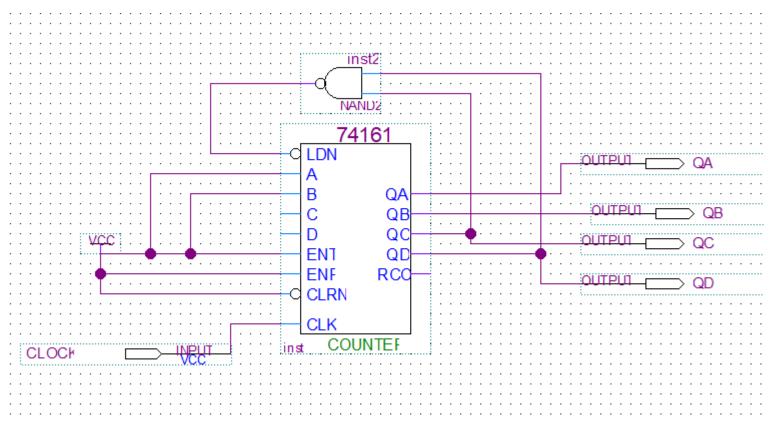


TO WAVEFORM:



3.Μετρητης 3-12

Θα ξεκιναει από το 0 και θα τελειωνει στο 12 και μετα θα ξεκιναει να μετραει από το 3 . Για να γινει αυτό θα συνδεσουμε την <u>QC,QD</u> Με μια διπλη NAND και την εισοδο Α,Β με την VCC



TO WAVEFORM:

