

WYDZIAŁ INFORMATYKI
POLITECHNIKA POZNAŃSKA

LABORATORIUM PRZETWARZANIA RÓWNOLEGŁEGO

SPRAWOZDANIE Z REALIZACJI PROJEKTU 1

Michał MAZUREK

numer indeksu: 106561

Piotr PTASZYŃSKI

numer indeksu: 106566

SPIS TREŚCI

1.	Informacje o projekcie i autorach	3
2.	Analiza badanego modelu	3
2.1.	Wstęp teoretyczny	3
2.2.	Pierwszy model sekwencyjny	4
2.3.	Drugi model sekwencyjny	5
3.	Model matematyczny	8
3.1.	Notacja	8
3.2.	Zapis modeli	9
3.2.1.	Pierwszy model sekwencyjny	9
3.2.2.	Drugi model sekwencyjny	11
4.	Wyniki optymalizacji	13
4.1.	Modele sekwencyjne	13
4.1.1.	Pierwszy model sekwencyjny	13
4.1.2.	Drugi model sekwencyjny	15
5.	Uwagi	17
6.	Spis elementów dokumentacji elektronicznej	17

1. INFORMACJE O PROJEKCIE I AUTORACH

Wersja numer 1: architektura szóstki, dane na skrajnym górnym węźle

Michał Mazurek numer indeksu: 106561

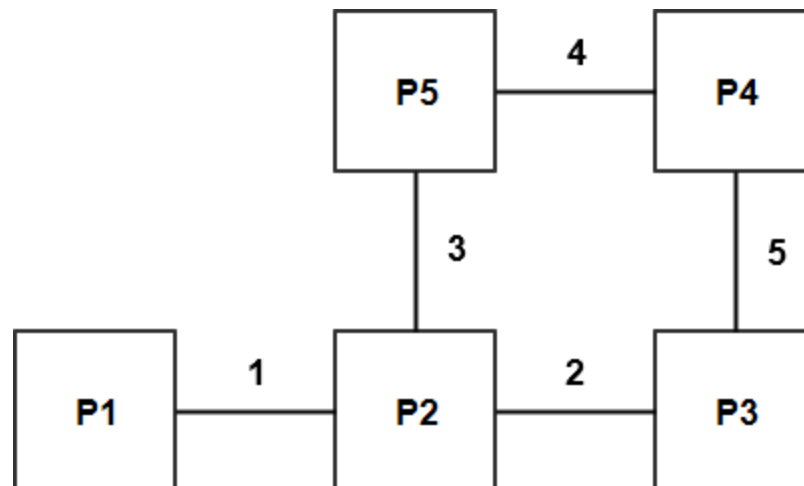
Piotr Ptaszyński numer indeksu: 106566

Data oddania sprawozdania: 9 XII 2013

2. ANALIZA BADANEGO MODELU

2.1. Wstęp teoretyczny

Ogólny schemat budowy omawianego modelu wraz z oznaczeniami poszczególnych jednostek obliczeniowych oraz węzłów komunikacyjnych znajduje się na rysunku 2.1. W momencie rozpoczęcia przetwarzania dane znajdują się na skrajnym górnym procesorze P1, co w dużej mierze ułatwia zamodelowanie problemu, gdyż pierwszy krok jest we wszystkich przypadkach identyczny - następuje wysłanie danych do procesora P2.



Rysunek 2.1 Schemat analizowanego systemu z nazwami procesorów i numeracją łączy

System będzie analizowany w wariacie sekwencyjnym czyli pozbawionym zrównoleglenia obliczeń i komunikacji. W takim wypadku okazuje się, że po pominięciu scenariuszy matematycznie równoważnych, do analizy pozostają jedynie dwa scenariusze, które zostaną przedstawione w osobnych punktach. Ze względu na fakt, że kierunek komunikacji na każdym łączu musi być zachowany, w obu wariantach procesor P1 nieprzerwanie przetwarza pozostałe po komunikacji dane. W przypadku procesora P2 należy uwzględnić w obrębie tego samego wariantu kolejność wysyłania danych do węzłów P5 oraz P3. Tutaj trzeba także wziąć pod uwagę założenie, że węzły, jeżeli istnieje taka możliwość, wysyłają dane natychmiast po ich otrzymaniu. To założenie nie narusza optymalności rozwiązania, ponieważ najlepsze rozwiązanie otrzyma się dzięki jak najszybszemu wykorzystaniu wszystkich węzłów obliczeniowych, co jest gwarantowane przez wspomnianą asumpcję.

2.2. Pierwszy model sekwencyjny

Ilustracja omawianego modelu znajduje się na rysunku 2.2. W omawianym modelu zarówno procesor P3 jak i P5 nie tylko odbierają dane od procesora P2, ale także wysyłają je do P4. Jeżeli procesor P3 otrzyma dane przed procesorem P5, wówczas komunikacje na łączach 3 i 5 rozpoczną się w tym samym momencie (rysunek 2.3). Oczywiście może zdarzyć się sytuacja, w której to procesor P5 otrzyma pakiety informacji jako pierwszy, wtedy to komunikacje na łączach 2 i 4 wystartują jednocześnie (rysunek 2.4). Łatwo zauważyć, że są to przypadki symetryczne. Bez straty ogólności można założyć więc, że dane trafiły najpierw do P3.

Jeżeli komunikacja na łączu 3 zakończy się szybciej niż na 5, procesor P5 będzie musiał wstrzymać się z wysyłaniem danych do procesora P4, gdyż ten odbiera wtedy dane od P3. Może zatem rozpocząć obliczenia i gdy tylko będzie to możliwe wyśle dane do P4. W sytuacji odwrotnej, tzn. gdy komunikacje te trwają tak samo długo, bądź też wysyłanie na łączu 5 zakończy się szybciej, P5 od razu rozpocznie przysyłać dane do P4.

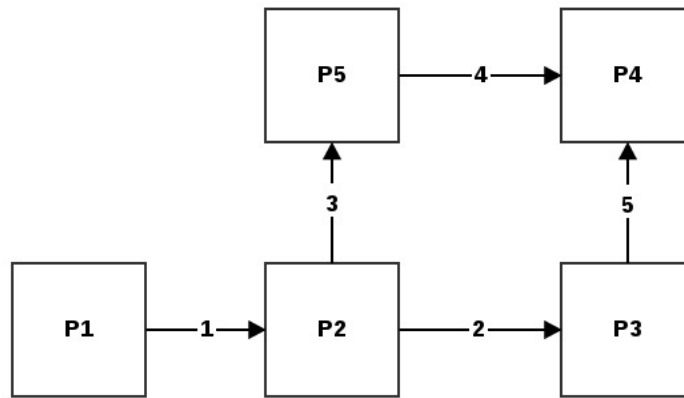
2.3. Drugi model sekwencyjny

Analizowany model jest zezgemplifikowany na rysunku 2.3. Ten system różni się od powyższego faktem, że to węzeł P3, a nie P4, jest węzłem końcowym komunikacji. W związku z tym układ staje się niesymetryczny gdyż z jednej strony w komunikacji pośredniczą 2 procesory, podczas gdy z drugiej łączy prowadzi bezpośrednio do jednostki P3. Największą trudność sprawia zamodelowanie czasów zakończenia działań na węzłach P3 oraz P4. Dzieje się tak dlatego, że te procesory mogą otrzymać dane do obliczeń w różnych momentach, co implikuje powstanie kilku scenariuszy.

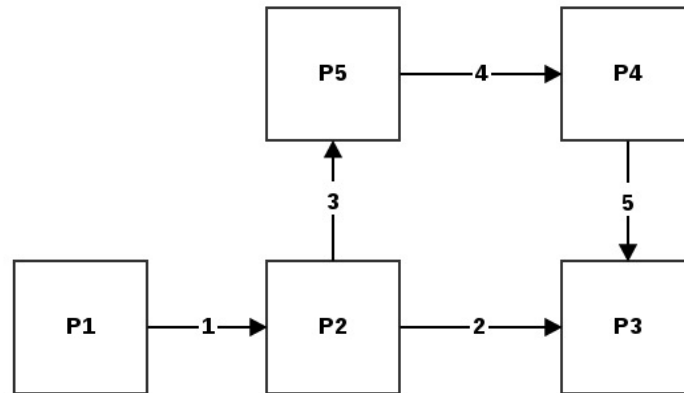
Jeżeli węzeł P3 dostanie dane przed procesorem P4, to może rozpocząć obliczenia. Bez znaczenia jest wówczas kiedy, o ile w ogóle, dostanie dane od procesora P4 jeżeli oczywiście nastąpi to zanim dane w P3 się skończą, gdyż wówczas nastąpił by przestój. Przestój jednak nie wymaga uwzględnienia w modelu matematycznym, gdyż jeżeli takowy nastąpi, oznaczać to będzie, że inny procesor działa nieco dłużej niż węzeł P3, więc nie będzie to naruszało optymalności rozwiązania.

W kolejnym analizowanym przypadku węzeł P4 dostaje dane w momencie kiedy trwa transmisja danych z P2 do P3. Wówczas to on rozpoczyna obliczenia w oczekiwaniu na zakończenie komunikacji na łączy 2. Oczywiście dane przeznaczone dla węzła P3 również nie muszą być przesłane od razu gdy będzie to możliwe. Ta komunikacja może również nigdy nie nastąpić, gdyż przesyłanie danych z procesora P2 do procesora P3 przy pośrednictwie procesora P4 wymaga aż 3 komunikacji co jest znaczącym kosztem w porównaniu do bezpośredniej, pojedynczej komunikacji łączem 2. Jednakże ponieważ system jest niejednorodny może się zdarzyć, że łącza 3, 4 oraz 5 będą znacznie wydajniejsze niż łącze 2 - w takim wypadku komunikacja może okazać się opłacalna, gdyż unikniemy kongestii na łuku 2.

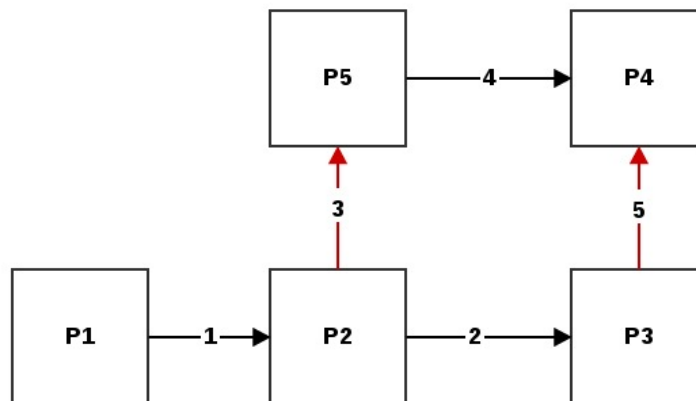
Można wyróżnić jeszcze jeden przebieg wydarzeń, który może wystąpić w analizowanym układzie. Komunikacja na łuku 2 może zakończyć się jednocześnie z komunikacją na łuku 4. W takim wypadku transmisja może rozpocząć się od razu, a obliczenia będą kontynuowane dopiero po zakończeniu wszystkich działań komunikacyjnych.



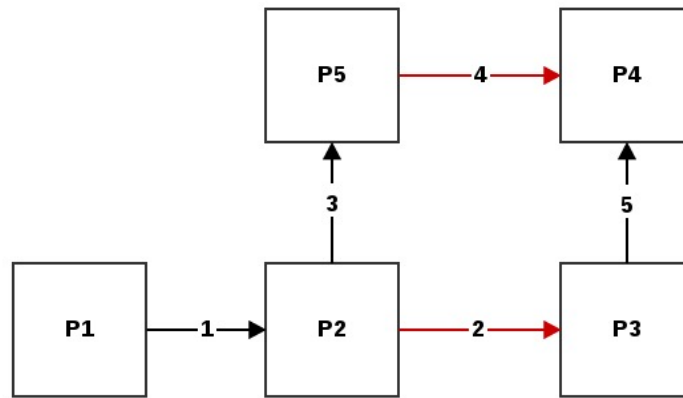
Rysunek 2.2 Ilustracja pierwszego modelu sekwencyjnego



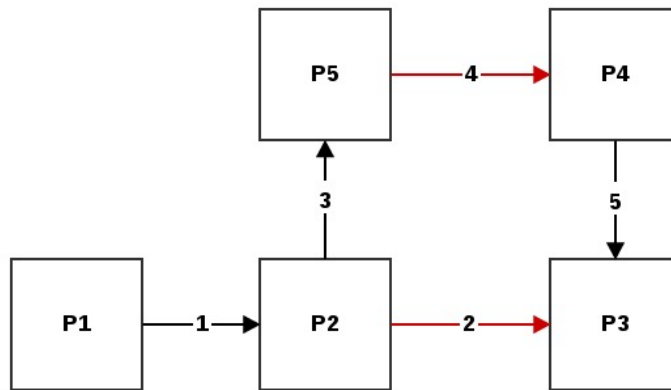
Rysunek 2.3 Ilustracja drugiego modelu sekwencyjnego



Rysunek 2.4 Pierwszy model sekwencyjny w scenariuszu gdy komunikacje 3 i 5 zachodzą jednocześnie (wyróżnione kolorem wiśniowym)



Rysunek 2.5 Pierwszy model sekwencyjny w scenariuszu gdy komunikacje 2 i 4 zachodzą jednocześnie (wyróżnione kolorem wiśniowym)



Rysunek 2.6 Drugi model sekwencyjny w scenariuszu, gdy komunikacje 2 i 4 zachodzą jednocześnie, inny scenariusz polega na tym, że żadna komunikacja nie zachodzi równoległe z inną (2 jest przed 3)

3. Model matematyczny

3.1. Notacja

Zmienna	Opis
T	Minimalizowany czas zakończenie wszystkich działań
T_i	Najpóźniejszy czas zakończenie działań na i-tym procesorze.
V_i	Czas potrzebny na przetworzenie jednej porcji danych na i-tym procesorze.
C_i	Czas potrzebny na przesłanie jednej porcji danych na i-tym łączu
d_i	Ilość danych przesłanych na i-tym łączu
a_{ij}	Ilość danych przetworzonych na i-tym procesorze, porcja nr j. Pozwala określić porcje danych, liczone między komunikacjami.
t_{sCi}	Czas rozpoczęcia komunikacji przez i-ty procesor
t_{ECi}	Czas zakończenia komunikacji przez i-ty procesor
X_{ij}	Zmienna decyzyjna $X_{ij}=1$: transmisja na łączu i-tym rozpoczęła się przed transmisją na łączu j-tym $X_{ij}=0$: transmisja na łączu j-tym rozpoczęła się przed transmisją na łączu i-tym
Y_{ij}	Zmienna decyzyjna $Y_{ij}=1$: transmisja na łączu i-tym zakończyła się po transmisji na łączu j-tym $Y_{ij}=0$: transmisja na łączu j-tym zakończyła się po transmisji na łączu i-tym
Z_i	Zmienna decyzyjna Pozwala zamodelować wyrażenie odpowiadające funkcji $\min(a, b)$
M	Bardzo duża liczba używana przy zmiennych decyzyjnych
m	Bardzo mała, bliska zeru liczba używana przy zmiennych decyzyjnych

3.2. Zapis modeli

3.2.1. Pierwszy model sekwencyjny

$$\begin{aligned}
 t_{EC1} &= t_{SC1} + C_1 d_1 \\
 T_1 &= t_{EC1} + V_1 a_{11} \\
 D &= a_{11} + d_1
 \end{aligned} \tag{1}$$

Powyższe równania służą do opisu operacji wykonywanych przez procesor 1 w analizowanym schemacie. W pierwszej kolejności część danych wysyłana jest do sąsiedniego węzła, po czym porcja, która pozostała jest przetwarzana. Czas zakończenia pracy jest zatem w tym przypadku równy czasowi komunikacji, powiększonemu o czas obliczeń.

$$\begin{aligned}
 t_{SC2} &= t_{EC1} \\
 t_{EC2} &= t_{SC2} + C_2 d_2 + C_3 d_3 \\
 T_2 &= t_{EC2} + V_2 a_{21} \\
 d_1 &= a_{21} + d_2 + d_3
 \end{aligned} \tag{2}$$

Warto zauważyć, że sytuacja jest analogiczna do tej powyżej. Czas rozpoczęcia komunikacji jest równy czasowi zakończenia komunikacji na węźle 1. Dane wysyłane są do P3 oraz P5 (oczywiście kolejność wysyłania danych jest ściśle zależna od konkretnego przypadku), po czym P2 wykonuje obliczenia. Ostatecznie czas zakończenia komunikacji jest sumą czasów komunikacji i przetwarzania.

$$\begin{aligned}
 t_{SC3} &\geq t_{SC2} + C_2 d_2 \\
 t_{SC3} &\geq t_{EC2} + V_3 a_{31} - MX_{23} - MY_{24} \\
 t_{SC3} &\geq t_{EC2} - MX_{23} \\
 t_{EC3} &= t_{SC3} + C_5 d_5 \\
 T_3 &= t_{EC3} + V_3 a_{32} \\
 d_2 &= a_{31} + a_{32} + d_5 \\
 Y_{24} &\leq 1 - X_{23} \\
 a_{31} &\leq M(1 - X_{23})
 \end{aligned} \tag{3}$$

$$a_{31} \leq M(1 - Y_{24})$$

W węźle 3 należy wziąć pod uwagę kolejność komunikacji, która jest opisywana przez zmienną binarną X_{23} . Jeżeli dane są wysyłane najpierw łączem 2, procesor P3 otrzymuje dane przed procesorem P5, po czym część z nich wysyła do P4. W dalszej kolejności wykonywane są obliczenia. Sytuacja nieco komplikuje się, gdy P3 otrzyma dane od węzła P2, jako drugi. Mogą zajść dwa przypadki:

- jeżeli komunikacja na łączu drugim zakończy się po komunikacji na łączu 4, P3 wysyła dane do P4, po czym rozpoczyna przetwarzanie;
- jeżeli komunikacja na łączu drugim zakończy się przed komunikacją na łączu 4, P3 przetwarza dane tak długo, aż będzie możliwa komunikacja z węzłem 4. Po przesłaniu danych obliczenia są kontynuowane.

O tym, który z wariantów będzie brany pod uwagę decyduje wartość zmiennej binarnej Y_{24} . Warto podkreślić, że zastosowano dodatkowe ograniczenie na dane przetwarzane między komunikacjami.

$$\begin{aligned}
t_{SC5} &\geq t_{SC2} + C_3 d_3 \\
t_{SC5} &\geq t_{EC2} + V_5 a_{51} - M(1 - X_{23}) - MY_{35} \\
t_{SC5} &\geq t_{EC2} - M(1 - X_{23}) \\
t_{EC5} &= t_{SC5} + C_4 d_4 \\
T_5 &= t_{EC5} + V_5 a_{52} \\
d_3 &= a_{51} + a_{52} + d_4 \\
Y_{35} &\leq X_{23} \\
a_{51} &\leq MX_{23} \\
a_{51} &\leq M(1 - Y_{35})
\end{aligned} \tag{4}$$

Model matematyczny opisujący węzeł P5 jest prawie identyczny, jak ten opisujący węzeł P3. W przeciwieństwie do węzła P3, pod uwagę brana jest kolejność zakończenia

komunikacji na łączach 3 i 5.

$$\begin{aligned}
t_{EC4} &\geq t_{EC5} + C_5 d_5 + V_4 a_{41} \\
t_{EC4} &\geq t_{EC3} + C_4 d_4 + V_4 a_{41} \\
T_4 &= t_{EC4} + V_4 a_{42} \\
d_4 + d_5 &= a_{41} + a_{42} \\
a_{41} &\leq MY_{24} + MX_{23} \\
a_{41} &\leq MY_{35} + M(1 - X_{23})
\end{aligned} \tag{5}$$

W opisywanym modelu procesor P4 jest jedynym węzłem, który nigdy nie wysyła danych. Zastosowano ograniczenia na dane, które decydują o tym, czy pewna porcja będzie już przetwarzana między komunikacjami.

3.2.2. Drugi model sekwencyjny

Równania (1) i (2) są w poniższym modelu identyczne z pierwszym modelem, ponieważ także tutaj układ będzie dążył do jak najszybszego przekazania danych dalej, w związku z czym nie będą tutaj powtórzone.

$$\begin{aligned}
t_{SC5} &\geq t_{SC2} + C_2 d_2 \\
t_{SC5} &\geq t_{EC2} - M(1 - X_{23}) \\
t_{EC5} &= t_{SC5} + C_4 d_4 \\
T_5 &= t_{EC5} + V_5 a_{51} \\
d_3 &= a_{51} + d_4
\end{aligned} \tag{6}$$

W przypadku węzła P5 mogą zajść tylko 2 różne sytuacje. Albo zostanie dane jako pierwszy, albo zostanie je po procesorze P2. W obu przypadkach przesyła dane dalej do procesora P4 natychmiast, ponieważ zapewnia to optymalność przetwarzania.

$$\begin{aligned}
t_{SC4} &= t_{EC5} \\
t_{EC4} &= t_{SC4} + V_4 a_{41} + C_5 d_5 \\
T_4 &= t_{EC4} + V_4 a_{42} \\
d_4 &= a_{41} + a_{42} + d_5 \\
a_{41} &\geq 0 \\
V_4 a_{41} &\geq t_{SC3} - t_{EC5} - MZ_1 \\
V_4 a_{41} &\leq t_{SC3} - t_{EC5} + MZ_1
\end{aligned} \tag{7}$$

Procesor P4 po otrzymaniu danych może wysłać dane do jednostki P3 lub rozpocząć obliczenia. Decyzja zależy od tego czy komunikacja na łączu 2 zdąży się zakończyć przed komunikacją na łuku 4. Oczywiście ma znaczenie tutaj także wydajność łącza 5, ale nie wymaga to modelowania, gdyż to solver podejmie decyzję optymalną czy komunikacja tym łączem jest uzasadniona. Jeżeli komunikacja na łączu 2 zakończy się przed otrzymaniem wszystkich danych przez procesor P4, to możemy bez przeszkód wysłać dane. W przeciwnym wypadku węzeł rozpocznie obliczenia, które będą trwały do momentu zakończenia komunikacji na łuku 2 lub wykorzystania wszystkich danych, w zależności od tego które z tych zdarzeń nastąpi szybciej. Jeżeli komunikacja nastąpi, to po jej zakończeniu obliczana jest reszta danych.

$$\begin{aligned}
t_{SC3} &\geq t_{SC2} + C_2 d_2 \\
t_{SC3} &\geq t_{EC2} - MX_{23} \\
T_3 &= t_{SC3} + V_3 a_{31} + C_5 d_5 + V_3 a_{32} \\
d_2 + d_5 &= a_{31} + a_{32} \\
a_{31} &\leq d_2 \\
z_1 &\leq 1 + m(t_{SC3} - t_{EC5} - d_4) \\
z_1 &\geq m(t_{SC3} - t_{EC5} - d_4)
\end{aligned} \tag{8}$$

4. Wyniki optymalizacji

4.1. Modele sekwencyjne

4.1.1. Pierwszy model sekwencyjny

Pierwszą z obserwacji, na którą warto zwrócić uwagę jest fakt, iż dane dla procesora P4 są zawsze przesyłane po najmniej kosztownej względem czasu ścieżce (pomijalnie mała liczba słów trafia alternatywną ścieżką, co jest konsekwencją zastosowania ograniczenia całkowitoliczbowego na przetwarzane porcje, więcej o tym w uwagach). Model ten warto stosować przede wszystkim, gdy szybkość przetwarzania na procesorze P4 jest największa. Jest to konsekwencją tego, że jest to procesor położony najdalej od źródła danych i można dostarczyć dane do niego za pomocą dwóch łączy.

$$D = 10000$$

$$V_1 = V_2 = 80$$

$$V_4 = 70, V_3 = 60, V_5 = 50$$

$$C_1 = C_2 = C_3 = 2$$

$$C_4 = C_5 = 3$$

$$d_1 = 8215, d_2 = 3848$$

$$d_3 = 2747, d_4 = 0, d_5 = 1776$$

$$a_{11} = 1785, a_{21} = 1620$$

$$a_{31} = 0, a_{32} = 2072$$

$$a_{41} = 1776, a_{42} = 0$$

$$a_{51} = 0, a_{52} = 2747$$

$$x_{23} = 0, y_{24} = 1, y_{35} = 0$$

$$T = 159274$$

P1:	w	1785 * 80 = 142800		
P2:	o	w	1620 * 80 = 129600	
P3:	c	o	w	2072 * 60 = 124320
P4:	c		o	1776 * 70 = 124320
P5:	c	o	2747 * 50 = 137350	

Rysunek 4.1 Wykres Gantt'a przebiegu obliczeń i komunikacji w pierwszym scenariuszu

Pomimo, że szybkości wysyłania danych na odpowiadających sobie łączach są takie same, dane zostały przesłane do procesora P4 za pośrednictwem procesora P3. Wynika to z faktu, iż P5 jest szybszy od P3. Nie ma sensu by szybszy z procesorów tracił czas na dodatkową komunikację.

$$\begin{aligned}
 D &= 10000 & a_{11} &= 1895, a_{21} = 1851 \\
 V_1 &= V_2 = 80 & a_{31} &= 0, a_{32} = 2756 \\
 V_4 &= 90, V_3 = 50, V_5 = 80 & a_{41} &= 1345, a_{42} = 0 \\
 C_1 &= 2, C_2 = 5, C_3 = 3 & a_{51} &= 0, a_{52} = 2423 \\
 C_4 &= C_5 = 4 & x_{23} &= 1, y_{24} = 0, y_{35} = 1 \\
 d_1 &= 8105, d_2 = 2759 & T &= 167818 \\
 d_3 &= 3765, d_4 = 1341, d_5 = 3
 \end{aligned}$$

P1:	w	1895 * 80 = 151600		
P2:	o	w	1581 * 80 = 126480	
P3:	c	o	2756 * 50 = 137800	
P4:	c		o	1345 * 90 = 121050
P5:	c	o	w	2423 * 50 = 121150

Rysunek 4.2 Wykres Gantta przebiegu obliczeń i komunikacji w drugim scenariuszu (ze względu na troskę o czytelność wysłanie 1 słowa zostało pominięte)

W powyższym scenariuszu procesory P5 oraz P3 mają jednakowe moce obliczeniowe. Dane zostały dostarczone do procesora P4 łukami: 3. i 4., gdyż sumarycznie jest to kombinacja łączy szybszych niż 2. i 5. Wybór jest więc jak najbardziej uzasadniony. Alternatywną ścieżką zostały dostarczone tylko 3 pakiety, co stanowi pomijalnie małą liczbę i jest to konsekwencja ograniczeń całkowitoliczbowych na przetwarzane porcje dane.

4.1.2. Drugi model sekwencyjny

Drugi model sekwencyjny będzie miał zastosowanie wówczas, gdy będzie posiadał takie parametry, iż będzie opłacalne skorzystanie z łącza numer 5, inaczej system będzie działał równoważnie z architekturą w kształcie cyfry 4. Będzie tak na przykład w przypadku gdy procesory mają podobną szybkość, a łącza podobną przepustowość. Z zalet tej architektury można korzystać, kiedy węzeł P3 jest szybki na tle innych procesorów (zwłaszcza w porównaniu do P4), a łącze 2 jest zauważalnie mniej wydajne od łącz 3, 4 oraz 5. Wówczas łącze 5 zostanie wykorzystane do odciążenia węzła P4.

Poniższy zestaw parametrów reprezentuje układ, który może zrealizowany optymalnie w omawianym modelu, gdyż jest stworzony specjalnie do realizacji w tej architekturze. Wyniki w zasadzie nie budzą zastrzeżeń autorów sprawozdania, poza krótką przerwą, która następuje na procesorze P3 oraz minimalnie krótszym czasem działania węzła P2. Można te pozornie zaskakujące rezultaty łatwo wytłumaczyć jednak warunkiem dyskretności zmiennych oraz niepodzielnością słów danych.

$$\begin{aligned}
 D &= 10000 & a_{11} &= 1892, a_{21} = 1829 \\
 V_1 &= V_2 = V_5 = 100 & a_{31} &= 19, a_{32} = 3559 \\
 V_4 &= 200, V_3 = 50 & a_{41} &= 0, a_{42} = 894 \\
 C_1 &= C_3 = 1, C_2 = 2 & a_{51} &= 1807 \\
 C_4 &= C_5 = 0.5 & x_{23} &= 0, z_1 = 0 \\
 d_1 &= 8108, d_2 = 19 & T &= 197308 \\
 d_3 &= 6260, d_4 = 4453, d_5 = 3559
 \end{aligned}$$

P1:	w				1892 * 100 = 189200
P2:	o	w			1829 * 100 = 182900
P3:	c		o		3559 * 50 = 177950
P4:	c		o		894 * 200 = 178800
P5:	c	o			1807 * 100 = 180700

Rysunek 4.3 Wykres Gantta przebiegu obliczeń i komunikacji w pierwszym scenariuszu

Drugi zestaw parametrów reprezentuje układ, który w zasadzie odpowiada architekturze czwórki, a nie szóstki (jeżeli pominąć komunikację na łączu 5, która ma znikomy wpływ na końcowy wynik). Ciekawy jest fakt, iż obliczenia na procesorze P3 rozpoczynają się z opóźnieniem, ale można to uzasadniać faktem, iż ze względu na inne procesory końcowy rezultat nie zmienił by się, zatem taki wariant jest optymalny z punktu widzenia solvera. Warunek całkowitoliczbowości porcji danych również może mieć wpływ na otrzymanie takiego wyniku. Próby sztywnego ustawiania czasu rozpoczęcia obliczeń w węźle P3 nie powodowały poprawy rezultatów.

$$\begin{aligned}
 D &= 10000 & a_{11} &= 1983, a_{21} = 1941 \\
 V_1 &= V_2 = 100, V_5 = 200 & a_{31} &= 3837, a_{32} = 1 \\
 V_4 &= 150, V_3 = 50 & a_{41} &= 0, a_{42} = 1279 \\
 C_1 &= 1, C_3 = 2, C_2 = 0.5 & a_{51} &= 959 \\
 C_4 &= C_5 = 1.5 & x_{23} &= 1, z_1 = 0 \\
 d_1 &= 8017, d_2 = 3837 & T &= 206317 \\
 d_3 &= 2239, d_4 = 1280, d_5 = 1
 \end{aligned}$$

P1:	w			1983 * 100 = 198300
P2:	o	w		1941 * 100 = 194100
P3:	c	o	c	3837 * 50 = 191850
P4:	c			1279 * 150 = 191850
P5:	c	o		959 * 200 = 192800

Rysunek 4.5 Wykres Gantta przebiegu obliczeń i komunikacji w drugim scenariuszu (ze względu na troskę o czytelność komunikacja obejmująca wysłanie jednego słowa została pominięta)

5. Uwagi

- Ze względu na długi czas obliczeń przeprowadzanych przez solver, ograniczenia całkowitoliczbowe nałożono tylko na przetwarzane porcje danych. Dane wysyłane po łączach są odpowiednio zaokrąglane są w dół lub w górę, choć nie tego typu operacje były potrzebne

6. Spis elementów dokumentacji elektronicznej

- p1.lp - drugi model sekwencyjny
- p2.lp - drugi model sekwencyjny
- p3.lp - pierwszy model sekwencyjny
- p4.lp - pierwszy model sekwencyjny