

Unidad 2: LA ARQUITECTURA DE UN COMPUTADOR

BLOQUE I - Los fundamentos de la Informática y de la Seguridad

CONTENIDOS

- 1. Tipos de computador.
- 2. Modelo Von Neumann.
- 3. Lenguaje ensamblador.
- 4. ¿Cómo se ejecuta una instrucción?



• ¿Recordáis lo que hablamos en la unidad anterior?





Hardware

Software

Comunicaciones

Datos/información



- Vamos a centrarnos, de momento, en los computadores personales, servidores, ordenadores portátiles, etc.
- Pregunta: ¿Has abierto/desmontado alguna vez un ordenador?







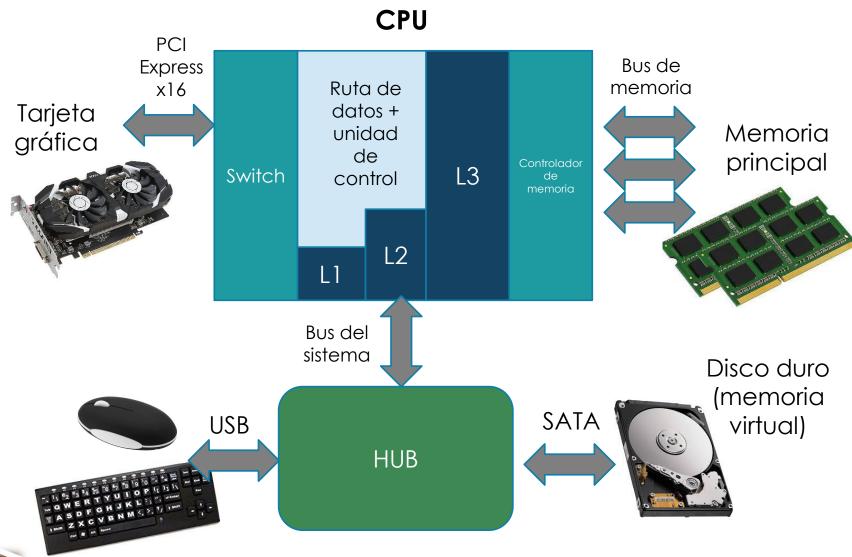
¿Qué diferencia al PC de otros tipos de computador? Se han definido estándares que todos los fabricantes siguen para abaratar costes



• Pregunta: ¿Puedes dibujar un esquema de conexión de los componentes principales de esta placa base?

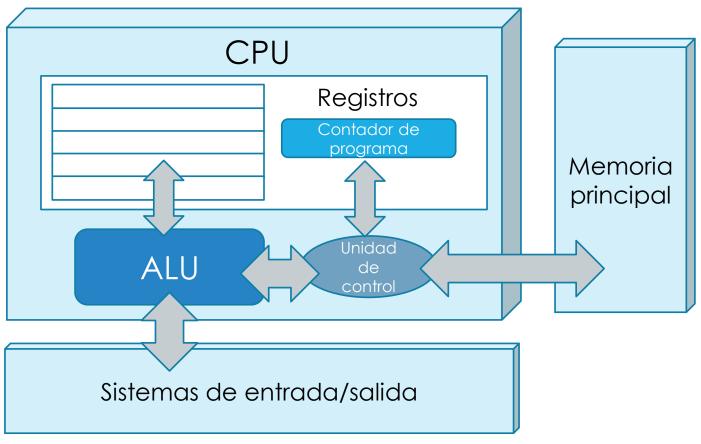






IC, Beltrán 2022-2023

2. Modelo Von Neumann





2. Modelo Von Neumann

- Según este modelo en un computador:
 - Tanto los programas como los datos se almacenan en una memoria común. Las instrucciones de los programas y los datos tienen diferente modo de uso, pero su estructura no se representa en memoria de manera codificada.
 - Cada posición de memoria se identifica con un número único, llamado dirección. Hacen falta instrucciones para leer y escribir en estas direcciones de memoria.
 - Cada programa se ejecuta de forma secuencial comenzando por la primera instrucción. Para cambiar esta secuencia se utilizan instrucciones específicas de control de flujo.



2. Modelo Von Neumann

• Pregunta: ¿Los ordenadores que utilizamos en nuestra vida cotidiana siguen este modelo todavía?





• Según el modelo Von Neumman para escribir programas informáticos es necesario que el computador pueda ejecutar, como mínimo, tres tipos de instrucciones diferentes. Esto se sigue cumpliendo en la actualidad:

Accesos a memoria (lecturas y escrituras)

Operaciones aritmético/lógicas

Control de flujo



- En los primeros computadores, los programadores empleaban directamente este lenguaje máquina o ensamblador, a muy bajo nivel, para escribir sus programas.
- Con el paso del tiempo, se comenzó a trabajar con lenguajes de alto nivel y con herramientas de tipo compilador que traducen estos programas escritos en alto nivel a lenguaje máquina o ensamblador.
 - o Lo veremos más adelante en la asignatura.



- El funcionamiento y diseño de un computador está completamente determinado por el repertorio de instrucciones máquina o ensamblador que debe ejecutar (el conjunto de instrucciones permitido o ISA, Instruction Set Architecture).
 - El procesador debe ser capaz de ejecutar correctamente todas y cada una de las instrucciones incluidas en este repertorio.
- Por eso se suele comenzar el diseño de un nuevo procesador diseñando su repertorio de instrucciones.



- Hasta los años 80 la mayor parte de los repertorios de instrucciones eran de tipo CISC (Complex Instruction Set Computer).
- Las arquitecturas de tipo CISC manejan repertorios con un gran número de instrucciones complejas.
 - Con gran variedad de tipos de datos, de operaciones, etc,
- Esto permite implementar instrucciones de alto nivel directamente o con un número pequeño de instrucciones ensamblador.



- Pero a partir de ese momento la tendencia comenzó a cambiar, imponiéndose los repertorios de tipo RISC (Reduced Instruction Set Computer).
 - Los procesadores actuales o son completamente RISC o, aunque aparezcan como CISC hacia el exterior, en realidad mantienen en su núcleo una arquitectura que incorpora las técnicas típicas de diseño RISC (como es el caso de las arquitecturas x86).
- En el caso de las arquitecturas RISC, el repertorio está compuesto por pocas instrucciones y muy básicas.



Tipo de operación	Ejemplos
Aritmético-lógicas	add,substract,and,or
Acceso a memoria	load,store
Control de flujo	branch,jump
Sistema	Llamadas al SO
Coma flotante	add,divide,compare
Cadenas de caracteres	compare,cat

Estudiando las frecuencias de aparición de las instrucciones en arquitecturas RISC se suele ver que las más utilizadas con las más sencillas, por orden: load, branch, compare, store, add, and.



• Ejemplo:

- Vamos a sumar cuatro números enteros de manera que resultado = A+B+C+D.
- Tenemos a continuación los códigos ensamblador para dos arquitecturas diferentes:
 - Arquitectura x86 (ensamblador IA32) como ejemplo de arquitectura CISC.
 - Arquitectura nanoMIPS (ensamblador subconjunto del MIPS64) como ejemplo de arquitectura RISC.
- Incluso en una operación tan sencilla se observan diferencias ya que se toman decisiones de diseño diferentes en procesadores que ejecutan los dos tipos de repertorio.



Arquitectura x86

mov A, %eax add B, %eax add C, %eax add D, %eax mov %eax, resultado

Arquitectura nanoMIPS

Iw R1,A(R0)
Iw R2,B(R0)
Iw R3,C(R0)
Iw R4,D(R0)
add R1,R1,R2
add R3,R3,R4
add R1,R1,R3
sw R1,resultado(R0)



Arquitecturas RISC	Fabricante	Última versión
MIPS	MIPS Technologies	MIPS VI (año 2014)
PowerPC	IBM	Power 10 (año 2021)
Alpha	HP	EV7 (año 2003)
SPARC	Sun Microsystems	SPARC M8 (año 2017)
ARM	ARM Holdings	ARM v9 (año 2021)

Arquitecturas híbridas CISC/RISC (x86)	Fabricante	Última versión
Core	Intel	Core i9 (año 2017)
Zen+	AMD	Ryzen (año 2019)



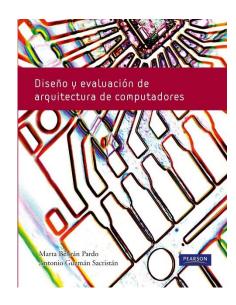
- Las evoluciones principales que se observan en la actualidad respecto del modelo Von Neumman son:
 - Los procesadores son capaces de ejecutar varias instrucciones al mismo tiempo, de desordenar su ejecución (parece que es secuencial, pero no lo es en realidad), de planificar sus recursos de manera eficiente, de predecir lo que va a pasar.
 - No se utiliza una única memoria, sino una jerarquía: memoria caché, memoria principal, memoria virtual.
 - Las instrucciones y los datos no se almacenan juntos, por lo menos en los primeros niveles de esta jerarquía.



- La mayor parte de computadores actuales se basan en arquitecturas de 32 ó 64 bits. Esto significa que:
 - Los registros internos del procesador son de 32 ó 64 bits.
 - La palabra de memoria es de 32 ó 64 bits.
 - La dirección de memoria es de 32 ó 64 bits.
 - La longitud de los operandos habituales es de 32 ó 64 bits.
 - La longitud de las instrucciones ensamblador es de 32 ó 64 bits.



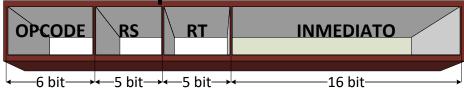
- Supongamos que trabajamos con una arquitectura de 32 bits denominada nanoMIPS (ejemplo de la diapositiva 19 ¿te acuerdas?).
 - Que funciona sin ningún tipo de optimización para el procesador, ejecuta las instrucciones secuencialmente (en orden) y de una en una.
- Se trata de un repertorio de instrucciones muy sencillo en el que sólo están presentes las siguientes instrucciones para números enteros:
 - Acceso a memoria: LW y SW.
 - Operaciones aritmético-lógicas: ADD, SUB, AND, OR y SLT.
 - Control de flujo: BEQ.



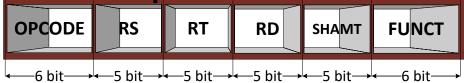


 Tenemos tres tipos de instrucciones en ensamblador:

Instrucción tipo I



Instrucción tipo R



Instrucción tipo J





- o LW y SW (tipo I)
 - RS (registro fuente): Registro base para el acceso a memoria.
 - RT (registro destino): Registro para los datos.
 - Inmediato: Desplazamiento para el cálculo de la dirección de memoria a la que hay que acceder.



- Aritmético-lógicas (tipo R)
 - RS: Registro que contiene el operando 1.
 - RT: Registro que contiene el operando 2.
 - RD: Registro destino.
 - Shamt (shift amount): Indica el desplazamiento en las instrucciones shift.
 - Funct: Junto con el opcode indica el tipo de operación que se debe realizar.

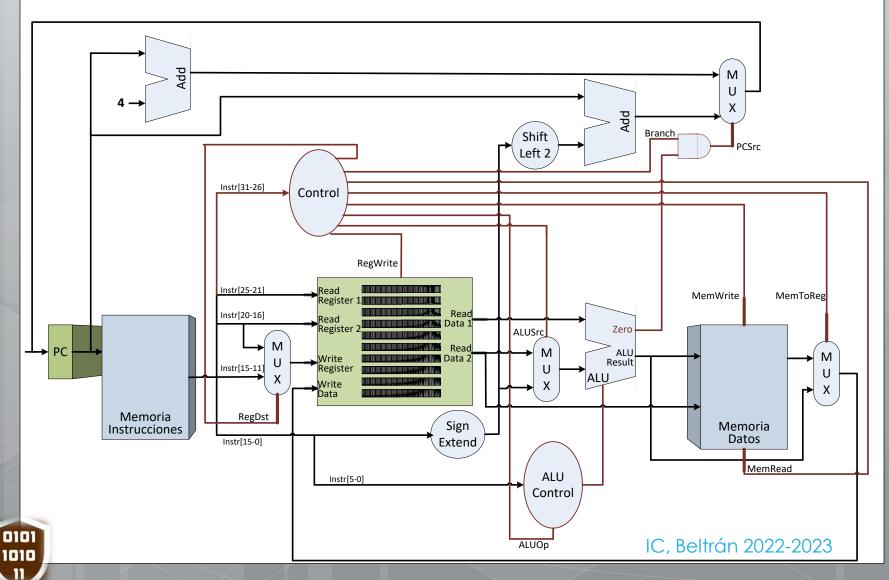


• BEQ (tipo I)

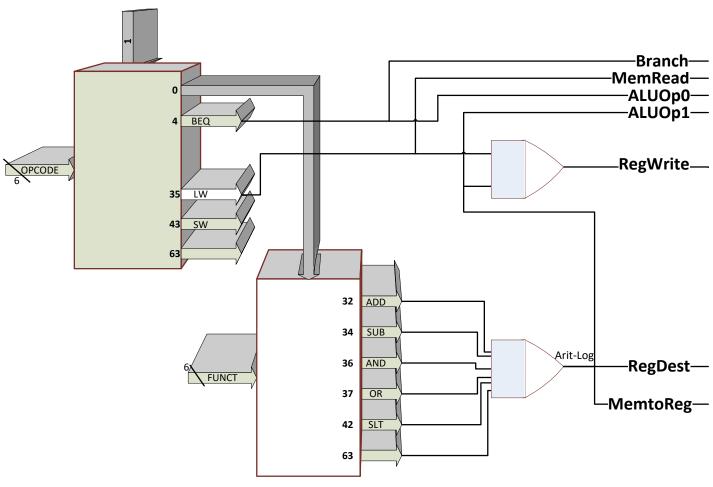
- RS (registro fuente): Registro de condición (para la comparación.
- RT (registro destino): Registro de condición (para la comparación).
- Inmediato: Desplazamiento respecto del PC del destino de salto (por si la condición se cumple y el salto se toma).



RUTA DE DATOS DEL PROCESADOR + L1 DE MEMORIA CACHÉ



UNIDAD DE CONTROL





Fetch (F):

- Se busca en la memoria caché la instrucción que está almacenada en la dirección que indica el contador de programa (Program Counter o PC).
- Se deja preparado el contador de programa (sumando o restando una cantidad fija que depende de la arquitectura y del repertorio de instrucciones) para buscar la siguiente instrucción.



Decode (D):

- Se decodifica la instrucción separando sus diferentes campos.
- El código de operación de la instrucción indica qué tipo de instrucción es, y por tanto, qué tipo de operación se debe realizar en la ruta de datos.
- Si es necesario, se leen 1 ó 2 operandos de los registros del procesador.



Execution (X):

- Se ejecuta la operación que indicaba el opcode.
- Normalmente, utilizando para ello algún tipo de ALU o de unidad funcional aritméticológica.



Memory Access (M):

• Si es necesario acceder a memoria caché de datos para leer o escribir, el acceso se realiza en esta fase.

Writeback (W):

• Si es necesario volcar algún resultado a un registro, se realiza esta escritura.





Para practicar un poco

- 1. Busca una página web que te permita configurar tu propio PC y escoge una placa base, un procesador, una memoria, etc. Fíjate en el tipo de especificaciones que te proporcionan, en las métricas que se usan para el rendimiento, en las diferencias de precio, intenta dibujar el diagrama de conexión entre los componentes, etc.
- Juega un rato con este simulador online de un computador sencillo que sigue el modelo Von Neumann: http://vnsimulator.altervista.org/
- 3. ¿Te suena alguna vulnerabilidad para la seguridad relacionada con el diseño de los procesadores que se haya descubierto en los últimos meses? Busca información sobre alguna de ellas e intenta entender cuál ha sido la causa.



Referencias

- Fotografías
 - https://unsplash.com
- Iconos
 - https://www.flaticon.es/
- Figuras nanoMIPS
 - Libro "Diseño y evaluación de arquitectura de computadores", Marta Beltrán y Antonio Guzmán. Pearson.





Reconocimiento-CompartirIgual 3.0 España (CC BY-SA 3.0 ES)

©2019-2022 Marta Beltrán URJC (marta.beltran@urjc.es) Algunos derechos reservados.

Este documento se distribuye bajo la licencia "Reconocimiento-Compartirlgual 3.0 España" de Creative Commons, disponible en https://creativecommons.org/licenses/by-sa/3.0/es/