

GERADOR DE FUNÇÕES DISCRETO

José Augusto Anderson ¹, Marcelo Brancalhão Gaspar ²

Resumo: Neste artigo apresenta-se a descrição da projeção de um gerador de funções utilizando lógica discreta, para sua confecção foi utilizado basicamente a integração de circuitos osciladores geradores de sinais alternados. Conta ainda com um freqüencímetro de 6 algarismos para mensura da freqüência dos sinais de saída, este utilizando lógica digital programável, neste caso FPGA.

Palavras-chave: Gerador de funções discreto, Gerador de sinais, Circuitos osciladores, Freqüencímetro em FPGA.

Abstract: This paper presents the description of the projection of a function generator using discrete logic, for its making was basically used for generating the integration of alternating signs oscillator circuits. It also offers a 6-digit frequency counter measures for the frequency of the output signals, using this programmable digital logic, FPGA in this case.

Keywords: Generator discrete functions, signal generator, oscillator circuits, frequency counter in FPGA.

1. INTRODUÇÃO

Para este projeto, no início do semestre foram definidos como principais requisitos de projeto os seguintes:

- Quanto as formas de onda:
 - Senoidal;
 - Quadrada;
 - Rampa;
 - Dente de serra;
 - Pulso;
 - Triangular;
 - Senoidal com 1 MHz, 2Vpp.
- Demais itens:
 - Apresentar ajuste de amplitude e offset;
 - Controle de freqüência de 1 Hz até 100 kHz;
 - Contar com um freqüencímetro digital de 6 algarismos.

Inicialmente, pensávamos na confecção do gerador de uma seguinte forma (figura 1), mas com o desenrolar do projeto, percebemos que existiam formas mais fáceis de se obter certos sinais, e outros que pareciam simples apresentaram alguns problemas que foram resolvidos ao longo do semestre, a figura 2 mostra o diagrama final dos blocos implementados na projeção do gerador de funções.

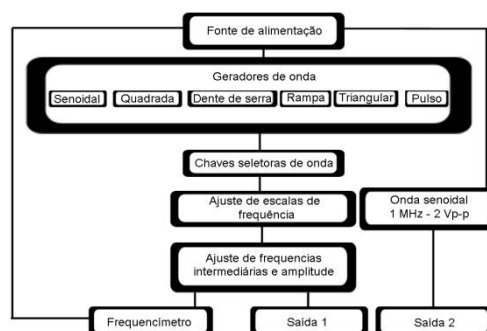


Figura 1 – Primeira idéia de diagrama de blocos.

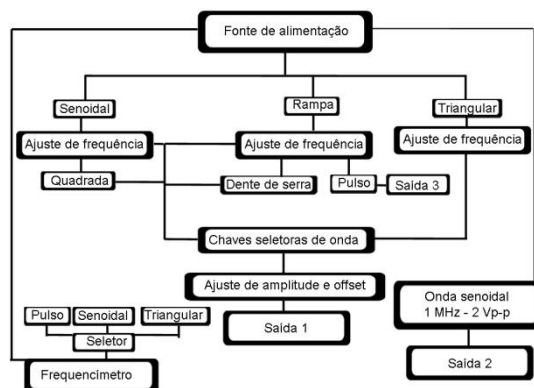


Figura 2 – Diagrama de blocos versão final.

2. BLOCO FONTE DE ALIMENTAÇÃO

O protótipo necessitava de 3 níveis de tensão diferente, +5 V, +12 V e -12V. O consumo de corrente dos circuitos geradores de onda é relativamente baixo, então na projeção da fonte foram utilizados os reguladores de tensão LM7805, LM7812 e LM7912, que fornecem as tensões que precisávamos respectivamente.

Além dos reguladores foi implementado um transformador de 220 CA para 12 + 12 CA, para o protótipo poder ser alimentado com a tensão da rede elétrica. Após o transformador o sinal passa por um retificador feito com 4 diodos, para o sinal CA virar CC, os capacitores filtram o sinal contínuo pulsante que sai do retificador e o transforma em sinal CC linear, o bloco da fonte é o mostrado na figura 3.

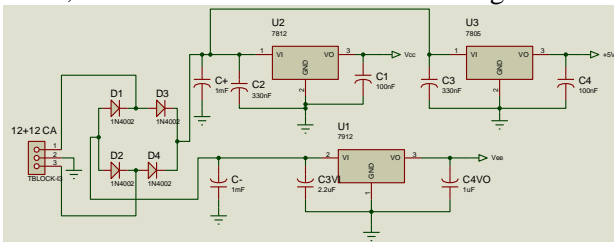


Figura 3 – Bloco da fonte de alimentação.

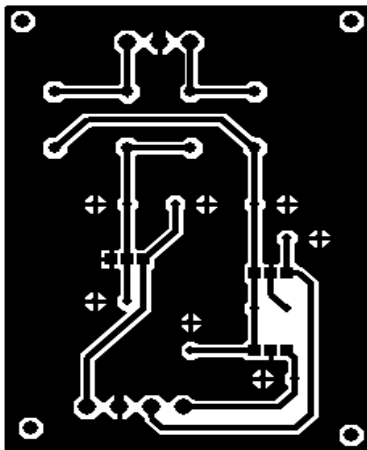


Figura 4 – Layout da fonte.

3. BLOCO GERADOR DE SINAL SINUSOIDAL

Para gerar a onda senoidal, a equipe optou pelo uso do circuito RC por ponte de Wien (figura 5).

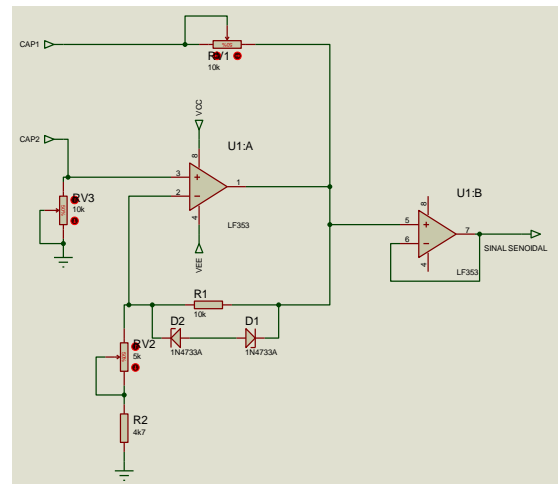


Figura 5 – RC por ponte de Wien

Como a configuração desse circuito exige que os dois elementos R e os dois elementos C sejam iguais, utilizamos um potenciômetro duplo de 10 KΩ e um banco de capacitores com pares de mesmo valor (figura 6).

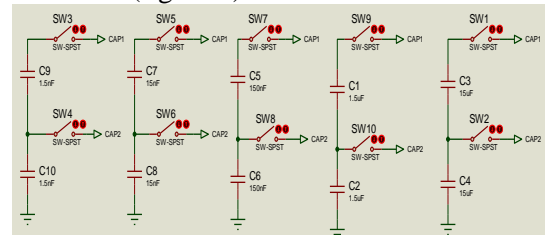


Figura 6 – Banco de capacitores do sinal sinusoidal

Os capacitores foram definidos a partir da faixa de frequência que conseguem operar, a equação é dada por:

$$f = \frac{1}{2\pi RC}$$

Com R=10 KΩ, conseguimos variar de 1 Hz até 100 K Hz a frequência de saída do circuito.

Os diodos D1 e D2 são diodos zener, bastante utilizados para controle de ganho em circuitos osciladores. Sem eles na prática, a relação R1/R2 tem de ser muito precisa, pois se o ganho for um pouco maior que 3 o sinal satura, se for um pouco menor ele atenua, com os diodos, mesmo que o ganho seja alto, os diodos mantêm a tensão da forma que, se:

$$\begin{aligned} V_o > 0 & \rightarrow V_o > V_{D1} + 0,7; \\ V_o < 0 & \rightarrow V_o < -V_{D2} - 0,7. \end{aligned}$$

Para este circuito foram usados diodos de 5,1 V.

Em posse de todo este circuito, simulado e funcionando em matriz de contatos, foi confeccionado o layout da placa de circuito impresso (figura 7), que contava ainda com o sinal de onda quadrada embutido na mesma PCI.

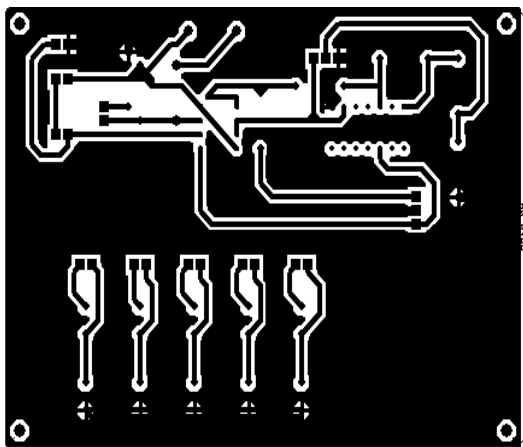


Figura 7 – Layout da onda senoidal e quadrada.

4. BLOCO GERADOR DE ONDA QUADRADA

O circuito gerador de onda quadrada é uma aplicação básica dos amplificadores operacionais, o comparador de 1 nível no modo inversor (figura 8), nesse caso escolhemos o ampop LM339 por suas características de comparador. A lógica consiste apenas em que quando a entrada passa por 0 V, a saída satura em $+V_{sat}$ e $-V_{sat}$.

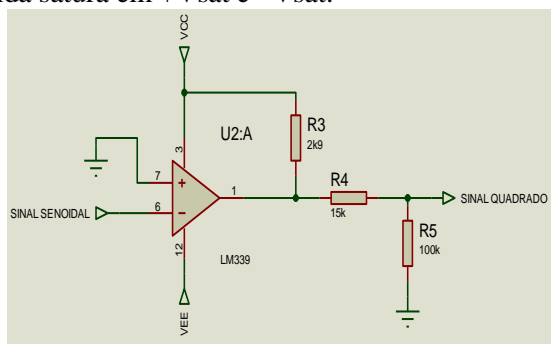


Figura 8 – Circuito gerador de onda quadrada.

Os resistores R4 e R5 tem a função apenas de fazer um divisor de tensão para diminuir um pouco a amplitude de saída.

5. BLOCO GERADOR DE ONDA RAMPA E DENTE DE SERRA

O circuito gerador de onda rampa é um multivibrador astável (figura 9), cuja saída não é o terminal de saída do amplificador operacional, mas sim o terminal mais positivo do capacitor.

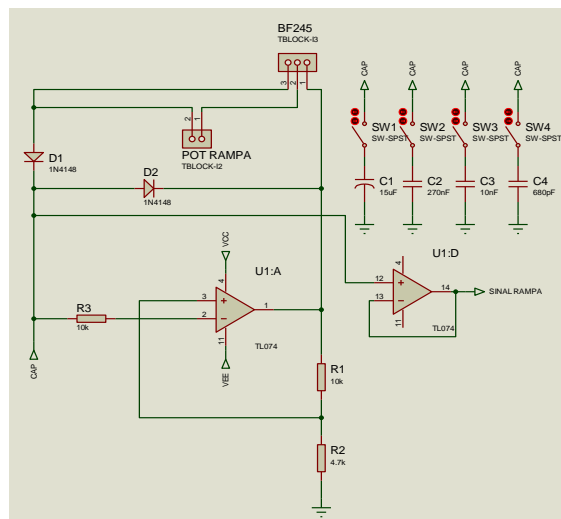


Figura 9 – Bloco gerador de onda rampa

O ponto central de funcionamento deste bloco é um comparador de 2 níveis. Inicialmente a saída do ampop tende a $+V_{sat}$, colocando o diodo D1 em condução e fazendo com que o capacitor se carregue, ele vai carregar até a tensão estabelecida pelo comparador na entrada não inversora do ampop, quando o potencial na entrada inversora, que é a própria tensão do capacitor, for maior do que o potencial na entrada não inversora, a saída vai tender a $-V_{sat}$, fazendo com que o capacitor de descarregue instantaneamente, como podemos ver na imagem obtida na prática, (figura 10), onde temos em amarelo o terminal mais positivo do capacitor, em azul a saída do ampop e em roxo a tensão na entrada não inversora do amplificador. O transistor JFET empregado no circuito tem a função de linearizar a carga do capacitor, para que fique um sinal de onda rampa sem distorção.

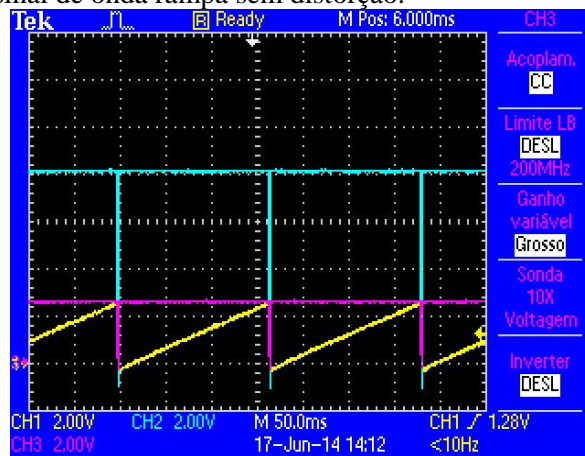


Figura 10 – Explicativo do funcionamento do circuito gerador de onda tipo rampa

A frequência é controlada por um potenciômetro no source do JFET, o que ele regula nada mais é do que a corrente de carga do capacitor, enquanto maior é a corrente mais rápido ele se

carrega gerando uma frequência maior, a expressão pode determinar esses valores é:

$$f = \frac{I_c}{C \cdot V_{sat} \cdot \left(\frac{R1}{R1 + R2} \right)}$$

Esta equação acima leva em conta apenas o tempo de carga, já que a descarga tende a ser estantânea.

Depois da obtenção da forma de onda rampa, usamos mais uma aplicação básica do amplificador operacional para gerar a dente de serra, o amplificador inversor (figura 11).

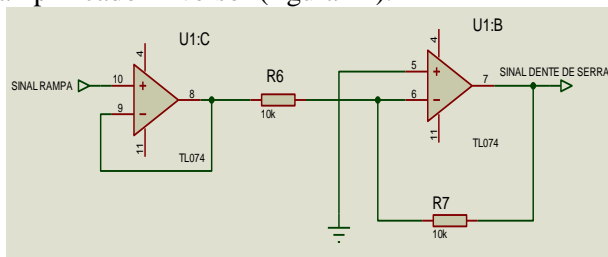


Figura 11 – Circuito gerador de onda dente de serra

O layout utilizado para este bloco foi o mostrado na figura 12.

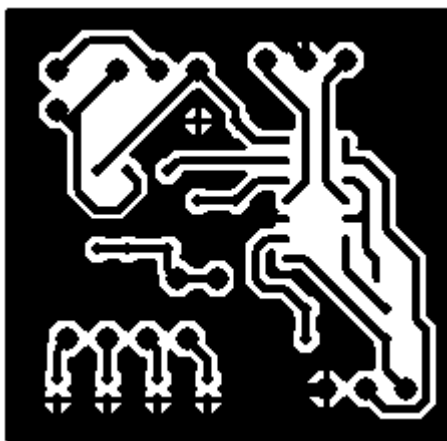


Figura 12 – Layout do bloco gerador de onda rampa e dente de serra.

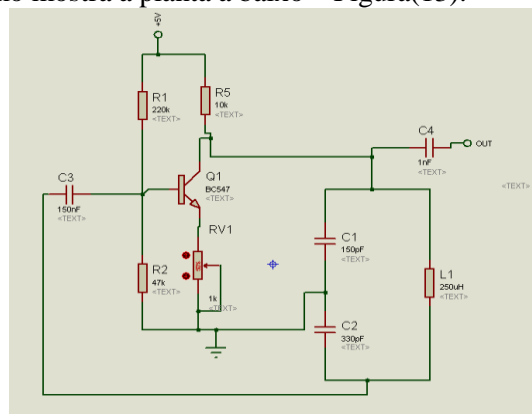
6. BLOCO GERADOR DE ONDA SENOIDAL DE 1 MHZ

Esta forma de onda foi criada a partir de um oscilador harmônico transistorizado na configuração Colpitts. Esta configuração de oscilador exige um indutor em paralelo com dois capacitores, a equipe optou por esta configuração pelo fato que osciladores com indutores são mais extáveis que os outros modelos de osciladores mesmo com a dificuldade de encontrar indutores no mercado. Após obter um indutor o circuito foi dimensionado a partir de sua indutância, manipulando o equacionamento existente para este oscilador transistorizado. Segue o equacionamento.

$$f = \frac{1}{2\pi\sqrt{LC_{eq}}}$$

$$C_{eq} = \frac{C1 \cdot C2}{C1 + C2}$$

Obtido os valores de semicondutores necessários para a concepção do circuito, próximo passo é coloca-los na configuração necessária. Como mostra a planta a baixo – Figura(13).



Planta senoide de 1MHZ –figura (13).

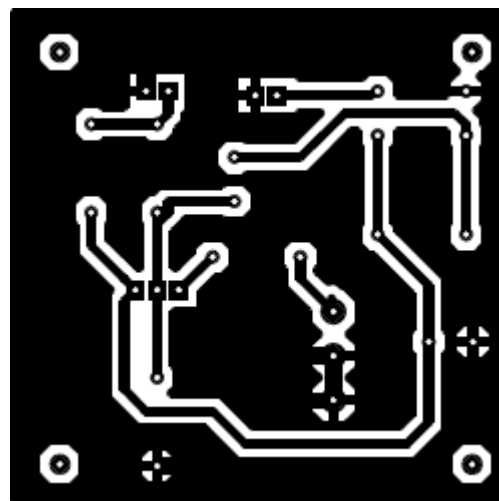


Figura 14 - Layout do bloco gerador de senoide de 1Mhz.

7. BLOCO GERADOR DE ONDA TRIANGULAR

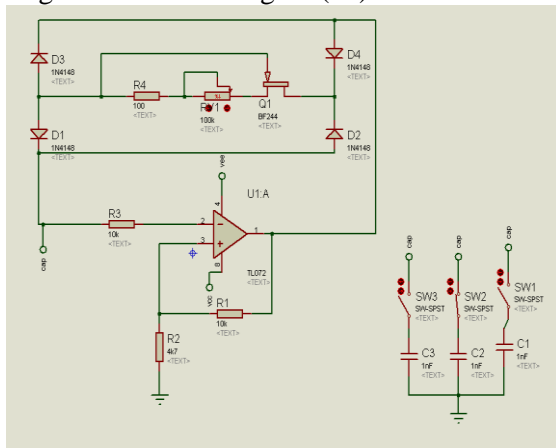
O multivibrador que gera ondas triangulares segue o mesmo princípio do que gera a forma de onda tipo rampa, a diferença é que ao invés de forçarmos uma descarga instantânea controlamos a corrente para que a descarga seja linear assim como a carga.

O circuito deve ser compreendido a partir da análise da saída do amplificador operacional, no caso utilizado um TL072. Quando a saída do amplificador estiver tendendo a tensão de alimentação positiva dos diodos (D1 e D4) estarão

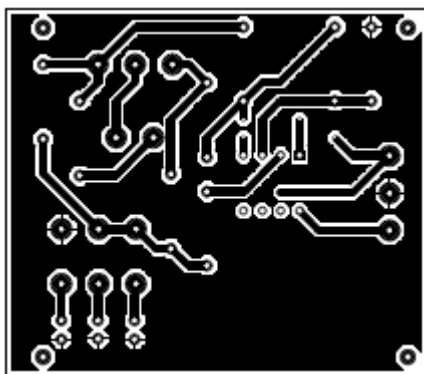
polarizados e assim haverá uma corrente no capacitor que o carregará. A partir do instante que a tensão na entrada não inversora extrapola o limite estipulado pelo comparador de histerese, os diodos (D2 e D3) serão polarizados e assim iniciará a descarga no capacitor. Este fenômeno ocorrerá inúmeras vezes devido ao comparador de dois níveis. A frequência pode ser determinada por:

$$f = \frac{I_c}{C \cdot 2V_{sat} \cdot \left(\frac{R1}{R1 + R2} \right)}$$

Segue o circuito na figura (15).



Planta do circuito gerador de onda triangular –
Figura (15).

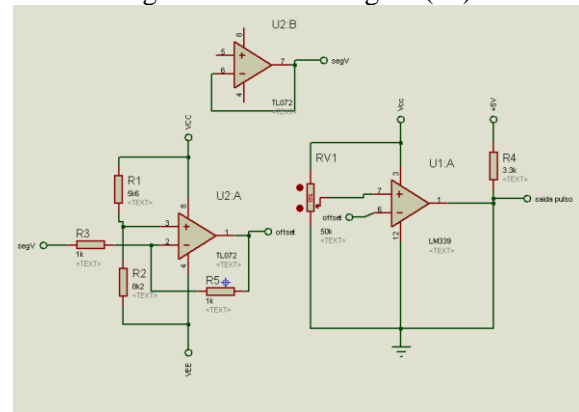


Layout PCI, forma de onda triangular – figura (16).

8. BLOCO GERADOR DE ONDA PULSO

O circuito gerador de pulso é um *Pulse-width modulation (PWM)* que é um comparador de tensão do sinal de entrada (no caso uma onda dente de serra). Por característica do PWM variando a frequência do sinal de entrada varia-se a razão cíclica da onda pulsante. Foi necessário atribuir ao circuito um ajuste de offset pelo fato que caso haja offset no sinal de entrada a comparação do PWM será de um valor negativo e um valor positivo, logo a saída do circuito não haverá uma onda pulsante.

Segue o circuito na figura (17).



Planta circuito gerador de onda pulsante – figura
(17).

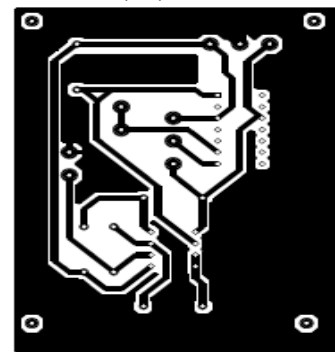


Figura (18) - Figura da PCI forma de onda pulsante

9. FREQUENCÍMETRO

O freqüencímetro diferentemente dos outros circuitos que foram criados com lógica discreta, esta parte do gerador de funções foi criado em lógica programável no caso FPGA. Para a concepção do freqüencímetro foi utilizado o KITEP2C5T144mini e o quartus II versão 9.1.

A equipe optou pela utilização desta tecnologia pela facilitação na criação da lógica e pela utilização de um componente já criado no caso o KIT, entretanto a utilização desta ferramenta tem de algumas particularidades de um KIT FPGA. O KIT precisa que a forma de onda colocada nele para a medição da frequência não tenha amplitude maior que 5V (segundo o datasheet) e não tenha parte negativa outra necessidade é que a alimentação seja de 5V, esta alimentação virá diretamente de um regulador de tensão implementado na fonte de alimentação do gerador de funções. A solução encontrada para a amplitude do sinal foi a concepção de circuito comparador onde o sinal de saída dele ficará entre 0 e 5V, assim qualquer forma de onda selecionada se tornará um pulso antes de ser medida a frequência.

A concepção do circuito comparador resultou em alguns problemas na medição da forma de onda devido a um ruído encontrado na borda de descida do pulso gerado pelo comparador, isto foi um problema pelo fato que a lógica implementada na

programação é sensível a borda de subida e contar quantas bordas de subida teve em um segundo para calcular a frequência. A solução encontrada para este problema foi criar um comparador onde o amplificador operacional fosse mais rápido que o TL072 no caso foi utilizado um LM311 e adicionar um resistor de pulldown ao comparador com valor igual a 100 ohms. Ainda assim não era rápido o suficiente para que o kit conseguisse detectar uma borda de subida, a solução então foi por a saída do comparador na entrada de uma porta AND, o outro terminal de entrada da porta lógica fica sempre em nível lógico 1, ou seja, a saída da porta AND terá o mesmo nível lógico do comparador, porém, com uma velocidade de subida e descida maior.

Na **figura 19** temos o esquemático do circuito e na **figura 20** temos o diagrama de blocos do frequencímetro.

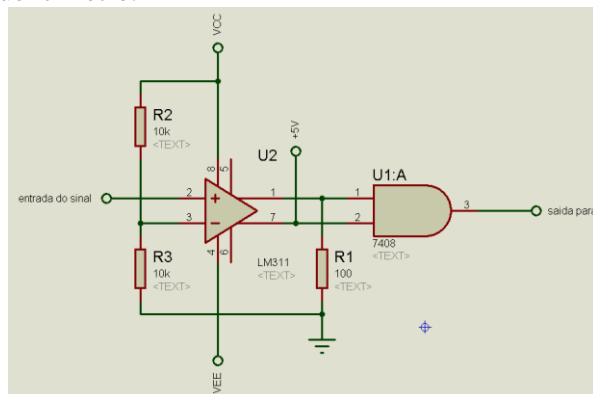


Figura 19 - esquemático do circuito comparador.

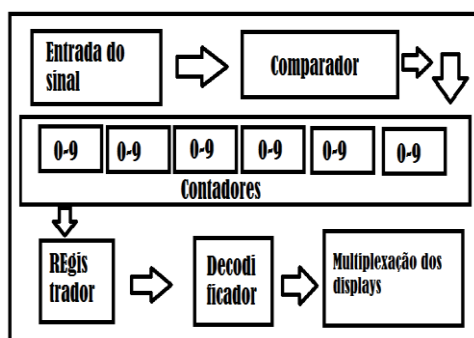


Figura 20 - Diagrama de blocos da Lógica do frequencímetro em FPGA.

10. BLOCO DE AJUSTE DE AMPLITUDE E OFFSET

O ajuste de amplitude é feito por um amplificador operacional atuando no modo amplificador inversor. A configuração inversora foi escolhida para haver a possibilidade do ganho ser

menor que 1, ou seja, atenuar o sinal de entrada. O ganho é determinado por:

$$G = \frac{RV1}{R1}$$

O circuito utilizado para somar um nível DC no sinal alternado da saída consiste em alterar a tensão na entrada não inversora do amop, utilizando o potenciômetro RV2. O bloco completo é o apresentado na figura 21.

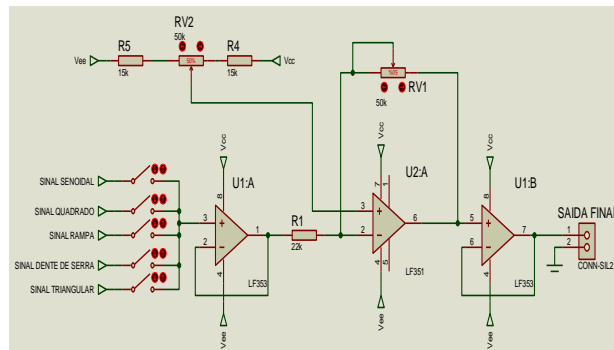


Figura 21 – Bloco de ajuste de amplitude e offset.

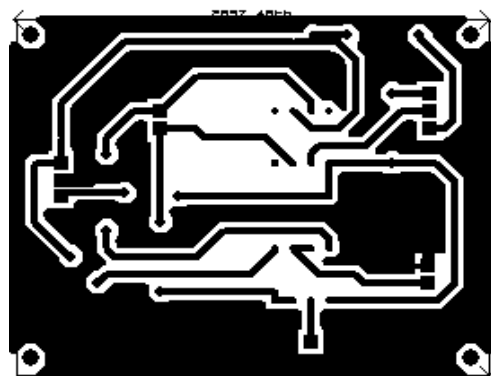


Figura 22 – Layout do bloco ajuste de amplitude e offset.

11. RESPOSTA DOS BLOCOS NA PRÁTICA

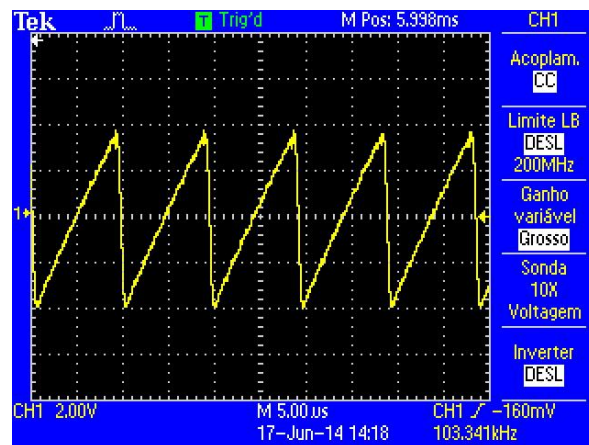


Figura 23 – Bloco gerador de onda rampa em máxima frequência.

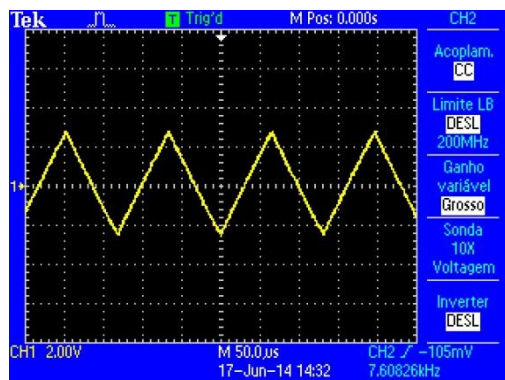


Figura 24 – Resposta do bloco gerador de onda triangular em baixa frequência.

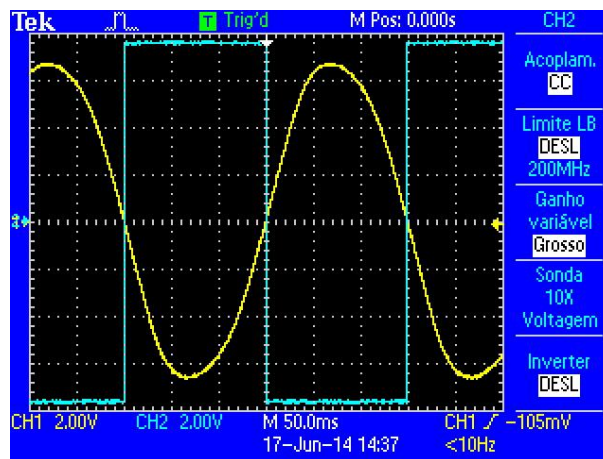


Figura 27 – Resposta dos blocos geradores de onda senoidal e quadrada em baixa frequência.

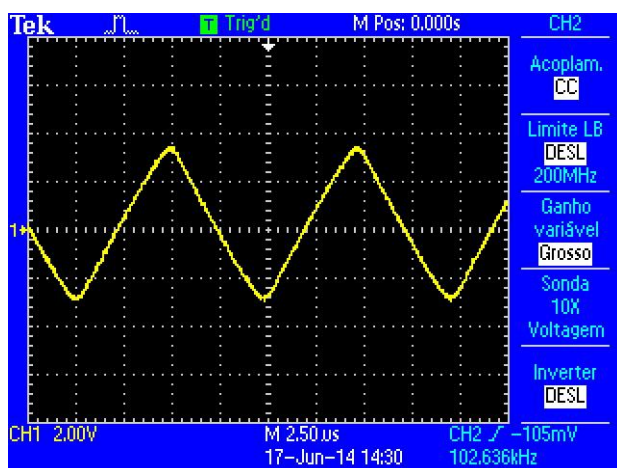


Figura 25 – Resposta do bloco gerador de onda triangular em máxima frequência.

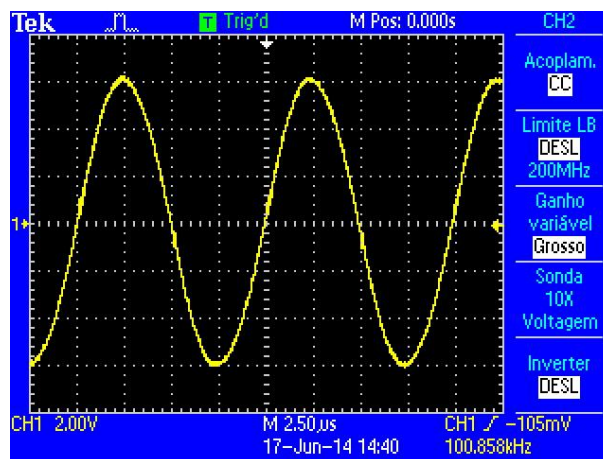


Figura 28 – Resposta do bloco gerador de onda senoidal em máxima frequência.

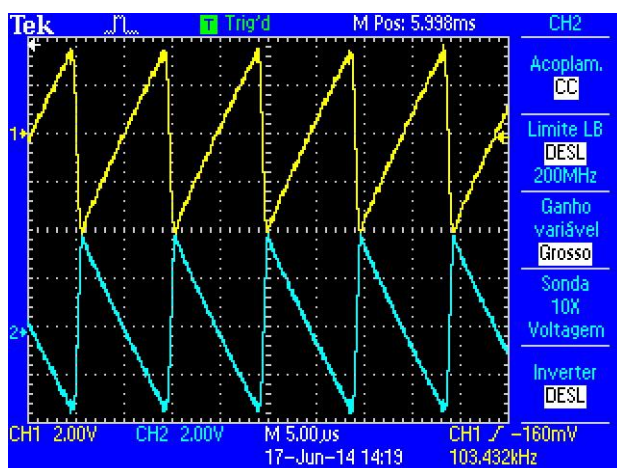


Figura 26 – Resposta do bloco gerador de onda rampa e inversor para gerar dente de serra em máxima frequência.

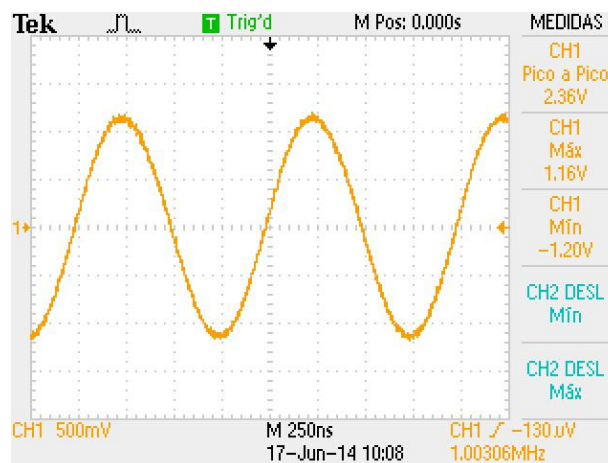


Figura 29 – Circuito gerador de onda sinusoidal 1M Hz e 2 Vpp.

12. REFERENCIAS

BOYLESTAD, R.; NASHELESKY, L.
Dispositivos Eletrônicos e teoria de circuitos. 5. Ed.
Rio de Janeiro: Prentice-Hall do Brasil, 1994.

STEINBACH, R. *Program Lógic Devices.*
Notas de aula. Departamento Acadêmico de
Eletrônica, Campus Florianópolis, Instituto Federal
de Santa Catarina, 2014.

VILLAÇA, M. V. M. *Circuitos elétricos III*
Notas de aula. Departamento Acadêmico de
Eletrônica, Campus Florianópolis, Instituto Federal
de Santa Catarina, 2014.

PETRY, C. A. e MIRANDA, F. *Osciladores e*
multivibradores. Departamento Acadêmico de
Eletrônica, Campus Florianópolis, Instituto Federal
de Santa Catarina, 2012.

SCHILICHTING, L. C. M. *Osciladores e*
multivibradores. Nota de aula. Departamento
Acadêmico de Eletrônica, Campus Florianópolis,
Instituto Federal de Santa Catarina, 2014.