SISTEMAS OPERATIVOS – Grupo C – 2017-18 **Ejercicios – Tema 3**

del 4.1 al 4.8, 4.11, 4.12, 4.16, 4.18, 4.25

EJERCICIOS DEL LIBRO "Fundamentos de sistemas operativos : teoría y ejercicios resueltos"; Candela Solá, S., et al.; International Thomson Editores

4.20, 4.25, 4.28, 4.29, 4.36, 4.37, 4.41, 4.44, 4.47, 4.48, 4.50

1. Suponga que la tabla de páginas para el proceso actual se parece a la de la figura. Todos los números son decimales, la numeración comienza en todos los casos desde cero, y todas las direcciones de memoria son direcciones en bytes. El tamaño de página es de 1024 bytes.

| Número de | Bit de validez | Bit de | Bit de | Número de |
|----------------|----------------|------------|--------------|-----------------|
| página virtual | o presencia | referencia | modificación | marco de página |
| 0 | 0 | 1 | 0 | 4 |
| 1 | 1 | 1 | 1 | 7 |
| 2 | 1 | 0 | 0 | 1 |
| 3 | 1 | 0 | 0 | 2 |
| 4 | 0 | 0 | 0 | - |
| 5 | 1 | 0 | 1 | 0 |

¿Qué direcciones físicas, si existen, corresponderán con cada una de las siguientes direcciones virtuales? (no intente manejar ninguna falta de página, si las hubiese)

- a) 999
- b) 2121
- c) 5400

2. Considere la siguiente tabla de segmentos:

| Segmento | Presencia o validez | dirección base | longitud | |
|----------|---------------------|----------------|----------|--|
| 0 | 0 | 219 | 600 | |
| 1 | 1 | 2300 | 14 | |
| 2 | 1 | 90 | 100 | |
| 3 | 0 | 1327 | 580 | |
| 4 | 1 | 1952 | 96 | |

¿Qué direcciones físicas corresponden a las direcciones lógicas (nº_segmento, desplazamiento) siguientes? Si no puede traducir alguna dirección lógica a física, explique el por qué.

- a) 0, 430
- b) 1, 10
- c) 3, 400
- d) 4, 112

3. Situándonos en un sistema paginado, donde cada proceso tiene asignado un número fijo de marcos de páginas. Supongamos la siguiente situación: existe un proceso con 7 páginas y tiene asignados 5 marcos de página. Indica el contenido de la memoria después de cada referencia a una página si como algoritmo de sustitución de página utilizamos el LRU (la página no referenciada hace más tiempo). La secuencia de referencias es la indicada en la figura.

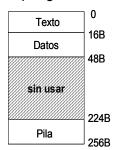
| Referencias | 2 | 1 | 3 | 4 | 1 | 5 | 6 | 4 | 5 | 7 | 4 | 2 |
|------------------|---|---|---|---|---|---|---|---|---|---|---|---|
| Marcos de página | - | | | - | | - | | | - | | - | |
| | | | | | | | | | | | | |
| | | | | | | | | | | | | |
| | | | | | | | | | | | | |
| | | | | | | | | | | | | |

¿Cuantas faltas de página se producen? _____

4. Un ordenador tiene 4 marcos de página. En la siguiente tabla se muestran: el tiempo de carga, el tiempo del último acceso y los bits R y M para cada página (los tiempos están en tics de reloj). Responda a las siguientes cuestiones justificando su respuesta.

| Página | Tiempo de carga | Tiempo ultima Referencia | Bit de Referencia | Bit de Modificación |
|--------|--------------------|-----------------------------|----------------------|------------------------|
| 0 | 126 | 279 | 1 | 0 |
| 1 | 230 | 235 | 1 | 0 |
| 2 | 120 | 272 | 1 | 1 |
| 3 | 160 | 200 | 1 | 1 |

- a) ¿ Qué página se sustituye si se usa el algoritmo FIFO?
- b) ¿ Qué página se sustituye si se usa el algoritmo LRU?
- 5. Suponga un sistema que utiliza paginación a un nivel. Las direcciones son de 8 bits con la



siguiente estructura: 4 bits para direccionar páginas, y 4 bits para el desplazamiento. El **espacio de direccionamiento virtual de un proceso** tiene la estructura del dibujo. Represente gráficamente las tablas de páginas y sus contenidos, suponiendo que cada entrada de la tabla de páginas ocupa 8 bits y que todas las páginas están cargadas en memoria principal (elige tú la ubicación en memoria principal de dichas páginas, suponiendo que la memoria principal es de 160 Bytes). Dada esa asignación traduce las direcciones virtuales 46 y 210.

Suponemos que palabra = 1B

SOLUCION:

¿Cuánto ocupa cada página?

Desplazamiento = 4 bits =>

Tamaño de marco = tamaño pag = 2**4 B = 16B (suponiendo que palabra = 1B)

Cada entrada de la Tabla de Páginas ocupa 8 bits => en un marco de página caben 16 entradas

MEMORIA REAL:

nº marco:

| 0 | Codigo |
|---|---------------|
| 1 | Datos 0 |
| 2 | Datos 1 |
| 3 | Pila 0 |
| 4 | Pila 1 |
| 5 | TABLA DE PAGS |
| 6 | |
| | |
| | |

TABLA DE PAG.

| | | Desde | Hasta |
|----|-------------|-------|-------|
| 0 | 0 | 0 | 15 |
| 1 | 1 | 16 | 31 |
| 2 | 2 | 32 | 47 |
| 3 | No presente | 48 | 63 |
| 4 | No presente | 64 | 79 |
| 5 | No presente | 80 | 95 |
| | | | |
| 10 | No presente | 160 | 175 |
| 11 | No presente | 176 | 191 |
| 12 | No presente | 192 | 207 |
| 13 | No presente | 208 | 223 |
| 14 | 3 | 224 | 239 |
| 15 | 4 | 240 | 255 |

TRADUCCÓN DE LA DIRECCIÓN VIRTUAL 46=

0 0 1 0 1 1 1 0 Desplazamiento

Buscamos en la TP la entrada numero p=(10)base2 = 2 Su valor es 2, éste es el número de marco.

Por tanto la dirección real es

N.Marco Desplazamiento

TRADUCCÓN DE LA DIRECCIÓN VIRTUAL 210=

11010010

1 1 0 1 0 0 1 0 Desplazamiento

Buscamos en la TP la entrada numero p=(1101)base2 = 13Su valor es "No Presente", por tanto generamos una falta de página **6.** Suponga un sistema de gestión de memoria que utiliza paginación a dos niveles y que direcciona bytes. Las direcciones son de 16 bits y tienen la siguiente estructura: 5 bits para paginación a primer y segundo nivel respectivamente y 6 bits para desplazamiento.

El espacio de direcciones virtuales de un proceso está constituido por: 128 bytes de código, 64 bytes de datos, la pila ocupa 64 bytes y está situada al final del espacio de direcciones, lo que deja un heap (espacio entre los segmentos de datos y pila para su crecimiento) de 65280 bytes.

Representa gráficamente las tablas de páginas de primer y segundo nivel, suponiendo que cada entrada de las tablas de páginas ocupa 16 bits (para las entradas vacías, simplemente se puede indicar cuantas hay y su ubicación), e indica sus contenidos suponiendo que todas las páginas del proceso están cargadas en memoria principal a partir de la dirección 0 y son contiguas (en el orden código, datos y pila).

Dada esta asignación de marcos a páginas, indica qué direcciones físicas se corresponden con las direcciones virtuales 222 y 65530.

SOLUCION

1 dirección = 16 bits => hay 2**16 = 65536 direcciones desplazamiento = 6 bits => tamaño de página = 2**6 = 64 B 1 entrada de TP ocupa 16 bits => en 1 pag caben 64B/2B= 32 entradas

ESPACIO DE DIRECCIONAMIENTO VIRTUAL DEL PROCESO

| 0 | |
|----------|----------|
| 64D | código 0 |
| 64B | |
| 128B | código 1 |
| | • |
| 192B | datos |
| | |
| ••••• | sin usar |
| | |
| 65536B-1 | pila |
| | |

TABLAS DE PAG. A 2º NIVEL: MEMORIA REAL: no marco: 0 Codigo 0 0 1 Codigo 1 | 12 Datos 2 2 3 Pila 3 No presente 4 Pag0 de TP a 2º nivel 5 Pag31 de TP a 2º nivel 30 No presente 6 TP a 1er nivel 31 No presente PAG 0 TABLA DE PAG. 0 No presente A 1er NIV 0 4 1 No presente 1 No presente 2 No presente 3 No presente 2 No presente 3 No presente 30 No presente 31 No presente 30 No presente 31 5 PAG 1 0 No presente 1 No presente 2 No presente 3 No presente 30 No presente 31 3 PAG 31

TRADUCCÓN DE LA DIRECCIÓN VIRTUAL 222=

0 0 0 0 0 0 0 0 1 1 0 1 1 1 1 0 p1 p2 Desplazamiento

Buscamos en la TP a 1er Nivel la entrada numero p1=0.

Su valor es 4, hemos de leer el marco numero 4 de la MP

Ahí está la Pag0 de TP a 2º nivel, nos dirigimos a ella.

Buscamos en la Pag0 de TP a 2º nivel la entrada numero p2 =(0 0 0 1 1)base2

Su valor es "No presente" por tanto generamos una falta de página

TRADUCCÓN DE LA DIRECCIÓN VIRTUAL 65530=

| 11111 | 11111 | 111010 |
|-------|-------|----------------|
| p1 | p2 | Desplazamiento |

Buscamos en la TP a 1er Nivel la entrada numero p1=(1 1 1 1 1)base2 = 31

Su valor es 5, hemos de leer el marco numero 5 de la MP

Ahí está la Pag31 de TP a 2º nivel, nos dirigimos a ella.

Buscamos en la Pag31 de TP a 2º nivel la entrada numero p2 =(1 1 1 1 1)base2 = 31

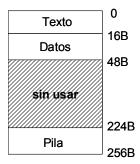
Su valor es 3 = (0 0 0 1 1)base2: éste es el número de marco

Por tanto la dirección real es

00011 111010

N.Marco Desplazamiento

- **7** . Nos situamos en la asignación de memoria contemplada en la resolución del ejercicio anterior. Responda a las siguientes preguntas:
- a) En la materia general sobre procesos, se dice que en el PCB (Bloque de Control de Proceso) se almacena la información sobre memoria que el SO necesita mantener para cada proceso. De entre los datos que se manejan en el ejemplo, ¿qué se almacenaría en el PCB en este caso, y qué valor tiene para el proceso del ejemplo?
- **b)** Explique qué modificaciones habría que hacer la asignación de memoria contemplada en la resolución del ejercicio anterior para representar el hecho de que la Pila del proceso pasa a tener tamaño 0.
- c) Expliqué qué modificaciones habría que hacer para representar el hecho de que la zona de datos aumenta en 20 bytes. Decida usted qué marco asigna para almacenar estos nuevos 20 bytes.
- 8. Suponga un sistema que utiliza paginación a dos niveles. Las direcciones son de 8 bits con la siguiente estructura: 2 bits en la tabla de páginas de primer nivel, 2 bits en la tabla de páginas de segundo nivel y 4 bits para el desplazamiento). El espacio de direccionamiento virtual de un proceso tiene la estructura del dibujo. Represente gráficamente las tablas de páginas y sus contenidos, suponiendo que cada entrada de la tabla de páginas ocupa 8 bits y que todas las páginas están cargadas en memoria principal (elige tú mismo la ubicación en memoria principal de dichas páginas, suponiendo que la memoria principal es de 160 Bytes). Dada esa asignación traduce la dirección virtual 47



9. Sea la siguiente secuencia de números de página referenciados: 1,2,3,4,1,2,5,1,2,3,4,5 Calcula el número de faltas de página que se producen utilizando el algoritmo FIFO y considerando que el número de marcos de página de que disfruta nuestro proceso es de

a) 3 marcos

b) 4 marcos

¿Se corresponde esto con el comportamiento intuitivo de que disminuirá el número de faltas de página al aumentar el tamaño de memoria de que disfruta el proceso? Solución:

a)

| . 1 | 2 | | | | | | 2 | 3 | 4 | 5 |
|-----|---|---|---|---|---|---|---|---|---|---|
| 1 | 1 | 1 | 4 | 4 | 4 | 5 | | 5 | 5 | |
| | 2 | 2 | 2 | 1 | 1 | 1 | | 3 | 3 | |
| | | 3 | 3 | 3 | 2 | 2 | | 2 | 4 | |

b)

| 1 | 2 | 3 | 4 | 1 | 2 | 5 | 1 | 2 | 3 | 4 | 5 |
|---|---|---|---|---|---|---|---|---|---|---|---|
| 1 | 1 | 1 | 1 | | | 5 | 5 | 5 | 5 | 4 | 4 |
| | 2 | 2 | 2 | | | 2 | 1 | 1 | 1 | 1 | 5 |
| | | 3 | 3 | | | 3 | 3 | 2 | 2 | 2 | 2 |
| | | | 4 | | | 4 | 4 | 4 | 3 | 3 | 3 |

Con 3 marcos ocurren 9 faltas de página y con 4 marcos ocurren 10 faltas de página. No se corresponde este comportamiento con el esperado de que al aumentar el nº de marcos disminuye el nº de faltas de página.

- **10.** El tiempo medio de ejecución de una instrucción en un procesador es de 30 nsg. Tras diversas medidas se ha comprobado que:
 - a) El 0.001% de las instrucciones producen falta de página.
 - b) El 30% de las ocasiones en que se produce la falta de página, la página que hay que sustituir está "sucia".
 - c) La velocidad de transferencia al dispositivo de disco es de 2MB/sg. El tamaño de cada página es de 4 KB.

Calcule el tiempo efectivo de una instrucción (el tº que tarda en ejecutarse).