



POLITÉCNICA

**Escuela Técnica Superior de
Ingeniería y Sistemas de
Telecomunicación**
**UNIVERSIDAD POLITÉCNICA DE
MADRID**



INGENIERÍA DE SISTEMAS ELECTRÓNICOS

BLOQUE 2

***Amplificador de instrumentación
programable con interface I2C***

Curso 2021/2022
Departamento de Ingeniería Telemática y Electrónica

Introducción

En este diseño el alumno utilizará los conocimientos adquiridos durante la realización del Bloque 1 de la asignatura, así como en el desarrollo de asignaturas anteriores del plan de estudios, para implementar un amplificador de instrumentación con ganancia programable e interface I2C.

Para el desarrollo del diseño, los alumnos elegirán la temporización más adecuada para su realización y deberán dividir su trabajo en sesiones de preparación, análisis, estudio y trabajo práctico.

Objetivos

El estudiante, una vez desarrollado el diseño debe:

1. Ser capaz de interpretar unas especificaciones, así como ampliarlas y completarlas de forma que la realización del sistema final sea viable.
2. Saber integrar en un sistema electrónico los conocimientos adquiridos en diferentes disciplinas durante sus estudios.
3. Saber elegir la solución más adecuada entre diferentes alternativas tecnológicas.
4. Comprender la utilidad del diseño de sistemas electrónicos utilizando sistemas operativos embebidos.
5. Conocer y aplicar las técnicas básicas de programación utilizando sistemas operativos en tiempo real.
6. Conocer y aplicar técnicas de diseño analógico.
7. Conocer y utilizar los interruptores analógicos.
8. Comprender los interfaces de comunicaciones entre sistemas microprocesador.
9. Saber realizar pruebas del software sin disponer de todos los elementos del sistema.
10. Saber realizar pruebas del hardware sin disponer de todos los elementos del sistema.
11. Saber integrar y probar el co-diseño hardware y software de un sistema electrónico.

Material necesario

El sistema se desarrollará utilizando obligatoriamente:

- el módulo mbed NXP LPC1768 (dos unidades por diseño) y la tarjeta mbed APPBoard.
- las herramientas de desarrollo de Keil μ Vision.
- Instrumentación electrónica (disponible en el laboratorio):
 - Analizador lógico USB
 - Fuente de alimentación

- Generador de señales
- Osciloscopio/multímetro

El alumno realizará su diseño y adquirirá los componentes electrónicos necesarios para la implementación del mismo.

Especificaciones

Hoy en día, existen en el mercado diferentes subsistemas electrónicos que implementan diferentes interfaces de comunicaciones, tales como I2C, SPI, 1Wire, etc. Esta característica facilita su utilización en sistemas basados en microprocesador. Dentro de estos subsistemas podemos encontrar numerosos sensores, periféricos, tales como displays, amplificadores, potenciómetros digitales, etc.

En esta práctica se plantea el diseño de un amplificador de instrumentación de ganancia programable (AGP). El diagrama de bloques del sistema se muestra en la Figura 1.

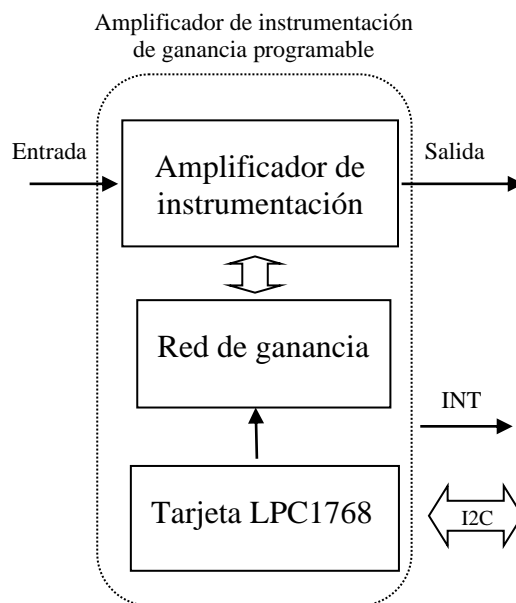


Figura 1. Amplificador de instrumentación de ganancia programable (AGP)

Las especificaciones que debe cumplir el AGP son:

- 5 ganancias (1, 5, 10, 50 y 100)
- Tensión de alimentación $\pm 10V$. Se utilizarán las fuentes de alimentación disponibles en el puesto de laboratorio.
- Detección de *overload* simétrico (rango positivo y negativo de la tensión de salida) con umbral programable.
- Generación de una de señal de interrupción cuando se detecte *overload*.

- Interface I2C (slave) para el control del mismo.

Para controlar el AGP se utilizará otra tarjeta LPC1768+Tarjeta de aplicaciones. A este conjunto lo vamos a denominar unidad de control (UC). La figura 2 muestra el conjunto AGP y UC.

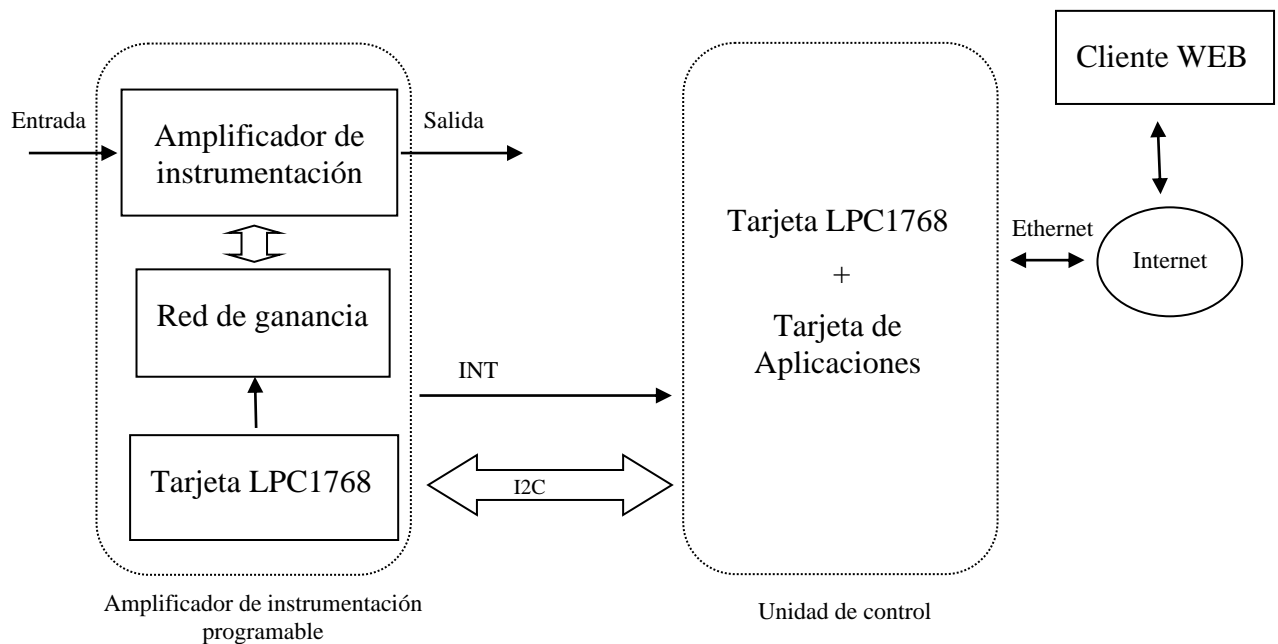


Figura 2. Conjunto AGP + UC

La UC se utilizará para controlar el AGP y mediante un servidor Web permitirá el control remoto del mismo.

Requisitos del sistema

El sistema debe cumplir una serie de requisitos que han de ser considerados globalmente desde el comienzo del diseño.

Requisitos Hardware

- El AGP se implementará de forma discreta utilizando amplificadores operacionales (A.O.)
- El AGP dispondrá de una dirección base para el bus I2C.
- El AGP implementará un conjunto de registros que permitirán el control del mismo. El alumno deberá establecer su propio conjunto de registros. La funcionalidad mínima que se deberá implementar será:
 - Ganancia del amplificador.
 - Valor absoluto del umbral de *overload*.

- Habilitar/deshabilitar la interrupción de *overload*.

Se recomienda que el alumno consulte bibliografía sobre interruptores analógicos para la implementación del control de ganancia.

Es muy importante, que sea cuidadoso con las alimentaciones que se utilizan y los niveles de tensión que se necesitan en las señales. Tenga presente que una mala gestión de los mismos puede ocasionar daños en las tarjetas.

Requisitos Software

- Se debe desarrollar el software en ambos microcontroladores que permitan realizar la funcionalidad antes descrita (consulte el ANEXO 1 y siga sus instrucciones para realizar un sistema que permita la comunicación I2C entre ambos microcontroladores y su depuración).
- El sistema se debe poder controlar mediante un cliente web. Deberá desarrollar el software adecuado para que, de forma remota, se puedan realizar al menos las siguientes acciones:
 - Establecer y obtener la ganancia del AGP.
 - Establecer y leer el umbral de *overload*.
 - Habilitar/deshabilitar las interrupciones de *overload*.
 - Visualizar el estado de *overload*.
- La unidad de control implementará un sistema de gestión de la fecha/hora que se utilizará para marcar el timestamp de los cambios de ganancia que se producen en el AGP y almacenarlos en memoria flash del microcontrolador. Asimismo, también registrará los eventos de *overload*. El alumno deberá proponer el sistema de gestión/sincronización de la hora del sistema que estime más oportuno, justificando sus decisiones.
- La UC visualizara en el LCD en todo momento la hora y fecha actualizada del sistema en la línea superior. En la línea inferior mostrará la ganancia actual que tiene el AGP.
- (OPCIONAL) Implementar un mecanismo para explorar el contenido de los registros en la memoria Flash y visualizarlos en el LCD y/o cliente web.
- (OPCIONAL) Añadir la posibilidad de implementar un sistema que permita medir el offset y ganancia actuales que tiene el AGP. Este mecanismo debe poder ser lanzado desde el cliente web. El offset y ganancia se medirán utilizando un multímetro.
- (OPCIONAL) Implementar un mecanismo que permita anular el offset que presenta el AGP. Mediante este mecanismo se modificará el offset del amplificador de instrumentación de forma que la salida se aproxime lo más posible a cero cuando en su entrada hay cero voltios. Este mecanismo debe poder ser lanzado desde el cliente web.
- Cada alumno podrá incorporar al sistema todas aquellas mejoras que estime oportunas, siempre y cuando el sistema cumpla con las especificaciones básicas anteriores.

Fases y plazos de entrega

Fase 1: Conexión mediante protocolo I2C entre las dos tarjetas LPC1768

Cada pareja de estudiantes deberá entregar en Moodle los proyectos de Keil desarrollados para la realización de la aplicación de comunicación entre ambos microcontroladores mediante el bus I2C, según las indicaciones del Anexo 1. Deberán entregarse igualmente las capturas de pantalla del analizador lógico que demuestren el correcto funcionamiento de la comunicación entre ambos.

→ Fecha límite: viernes, 8 de abril, a las 22:00 horas

Fase 2: Diseño conceptual del bloque AGP

Cada pareja de estudiantes deberá entregar en Moodle el diseño conceptual del bloque del amplificador de instrumentación de ganancia programable (AGP), con los esquemáticos completos del diseño, la identificación de los componentes que plantea utilizar y los cálculos que haya necesitado realizar.

→ Fecha límite: domingo, 24 de abril, a las 22:00 horas

Fase 3: Desarrollo del servidor Web y software de Unidad de Control (UC)

Cada pareja de estudiantes deberá entregar en Moodle los proyectos de Keil desarrollados para la comprobación del correcto funcionamiento del servidor Web y del resto del software de la unidad de control (UC).

→ Fecha límite: lunes, 2 de mayo, a las 22:00 horas

Fase 4: Implementación del hardware del AGP

Cada pareja de estudiantes deberá entregar en Moodle el diseño final que ha implementado para el desarrollo del hardware del APG, así como el proyecto de Keil del mismo que sirve para la prueba del funcionamiento de dicho hardware.

→ Fecha límite: domingo, 8 de mayo, a las 22:00 horas

Fase 5: Integración final

Cada pareja de estudiantes deberá entregar en Moodle los **proyectos de Keil definitivos** para ambos microcontroladores, así como la **memoria final del sistema que recoja detalladamente el diseño realizado** (puede utilizar como base la plantilla del Bloque 1).

→ Fecha límite: jueves, 12 de mayo, a las 22:00 horas

Evaluación

La evaluación del diseño se realizará el **martes 17 de mayo**.

ANEXO 1. Comunicación I2C

Como paso previo a la construcción del subsistema analógico, se propone realizar una aplicación intermedia que permita comunicar dos tarjetas mbed NXP LPC1768 utilizando el protocolo I2C. Una de ellas (la correspondiente a la Unidad de Control) se utilizará como nodo master y la otra (la correspondiente al AGP) como nodo slave.

Esta tarea consta de dos partes:

1. I2C Master. Utilizando el ejemplo “**i2c-h1**” suministrado en Moodle, revise su contenido y depúrelo en el conjunto mbed NXP LPC1768 + mbed AppBoard. Este ejemplo configura el interface I2C como master y permite adquirir el valor de la temperatura que ofrece el sensor I2C NXP LM75B que incorpora la tarjeta de aplicaciones. Compruebe que el sistema permite obtener distintas temperaturas (puede tocar el sensor para percibir estos cambios).

Conecte el analizador lógico USB para realizar una captura de los accesos al bus I2C del microcontrolador (master) y del sensor de temperatura (slave). Compruebe que la trama coincide con la información que se gestiona desde el proyecto. Copie esta pantalla y guárdela para justificar dicho análisis en la memoria final de la práctica.

2. I2C Slave. Utilizando como “*plantilla*” el proyecto realizado en el apartado anterior, realice las modificaciones necesarias para obtener un nuevo proyecto que permita utilizar otra tarjeta mbed NXP LPC1768 como dispositivo I2C Slave. Una vez depurada esta nueva aplicación se deben interconectar ambas tarjetas utilizando el bus I2C. Los requisitos que debe cumplir el sistema completo, son las siguientes:
 - a. El dispositivo slave tendrá la dirección 0x28.
 - b. Cualquier operación de transmisión o recepción de información debe utilizar el mecanismo no bloqueante de “*callbacks*”.
 - c. El dispositivo Master será el encargado de iniciar la comunicación. Para ello enviará un dato de 8 bits. Este dato se enviará cada 3 segundos y en cada envío se incrementará su valor en una unidad. Lógicamente tendrá que añadir/modificar el proyecto inicial del apartado 1.
 - d. Cuando el dispositivo slave reciba dicha información deberá enviar, lo antes posible, al dispositivo master un dato de 8 bits, complemento a 1 del dato recibido.
 - e. En el dispositivo master se debe comprobar que la información enviada y recibida es consistente. Si es correcta debe encender el led RGB verde un segundo. Si es incorrecta debe encender el led RGB rojo un segundo.
 - f. Interrupción. Debe conectar una línea entre ambos sistemas de tal forma que cuando el dispositivo slave genere un flanco en dicha línea se dispare una interrupción en el dispositivo master. Dicha situación debe producirse cuando el bit 2 del dato recibido ($D_7 D_6 D_5 D_4 D_3 \mathbf{D_2} D_1 D_0$) sea 1. La rutina de atención a la interrupción, en el dispositivo master, deberá encender el led RGB azul un segundo.

Conecte el analizador lógico USB para realizar una captura de los accesos al bus I2C de cada microcontrolador (master y slave). Capture también el instante en el que se produce la interrupción y el envío previo del dato que la genera.

Compruebe que las tramas coinciden con la información que se envía y recibe.
Copie estas pantallas y guárdelas para justificar dicho análisis en la memoria final de la práctica.