Analog elektronik Ders notları

Dr. Cahit Karakuş

İÇİNDEKİLER

1.	Siny	al	3
	1.1.	Analog İşaret	4
:	1.2.	Gürültü	7
:	1.3.	Haberleşme kanalı, Kanal kapasitesi ve Band genişliği	9
	1.4.	Gecikme	13
2.	Loga	aritma	14
:	2.1.	Ölçüm birimleri	15
:	2.2.	Serbest uzay yol kaybı	16
:	2.3.	SAR specific absorption rates	22
:	2.4.	Uygulamalar	26
3.	Emp	pedans	28
3	3.1.	Complex	28
3	3.2.	Alternatif akımda seri bağlı R-L-C devre analizi	29
3	3.3.	Transformatörler	32
3	3.4.	Empedans Problemleri	37
4.	Trar	nsistörler	.40
4	4.1.	BJT Transistors	40
3	3.2.	The MOSFET Transistor	66
5.	Ope	rational amplifier	70
6.	Ekle	r	74
(5.1.	Topraklama ve Paratoner	74
(5.2	Montaida kullanılan el aletleri	77

1. Sinyal

Verici ile alıcı arasındaki bir iletim ortamında taşınan bilginin varlığıdır. Ancak bilginin varlığını temsil eden sinyaller iletim için ortamda uygun bir biçimde bulunur. İletim ortamında bilgiyi bozan, zayıflatan, değiştiren gürültü kaynakları bulumaktadır. Bilgiyi bu gürültü kaynaklarının içerisinden bozulmadan iletebilmek için modülasyon yapılır. *Modülasyon, bilgiyi başlangıcındaki biçiminden, verici ile alıcı arasındaki iletim ortamı için uygun bir biçime dönüştürme işlemi olarak tanımlanır. Demodülasyon* ise bunun tersi bir işlemdir. Yani modülasyonlu sinyalin ilk biçimine dönüştürülme işlemidir. Modülasyon işlemi, modülatör adı verilen devrede, demodülasyon işlemi ise demodülatör adı verilen bir devrede gerçekleştirilir.

Alıcı: Verici tarafından kodlanmıs olarak gönderilen sinyalin kodunu çözerek orijinal bilgi sinyalini üreten elektronik devrelerdir.

Verici Sistem: Gönderilecek elektrik sinyallerini modülasyon işlemiyle fiziki kanalda veya yayılım ortamda gönderilmeye uygun hâle çevirir. İletim mesafesini belirleyen parametrelerden biri de vericinin gücüdür.

Alıcı sistem

Alınan sinyaldeki mesajın gönderilmeden önceki hâliyle elde edilmesidir. Dolayısıyla, vericide alınan sinyalin güvenirliği ve kalitesi, sinyaldeki gürültü şiddetine, etki eden diğer zayıflamalar ile kullanılan modülasyon tipi gibi etkenlere bağlıdır.

Sinyal zayıflaması: İletisim mesafesi ile sinyal gücü ters orantılıdır. Mesafe arttıkça sinyal gücü zayıflar.

Sinyal bozulması (distortion): İletim ortamında ilerleyen sinyalin içerdiği farklı frekansların farklı zayıflamalarla alıcıya ulaşmasıdır. İletilen veri bozulabilir.

Gecikmeden kaynaklanan bozulma (dispersion): Sinyali olusturan farklı frekansların (ya da fiber optik kablo içerisindeki ısık ısınlarının) farklı yollar üzerinden alıcıya farklı zamanlarda ulaşmasından kaynaklanır.

1.1. Analog İşaret

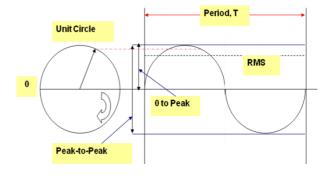
Analog işaret, genlikleri ve frekansları farklı sinüs dalgalarının toplamından oluşur. Frekans, bir saniyedeki titreşim sayısıdır. Tersi ise periyottur. Yani periyot bir tek titreşimin süresidir. Analog işaret, çok sayıda frekans bileşiminden oluştuğundan zaman domeninde işareti işlemek zordur. O nedenle frekans domaininde işlenir. Frekans spektrumunda işaretin başladığı ve bittiği frekans aralığı bant genişliğini verir.

Analog İşaret: İşareti belirleyen temel özellikler genlik frekansı, faz ve bant genişliğidir. *Analog İşareti; genliği, frekansa ve faza bağlı olarak zamanla değişen işarettir.*



Sayısal işaret: bit temelinde 0 ya da 1 ile tanımlanan var/yok mantığıyla çalışan

işarettir. Bir işaret, farklı sinüs dalgalarının toplamından oluşur. (Genişlik ve frekans) Frekansın temeli titreşimdir. Frekans, bir saniyedeki titreşim sayısıdır. Tersi ise periyottur. Yani periyot bir tek titreşimin süresidir. Analog işaret, çok sayıda frekans bileşiminden oluştuğundan işareti işlemek zordur. O nedenle frekans domaininde işlenir. Frekans



spektrumunda işaretin başladığı ve bittiği frekans aralığı bant genişliğini verir.

Peryod: Bir x(t) analog işarette x(t+T)=x(t) olacak şekilde T positif bir sayı ise Bu işaret peryodiktir. T değerine periyod ve f=1/T (Hz=1/sec) peryodun tersinede frekans denir. Frekans 1 saniyedeki peryod sayısıdır.

Frekans:

Frekans veya titreşim sayısı bir olayın birim zaman (tipik olarak 1 saniye) içinde hangi sıklıkla, kaç defa tekrarlandığının ölçümüdür, matematiksel ifadeyle periyodun çarpmaya göre tersidir. Bir olayın frekansını ölçmek için o olayın belirli bir zaman aralığında kendini kaç kere tekrar ettiği sayılır sonra bu sayı zaman aralığına bölünerek frekans elde edilir. SI birim sisteminde frekans, Hertz (Hz) ile gösterilir. Bir Hertz, bir olayın saniyede bir tekrarlandığı anlamına gelir. Olayın iki Hertzlik bir frekansa sahip olması ise, olayın saniyede kendini iki kere yinelediğini ifade eder. Frekansı ölçmenin başka bir yolu ise olayın kendini tekrar etmesi arasında geçen süreyi tayin etmektir zira frekans bu sürenin çarpmaya göre tersi olduğundan dolaylı olarak elde edilebilir.

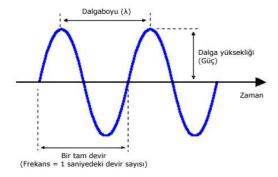
Katı	Adı	Sembol	
10^0	Hertz	Hz	
10^1	dekahertz	daHz	
10^2	hectohertz	hHz	
10^3	Kilohertz	kHz	
10^6	megahertz	MHz	
10^9	Gigahertz	GHz	
10^12	Terahertz	THz	
10^15	Petahertz	PHz	
10^18	Egzahertz	Ehz	
10^21	zettahertz	ZHz	
10^24	yottahertz	YHz	

Dalga Boyu

Wavelength: The distance between repeating units of the propagation wave



İşaretin 1 saniyedeki tekrarlama (cycle-saykıl) sayısıdır. Birimi Hertz'dir.



Frekans f=1/T formülüyle hesaplanabilir. Burada: f = Frekans, T= Peryot 'tur. f=1 KHz=1000Hz=10^3 Hz, f=1 MHz=1 000 000=10^6 Hz, f=1GHz=1 000 000 000=10^9 Hz

 λ =Işik hızı / frekans = f / c (metre)

Band genişliği:

B=Veri hızı (bps)/(Kodlama oranı x Sembol oranı x FEC) , Hz olarak bulunur. Bir işaretin alt frekansı =f1, üst frekansı=f2 ise işaretin band genişliği BW=f2-f1 dir.

Bw=f2-f1

1.2. Gürültü

Sinyal zayıflamasının en yaygın tipi, vericide sinyal yükseltme işlemi sırasında görülen ve sinyalle birlikte yükseltme işlemine tabi tutularak yükseltilen gürültü çeşidi olup, çoğunlukla **termal gürültü** olarak bilinir.

Telsiz haberleşmesinde ise, termal gürültüye ilave olarak insan eliyle meydana gelen gürültü ve kanalda varolan atmosferik gürültü de alıcı antene ulaşır. Telli veya telsiz haberleşmede, kanaldaki diğer kullanıcılardan kaynaklanan gürültülerin etkisi, sinyal zayıflamasına etki eden diğer bir gürültü çeşididir. Yüksek frekanslarda yapılan telsiz haberleşmesinde, sinyal seviyesinin düşmesine sebep olan tipik bir etki de çok yollu yayılım olup, zaman bağımlı olarak sinyal genliğinin değişimidir. Gönderilen sinyaldeki bütün bu rasgele değişim ve bozulmalar istatistik terimlerle ifade edilebilir.

Gürültü: Gönderilen orijinal sinyali bozan ve sisteme istem dısı dahil olan herhangi bir enerji (isaret ya da sinyal). Gürültünün varlığı analog veya sayısal sistemlerinin performansını düşürür. Gürültünün iletişim sisteminin performansını ne kadar etkilediği sinyal gücünün gürültü gücüne oranı (analog iletişim) ya da hata olasılığı (sayısal iletişim) ile ölçülür.

Girisim-Parazit (Interference): İstenmeyen isaretlerin sistemimize girerek sinyalimiz üzerinde yaptığı bozucu etkidir. Çözüm istenmeyen isaret kaynaklarının sistemden uzaklastırılmasıdır.

Harmonik Bozulma: Sinyaller harmonik frekansların toplamından olusur. Tek frekanslı bir sinüs dalgası; doğrusal olmayan bir cihazda yükseltildiğinde, bu tek frekanslı sinüs dalgasının istenmeyen katlarının olusmasına denir. Harmonik bozulmanın çesitli dereceleri vardır. İkinci derece harmonik bozulma v.b.

Modülasyonlar Arası Bozulma: İki veya daha çok frekans; doğrusal olmayan bir cihazda yükseltildiğinde, istenmeyen vektörel çarpımların (toplam veya fark frekanslarının) olusmasıdır. Harmonik bozulmada olduğu gibi, bu bozulmanın da dereceleri vardır. Genel olarak 2. derece modülasyonlar arası bozulma yüzdesi kullanılır.

Çapraz Konusma (Crosstalk): Aynı kılıf içerisinde yanyana bulunan kablolardaki sinyallerin birbirlerini etkilemeleridir. Çözüm, bükümlü kablo kullanımı)

Isil Gürültü: Devreyi olusturan; direnç, transistör ,vb. elemanlarda bulunan serbest elektronlar ortam sıcaklığı nedeniyle gürültü olusturabilirler. Gürültü tarafından oluşturulan güç Johnson formülü ile ifade edilir.

Pn = 4kTB

Bu formülde:

Pn; gürültü tarafından olusturulan güç,

k; Boltzman sabiti 1.38*10-23 J/K

T; sıcaklık (Kelvin)

B; bant genisliği (Hertz)

Direnç tarafından olusturulan ısıl gürültünün efektif voltaj değeri;

en= Karekök(4*kTBR*)

Schottky Gürültüsü: Diyot, BJT, FET veya tüp gibi etkin bir aygıtın çıkış öğesine taşıyıcıların (elektronlar ve boşluk/delikler).Rasgele değişen bir gürültü türüdür. Var olan her işaretin üzerine binmiş olarak bulunur. Bir diyot içerisindeki schottky gürültüsü;

In = Karek"ok(2 * qe * Idc * B)

Bu formülde;

qe; Elektron yükü 1.6*10-19,

Idc; Diyot doğru akımı (A)

B; Esdeğer bant genisliği (Hertz)

1.3. Haberleşme kanalı, Kanal kapasitesi ve Band genişliği

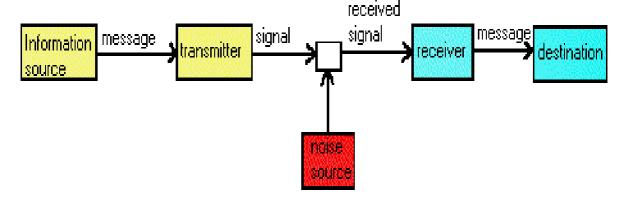
Nyquist teoremi gürültüsüz iletişim ortamından gönderilebilecek toplam sayısal veri miktarını ve örnekleme aralığını belirler. Bu teoreme göre analog sinyali sayısal işarete dönüşüp bozulmadan yeniden analog işarete dönüşebilmesi için örnekleme frekansının analog sinyalinin band genişliğinin iki katına eşit ya da büyük olması gerekir. Örnekleme aralığı; örnekleme frekansının tersidir. Nyquist teoremi gürültüsüz iletişim kanallarını tanımlar oysa iletişim ortamları gürültü ile birlikte varlığını sürdürürler bu nedenle işaretin gürültüye oranına bağlı olarak kanal kapasitesini tanımlamak için Shannon'ın teoremi kullanılır.

Haberleşme kanalı sinyalin vericiden alıcıya gönderilmesine yarayan fiziki bir ortamdır. Elektrik sinyallerinin geçtiği, frekans ya da zaman ile ayrıştırılmış bant ya da yola kanal denir. Telsiz haberleşmesinde kullanılan kanal genellikle atmosfer (serbest uzay) olup telefon veya diğer telli haberleşme çeşitlerinde ise tel, koaksiyel kablo veya optik kablo gibi çeşitli fiziki ortamlardır. Kullanılan kanal, telli ortam da olsa gönderilen sinyal bazı rasgele zayıflama mekanizmalarına tabi olur.

Bir haberleşme sistemi tasarlanırken sinyal bozulmalarının bütün etkileri göz önüne alınmalıdır.

- Spektrum; Bir işareti oluşturan frekans aralığı; fmin, fmax
- Band Genişliği; Spektrum genişliği=fmax-fmin
- Kapasite; iletilebilecek data oranı bps
- Gürültü, SNR

IV.



- The maximum rate at which data can be transmitted over a given communication path
- · Relationship of
 - Data rate: bits per second
 - Bandwidth: constrained by the transmitter, nature of transmission medium
 - Noise: depends on properties of channel
 - Error rate: the rate at which errors occur
- How do we make the most efficient use possible of a given bandwidth?
 - Highest data rate, with a limit on error rate for a given bandwidth

A very important consideration in data communications is how fast we can send data, in bits per second, over a channel. Data rate depends on three factors:

- 1. The bandwidth available
- 2. The level of the signals we use
- 3. The quality of the channel (the level of noise)
 - Nyquist teoremi gürültüsüz kanal için geçerlidir
 - Shannon's teoremi gürültülü kanalın kapasitesini tanımlar.

Nyquist Teoremi

Harry Nyquist (1889-1976), isvecde doğdu, 1907 yılında Amerikaya taşındı ve AT&T Bell Laboratuarında çalıştı. Dr. Nyquist ve Dr. Claude Shannon modern telekomünikasyondaki tüm teorik gelişmelerin alt yapı teoremini geliştirmişlerdir.

Nyquist teoremi gürültüsüz haberleşme kanalından bir saniyede transfer edilecek bit miktarını tanımlar.

 $C=2 \times B \times n$

C=64.000bps B=4.000Hz ise n=? >>> n=64.000/(2*4.000)=8 bit. , Analog işaretin örneklenecek aralık sayısı= $2^n=256$ dır.

Analogdan sayısala iletildikten sonra sayısaldan analoğa dönüşüp orijinal işareti yeniden elde etmede kriterler;

- Örnek alma aralığı
- Örnek alınan işaretin değerin ifade edildiği sayısal bit sayısı
- Ortamın kapasitesini sınırlayan etkiler; gürültü, direnme, zayıflama

Örnek alma frekansı >=2*BW ise (BW: band genişliği), BW=10.000Hz ise örnek alma frekansını bulunuz. Örnek alma zaman aralığını saniye olarak bulunuz.

Fs=2*10.000=20.000Hz

Ts=1/20000=50mikrosaniyedir.

Soru: Analog işaret sayısal işarete dönüşüp iletildikten sonra yeniden analoga çevrildiğinde aynı işaret nasıl elde edilecektir?

Örnekleme aralığı;

300 Hz 3400 Hz frekans aralığında işaretlerin toplamından oluşan;

Telefon haberleşmesinde örnekleme frekansı analog işaretinin bant genişliğinin iki katı alınırsa bant genişliği bozulmaz. 125 mikro saniye aralıklarla örnek alıp, analog işaret sayısal işarete dönüştürülürse orjinalite bozulmaz.

Eğer bir f(t) analog işareti, bant genişliğinin 2 katına eşit ya da büyük bir frekansla eşit aralıklarla örneklenirse sayısal işaretten orijinal analog işaret yeniden elde edilir. Analog işareti sayısala çevirdikten sonra: Transfer edilir, bilgisayarda işlenir, tekrar duyabilmek için analoga çevrilir. Nyquist'e göre: Analog frekansım, bant genişliğinin 2 katından büyük ya da eşit olmalıdır.

fs >= 2*Bw İletişim teknolojisinde 0 – 4 kHz arasındadır.

$$Ts = \frac{1}{fs} \qquad fs \ge 2*4KHz \ge 8KHz$$

1 Analog saretten 125 ଲାକି ଓଡ଼ିଆ ହେଇଥି ଅନ୍ତର୍କ୍ତ alınıp transfer edilip, tekrar analoga çevirilirse işaretin orjinalitesi bozulmaz.

- Müzikte bant genişliği (Bw) 10 ile 12 kHz arasındadır.
- Çok yüksek kalite müziklerde Bw, 20kHz olmalıdır.

•

$$MaxDataRate = 2B \log_2 V$$
 [bits/sec]

$$C = 2*B*log_2 (2^n)$$

C= Kanaldan gönderilebilecek 1 saniyedeki bit sayısı (bps)

B = Kanal Band genişliği (Hz)

V=2^n= Örnek alınacak analog işaretin bölüneceği seviye sayısı

B=4.000Hz=4KHz

V=2^8=256

Örneklenen gerilim değeri 8 bit ile tanımlanır.

Shannon Teoremi (Claude Shannon 1916-2001)

$$MaxDataRate = B \log_2(1 + \frac{S}{N})$$
 [bits/sec]

$$C = W \log_2 \left(1 + \frac{S}{N} \right)$$
$$\begin{cases} S = E_b C \\ N = N_0 W \end{cases}$$

Shannon limit

$$\frac{C}{W} = \log_2 \left(1 + \frac{E_b}{N_0} \frac{C}{W} \right)$$

As
$$W \to \infty$$
 or $\frac{C}{W} \to 0$, we get:

$$\frac{E_b}{N_0} \to \frac{1}{\log_2 e} = 0.693 \approx -1.6 \text{ [dB]}$$

There exists a limiting value of below which there can be no error-free communication at any information rate. By increasing the bandwidth alone, the capacity can not be increased to any desired value.

İşaretin Gürültüye Oranı

SNR = 10 Log (S/N)

S: İşaret Seviyesi (Watt)

N: Gürültü Seviyesi (Watt)

1.4. Gecikme

Gecikme çeşitleri:

- İşleme
- Protokol Kod Çalıştırmasına Zamanı
- Kuyruk
- İşlenmek Üzere Kuyrukta Bekleme Süresi
- Transmisyon
- "Bit Ortamdan Gönderme Süresi"
- Yayılma

Yayılım ve İletim gecikmesi

Propagation speed - speed at which a bit travels though the medium from source to destination. Transmission speed - the speed at which all the bits in a message arrive at the destination. (difference in arrival time of first and last bit)

Propagation Delay = Distance/Propagation speed

Transmission Delay = Message size/bandwidth bps

Latency = Propagation delay + Transmission delay + Queueing time + Processing time

2. Logaritma

```
log(1)=0,

log(10)=1,

log(a \times b) = log(a) + log(b),

log(a / b) log(a) - log(b),
```

Log(2)=0.3, Log(3)=0,477

P=1Watt, 10 x Log(P)=0 dBw
P=10Watt, 10 x Log(P)=10 dBw
P=100Watt, 10 x Log(P)=20 dBw
P=1000Watt=1KWatt, 10 x Log(P)=30 dBw
P=10000Watt=10KWatt, 10 x Log(P)=40 dBw

P=1miliWatt= 10^{-3} Watt, 10 xLog(P)=-30dBw=0dBm P=80Watt, 10 x Log(P)=10 x log(8 x 10)=10 x Log(2^{3})+10 x Log(10)=30 x 0.3+10=19dBw

KdB=10 x log(Po/Pin)

```
dBm=10 \times log(Pmw),
dBW=10 \times log(PW),
dBm=10 \times log(PW) dBW + 30dBm
```

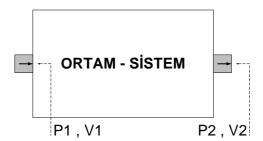
 $10\log_{10} 2=3 \text{ dB dir.}$ $10\log_{10} 3=4.77 \text{ dB dir.}$ $10\log_{10} (1/2)=-3 \text{ dB dir.}$

 $10\log_{10}(1.5)=1.76dB=10\log_{10}(3/2)=4,77-3=1,77$

Soru: 10 dB ve 20 dB değerlerinin aritmetik ortalaması nedir?

10 dB=10*log(X1), X1=10^{10/10}=10 20 dB=10*log(X2), X2=10^{20/10}=10²=100 Aritmetik ortalama=(10+100)/2=55

2.1. Ölçüm birimleri



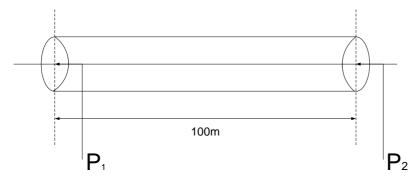
dB- desibel iki güç seviyesi oranı ilen tanımlandığından birimsiz sayıdır.

$$K_{dB} \equiv 10 Log_{10}(\frac{P_2}{P_1})$$

K>0 ise kazanç vardır, K=0 ise buffer K<0 ise kayıp vardır.

Soru: Kablonun girişinden 4 watt ölçülmüştür. Kablonun uzunluğu 100metredir. Kablonun sonundan 1watt ölçülmüştür. 100metrelik kablo kaybı kaç dB dir.

KdB=10*log(1/4)=0-10*log(4)=-20*log(2)=-6dB dir.



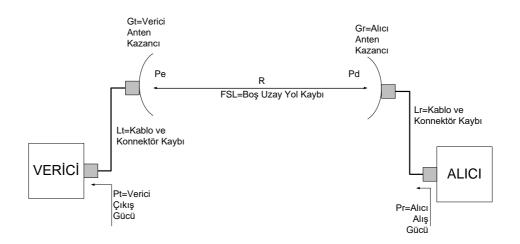
İki güç seviyesi birbirleri ile orantı temelinde ilişkilidir. Eğer P2 güç seviyesi P1 güç seviyesinden büyük ise dB pozitiftir. Tersi durumda negatiftir.

Direnç değerlerinde gerilimler ölçüldüğünde dB değeri gerilimler cinsinden aşağıdaki biçimde yazılır. $P=\frac{V^2}{R}$,

$$dB \equiv 20 Log_{10}(\frac{V_2}{V_1})$$

2.2. Serbest uzay yol kaybı

Serbest uzay yol kaybı, havada ya da boşlukta yayılan elektromanyetik dalganın enerjisini emen ortamın yok edici zayıflamasından farklıdır. Uzaklığa ve frekansa bağlı olarak yayılan dalganın gücünü zayıflatır.



Pr, alış gücü, antenin önündeki güç yoğunluğu ile alış antenin ışıma açıklığı, anten kazancı ve kablo kaybının çarpılmasıdır. Alıcı antenin önündeki güç yoğunluğu, verici gücü, anten kazancı ile kablo kaybının çarpılıp küresel yüzey alanına bölümüne eşittir. Alış gücü (6) nolu denklem ile tanımlanır. (Friis denklemi)

$$P_r = P_t G_t L_t G_r L_r \left(\frac{\lambda}{4\pi R}\right)^2 \text{ Watt}$$
 (6)

Serbest uzay yol kaybı,
$$FSL = (\frac{\lambda}{4\pi R})^2$$
, Watt

Burada

Pr: alış güç seviyesi, Watt,

Pd; alış güç yoğunluğu, W/m2,

Pt; verici çıkış gücü, Watt,

Gt; verici anten kazancı, (nümerik),

Lt; verici tarafta hat kaybı, (nümerik),

Gr; alıcı anten kazancı (nümerik),

Lr; alıcı tarafta hat kaybı (nümerik),

R; Alıcı verici antenler arasındaki uzaklık (metre),

$$\lambda = \frac{c}{f}$$

Burada

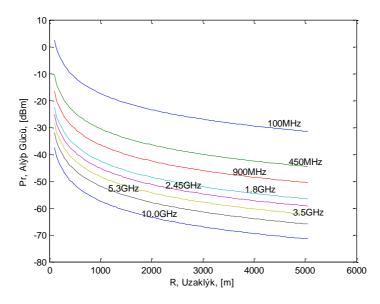
 λ , dalga uzunluğu, (metre), c=ışık hızı=3 $x\,10^8$ m/s f=frekans (Hz=1/s) dir.

 $\frac{\lambda^2}{4\pi}$ is ışıma açıklığıdır. Verici gücü dBW, anten kazancı dBi, kablo kaybı dB olarak verilirse (6) nolu denklemdeki alıcı güç seviyesi dBW olarak hesaplanır (7).

Pr = Pt + Gt + Gr - Lt - Lr - 20
$$Log_{10}(\frac{4\pi R}{\lambda})$$
 (7)

Son terim serbest uzay yol kaybı olarak adlandırılır.

FSL= -20
$$Log_{10}(\frac{4\pi R}{\lambda})$$
 dB.



Yol kayıpları

Verici ve alıcı anten arasındaki yol kayıpları propagasyon çevre şartlarına güçlü bir şekilde bağlıdır. Birebir görüşe sahip birkaç yansımaya sahip Çok yollu bir çevrede yol kayıpları:

$$L_{path} = \left(\frac{\lambda}{4\pi d}\right)^2 \left|1 + \sum_{n=1}^{N} \Gamma_n \frac{d}{dn} e^{-jk(d_n - d)}\right|^2$$

Burada d doğrudan 2 anten arasındaki uzaklık, Γ_n n. Sayıdaki objenin yansıma sabiti d_n n. Objenin doğrudan alıcı antene uzaklığı N toplam yansıma sayısı. Topraktaki yansıyan sinyalin genliği ve fazı dalga polarizasyonuna oluş açısına ve toprak özelliğine bağlıdır. Birbirini takip eden topraktan gelen yansıma modelindeki yol kayıpları:

$$L_{path} = \left(\frac{\lambda}{4\pi d}\right)^2 \left|1 - \frac{d}{d_1} e^{-jk(d_1 - d)}\right|^2$$

Buradaki d birebir görüşteki alıcıya olan mesafe $d_1=\sqrt{d^2+(2h)^2}$ yansımış yol uzunluğu. Uzun mesafelerde ise (d >>= 4π h2 / λ), denklemde verilen yol kaybı d $^{-4}$ ile orantılı hale gelir. Alıcı bölgesindeki sinyal gücü yol kaybı formülünden bulunur:

$$P_{tag} = P_t G_t L_{path}$$

Verici gücünden elektrik şiddetinin hesaplanması

Verici antenden R [m] uzaktaki güç yoğunluğu,

$$P_d = \frac{P_t G_t L_t}{4 \pi R^2} \qquad W/m^2 \tag{8}$$

Serbest uzaydaki uzak alanda elektromagnetik dalganın taşıdığı güç yoğunluğu (2) nolu denklemde verilen elektrik alan şiddetinden hesaplanır.

$$P_d = \frac{E^2}{\eta_0} = \frac{E^2}{120\,\pi} \qquad W/m^2 \tag{9}$$

(8) ve (9) nolu denklemlerden elektrik alan şiddeti güç yoğunluğu ya da verici gücü cinsinden hesaplanabilir.

$$E = \sqrt{120\pi P_d} = 19.4 \sqrt{P_d} = \frac{5.48}{R} \sqrt{P_t G_t L_t} \qquad V/m.$$
 (10)

Güç yoğunluğu ve elektrik alan şiddetinin dB cinsinden logaritmik olarak ifadesi (11) ve (12) denklemlerinde verildiği gibidir.

Pd=-11dB-20
$$Log_{10}(R)$$
+Pt (dBW)+Gt(dBi)-Lt(dB) dBW/m^2 (11)

E=14.8dB-20
$$Log_{10}(R)$$
+Pt (dBW)+Gt(dBi)-Lt(dB) dBV/m (12)

(12) nolu denklemden (11) nolu denklem çıkarılırsa dBW/m2 cinsinden güç yoğunluğu dBV/m cinsinden yazılır.

$$E = 25.8 dB + Pd(dBW/m2) dBV/m.$$
 (13)

Alış gücünden elektrik alan şiddetinin hesaplanması

Alıcı antenin ışıma açıklığında güç yoğunluğu, alış gücünün anten kazancı, kablo kaybı ve anten ışıma açıklığına bölümüne eşittir.

$$P_d = \frac{4\pi P_r}{\lambda^2 G_r L_r} \qquad W/m^2 \tag{14}$$

(14) nolu denklemi (10) nolu denklemde yerine koyarsak elektrik alan şiddetini V/m cinsinden elde ederiz.

$$E = \frac{68.77}{\lambda} \left(\frac{P_r}{G_r L_r} \right)^{1/2} \qquad V/m \tag{15}$$

Güç yoğunluğu ve elektrik alan şiddetinin dB cinsinden logaritmik ifadesi (16) ve (17) nolu denklemlerde verilmiştir.

$$P_{d} = 11dB - 20Log_{10}(\lambda) + P_{r} dBW - G_{t}dB_{i} - L_{t} dB \qquad dBW/m^{2}$$
 (16)

$$E = 36.8dB - 20Log_{10}(\lambda) + P_{r} dBW - G_{t}dB_{i} - L_{t} dB \qquad dBV/m$$
 (17)

Elektrik alan şiddetinin alıcı devrenin giriş gerilimi cinsinden ifadesi

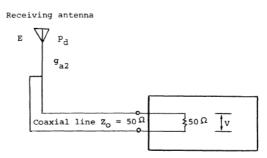


Fig. 4. Field intensity in terms of receiving voltage.

Antenden gelen işaretin maksimum, kayıpsız ve yüksek verimde alıcı devreye aktarılması için giriş empedansının konjigesinin antenin çıkış empedansına eşit olması gerekmektedir.

Antenin çıkış empedansı 50 ohm, hattın karakteristik empedansı 50 ohm ve alıcı devrenin giriş empedansı 50 ohm ise alış gücü (18) denklemi ile belirtilir.

$$P_r = \frac{V^2}{R} \quad , \qquad W \tag{18}$$

Anten ışıma açıklığında güç yoğunluğu ise

$$P_d = \frac{0.251 V^2}{\lambda^2 G_r L_r} \qquad W / m^2 \qquad , \tag{19}$$

Alan şiddeti ise (10) nolu denklemden

$$E = \sqrt{120\pi P_d} = 19.4 \sqrt{P_d}$$
 V/m. olur. (20)

Güç yoğunluğu ve elektrik alan şiddetinin dB cinsinden logaritmik ifadesi (16) ve (17) nolu denklemlerde verilmiştir.

$$P_{d} = -6 dB - 20 Log_{10}(\lambda) + V dBV - G_{t} dB_{i} - L_{t} dB dBW/m^{2} (21)$$

$$E = 19.8 dB - 20 Log_{10}(\lambda) + V dBV - G_{t} dB_{i} - L_{t} dB dBV/m (22)$$

Üretici tarafından belirtilen antenin en önemli özelliklerinden biride anten faktörüdür. Alıcı gücü ölçüldüğünde elektrik alan şiddeti ve giriş gerilimi bulunduğunda anten faktörü (23) nolu denklem ile hesaplanır.

AntenFaktör
$$(AF) = \frac{E}{V} = 19.8 - 20Log_{10}(\lambda) - G_r - L_r$$
 dB

2.3. SAR specific absorption rates

Spesifik soğurma oranı (SAR), radyo frekanslarındaki (RF) elektromanyetik alana maruz kalan vücut tarafından emilen enerji oranın ölçülmesidir. Birim doku kütlesi tarafından emilen güç olarak tanımlanır ve kilogram başına watt birimine sahiptir. [7] SAR genellikle ya tüm vücut üzerinde ya da küçük bir örnek hacmi üzerinde (genellikle dokunun 1g ya da 10g) ortalama kullanılır. Kabullenilecek değer, ifade edilen hacim ya da kütle üzerinde çalışılan vücut parçasında ölçülen maksimum seviyedir.

SAR, doku içerisine yönelen elektrik alan değerinden hesaplanır:

$$SAR = \frac{\sigma E^2}{\rho}$$

where

σ; dokunun elektriksel iletkenliğidir.

E; RMS elektrik alanıdır.

P; örnek yoğunluktur.

SAR is used to measure exposure to fields between 100 kHz and 10 GHz. [8] It is commonly used to measure power absorbed from mobile phones and during MRI scans. The value will depend heavily on the geometry of the part of the body that is exposed to the RF energy, and on the exact location and geometry of the RF source. Thus tests must be made with each specific source, such as a mobile phone model, and at the intended position of use. For example, when measuring the SAR due to a mobile phone the phone is placed at the head in a talk position. The SAR value is then measured at the location that has the highest absorption rate in the entire head, which in the case of a mobile phone is often as close to the phone's antenna as possible. Various governments have defined safety limits for exposure to RF energy produced by mobile devices that mainly exposes the head or a limb for the RF energy:

SAR 100 kHz ve 10 GHz arasında alanlara maruz kalmayı ölçmek için kullanılır. [8] Yaygın olarak MRI taramaları sırasında ve cep telefonlarından emilen gücü ölçmek için kullanılır. Değeri ağırlıklı olduğu RF enerjisine maruz kalmaktadır vücudun bölümünün geometri bağlı olacak ve tam yeri ve RF kaynak geometrisine. Bir cep telefonu modeli gibi her özel kaynağı ile yapılmalıdır Böylece testleri ve kullanım amacı konumunda. Örneğin, SAR telefon konuşma konumunda başında yerleştirilen bir cep telefonu nedeniyle ölçme. SAR değeri daha sonra tüm başkanı olan bir cep telefonunun durumunda mümkün olduğunca sık telefonun anteni yakın en yüksek emme oranına sahip yerde ölçülür. Çeşitli hükümetler RF enerjisi bu çoğunlukla veya RF enerjisi için bir

uzuv kafa açığa mobil cihazlar tarafından üretilen maruz kalma güvenlik sınırları tanımladığınız:

- <u>United States</u>: the <u>FCC</u> requires that phones sold have a SAR level at or below
 1.6 <u>watts</u> per <u>kilogram</u> (W/kg) taken over a volume of 1 gram of tissue.
- <u>European Union</u>: <u>CENELEC</u> specify SAR limits within the EU, following <u>IEC</u> standards. For mobile phones, and other such hand-held devices, the SAR limit is 2 W/kg averaged over 10 g of tissue (<u>IEC 62209-1</u>). For Magnetic Resonance Imaging the limits (described in <u>IEC 60601-2-33</u>) are slightly more complicated:

-		
•		

Averaging time	6 minutes					
	Whole body SAR	Partial body SAR	Head SAR	Local SAR		
Body Region	whole body	exposed body part	head	head	trunk	extremities
Operating Mode \downarrow	(W/kg)	(W/kg)	(W/kg)	(W/kg)	(W/kg)	(W/kg)
Normal	2	2 - 10 (b)	3.2	10 (c)	10	20
1st Level Controlled	4	4 - 10 (b)	3.2	10 (c)	10	20
2nd Level Controlled	>4	>(4 - 10) (b)	>3.2	>10 (c)	>10	>20
Short term SAR	The SAR limit over any 10 s period shall not exceed three times the stated values					

Notes:

Local SAR is determined over a mass of 10 g.

The limit scales dynamically with the ratio "exposed patient mass / patient mass":

NORMAL OPERATING MODE: Partial body SAR = 10 W/kg - (8 W/kg * exposed patient) mass / patient mass) FIRST LEVEL CONTROLLED OPERATING MODE: Partial body SAR = 10 W/kg - (6 W/kg * exposed patient mass)

In cases where the orbit is in the field of a small local RF transmit coil, care should be taken to ensure that the temperature rise is limited to 1 °C.

For whole body exposure there is a limit of 0.08 W/kg averaged over the whole body.[8]A whole-body average SAR of 0.4 W/kg has therefore been chosen as the restriction that provides adequate protection for occupational exposure. An additional

safety factor of 5 is introduced for exposure of the public, giving an average whole-body SAR limit of 0.08 W/kg.

Mikrodalga yayınımının sağlığa etkileri

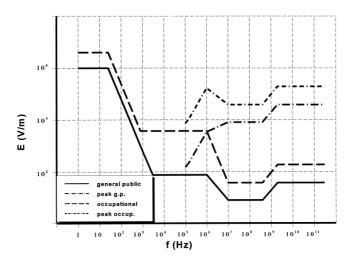
Elektromagentik dalga ile yayınım beyin dokusundaki kalsiyum iyonlarının değişimine neden olduğunu belirtmektedir.

Chiang et al. (1989), yaptığı çalışmalarda; 0–4 mW/cm2 ile 120 mW/cm2." (p. 22) Arasındaki radyo dalgalarının beyaz kan hücrelerini hareketlendirdiğini gözlemlemiştir. Kan üzerine yapılan diğer bir çalışmada, Guinea domuzları üzerinde 30 gün boyunca 1, 5, 10, ve 50 mW/cm2 elektromagetik güç yoğunluğu uygulandığında kan akışındaki değişimlerin 1 mW/cm2 büyük etki gösterdiği , ve 50 mW/cm2 daha az etki gösterdiği gözlenmiştir.

Almanya daki Medical University of Lubeck den Dr. Lebrecht von Klitzing, Bazı insanların 10 nanowatts/cm2 den düşük güç yoğunluklarında bile hastalandığını ileri sürmüştür. Dr. Lebrecht bebeklerin 1 nanowatt/cm2 güç yoğunluklarında bile etkilenecek kadara hassas olduğunu söylemiştir.

IRPA (International Radiation Protection Association) genel halk için maruz kalınacak güç yoğunluğu seviyesinin 1mW/cm^2, Radyo Frekansında çalışanların ise 5mW/cm^2 olduğunu önerir. Maruz kalma limitleri 6 dakika ile sınırlandırılmıştır.

Genel kabul mikrodalga ışımanın vücut organlarında emilen enerji ile ilgili olduğudur. Duyarlı organlar; Göz, Baş ve beyindir. Mikrodalga frekanslarında çalışanların baş ağrısı, Göz yorgunluğu, Aşırı halsizlik, bitkinlik, uykusuzluk tan şikayet ettikleri raporlanmıştır. Bunların tümünün mikrodalganın vücudun sinir sistemini etkilemesi ile ilgili olduğu görülmektedir.



10MHz ve 6GHz arasındaki frekans aralığında, etkilere karşı korumak için SAR birimi kullanılır. 6 GHz den 300GHz e kadarki frekanslarda ise vücut yüzeyine yakınındaki organlarda ısıtmadan korunmak için elektromagnetik dalganın güç yoğunluğunun zamandaki ortalaması dikkate alınır. Bu frekans aralığında organlara elektrik alanın girme derinliği küçük olduğundan, ve emilen enerjiyi değerlendirmedeki sıkıntılardan dolayı SAR iyi bir ölçüm değildir.

Radyo frekansı yayınımlarından korunma standartları

- **1.** IEEE Std C95.1[™]-2005 (Revision of IEEE Std C95.1-1991,1999)
- **2.** ARPANSA, Maximum Expsure Levels to radiofrequency Fields to 3KHx to 3GHz
- **3.** U.S. MILITARY RESEARCH AND EXPOSURE STANDARDS, HEALTH AND SAFETY OF RADIO FREQUENCY RADIATION (NON-IOZING RADIATION)
- **4.** IRPA, International Radiation Protection Association Recommendations

2.4. Uygulamalar

- 1) Log(10)=1; Log(2)=0.3; Log(3)=0.477; log(7)=0,845 Log(5)=? Log(5)=Log(10/2)=Log(10)-Log(2)=1-0.3=0.7 dir.
 - 2) Ölçülen işaret seviyesi (S) 10mw, İşaretin gürültüye oranı: S/N=20dB ise
 - a) S=? W; 1mW=10^-3 watt=0,001watt, 10mW=10^-2watt=0,01watt
 - b) S=? dBm

 $S(dBm)=10log(10mW)=10dBm; S(dBW)=10log(10^-2W)=-20dBW$

$$S(dBW)=S(dBm)-30$$
; $S(dBm)=S(dBW)+30$

c) N=?dBm

S/N (dB)=10*log(S)-10*log(N)=S(dBm) - N(dBm)
N(dBm)=S(dBm)-S/N(dB)=10-20= -10dBm
N(dBm)=10*log(N(mW))
-10=10*log(N(mW))
Log x=a; x=10^a
N(mW)=10^-1=0,1mW

3) Nyguist Teoremi

$$C = 2*B*log_2 (2^n)=2*B*n$$

C= Kanaldan gönderilebilecek 1 saniyedeki bit sayısı (bps)

B = Kanal Band genişliği (Hz)

V=2ⁿ= Örnek alınacak analog işaretin bölüneceği aralık sayısı

B=4.000Hz=4KHz, V=2^8=256

Örneklenen gerilim değeri 8 bit ile tanımlanır.

C=2*4000* log₂ (2^8)=2*4000*8=64.000bps

Fs ≥ 2* B

B = Band genişliği (Hz), Fs=Örnekleme frekansı (Hz=1/saniye), Ts=1/Fs=Örnekleme aralığı (saniye)

B=4KHz, Fs=2*4000=8000Hz, Ts=1/8000=125μs

125µs de 8bit gönderilirse 1 saniyede 64.000bit gönderilir.

4) Gürültüsüz kanaldan 1 saniyede 265kilobit göndermek istediğimizde, kanalın band genişliği 20KHz ise Analog işarette örnek alınan değer kaç bit ile tanımlanır?

Nyquist Teoremi; C=2*B*n, 265.000=2*20.000*nn=265/40=6,625 > 7 bit alınır. V=Aralık sayısı= $2^7=128$ dir. 5) Gürültülü kanalın band genişliği 20MHz ise S/N=36 olan kanaldan 1 saniyede kaç bit gönderilir?

Shannon Teoremi $C = B*log_2$ (1+S/N) (S/N)dB=36dB, 10*log(S/N)=3 6, Log(S/N)=3.6, $S/N=10^3.6=3981$ 1+S/N=3982, log_2 (3982)=x, $3982=2^x$, Log_{10} (3982)=x* Log_{10} (2) Log(1000*4)=3+0,6=3,6, Log_{10} (2)=0,3 X=12, C=20.000.000*12, C=240Mbps

6) Gürültülü kanaldan 1 saniyede 265kilobit göndermek istediğimizde, kanalın band genişliği 20KHz ise S/N=? Shannon Teoremi C = B*log₂ (1+S/N)

 $1+S/N=2^{(C/B)}$; S/N=2^(C/B)-1

 $265.000=20.000* log_2 (1+S/N)$ $log_2 (1+S/N)=13,25$, $log_2 X=a$, $X=2^a$ $1+S/N=2^(13,25)$, $S/N=2^(13,25)-1$, 10log(S/N)=10*13,25*log(2)=39,75dB

- 7) C=64.000bps, B=4.000Hz S/N=? dB S/N=2^(16)-1 ---> (S/N)dB=10*16*0.3=48dB
 - 8) Logaritma

 log_{10} 1=0, log_{10} 2=0.3, log_{10} 3=0.477, log_{10} 10=1

Log(a*b)=log(a)+log(b), Log(a/b)=log(a)-log(b), $Log(a^n)=n*log(a)$

- a) $\log(128) = ? \log(128) = \log(2^7) = 7*\log(2) = 7*0,3 = 2,1$
- b) $\log(5) = \log(10/2) = \log(10) \log(2) = 1 0.3 = 0.7$
- c) $\log(7)=0.845$, $\log(36/5)=0.857$
 - 9) Dalga Boyu

Dalga boyu $\lambda = c/f$, $f = 1GHz = 10^9Hz$, $c = 3x10^8 \text{ m/s}$, $\lambda = 3*10^-1=0,3m=30\text{cm}$

3. Empedans

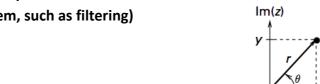
3.1. Complex

Complex numbers provide a compact way of describing amplitude and phase (and

Complex number
$$z = x + jy$$
 (x and y real-valued $j = \sqrt{-1}$.)

the operations that affect

$$r=|z|=\sqrt{x^2+y^2},$$
 them, such as filtering) $heta=\arg(z)=\tan^{-1}rac{y}{x}$



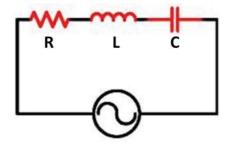
$$e^{j\theta} = \cos\theta + j\sin\theta$$

$$(a+i*b)(a/(a^2+b^2)-i*b/(a^2+b^2))=? i=(-1)^{1/2}$$

3.2. Alternatif akımda seri bağlı R-L-C devre analizi

RLC DEVRELER

Seri bağlı direnç - bobin ve kondansatörden oluşan şekil 3.8' deki devrenin akımı I olsun. R direncinde U_R , L bobininde U_L ve C kondansatöründe U_C gerilimleri düşer.



Şekil: R-L-C Seri devresi

Akım başlangıç fazı olarak alındığında, U_R akım ile aynı fazda, U_L akıma göre 90° İleri fazda ve U_C akıma göre 90° geri fazda olarak devrenin vektör diyagramı şekil 3.15 a' daki gibi çizilir. U_R , U_L ve U_C 'nin vektörel toplamı ise devre gerilimi U' yu verir. Buna göre şekil 3.14' a dan

$$U^2 = U_R^2 + (U_L - U_C)^2$$

veya

$$U = \sqrt{U_R^2 + (U_L - U_C)^2}$$

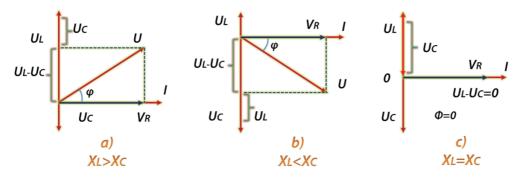
UR=I.R, UL=I.XRUC= I.XC, U=I.Z

olduğundan formüldeki yerlerine yazılırsa,

$$1.Z = \sqrt{(I.R)^2 + [(I.X_L) - (I.X_C)]^2}$$

$$I.Z = I.\sqrt{R^2 + (X_L - X_C)^2}$$

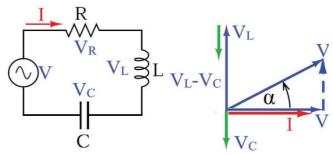
$$Z = \sqrt{R^2 + (X_L - X_C)^2}$$



Şekil: Vektör diyagramları

Yukarıdaki formulün incelenmesi sonucu, R - L - C seri devrelerinde Uç durum- la karşılaş ılır. Seri R-L-C devresinde direnç, bobin ve kapasitör elemanlar AC gerilim kaynağı ile seri bağlanır.

- Direnç üzerindeki V_R gerilimi akımla aynı fazdadır.
- Bobin gerilimi V_L ile akım arasındaki faz farkı 90^{0} 'dir Gerilim akımdan 90^{0} ileri fazdadır.
- Kapasitör üzerindeki v_c gerilimi ise akımdan 90⁰ geridedir.
- Bu duruma göre çizilen şekil 3.15 deki vektör diyagramında görüldüğü gibi v_L ve v_C gerilimlerinin vektörleri aynı doğrultuda fakat aralarında 180° faz farkı vardır.



Bu vektör diyagram v_L> v_C kabul edilerek çizilmiştir.

Şekil:R-L-C Seri devresi ve akım-gerilim faz ilişkileri

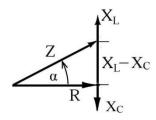
Devrenin toplam gerilimi ile akımı arasında α açısı kadar faz farkı vardır. şekil 3.16'de görülen seri R-L-C devresi vektör diyagramından;

$$\begin{split} V^2 &= V_R^2 + (V_L - V_C)^2 \Rightarrow V = \sqrt{V_R^2 + (V_L - V_C)^2} \quad (\textit{Pisagor teoreminden}) \\ V_R &= I.\,R, V_L = I.\,X_L \,\, \textit{ve} \,\, V_C = I.\,X_C \Rightarrow V = \sqrt{(I.\,R)^2 + (I.\,X_L - I.\,X_C)^2} \end{split}$$

$$V = I.\sqrt{R^2 + (X_L - X_C)^2} \Rightarrow I = \frac{V}{\sqrt{R^2 + (X_L - X_C)^2}}$$

$$I = \frac{v}{z} \Rightarrow Z = \sqrt{R^2 + (X_L - X_C)^2}$$

Bu formüller elde edildikten sonra empedans üçgeni çizilebilir.

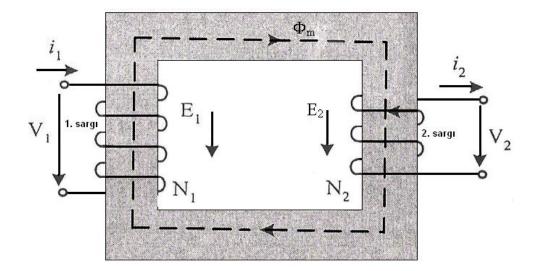


Şekil: Seri R-L-C devresinde empedans üçgeni

Empedans üçgeninden α faz açısı, farklı trigonometrik fonksiyonlar kullanılarak bulunabilir.

$$\tan a = \frac{x_L - x_L}{R} \cos a = \frac{R}{Z} \qquad \qquad \sin a = \frac{x_L - x_L}{Z}$$

3.3. Transformatörler



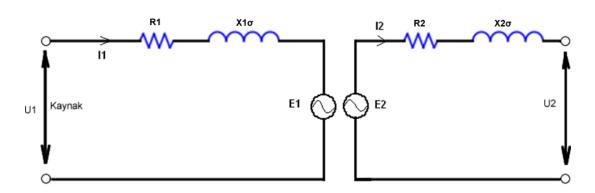
Transformatörler temel olarak benzer bir demir çekirdek nüve üzerine sarılmış iki sargıdan oluşurlar. Beslemenin yapıldığı sargı (1.sargı) primer, diğer yükün bağlandığı sargı ise sekonderdir.1. sargı bir alternatif şebekeye bağlanırsa, primer bobini şebekeden, bir alternatif alan üreten, bir alternatif akım çeker.Bu alternatif alan N1 sarımlı bobinde ve N2 sarımlı bobinde gerilimler indükler. Bu iki gerilimin oranı $\frac{E1}{E2} = \frac{N1}{N2}$ olur.Bu orana transformatörün değişirime oranı denir. 2. Sargınıyı bir İ2 akımıyla yüklersek, 1. Sargının alternatif akım şebekesinden, önce demir çekirdeğin mıknatıslanmasına gerekli akımı (mıknatıslanma akımı) ve sonrada 2. Sargının yük akımı İ2'nin mıknatıslayıcı tesirini karşılayacak bir akım çekmelidir.Mıknatıslanma için gerekli akımı ihmal edilirse $E_1\dot{1}_1=E_2\dot{1}_2$ olur. Buradan; $\frac{\dot{1}_1}{\dot{1}_2}=\frac{E_2}{E_1}=\frac{N_1}{N_2}$ elde edilmiş olur. Demek oluyor ki bir transformatörde akım oranları sarım sayılarının ters orantılısıdır.

İndüklenen gerilimler sarım sayılarıyla orantılı olduklarından verilmiş yükseklikteki bir alternatif gerilim başka bir yüksekliğe dönüştürülür. Yüksek gerilim şebekesine bağlı sargıya üst gerilim sargısı, alçak gerilim şebekesine bağlı sargıya da alt gerilim sargısı denir.

Bir fazlı trafoların kullanım alanları:

- 1-Kuru transformatör şeklinde küçük güçlerde; Televizyon, Röntgen cihazlarında
- **2-**Taşıma ve yedek tutmanın zor olduğu büyük ve çok büyük güçlerde; Büyük güçlü üç fazlı transformatörlerin taşınması zordur öte yandan arıza durumunda büyük sıkıntı çekilir.Bunun yerine 3 tane tek fazlı trafo kullanılır.Böylece taşıma ve yedek tutma kolaylaşır.
- **3-**Elektriklendirilmiş demir yollarında; Demir yollarının elektriklendirilmesi 50 Hz tek faz alternatif akımla yapılır.

Transformatör Eşdeğer devresi:



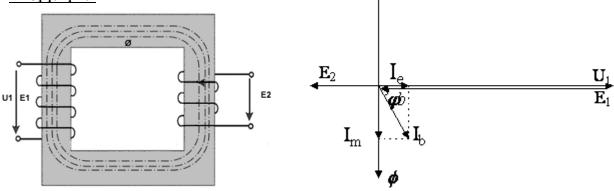
$$U_1 = (R1 + JX_{1\sigma})x\dot{1}_1 + E_1$$
, $E2 = (R_2 + JX_{2\sigma})x\dot{1}_2 + U_2$

$$\ddot{\mathbf{U}} = \frac{E1}{E2} = \frac{N1}{N2} \implies \ddot{\mathbf{U}} x E_2 = \left(\ddot{\mathbf{U}}^2 x R_2 + J \ddot{\mathbf{U}}^2 X_{2\sigma} \right) x \frac{I_2}{\ddot{\mathbf{U}}} + \ddot{\mathbf{U}} x U_2 \quad \text{,} \quad E'_2 = (R_2 + J X'_2) x I'_2 + U'_2$$

RFE direnci göz önünde bulundurulduğunda oluşan eşdeğer devre

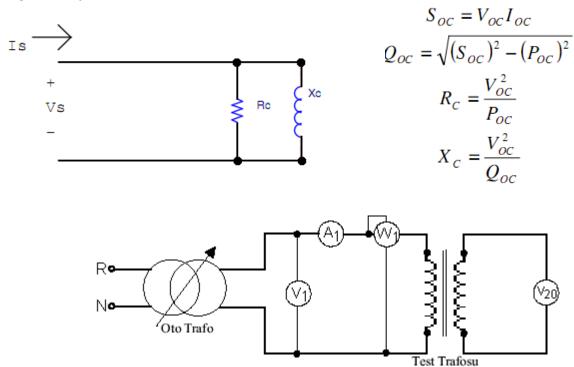
Bir Fazlı Transformatörlerin İşleme Özellikleri:

1-Boş çalışma:



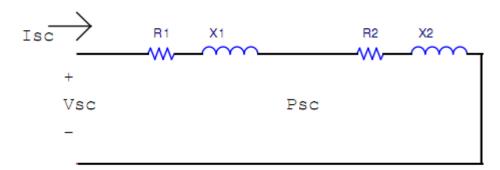
Primere sargılarına bir alternatif gerilim uygulanırsa ve Sekonder sargılarına herhangi bi r yük bağlanmayıp boşta bırakılırsa bu çalışma şekline trafonun boşta çalışması denir.Bu durumda primerden çok küçük bir akım geçer, bu akıma İb akımı (boş çalışma akımı) denir.Boş çalışmada oluşan İb akımı gerilimden tam olarak 90 derece geride değikldir.Vektör diyagramı incelendiğinde bu durum açıkça görülür.İb akımının tam olara 90 geride olmaması demek İb akımının iki bileşeninin olduğunu gösterir.Bileşenler, İm mıknatıslanma akımı gerilimden tam olarak 90 derece geridedir ve endüktif bileşene karşılık gelir (demir kayıpları) , diğer bileşen ise gerilimle aynı fazdadır, İe akımı.

Transformatörün eşdeğer devresi gösterilirken primer sargı tarafında R1 ve X1 değerleri mevcuttur. Transformatörün açık devre deneyinde Rc ve Xc değerleri çok yüksek olduğundan R1 ve X1 değerleri gösterilmez. Sekonder sargı ise zaten açık konumdadır.Şekil aşağıdaki gibi olur.Rc ve Xc nin bulunuşu aşağıda gösterilmiştir.



Bir fazlı transformatör boşta çalışma bağlantı şekli

2-Kısa devre:



Transformatörün primer tarafına AC bir gerilim uygulanır ve Sekonder tarafında ise çıkış ampermetre üzerinden kısa devre edilir.Girişe uygulanan gerilim 0 dan başlayarak yavaş yavaş arttırılır ve sekonderdeki anma gerilimine geldiğinde sargıların yanamaması için primere uygulanan gerilim daha fazla arttırılmaz.Rc ve Xc değerleri çok çok büyük olduğundan kısa devrede ihmal edilir.

$$S_{SC} = V_{SC}I_{SC}$$

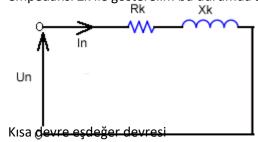
$$Q_{SC} = \sqrt{(S_{SC})^2 - (P_{SC})^2}$$

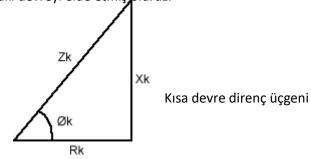
$$R_{EQ} = \frac{P_{SC}}{I_{SC}^2}$$

$$X_{EQ} = \frac{Q_{SC}}{I_{SC}^2}$$

$$R_1 = R_2 = \frac{R_{EQ}}{2}$$
 $X_1 = X_2 = \frac{X_{EQ}}{2}$

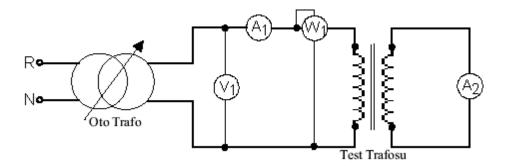
Bu devreyi seri RL devresi gibi düşünürsek. Rk=R1+R2 ve Xk=X1+X2 olarak yaza bilirz.Toplam empedansı Zk ile gösterelim bu durumda aşağıdaki devreyi elde etmiş oluruz.





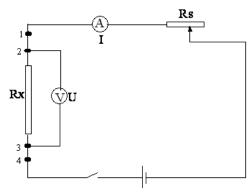
Rk=Zk x $cos(\emptyset k)$ Xk=Zk x $sin(\emptyset k)$ olarak yazıla bilir.

kompleks şekli; Zk=Rk+JXk



Transformatör kısa devre deney bağlantı şekli

3-Sargı direncinin belirlenmesi:



Transformatör'ün eşdeğer devresinin elde edile bilmesi için sargıların direnç değerlerinin bulunması gerekmektedir.Hem primer hem de Sekonder devresinin dirençlerinin bulunması aynı yöntemle gerçekleştirilir.Şekilde görüldüğü gibi Dc kaynakla beslenen devrede anahtar kapatıldığında, devreden akım geçer Rs ayarlanarak devreden geçen akım sabitlenir ve elde edilen gerilim, akım değerleri okunarak Rx direnci bulunur. Rx=U/I (burada Rs kaldırılıp ayarlı gerilim

kaynağı kullanılabilir) Bulunana Rx direncini 1.11 ile çarparak AC deki direncini buluruz.

3.4. Empedans Problemleri

$$1mH = 10^{-3}H 1mF = 10^{-3}F$$

$$1\mu H = 10^{-6} H$$
 $1\mu F = 10^{-6} F$

$$1\eta H = 10^{-9} H \qquad 1\eta F = 10^{-9} F$$

$$1pH = 10^{-12}H 1pF = 10^{-12}F$$

1. Devrenin osilasyon frekansını bulunuz?

C=1piko Farad Z=jwL-J/(wC)

Osilatör Z=0 ohm

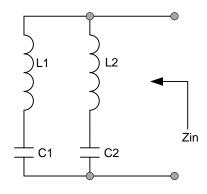
wL=1/wC

$$f = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{10^{-9}10^{-12}}} = \frac{1}{2\pi10^{-10.5}} = \frac{10^{10}10^{0.5}}{2\pi}$$

$$10^{0.5}\approx\pi$$

f=5GHz

2. Devrenin eşdeğer Zin empedansını bulunuz?



L1=1mH

C1=1nF

L2=1mikroH

C2=1pF

F=1GHz

$$Z_1 = jwL_1 - \frac{j}{wC_1} = j2 * \pi * 10^9 * 10^{-3} - \frac{j}{2 * \pi * 10^9 * 10^{-9}} = j(2 * \pi * 10^6 - \frac{1}{2 * \pi})$$

$$wL_{\rm l}\rangle\rangle {1\over wC_{\rm l}}$$
 olduğundan

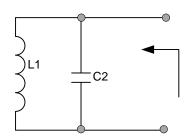
$$Z_1 = jwL_1$$
 pratikte alınır.

$$Z_2 = jwL_2 - \frac{j}{wC_2} = j2 * \pi * 10^9 * 10^{-6} - \frac{j}{2 * \pi * 10^9 * 10^{-12}} = j(2 * \pi * 10^{-3} - \frac{10^3}{2 * \pi})$$

$$\frac{1}{wC_2}\rangle\rangle wL_2$$
 olduğundan

$$Z_2 = -\frac{j}{wC_2}$$
 pratikte alınır.

Devrenin eşdeğerini bulunuz.



$$Z_{in} = \frac{Z_1 * Z_2}{Z_1 + Z_2} = \frac{jwL_1 * \frac{-j}{wC_2}}{jwL_1 - \frac{j}{wC_2}} = \frac{\frac{L_1}{C_2}}{j(wL_1 - \frac{1}{wC_2})}$$

$$wL_1 = 2 * \pi * 10^9 * 10^{-3} = 2 * \pi * 10^6$$

$$\frac{1}{wC_2} = \frac{1}{2 * \pi * 10^9 * 10^{-12}} = \frac{1}{2 * \pi * 10^{-6}} = \frac{10^6}{2 * \pi}$$

$$wL_1 - \frac{1}{wC_2} = 2 * \pi * 10^6 - \frac{10^6}{2 * \pi} \rangle 0$$

olduğundan devrenin eşdeğer empedansı bir endüktanstır.

Zin=j163.291 ohm

L=260 mikro Henry olur.

4. Transistörler

4.1. BJT Transistors

A *transistor* is a device which acts like a controlled valve. The current flow permitted can be controlled.

The *bipolar junction transistor* (BJT) is a three-terminal electronic valve - the output (collector) terminal current-voltage characteristics are controlled by the *current* injected into the input port (base). The BJT is a semiconductor device constructed from two *pn* junctions. There are two types of BJT: *pnp* and *npn*. Figures 1 and 2 show the circuit symbols and common current and voltage polarities during normal (active) operation.

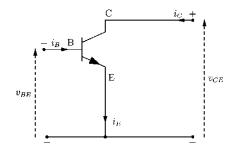


Figure 1: npn BJT circuit symbol.

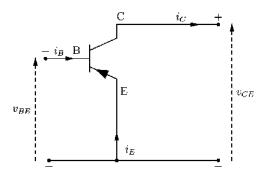


Figure 2: pnp BJT circuit symbol.

The terminals are named: **base** (B), **emitter** (E), and **collector** (C), as shown.

BJT Characteristics

We now look at the characteristics of the transistor that will be needed for analysing circuits containing transistors. The transistor is a *nonlinear* device.

Collector Characteristic Curves

Consider the circuit of Figure 6, which we will use to learn about the operation of the transistor in a circuit by adjusting the voltage sources V_{BB} and V_{CC} .

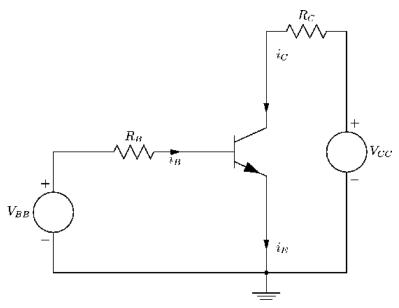


Figure 6: Basic transistor circuit.

A graph of the collector characteristic, i_C versus v_{CE} is shown in Figure 7

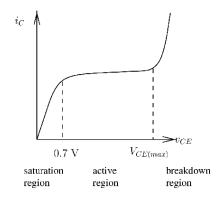


Figure 7: Collector characteristic curves

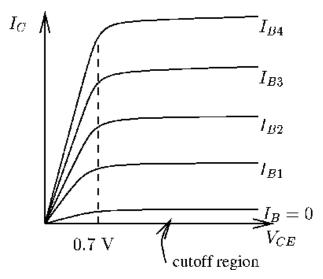
Suppose V_{BB} and V_{CE} are set to produce a current $i_B > 0$ and $V_{CE} = 0$ V. Then both BE and BC junctions are forward biased. The **saturation region** corresponds to the case where both junctions are forward biased.

As v_{CE} increases and reaches about 0.7 V, the BC junction becomes reverse biased (before this, the transistor is in saturation). When v_{CE} exceeds 0.7 V, the transistor goes into the **active region**, or **linear region** corresponding to the BE junction forward biased and BC reverse biased. This is the normal mode of operation of the transistor, e.g. as in amplifiers. In the active region the collector characteristic is almost flat, meaning that i_C is almost constant but v_{CE} can vary. The value of i_C is determined by i_B ,

$$i_C = \beta i_B$$
. (eq.2)

If v_{CE} increases too much, the transistor goes into the **breakdown region**. This should be avoided.

Figure 8 shows collector curves for different values of base current. When i_B =0 A, the transistor is in its *cutoff region*, and only a small leakage current flows as i_C .



Total, DC and AC Currents and Voltages

Figure 8: Collector characteristic curves for various values of I_B .

In order to analyse and design transistor circuits, techniques have been developed to simplfy the calculations by decomposing current and voltage signals into DC and AC components. As an example, consider the following expression for the collector voltage (see Figure 9):

 $v_C = V_C + v_C$

Here,

 v_C is the total voltage at the collector,

 V_C is a DC component,

 v_c is a time varying or AC component.

The subscript is a letter or letters used for labelling; here C is used for collector. Case is important in this notation, so v_C indicates the total voltage, whereas v_C indicates only the AC component.

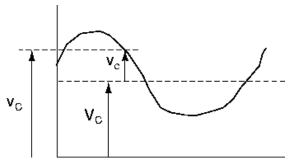


Figure 9: Total signal and DC and AC components.

We first do DC calculations to determine the DC *bias* or *operating point* for the transistor. These calculations ignore all dynamic aspects, and only involve DC currents and voltages together with the DC model

The total signal is viewed as a small variation about the operating point. When the DC calculations are complete, we do the AC calculations and the total response is the sum of the DC and AC components. The AC calculations use the AC model. When doing the AC calculations, we make simplifications: (i) capacitors are short circuits at the frequencies we are interested in, (ii) we zero out all DC sources, and (iii) we do not use phasor techniques.

DC Model and Parameters

We now look at a model which we use to analyse the DC operation of a transistor in a circuit.

The ratio of collector current to base current is defined as

$$\beta = \frac{I_C}{I_B}. (eq.3)$$

This is a very important parameter which will be used often. Related to this is the ratio of collector to emitter currents:

$$lpha = rac{I_C}{I_E}.$$
 (eq.4)

$$\beta = \frac{\alpha}{1 - \alpha}.$$
 (eq.5)

Typically, α is close to 1, so that β is large. Common β values might be 20 to 400 or more, and α say 0.99.

We will use the model shown in Figure 10. The BE branch is like the practical model of a forward biased diode, and the current gain relating base and collector currents is modelled by a current controlled current source.

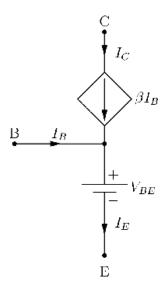


Figure 10: DC equivalent circuit model for an *npn* transistor, with V_{BE} =0.7 V.

The DC model is only valid when the transistor is operating in its active region.

Spice uses a more complex model that can describe saturation as well.

AC Model and Parameters

Note: The AC model given here is for reference purposes. There are 2 models: the hybrid – h parameter model (as given in class) and the hybrid – π model (as goven in these notes)

We will also need an AC model for the transistor. There are AC parameters β and α , which are in general slightly different from their DC counterparts. However, we will assume them to be the same in this course. The equations for the AC currents are

$$i_c = \beta i_b$$
. (eq.6)

and

$$i_c = \alpha i_e$$
. (eq.7)

Of course we also have

$$i_e = i_b + i_c . ag{eq.8}$$

The AC model we use takes two equivalent forms, Figures 11 and 12.

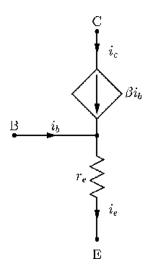


Figure 11: AC equivalent circuit model for an *npn* transistor.

The small resistance r_e takes into account Ohmic effects in the BE current path, and can be calculated from

$$r_e = \frac{0.025}{I_E}~\Omega$$
 (eq.9)

where I_E is the DC emitter current (in amps). (This equation is easy to derive from the diode equation and the definition

$$r_e = \frac{1}{di_{BE}/dv_{BE}}.)$$

We also need

$$r_{\pi} = (\beta + 1)r_e \tag{eq.10}$$

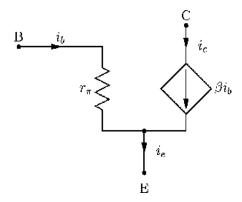


Figure 12: AC hybrid- π model for an *npn* transistor.

These AC models are only valid when the transistor is operating in its active region. Introductory BJT Circuits

Consider again the circuit of Figure 6. We first do a DC analysis using the DC model of the previous section. You can either re-draw the circuit substituting the model of Figure 10 for the transistor, or simply keep the same diagram and write explicitly the algebraic equations

$$V_{BE} = 0.7 \ V, \quad I_C = \beta I_B, \quad I_E = I_B + I_C$$
 (eq.11)

corresponding to the DC model.

The left part of the circuit gives, using KVL,

$$V_{BB} = I_B R_B + V_{BE}$$

and hence the base current is given by

$$I_B = \frac{V_{BB} - 0.7 \ V}{R_B}.$$
 (eq.12)

If V_{BB} is given, this can be solved to get I_B . The right part of the circuit gives $V_{CC} = I_C R_C + V_{CE}$

This gives a linear relationship (load line) for I_C and V_{CE} :

$$I_C = \frac{V_{CC} - V_{CE}}{R_C} \tag{eq.13}$$

 $eta I_B$ Since this must equal , one can solve for V_{CE} to find the **quiescent** or **operating point** Q. This is often done graphically, as shown in Figure 13.

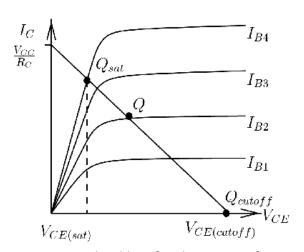


Figure 13: DC load line for the circuit of Figure 6.

The operating point *Q* can be anywhere on the load line that is intersected by a collector characteristic. Note that this is the same as the diode method where one uses device characteristics in combination with circuit equations.

Importantly, V_{CE} determination allows one to verify if the initial assumption of active bias is correct!

The Transistor as a Switch

The two extreme possible operating points Q_{sat} and Q_{cutoff} show how the transistor can act as a **switch**.

The operating point Q_{sat} corresponds to the maximum value of I_C . As I_C increases from zero, the voltage drop across R_C increases, and so from (eq.13) V_{CE} must decrease until the BE junction becomes forward biased and the transistor saturates. The saturation value of V_{CE} is denoted $V_{CE(sat)}$ and is typically 0.2 V. The saturation value of the collector current is

$$I_{C(sat)} = \frac{V_{CC} - V_{CE(sat)}}{R_C}.$$
 (eq.14)

In order to achieve saturation, V_{BB} must be large enough to ensure that I_B is greater than

$$\frac{I_{C(sat)}}{\beta}$$

which means that V_{BB} must satisfy

$$V_{BB} \ge \frac{I_{C(sat)}R_B}{\beta} + 0.7 V. \tag{eq.15}$$

In saturation mode, the transistor is **on**, allowing maximum current to flow.

At the other extreme, Q_{cutoff} the transistor is cutoff. This requires I_B =0, and hence I_C =0. The cutoff value of V_{CE} is

$$V_{CE(cutoff)} = V_{CC}$$
 (eq.16)

 $V_{BB} \leq 0$

Of course, in this mode the transistor is off. With the simple model this requires

The Transistor as an Amplifier

When the DC operating point Q is in the active region, the transistor can act as an amplifier to AC signals. For such purpose, Q should be set midway between Q_{sat} and Q_{cutoff} to allow for the maximum possible voltage excursions.

Let's analyse this by considering an AC source v_{in} added to the circuit of Figure 6, see Figure 14 (please note that this is not a *practical* circuit; just one we use here to teach ideas).

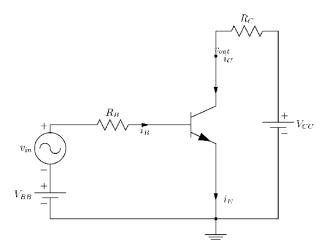
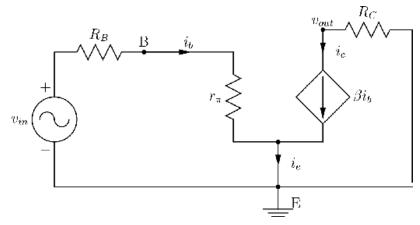


Figure 14: Basic transistor amplifier.

We will use the AC hybrid- π model from the previous Section. It is convenient to re-draw the circuit showing only the AC signals, Figure 15. Here, the DC sources have been zeroed out; the AC component does not see them.



By KVL around the left loop we get

$$v_{in} = i_b(R_B + r_\pi)$$

and solving for the base current we get

$$i_b = \frac{v_{in}}{R_B + r_{\pi}} = \frac{v_{in}}{R_B + (\beta + 1)r_e}.$$

Next, KVL around the right loop gives the AC collector voltage as v_c = - i_c R_C and we get

$$v_c = -\beta R_C i_b$$
.

Combining these equations gives

$$v_c = -\frac{\beta R_C}{R_B + (\beta + 1)r_e} v_{in}. \tag{eq.17}$$

Equation (eq.17) says that the input voltage v_{in} is amplified at the output (i.e. collector voltage v_c) by a gain factor

$$A = -\frac{\beta R_C}{R_B + (\beta + 1)r_e} \tag{eq.18}$$

Note the minus sign, indicating that it is an *inverting amplifier*. (Also, note that if is very large and R_B is not too high, the gain A equals $-R_C/r_e$ approximately.)

It is instructive to visualise the operation of the amplifier on the load line. When v_{in} =0 the transistor is at the DC operating point Q. As v_{in} increases, the operating point moves up and to the left along the load line, and when v_{in} decreases it moves down and to the right, Figure 16. **Clipping** of the waveform will occur if the operating point reaches either of the extremes Q_{sat} or Q_{cutoff} .

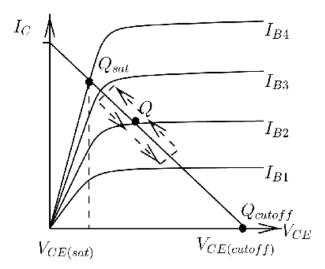


Figure 15: AC equivalent circuit for the circuit of Figure 14.

Exercise. Determine the maximum value of v_{in} before clipping occurs.

DC Bias

An important part of amplifier design is setting the DC bias point Q. In this section we look at a general bias network, Figure 17.

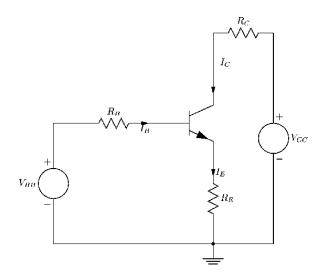


Figure 17: General DC bias network.

Applying KVL to the left loop gives

$$V_{BB} = I_B R_B + V_{BE} + I_E R_E .$$

 $I_E = (eta+1)I_B$ we can eliminate I_E and solve for I_B :

$$I_B = \frac{V_{BB} - V_{BE}}{R_B + (\beta + 1)R_E}. ag{eq.19}$$

$$V_{BE} \approx 0.7$$

 $V_{BE}pprox 0.7$ Now V, and since $V_{\it BB}$ and the resistances are known, we can determine $I_{\it B}$.

The right hand loop gives, using KVL,

$$V_{CC} = I_C R_C + V_{CE} + I_E R_E.$$

$$I_C \approx I_E$$

 $I_Cpprox I_E$, and so eliminating $I_{\it E}$ and solving for $I_{\it C}$ we get Now if α is close to 1, we assume

$$I_C = \frac{V_{CC} - V_{CE}}{R_E + R_C}$$
 (eq.20)

This is the equation of the load line, Figure 18.

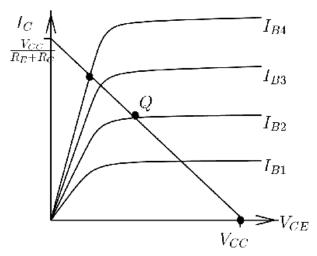


Figure 18: DC load line for BJT transistor circuit of Figure 17.

The operating point $Q=Q_{DC}$ is determined from the load line and the collector characteristic

$$I_C = \beta I_B$$

 $I_C=eta I_B$. Notice that in this analysis we have made (implicit) use of the DC curves, or via model.

Example. Find the DC operating point for the voltage divider bias network shown in Figure

. Note that R_E =0 in this example.

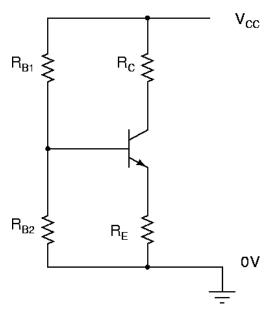


Figure 19: Voltage divider bias network.

To solve this problem, we first replace the voltage divider V_{CC} , R_{B1} , R_{B2} by its Thevenin equivalent, which will be V_{BB} in series with R_{B} , as in Figure 17. Now

$$R_B = R_{B1} \parallel R_{B2} = 17.34 \ k\Omega$$

and

$$V_{BB} = \frac{V_{CC}R_{B2}}{R_{B1} + R_{B2}} = 0.738 \ V$$

$$I_C = \beta I_B = 1.1$$

So from (eq.19) get $I_B = 2.2 \mu A$, and

 $I_C=eta I_B=1.1$ mA. Also from (eq.20) we get

 V_{CE} =9.22 V. Thus the DC operating point Q is I_C = 1.1 mA, V_{CE} =9.22 V, which is not far from midway along the load line (draw it!).

Note that absence of R_E makes I_B critically dependent on exact V_{BE} . Using an emitter resistor R_E improves the **bias stability**, meaning robustness of the bias point with respect to parameter variations.

Small Signal Amplifier

We are now in a position to analyse a small signal amplifier circuit with source and load. The amplifier in Figure 20 is called a *common emitter amplifier*. The term *small signal* refers to relatively small excursions about the DC operating point Q.

$$R_{B1}=68k\Omega \quad R_{B2}=15k\Omega$$
 The component values we use in this section are:
$$R_C=2.2k\Omega \quad R_E=1.0k\Omega \quad R_S=10k\Omega \quad R_L=2.7k\Omega \quad \mu \quad , C_S=0.1 \quad {\rm F,} \ C_{\it E}=22 \quad {\rm F,}$$

$$C_{\it C}=1 \quad {\rm F,} \ {\rm and} \ V_{\it CC}=25 \ {\rm V.}$$

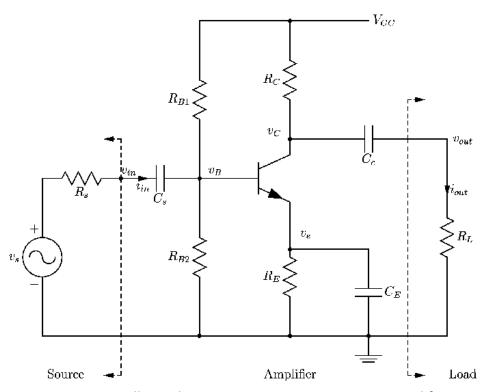


Figure 20: Small signal common-emitter BJT transistor amplifier.

The amplifier has a voltage divider bias network with a **bypass capacitor** C_E across R_E . The value of C_E is chosen so that its reactance at AC frequencies of interest is very small, so that it provides an AC short circuit. The load is modelled by a single resistance R_L , connected to the output of the amplifier (collector terminal) via a **coupling capacitor** C_C . The source is modelled by a Thevenin circuit consisting of a voltage source v_S and a resistor R_S , and is connected to the input of the amplifier by a coupling capacitor C_S . The coupling capacitors are chosen to provide an AC short circuit. The capacitors provide a blocking of DC (open circuit).

We will analyse the circuit in steps, beginning with an analysis of the amplifier alone, and later taking into account the effect of the load and source.

DC Bias Analysis

For the DC bias analysis, the capacitors are all open circuits, and so we need only consider the network consisting of R_{B1} , R_{B2} , R_C , R_E and the transistor. This is just the voltage divider network of Figure 19, and can be analysed by the methods of the previous section. The first step is to replace the voltage divider V_{CC} , R_{B1} , R_{B2} by its Thevenin equivalent, which will be V_{BB} in series with R_B , as in Figure 17. Now

$$R_B = R_{B1} \parallel R_{B2} = 12.29 \ k\Omega$$

and

$$V_{BB} = \frac{V_{CC}R_{B2}}{R_{B1} + R_{B2}} = 4.52 \text{ V}.$$

Also
$$V_{ extit{BE}}$$
=0.7 V and $I_C=eta I_B$

Next.

$$V_{\it BB}$$
 = $I_{\it B}$ $R_{\it B}$ + $V_{\it CE}$ + $I_{\it E}$ $R_{\it E}$
$$I_{\it E} = (\beta+1)I_{\it B}$$
 and , so that

$$I_B = \frac{V_{BB} - V_{BE}}{R_B + (\beta + 1)R_E} = 12.2 \ \mu A$$

and
$$I_{C}$$
 = 3.66 mA $\stackrel{pprox}{I_{E}}$. This gives $V_{CE} = V_{CC} - I_{C}(R_{C} + R_{E}) = 13.3~V.$

Thus the DC operating point Q is $I_C = 3.66$ mA, $V_{CE} = 13.3$ V, and the active mode assumption is OK.

AC Analysis

Now that we know the DC operating point, and hence all DC currents and voltages, we can analyse the AC amplification.

The next step is to draw the AC equivalent circuit. To do this, first consider the amplifier circuit from the point of view of the small AC signals, as in Figure 21. Note that capacitors are replaced by short circuits, and DC sources are zeroed out.

For the moment we ignore the effects of the load resistance R_L , and also we assume $v_{out}=v_c$

$$i_{in} \neq i_b$$
 for AC signals. Note that $i_{in} \neq i_b$, and $v_{in} = v_b$.

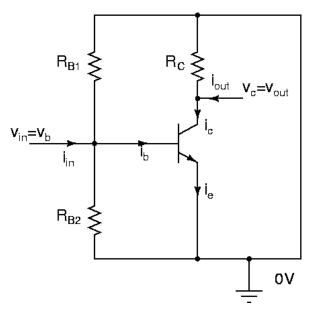


Figure 21: AC equivalent circuit for the circuit of Figure 20 neglecting R_L .

The resistor R_E does not appear since it has been shorted out by the bypass capacitor C_E . The DC voltage source V_{CC} is also shorted to ground, so R_{B1} and R_C connect directly to the AC ground.

Using the AC hybrid- π model we get the circuit of Figure 22. It is now straightforward to determine the gain

$$A_{in,out} = \frac{v_{out}}{v_{in}}$$

and other properties of interest.

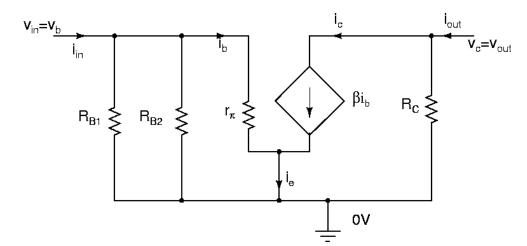


Figure 22: AC equivalent circuit with hybrid- π model for the circuit of Figure 20 neglecting R_L .

The resistance r_e can be calculated as

$$r_e=6.83~\Omega$$

and the resistance r_{π} is therefore

$$r_{\pi} = (\beta + 1)r_e = 2.056 \ k\Omega$$

Now

$$i_b = \frac{v_{in}}{r_{\pi}}$$

(by Ohm's Law) and so

$$i_c = \frac{\beta v_{in}}{r_{\pi}}.$$

Also

$$v_{out} = v_c = -i_c R_C \ (=v_{ce}) \tag{eq.21}$$

and so

$$v_{out} = -\frac{\beta R_C}{r_\pi} v_{in}. \tag{eq.22}$$

This says that the amplifier has gain

$$A_{in,out} = -\frac{\beta R_C}{r_\pi} = -\frac{\beta R_C}{(\beta+1)r_e} \approx -\frac{R_C}{r_e}. \tag{eq.23}$$

$$\beta >> 1$$

 $\beta >> 1$ The approximation is valid if . In this example we get

$$A_{in,out} = -321$$
.

The small signal AC *input resistance* looking into the amplifier from the input is defined by

$$r_{\mathit{in}} = \frac{v_{\mathit{in}}}{i_{\mathit{in}}} = R_{B1} \parallel R_{B2} \parallel r_{\pi}$$

$$r_{\it in}=1.76~k\Omega$$

and this calculates to The small signal AC *output resistance* looking into the amplifier from the output is defined by

$$r_{out} = \frac{v_c}{i_{out}} = R_C$$

so
$$r_{out}$$
 = 2.2 k Ω .

AC Load Line

Equation (eq.21) describes the AC load line, Figure 23, since it says

$$i_c = -\frac{v_{ce}}{R_C}.$$

which has slope $-1/R_C$.

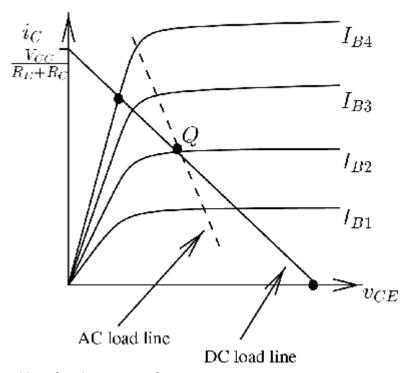


Figure 23: AC load line for the circuit of Figure 20.

In comparison, the DC load line is given by eq.20, and has slope $-1/(R_E+R_C)$.

The difference is due to the fact that R_E is shorted out to AC signals, but not to DC.

Effect of the Load

The analysis so far has considered an unconnected or open-circuit amplifier. We now add in the load resistance R_L and see what effect this has. Remember that R_L models the load that is driven by the amplifier.

The load resistor R_L has no effect on the DC bias because of the capacitor C_C , however it does effect the AC signal path and should be added in parallel to R_C . In fact we define

$$R_{CL} = R_C \parallel R_L$$

and here this is R_{Cl} =1.21 k Ω . See Figure 24.

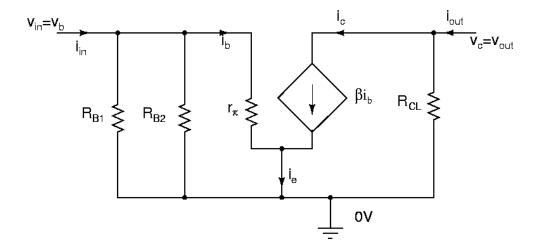


Figure: AC equivalent circuit with hybrid- π model for the circuit of Figure 20 including R_L . The calculations continues as before, with the change

$$v_{out} = v_c = -i_c R_{CL}$$
.

Consequently the gain is now given by

$$A_{in,out} = -\frac{\beta R_{CL}}{r_{\pi}} = -\frac{\beta R_{CL}}{(\beta+1)r_e} \approx -\frac{R_{CL}}{r_e}.$$

In this example we have

$$A_{in,out} = -177$$
.

Consequently the load can have a significant effect on the amplifier gain, and should be taken into account unless R_L is very large relative to r_{out} .

Effect of the Source

The signal applied to the input of the amplifier comes from some source, which we model by a Thevenin equivalent, as in Figure 20. So we now consider the gain from v_s to v_{out} :

$$A_{s,out} = \frac{v_{out}}{v_s}.$$

Now

$$v_{in} = \frac{r_{in}v_s}{r_{in} + R_S}$$

and so

$$A_{s,out} = \frac{r_{in}}{r_{in} + R_S} A_{in,out} = -\frac{r_{in}\beta R_{CL}}{r_{\pi}(r_{in} + R_S)} \label{eq:assumption}$$

which evaluates to be

$$A_{s,out} = -26.5$$
.

This substantial change in gain is due to the fact that R_S is much higher than r_{in} in this example (think of voltage divider action). A large r_{in} is desirable.

Effect of the Bypass Capacitor

The emitter resistor R_E is used to enhance the stability of the DC bias with respect to variations in the transistor parameters, and if it is not shorted out to AC signals it can have an effect on the AC gain. So let's now remove the bypass capacitor C_E , and reconsider the above analysis.

The main change is that r_e gets replaced by r_e + R_E , and r_{π} gets replaced by

$$r_{\pi} + (\beta + 1)R_E$$

So the gains become

$$A_{in,out} = -\frac{\beta R_C}{(\beta + 1)(r_e + R_E)} \approx -\frac{R_C}{r_e + R_E}$$

and

$$A_{s,out} = \frac{r_{in}\beta R_{CL}}{r_{\pi}(r_{in} + R_S)}$$

with r_{in} now given by

$$r_{in} = R_{B1} \parallel R_{B2} \parallel (\beta + 1)(r_e + R_E)$$

These calculate to be r_{in} = 11.81 k Ω and

$$A_{in,out} = -1.2, \quad A_{s,out} = -0.65.$$

Input resistance has increased, but the gain has decreased. It can be seen that the bypass capacitor has a very significant effect on gain. Intermediate situations are possible with R_E split into two $R_{E1}+R_{E2}$, with only one of these bypassed.

II. Transistor and Transistor Application

- 1. Transistors
- Typical, basic characteristics
- 2. Some basic transistor circuits
- ° Transistor switch
- "Transistor man"
- ° Emitter follower
- Emitter follower as voltage regulator
- Transistor current source

Transistor

The transistor is the most important example of an **active element**. It is a device that can amplify and produce an output signal with **more power** than the input signal. The additional power comes from an external source i.e. the power supply.

The transistor is the essential ingredient of every electronic circuit: amplifiers, oscillators and computers. Integrated circuits (**IC**s), which have replaced circuits constructed from individual, discrete transistors, are themselves **arrays of transistors** and other components built as a single chip of semiconductor material.

A transistor is a 3-terminal device (Fig.1) available in 2 kinds: **npn** and **pnp** transistors.

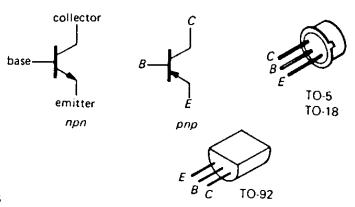


Fig.1. Transistor symbols and transistor packages.

The terminals are called: collector (C), base (B) and emitter (E). Voltage at a transistor terminal (relative to ground) is indicated by a single subscript, V_C is the collector voltage, for instance. Voltage between 2 terminals is indicated by a double subscript: V_{BE} is base-to-emitter drop. If the same letter is doubled, it means power supply voltage: V_{CC} (positive) is power supply voltage associated with the collector and V_{EE} (negative) is power supply voltage associated with the emitter.

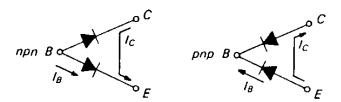


Fig.2. Direction of currents flow **npn** and **pnp** transistors.

The properties of **npn** transistors are:

- 1. The collector is more positive that the emitter.
- 2. The B-E and the B-C circuits behave like diodes (Fig. 2): one of them is conducting and the other is polarized in the opposite direction.
- 3. Any transistor has maximum values of current and voltage, which can be applied without damage and costing the price of a new transistor (for instance, for general-purpose transistors $I_c=200-500$ mA, $V_{CE}=20-40$ V).
- 4. When 1-3 are obeyed, I_C is (roughly) proportional to I_B as follows: $I_C = h_{FE}I_B = \beta I_B$. The current gain h_{FE} , also called beta, is typically about β =100. Both I_C and I_B flow to the emitter.

Note: the collector current I_C does not flow forwards the B-C diode - it has reverse polarity. Do not think of the collector current as diode conduction. This is just "transistor action".

From the property 4 results: a small current flowing into the base controls a much larger (approximately 100 times larger) current flowing into the collector.

Note the result of property 2: the base is more positive than the emitter because of the forward diode drop, which is equal to about 0.6-0.8 V. An operating transistor has $V_B=V_E+V_{BE}$, $V_{BE}=0.6-0.8$.

When **pnp** transistor is considered, just reverse polarities normally given for **npn** transistor. Also characteristics are the same and the only difference is that direction of currents and voltages are opposed.

Typical, basic characteristics

U-I transistor characteristics are shown in Fig. 3a and Fig.3b. The characteristics show the following properties:

1. I_C almost does not depend on U_{CB} for fixed value of I_E (see Fig.3a). As long as I_E =constant, I_C does not change much when U_{CB} increases.

- 2. I_C almost does not depend on U_{CE} for fixed value of I_B (see Fig.3b). As long as I_B =constant, I_C does not change much when U_{CE} increases.
- 3. I_C is almost equal to I_E (see Fig.3a).

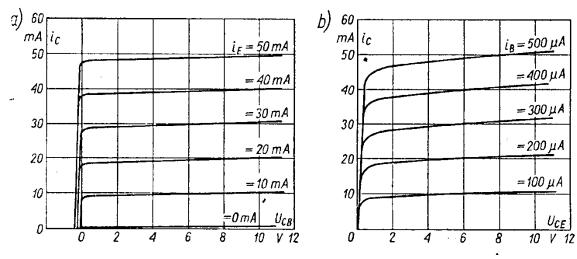


Fig.3. U-I transistor characteristics.

Some basic transistor circuits

Transistor switch

Transistor switch example is shown in Fig.4.

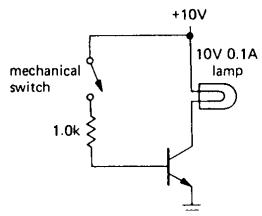


Fig.4. Transistor switch circuit.

In this application, a small control current enables a much larger current in another circuit. How it works?

- 1. When the mechanical switch is opened, there is no base current, therefore (see rule 4) there is no collector current. The lamp is off.
- 2. When the mechanical switch is closed, the base rises to 0.6 volts (base-emitter diode is forward conducting, emitter is at ground voltage level).
- 3. As collector is more positive than the emitter is (see rule 1) the collector current enables the lamp to emit light.

Transistor man

The below cartoon will help you to understand principle of transistor operation.

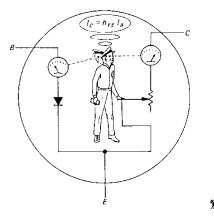


Fig.5. Transistor man observes the base current and adjust the adjustable resistor in an attempt to maintain the output current $\beta = h_{FE}$ times larger.

His only job is to try to keep $I_C=\beta I_B$ by means of adjustable resistor $\mathbf{R}=0\div\infty$. As the resistor can change from zero to infinity, thus he can go from a short circuit (saturation, large current flow) to an open circuit (transistor is in the "off" state, no current flow), or to anything in between. He is not allowed to use anything but the resistor.

At any given time, a transistor may be (see Fig.3):

- 1. Cut off, no collector current.
- 2. In the active region, **some collector current** flows.
- 3. In saturation, almost constant maximal collector current flows.

° Emitter follower

Fig.6 shows an example of an emitter follower.

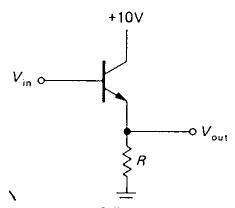


Fig.6. Emitter follower.

The output voltage (emitter) follows the input voltage (base), less one diode drop: $V_E=V_B-0.6$ volt.

The output is replica of the input, but 0.6 volt less positive. The main features:

i. Emitter follower has no voltage gain, but it has current gain, therefore it has power gain.

ii. The most important feature of emitter follower is that it has input resistance much larger than its output resistance.

This circuit requires less power from signal source to drive a receiver (a load) that it would be in case if the signal source drove the receiver (the load) directly.

In general the loading effect causes a reduction of signal (as you have discussed earlier).

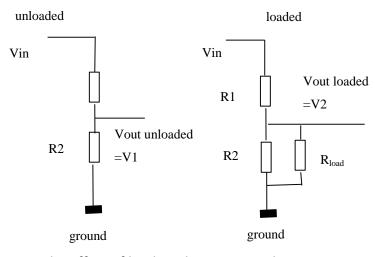


Fig. 7. The effect of loading the source with R_{load} .

It is always required that V2=V1. It depends on how strongly R_{load} is loading the output. When $R_{load} \rightarrow$ infinity, there is no loading and V2=V1, when $R_{load} \rightarrow$ 0 there is extreme loading and V2=0 – no output signal at all. Therefore: the bigger R_{load} the better. What mathematics says?

 $\begin{aligned} &\text{Unloaded circuit:} & &\text{Loaded circuit:} \\ &V1 = I * R_2 & &V2 = I * R_{equivalent}, \\ &I = \frac{V_{input}}{R_1 + R_2} & &\text{where } R_{equivalent} = R_2 \left\| R_{load} = \frac{R_2}{R_2 / R_{load} + 1} \right\| \\ &V1 = V_{input} \frac{R_2}{R_1 + R_2} & &I = \frac{V_{input}}{R_1 + R_{equivalent}} \\ &V2 = V_{input} \frac{R_2 \left(\frac{1}{1 + R_2 / R_{equivalent}}\right)}{R_1 + R_2 \left(\frac{1}{1 + R_2 / R_{equivalent}}\right)} \end{aligned}$

Conclusion: When $\mathbf{R}_{load} \rightarrow \infty$, then $\mathbf{R}_{equivalent} \rightarrow \mathbf{R}_2$ and $\mathbf{V}_2 \rightarrow \mathbf{V}_1$

The emitter follower is the circuit, which has $\,^{\textstyle R_{load}\, \to \, \infty}\,.$

Emitter follower as voltage regulator

The simplest regulated supply of voltage is a zener diode. The zener diode is an element for which the ratio V/I is not constant (as it is for resistance R) but it depends on particular value of V. It is important to know how the resulting zener voltage will change with applied current. This is a measure of its "regulation" against changes in driving curent provided to it. So called dynamic resistance is defined:

$$R_{dyn} = \frac{\Delta V}{\Delta I}$$

It has different value for different region of V-I characteristic:

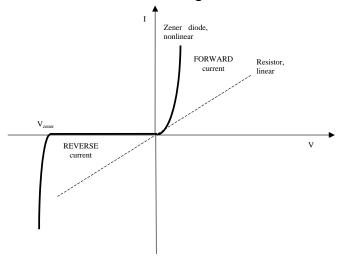


Fig. 8. V-I curves for linear (resistor) and for nonlinear (zener diode) elements.

For a certain negative value of V (zener voltage, typical value 5V) the reverse current rapidly

increases and $\mathbf{R}_{\text{dyn}} = \frac{\Delta \mathbf{V}}{\Delta \mathbf{I}} \rightarrow 0$ (ideal case). Within 0 and V_{zener} the current is constant and $\mathbf{R}_{\text{dyn}} = \frac{\Delta \mathbf{V}}{\Delta \mathbf{I}} \rightarrow \infty$ (ideal case). The zener voltage is specific for a diode. It does not depend on

value of current (in reasonable limits) and is constant. Zener diodes with reverse current are able to keep constant zener voltage even if the reverse current changes its value.

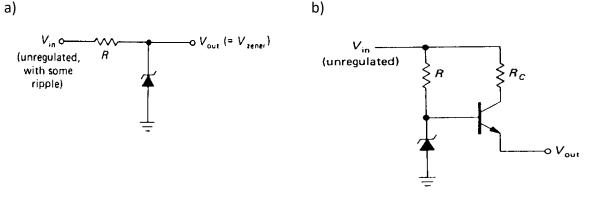


Fig.8. a) Simple zener voltage regulator. b) Zener regulator with follower. Zener current is much more independent of load current.

In Fig.8 are shown simple, exemplary voltage regulator circuits. They can be successfully adopted in noncritical (not very exacting) circuits. However it has some limitations:

- 1. V_{out} is not adjustable.
- 2. Gives only moderate ripple rejection.
- ° Transistor current source

The simplest approximation to a current source is shown in Fig. 9.

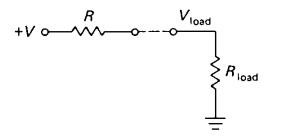


Fig.9. The simplest current source approximation.

As long as R_{load} << R (which means V_{load} << V) the current I is nearly constant and is equal to I=V/R. The current does not depend on R_{load} therefore the circuit can be consider as current source. The simplest solution has an inconvenience: in order to make good approximation of current source it is necessary to use large voltages. It causes lots of power dissipation in the resistor.

It is possible to make a very good current source with a transistor (Fig. 10).

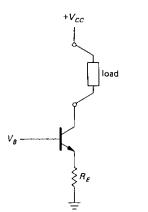


Fig. 10. Transistor current source: basic concept.

 $V_B>0.6$ volt applied to the base assures that the emitter is always conducting and $V_E=V_B-0.6$ volt. So:

$$I_E = \frac{V_E}{R_E} = \frac{V_B - 0.6}{R_E} \ . \ \text{Let us notice that} \ I_E \cong I_C \ \text{(see Fig. 3)}. \ \text{Therefore} \ I_C \cong \frac{V_B - 0.6}{R_E} \ \text{and it does} \ \text{not depend on V}_C \ \text{as long as the transistor is not saturated (V}_C > V_E + 0.2 \ \text{volt)}. \ \text{This is current source.}$$

3.2. The MOSFET Transistor

A Metal-oxide-semiconductor field-effective transistor, or MOSFET, is responsible for powering most electronic devices used today. A MOSFET transistor is a semiconductor device used to amplify or switch electronic signals. This means that under certain circumstances, the device can output more current and voltage than was inputted. One of the first MOSFETs was invented at AT&T's Bell Labs by John Bardeen and Walter Brattain and had a dimension of a few inches. Due to the relatively large size of this transistor, it was almost impossible to fabricate it on a chip. Today however, the smallest MOSFET has a width of 16nm, approximately 100 times smaller than human hair, allowing for a couple million to fit on a chip. In this document, the following aspects of the MOSFET will be addressed.

- Components of a MOSFET
- MOSFET Component Functions
- Applications of the MOSFET
- Reasons for MOSFET Scaling and Moore's Law
- Challenges Faced with Scaling

Components of a MOSFET

A MOSFET is composed of layers of metal, oxide, and a semiconductor respectively. The metal consists of polycrystalline silicon, the oxide silicon dioxide, and the semiconductor silicon substrate. Some MOSFETs are composed of germanium compounds instead of silicon, but those are less common. The MOSFET also has three terminals; the gate, source, and drain. All of these components can be seen in the figure bellow.

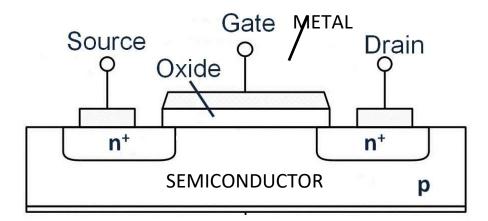


Fig. 1) Cross Section of a MOSFET (obtained from Wikipedia)

MOSFET Component Functions

In figure 1, notice that there are two regions in the Semiconductor material; n and p. The n region consists of silicon with excess electrons, while the p region consists of silicon with a lack of electrons. These two regions are separated by an insulator layer, which can only be manipulated when voltage is applied to the gate terminal. When a voltage is applied to the gate terminal, a thin n layer will appear on the bottom of the oxide. This layer acts as a bridge between the two n regions and allows current to flow from the source to the drain. When this bridge is active, the MOSFET is said to be in saturation mode. On the contrary, when this bridge is non active, the MOSFET is said to be in non-saturation mode. The minimum gate voltage, or the threshold voltage, that must be surpassed in order for the MOSFET to conduct. The more voltage that is applied to the gate, the more current can flow through the device. The max voltage that can be applied to the gate depends on complex parameters of the MOSFET.

Applications of the MOSFET

One of the most common uses for the MOSFET is as an electrical switch. The applied gate voltage can be controlled quickly and efficiently by an outside source, and as a result, current within the device can be easily manipulated within the device. This is useful in circuits when controlling which component within the circuit receives current as well as controlling the amount of current it receives. For example, some integrated circuits work within a binary system; meaning that certain devices are either on or off. The MOSFET can switch these circuits on and off in a fraction of a second resulting in extremely fast response time.

Another use for the MOSFET is to create amplifying circuits. An amplifying circuit is a circuit where the output voltage to a system is increased by a factor compared to the input voltage. The most common types of amplifying circuits include the common-gate, common-source, and common-drain amplifying circuits. These circuits received their names due to the terminal (gate, source, or drain) mentioned in the name being connected to a common ground in AC analysis (V+ acts as a common ground in AC analysis). Common ground refers to the 3 dashed lines in the circuits. The circuit diagrams can be found in the following figures:

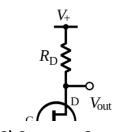


Fig.2) Common-Gate

Amplifier Circuit

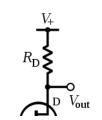


Fig.3) Common-Source

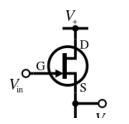


Fig.4) Common-Drain Amplifier Circuit

Reasons for MOSFET Scaling and Moore's Law

Smaller MOSFETs are desirable for a number of reasons. The most important being that the smaller the transistor, the more that can fit in a given chip area. This results in the same amount of functionality in a smaller surface area. This is why devices today are decreasing in size but increasing in productivity. In 1965, an observation was made by Gordon Moore, the co-founder of Intel, that the number of MOSFETs in integrated circuits have doubled roughly every 18 months since integrated circuits were invented. This observation is called "Moore's Law," and is the leading factor for technological advancements today. Figure 5 depicts Moore's Law from 2002 to 2015.

Another reason for MOSFET scaling is the smaller the transistor, the quicker the switch rate. If all the MOSFET parameters that correspond to its size; such as channel length, channel width, and oxide thickness decrease by a fraction, the time at which the device switches modes will decrease by that same fraction. This allows our devices to respond at much faster speeds. A great example of this is how computers have gotten smaller, but have improved performance speed.

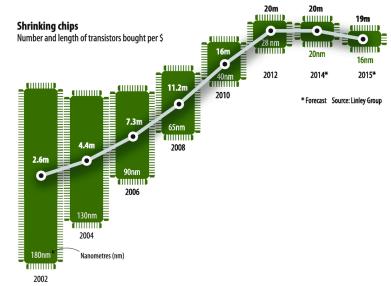


Fig. 5) Moore's Law from 2002 to 2015

Challenges Faced with Scaling

One challenge MOSFET manufactures have recently run into is trying to make the channel lengths smaller than a micrometer. Equipment must first be developed in order to work with such small components before advancements are made. Problems have also arisen in junction leakage in some of the extremely small models. This means that some electrons can jump the p section without a gate voltage being applied due to the gap being so small. If junction leakage happens at the wrong time, components within a chip could get destroyed. The MOSFET's switching function allows users to control current flow through various components within a circuit with ease. Also, its ability to amplify signals through the amplifier circuits listed earlier creates endless possibilities for electricians. If Moore's Law continues, the MOSFET will continue to get smaller and be more efficient approximately every 18 months. Decreasing MOSFET size results in decreased switching rate time, which leads to faster response time. The decreasing size also leads to an increase in number of MOSFETs per surface area on a chip. All of these things make the MOSFET transistor one of the most important electrical innovations of all time.

5. Operational amplifier

Operational amplifier (Op-Amp) is highly stable, high gain difference amplifiers that can handle signals from zero frequency (dc signals) up to the MHz range. They are used for performing mathematical operations on their input signal(s) in real-time and are an important component of analog computation networks. A large variety of OAs is commercially available in the form of low cost integrated circuits. In these experiments, a commercially available device (like the LM324 or the LM741) OA will be used.

Figure 1 shows the symbol for an OA. There are two inputs, the *inverting input* (-) and the *non-inverting input* (+). These symbols have nothing to do with the polarity of the applied input signals.

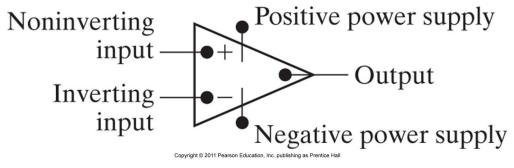


Figure 1 Circuit symbol for the operational amplifier (taken from [1]).

The output signal voltage, v_o , is given by:

$$v_0 = A(v_+ - v_-)$$

where v_+ and v_- are the signals applied to the non-inverting and to the inverting input, respectively and A represents the **open loop gain** of the OA. The gain A is infinite for the ideal operational amplifier, whereas for the various types of real OAs, it is usually within the range of 10^6 to 10^8 . The input resistance of both OA inputs is extremely high (usually within the range $10^8 - 10^{12}$ M Ω). For an ideal OA the input resistance is infinite, thus no current flows into the two OA inputs.

Operational amplifiers, of the type used here, require a bipolar power supply to operate – i.e. a positive voltage (+V) and a negative voltage (-V) with respect to ground. The bipolar power supply allows OAs to generate an output voltage signal, v_o , of either polarity. The output signal range is not unlimited. The voltages of the power supplies determine its actual range. Thus, a typical OA fed with -15 and +15 V, may yield a v_o approximately within the -13 to +13 V range. This is called the *operational range*. Any result expected to be outside this range is clipped to the respective limit, and the OA is in a *saturation* stage.

Because of their very high open loop gain, OAs are almost exclusively used with some additional circuitry (mostly with resistors and capacitors), required to ensure a **negative feedback loop**. The feedback loop stabilizes the output within the operational range and provides a much smaller but precisely controlled gain, called the **closed loop gain**. For an ideal OA with feedback, the voltages at the two inputs, v_+ and v_- , are equal.

There are many circuits with OAs performing various mathematical operations. Each circuit is characterized by its own input-output relationship which is the mathematical equation describing the output signal, v_0 , as a function of the input signal(s). v_1 , v_2 , ..., v_n . Generally, these relations can be derived by applying Kirchhoff's rules and assuming an ideal OA.

Inverting amplifier

The circuit for an inverting amplifier is shown in Figure 2.

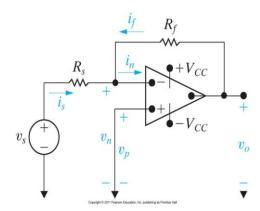


Figure 2 Inverting amplifier circuit (taken from [1]).

- 1. Derive the input-output relation: $v_o = f(v_s, R_s, R_f)$.
- 2. For V_{CC} = 15 V, use v_s = 1 V, R_s = 1 k Ω and R_f = 10 k Ω . Measure v_o and verify that the input-output relation is satisfied.
- 3. Continue to use V_{CC} = 15 V, v_s = 1 V and R_s = 1 k Ω . Choose values for R_f from 11 k Ω to 20 k Ω (in steps of 1 k Ω) and measure v_o . Discuss when the input-output relation is satisfied and when clipping occurs. Why does clipping occur for some values of R_f ?

Noninverting amplifier

The circuit for a noninverting amplifier is shown in Figure 3.

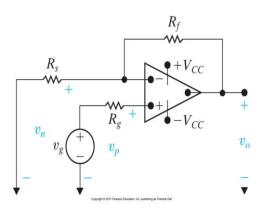


Figure 3 Noninverting amplifier circuit (taken from [1]).

- 1. Derive the input-output relation: $v_o = f(v_g, R_s, R_f, R_g)$.
- 2. Use V_{CC} = 15 V, v_g = 1 V and R_g = 1 k Ω . Design a noninverting amplifier (choose values of R_s and R_f) with an output voltage of v_o = 3 V such that the power dissipated in R_s and R_f is less than or equal to 0.003 W. Measure v_o and verify that the input-output relation is satisfied. Show all your calculations.

Ideal Differentiator

The differentiator generates an output signal proportional to the first derivative of the input with respect to time. The circuit is shown in Figure 4.

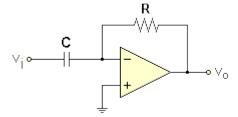


Figure 4 Differentiator circuit

The input-output relation of this circuit is

$$v_0 = -(RC) \frac{dv_i}{dt}$$

1. Derive the input-output relation given above and explain why any input noise is amplified at high frequencies.

Ideal Integrator

The integrator generates an output signal proportional to the time integral of the input signal. The circuit is shown in Figure 5.

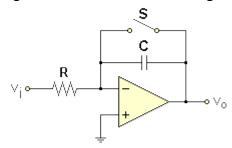


Figure 5 Integrator circuit

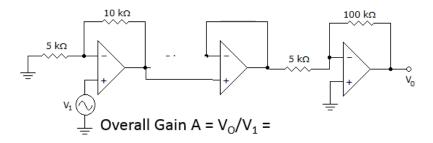
The input-output relation of this circuit is

$$v_0 = -\frac{1}{RC} \int v_i(t) dt$$

The output remains zero when the switch S remains closed. The integration starts (t = 0) when S opens.

1. Derive the input-output relation given above and explain why any input noise is amplified at low frequencies.

Example: Calculate overall gain A = V_0/V_1 of the circuit below. What is the input voltage V_1 when the output voltage is $V_0 = -9.98V$?



If $V_0 = 9.98V \Rightarrow$ Input Voltage V1 =

6. Ekler

6.1. Topraklama ve Paratoner

Tesis edilecek tüm topraklama ekipmanları ve sistemleri yürürlükteki ulusal ve uluslararası Elektrik Tesislerinde Topraklama standartlarına uygun olacaktır. Yapıda bulunan tüm prizler, metal gövdeli aydınlatma armatürleri, metal pano karkasları, kablo rafları, mekanik tesisat ekipmanı ve metal yapı elemanları topraklanacaktır. Topraklama iletkenlerinin birbirine irtibatı sağlam bir şekilde uygun klemens veya kaynak ile yapılacak, kesintisiz iletkenlik sağlanacaktır.

Topraklama amacıyla yeterli miktarda bakır çubuk ya da plakalar teklif edilecektir. Topraklama için kullanılacak kablolar uygun kesitlerde olacaktır. Birimlere konulacak tüm dağıtım panolarına topraklama hattı getirilecektir. Topraklama kablolarına hiçbir şekil ve yöntemle ek yapılmayacaktır.

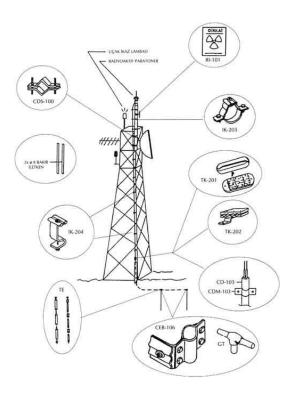
Direklerde Gövde Topraklaması

Direk kaide inşaatının başlangıcında her bir direk için direk gövde topraklaması yapılacaktır. Direk kaide zemininde, temel demir hasır orta düzleminde 50mm^2 örgülü bakır kullanılarak, 2m x 2m ring donatı tesis edilecektir. Direk kaide zeminindeki temel demir hasırın düşey ve yatay kenar ortaylarına 30 x 3mm galvaniz şerit iletken yerleştirilecektir. Galvaniz şerit, termokaynak (cadweld) ile temel demir hasıra birkaç noktadan bağlantısı yapılacaktır. Galvaniz şerit 10cm dışarıda kalacak biçimde temel demir hasır ile birlikte kaide betonunun içerisine yerleştirilecektir. 50mm^2 örgülü bakır ile Galvaniz şeridin beton dışındaki kısımları ring donatıya bağlanacaktır. Bağlantılarda termokaynak (cadweld) kullanılacaktır. Ring donatıya bağlantıda termokaynak (cadweld) kullanılacaktır. Gövde somunu 50mm^2 örgülü bakır ile cadweld kaynağı kullanılarak direk kaide zeminindeki ring donatıya bağlanacaktır. Topraklama yapılırken toprak ile nötr arasındaki değerin TSE veya eş değer kalite standartlarında ön görülen değere ve her halükarda +1.5V sınırının altında olması sağlanacaktır.

Paratoner

Franklin France paratoneri ve direği, aydınlatma platformu üzerine, direk projesinde görüldüğü şekilde teleskopik vinç veya asansör kullanılarak montaj edilecek ve kurulumu yapılacaktır. Paratoner direğini sabitleştirmek için paratoner direği tespit kelepçesi kullanılacaktır. Franklin France paratonerinden itibaren direk kaide zeminindeki ring donatıya kadar, çapı ?8mm=50mm^2 iki adet çıplak elektrolitik som bakır indirme iletkeni

kullanılarak tesisat yapılacaktır. İndirme iletkeninin direk üzerinde tespit edilmesini sağlayan kızıl döküm veya benzeri malzemeden ucu sivri veya vidalı çatal direk tespit kroşeleri kullanılacaktır. Topraklama direncinin ölçülmesine yarayan 2m yüksekliğe muayene (test) klemensi kullanılacaktır. İndirme iletkeninin darbelere karşı korunması için kontrol klemensi ile zemin kaidesi arasında kalan 2m yüksekliğince, 2" galvanizli koruma borusu kullanılacaktır. alvanizli koruma borusunu tespit etmek için tespit kelepçesi kullanılacaktır. Koruma borusunun içinde, iletkenlerin içerisinden geçirildiği PVC hortum kullanılacaktır. Direk temel zemininde ring donatının orta noktasından 3m ileriye kadar kazı yapılacaktır. Buraya ?20mm 1.5m som bakır topraklama elektrotu çakılacaktır. Direğin tepesinden inen iki adet çıplak elektrolitik som bakır indirme iletkeni termokaynak (cadweld) ile hem topraklama hem de ring donatıya bağlanacaktır. Bütün aşırı gerilim koruma düzenlerinde olduğu gibi toprağa boşalma yolunun direnç ve endüktansı olabildiğince küçük tutulacaktır. Bu sebeple topraklama elektroduna bağlantı mümkün olduğu kadar düz, köşe yapmadan (135 derece kıvrımlı) ve en kısa yoldan yapılacaktır. Yıldırım etkilerine karşı koruma önlemleri için ilgili standartlara (TS 622,TS IEC 61024 ve TS IEC 60364-4-443 vb) ve diğer ilgili mevzuatta (Bayındırlık Bakanlığı Teknik İşler Şartnamesi Yıldırımlık tesisatı kısmı vb) belirtilen hususlara da uyulacaktır. Parlayıcı ve patlayıcı ortamlarda alınacak ek topraklama önlemleri için ilgili standartlarda (Örneğin EN 60079-14 vb), tüzük ve genelgelerde belirtilen hususlara uyulacaktır.



Direk İçi Kabinet Topraklanması

Sistem montajı yapılan her bir direk için gerekli topraklama yapılacaktır. Topraklama yapılırken toprak ile nötr arasındaki değerin TSE veya eş değer kalite standartlarında ön görülen değere ve her halükarda +1.5V sınırının altında olması sağlanacaktır. Direk yanındaki ana rögardan kazı güzergahında 20m uzaklığa ?20mm 1.5m som bakır topraklama elektrotu çakılacaktır. Direk içi kabinet ile topraklama elektrotu arasındaki bağlantı 1x6mm^2 NYA-F kablosu ile yapılacaktır. Bağlantılar termokaynak (cadweld) ile yapılacaktır.

Gerilim Düşümde Faz-Nötr Dengeleme Topraklaması

Güç dağıtım panosundan en uzaktaki sistemlerin bulunduğu UPS in nötrüne topraklama bağlantısı yapılacaktır. Direk yanındaki ana rögardan kazı güzergahında 20m uzaklığa ?20mm 1.5m som bakır topraklama elektrotu çakılacaktır. Direk içi UPS nötr ile topraklama elektrotu arasındaki bağlantı 1x6mm^2 NYA-F kablosu ile yapılacaktır. Bağlantılar termokaynak (cadweld) ile yapılacaktır.

Kabinet Topraklaması

Tüm kabinetlerde topraklama yapılacaktır. Yapıda elektrik sisteminin güvenli işlemesini sağlamak ve personeli korumak amacıyla bir topraklama sistemi tesis edilerek mevcut dağıtım panosunun topraklama barasına irtibatlanacaktır. Birimlere konulacak tüm enerji dağıtım panolarına topraklama hattı getirilecektir. Topraklama kablolarına hiçbir şekil ve yöntemle ek yapılmayacaktır. Topraklama yapıldıktan sonra kullanıcı UPS prizinde ölçüm yapılacak ve nötr toprak arasındaki voltaj değeri en fazla 1.5 Volt olacaktır. Kabinet yanındaki ana rögardan kazı güzergahında 20m uzaklığa ?20mm 1.5m som bakır topraklama elektrotu çakılacaktır. kabinet ile topraklama elektrotu arasındaki bağlantı 1x6mm^2 NYA-F kablosu ile yapılacaktır. Bağlantılar termokaynak (cadweld) ile yapılacaktır. Topraklama direnci 1000 metreye kadar olan mesafelerde 5 ? un altında olmamalıdır. Uzak noktalarda toprak hattının çok büyük kesitli bir iletkenle geçirilmesi yerine ikinci bir topraklama yapılması tercih edilecektir.

6.2. Montajda kullanılan el aletleri

- Takım Çantası; Pense, Kargaburun, Yan Keski, Saatçi Tornavida Takımı, Tornavida Takımı, Matkap, Havya Seti, lehim, Somun, Vida, Cıvata, Kontrol Kalemi, Cımbız Takımı, Entegre Söküm Aleti
- İş Güvenliği ve İş sağlığı; İş Elbisesi, Antistatik Bilezik, İlkyardım Malzemeleri, Toz Temizleyici Araçlar (Kompresör), Temizleyici Sprey, Temizleme Aletleri (Temizleyici Sıvı ve Spreyler, Temizleme Fırçaları), Elektrik Süpürge, Uyarı Levhaları, Plastik Eldiven, Merdiven, Aydınlatma, Zararlı Atık Depolama, Geri Dönüşümlü Atık Depolama ve Güvenliği, Işıklı Mercek, Özel Macun
- Ölçüm Cihazları; Kablo Ölçme Aletleri, Ölçü Aleti (Avometre), Test Programları ve Cihazları, osilaskop ve sinyal üreteci vb.
- Enerji, zayıf akım güvenlik kabloları (fiber, koaksiyel, 2-tel, 4-tel burgulu); PVC Kablo Kanalları ve tavalar, Numaralandırma Etiketi, İzolasyon Bandı, Kablo Bağı, Uzatma Kabloları, Tel Sarma ve Sökme Tabancaları, Kablo Tel Sıyırma, Badi, Bağlama Dizisi, İzolasyon sıyırmalı kontak ve Tel İrtibatlıma Aleti
- Yol Haritası ve navigasyon; GPS
- Dökümanlar; Proje, İş bitirme Formu, Müşteri Bilgi Formu, Malzeme Talep Formu,
 Servis Formu, Şartnameler, Malzeme katalogları / El kitapları, Malzeme Fiyat Listesi,
 Hesap Makinesi
- **İletişim Araçları;** Telefon, faks, kablosuz, İnternet Bağlantısı
- Bilgisayar; CD ve DVD çantası, Harici Depolama Birimleri, İşletim Sistemi Kurulum CD si ve İşletim Sisteminin Katalogu, Güvenlik Programları, İşlemci Soğutucusu, Sistem Disketi, Sorun Giderici Yazılımlar, Taşınabilir Bellek, Temizleme CD' si ve Temizleme Disketi
- Yazılımlar; Donanım Sürümleri (Drivers) ve Donanım Teknik Dokümanları
- Çevre Birimleri; Yazıcı, Tarayıcı, webcam, dijital fotoğraf mak, ADSL modem, dijital kamera