

Registadores ADC conversor analógico digital								
	7	6	5	4	3	2	1	0
ADMUX	REFS1	REFS0	ADLAR	-	MUX3	MUX2	MUX1	MUX0

Tab. 19.1 – Bits para a seleção da tensão de referência do ADC.

REFS1	REFS0	Seleção da Tensão de Referência
0	0	AREF, tensão interna $V_{REF}$ desligada.
0	1	AVCC. Deve-se empregar um capacitor de 100 nF entre o pino AREF e o GND.
1	0	Reservado.
1	1	Tensão interna de referência de 1,1 V. Deve-se empregar um capacitor de 100 nF entre o pino AREF e o GND.

Tab. 19.2 – Seleção do canal de entrada.

MUX3..0	Entrada
0000	ADC0
0001	ADC1
0010	ADC2
0011	ADC3
0100	ADC4
0101	ADC5
0110	ADC6
0111	ADC7
1000	Sensor interno de temperatura
1001-1101	reservado
1110	1,1 V (tensão fixa para referência)
1111	0 V (GND)

ADCSRA – ADC Control and Status Register A

	7	6	5	4	3	2	1	0
ADCSRA	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0

Registadores ADC conversor analógico digital								
	7	6	5	4	3	2	1	0
ADMUX	REFS1	REFS0	ADLAR	-	MUX3	MUX2	MUX1	MUX0

Tab. 19.1 – Bits para a seleção da tensão de referência do ADC.

REFS1	REFS0	Seleção da Tensão de Referência
0	0	AREF, tensão interna $V_{REF}$ desligada.
0	1	AVCC. Deve-se empregar um capacitor de 100 nF entre o pino AREF e o GND.
1	0	Reservado.
1	1	Tensão interna de referência de 1,1 V. Deve-se empregar um capacitor de 100 nF entre o pino AREF e o GND.

Tab. 19.2 – Seleção do canal de entrada.

MUX3..0	Entrada
0000	ADC0
0001	ADC1
0010	ADC2
0011	ADC3
0100	ADC4
0101	ADC5
0110	ADC6
0111	ADC7
1000	Sensor interno de temperatura
1001-1101	reservado
1110	1,1 V (tensão fixa para referência)
1111	0 V (GND)

ADCSRA – ADC Control and Status Register A

	7	6	5	4	3	2	1	0
ADCSRA	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0

ADEN – ADC EnableHabilita o ADC  
ADSC –No modo de conversão simples, ADSC=1 irá iniciar uma conversão. será zerado automaticamente ao seu término.  
ADATE – ADC Auto Trigger EnableAtiva o modo de auto disparo  
ADIF – ADC Interrupt Flag Este bit é ativo quando uma conversão for completada  
ADC Interrupt EnableEste bit habilita a interrupção do ADC

Tab. 19.3 – Seleção da divisão de *clock* para o ADC.

ADPS2	ADPS1	ADPS0	Fator de Divisão
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

	7	6	5	4	3	2	1	0
ADCSRB	-	ACME	-	-	-	ADTS2	ADTS1	ADTS0

Tab. 19.4 – Configurações para os bits ADTS2:0.

ADTS2	ADTS1	ADTS0	Fonte de disparo
0	0	0	conversão contínua
0	0	1	comparador Analógico
0	1	0	interrupção Externa 0
0	1	1	igualdade de comparação A do TC0
1	0	0	estouro de contagem do TC0
1	0	1	igualdade de comparação B do TC1
1	1	0	estouro de contagem do TC1
1	1	1	evento de captura do TC1

ADEN – ADC EnableHabilita o ADC  
ADSC –No modo de conversão simples, ADSC=1 irá iniciar uma conversão. será zerado automaticamente ao seu término.  
ADATE – ADC Auto Trigger EnableAtiva o modo de auto disparo  
ADIF – ADC Interrupt Flag Este bit é ativo quando uma conversão for completada  
ADC Interrupt EnableEste bit habilita a interrupção do ADC

Tab. 19.3 – Seleção da divisão de *clock* para o ADC.

ADPS2	ADPS1	ADPS0	Fator de Divisão
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

	7	6	5	4	3	2	1	0
ADCSRB	-	ACME	-	-	-	ADTS2	ADTS1	ADTS0

Tab. 19.4 – Configurações para os bits ADTS2:0.

ADTS2	ADTS1	ADTS0	Fonte de disparo
0	0	0	conversão contínua
0	0	1	comparador Analógico
0	1	0	interrupção Externa 0
0	1	1	igualdade de comparação A do TC0
1	0	0	estouro de contagem do TC0
1	0	1	igualdade de comparação B do TC1
1	1	0	estouro de contagem do TC1
1	1	1	evento de captura do TC1