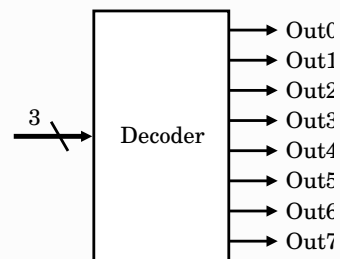


Circuiti logici di base

- Primo passo nella costruzione di circuiti complessi.
- Funzione di utilità universale.
- Progettazione (e descrizione) strutturata dei un circuito.
- Breve rassegna dei più significativi: comportamento — implementazione — uso.

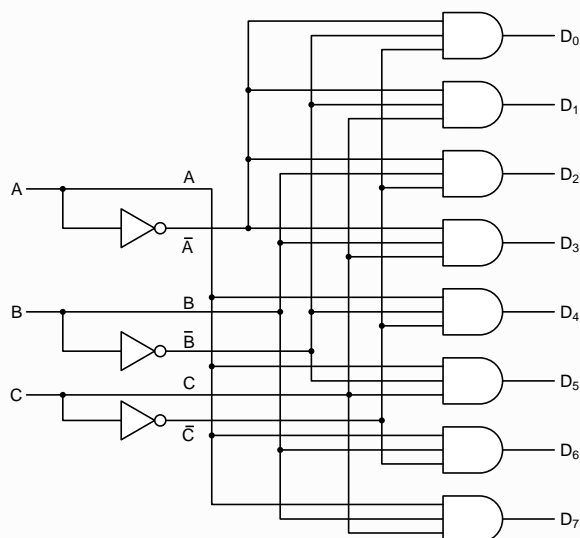
Decoder: decodificatore

- n ingressi — 2^n uscite
- l'ingresso seleziona *una* delle uscite
- l'uscita selezionata ha valore 1 tutte le altre 0.



a. A 3-bit decoder

Implementazione



Uso

Selezionare uno tra molti dispositivi, ogni dispositivo contiene un segnale di attivazione.
Esempio: selezionare un chip di memoria, tra gli 2^n presenti nel calcolatore

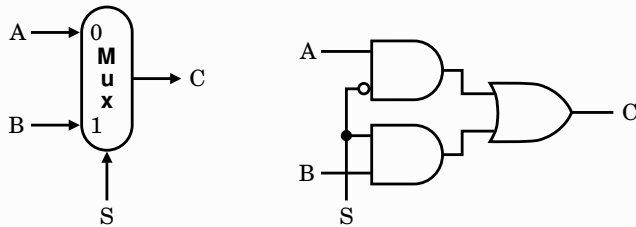
Nessuna parentela con il decoder televisivo.

Multiplexer

Due tipi di ingressi:

- n ingressi di controllo — 2^n ingressi segnale
- un'unica uscita;

il controllo seleziona quale segnale d'ingresso mandare in uscita

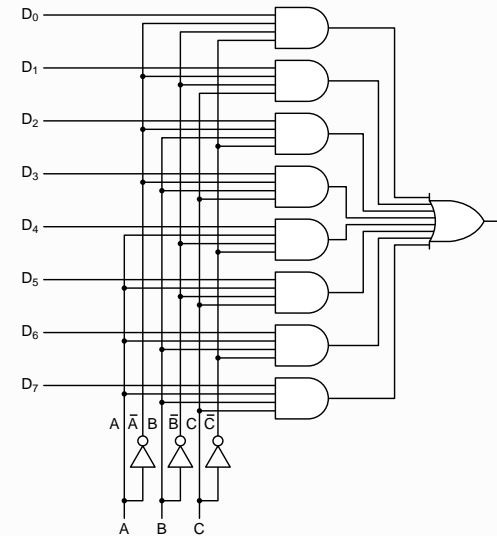


(Architettura degli Elaboratori)

Circuiti combinatori, memorie

5 / 74

Implementazione



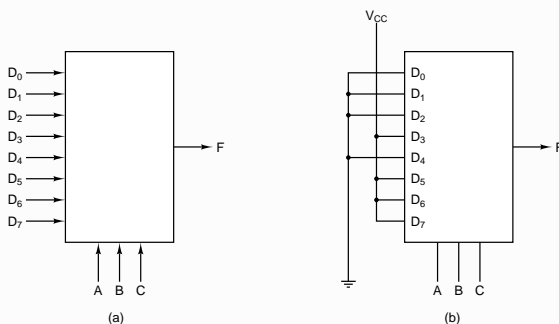
(Architettura degli Elaboratori)

Circuiti combinatori, memorie

6 / 74

Uso

- trasformazione parallelo \Rightarrow seriale
- realizzare una tabella di verità



Demultiplexer: un ingresso, n linee di controllo, 2^n uscite.

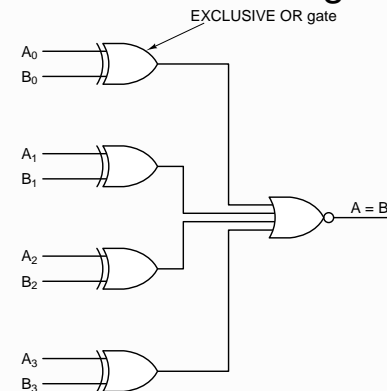
(Architettura degli Elaboratori)

Circuiti combinatori, memorie

7 / 74

Comparatore

$2 \times n$ ingressi — 1 uscita
controlla se i 2 ingressi sono uguali



Uso: confronto di valori

(Architettura degli Elaboratori)

Circuiti combinatori, memorie

8 / 74

Circuiti aritmetici

Presenteremo i seguenti circuiti:

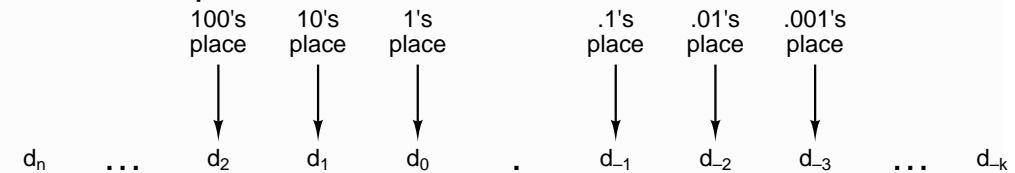
- mezzo sommatore
- sommatore completo
- shifter
- ALU

premessa, come viene realizzata l'aritmetica nel calcolatore.

L'aritmetica dei calcolatori

- come vengono rappresentati i **numeri naturali**.
- come vengono eseguite le **operazioni aritmetiche**.

Notazione posizionale: il peso di una cifra dipende dalla sua posizione:



$$\text{Number} = \sum_{i=-k}^n d_i \times 10^i$$

Notazione posizionale con basi diverse

Binary	1	1	1	1	1	0	1	0	0	0	1
	1×2^{10}	$+ 1 \times 2^9$	$+ 1 \times 2^8$	$+ 1 \times 2^7$	$+ 1 \times 2^6$	$+ 0 \times 2^5$	$+ 1 \times 2^4$	$+ 0 \times 2^3$	$+ 0 \times 2^2$	$+ 0 \times 2^1$	$+ 1 \times 2^0$
	1024	+ 512	+ 256	+ 128	+ 64	+ 0	+ 16	+ 0	+ 0	+ 0	+ 1
Octal	3	7	2	1							
	3×8^3	$+ 7 \times 8^2$	$+ 2 \times 8^1$	$+ 1 \times 8^0$							
	1536	+ 448	+ 16	+ 1							
Decimal	2	0	0	1							
	2×10^3	$+ 0 \times 10^2$	$+ 0 \times 10^1$	$+ 1 \times 10^0$							
	2000	+ 0	+ 0	+ 1							
Hexadecimal	7	D	1	.							
	7×16^2	$+ 13 \times 16^1$	$+ 1 \times 16^0$								
	1792	+ 208	+ 1								

Notazione binaria

Il calcolatore utilizza base 2, motivi:

- un segnale rappresenta una cifra;
- semplificazione dell'hardware.

Operazione aritmetiche:

Gli algoritmi per base dieci, possono essere utilizzati anche per base 2.

Algoritmo per la somma:

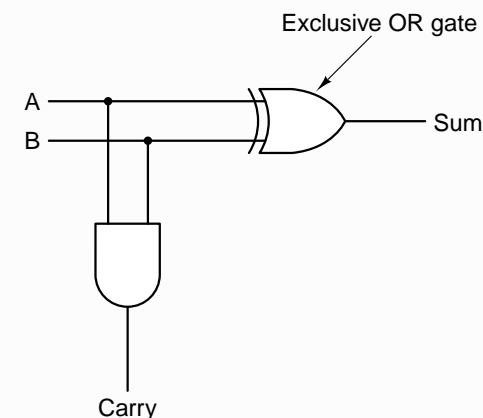
- si sommano le cifre di pari peso,
- a partire dalle meno significative,
- eventualmente si generano riporti.

Per motivi di efficienza, l'hardware usa algoritmi più sofisticati di quelli classici.

Circuiti aritmetici

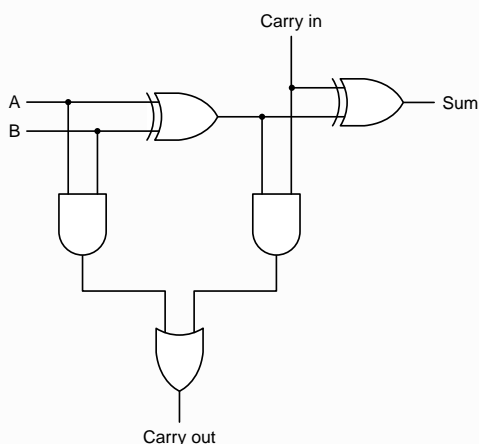
Mezzo sommatore

A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



Sommatore completo

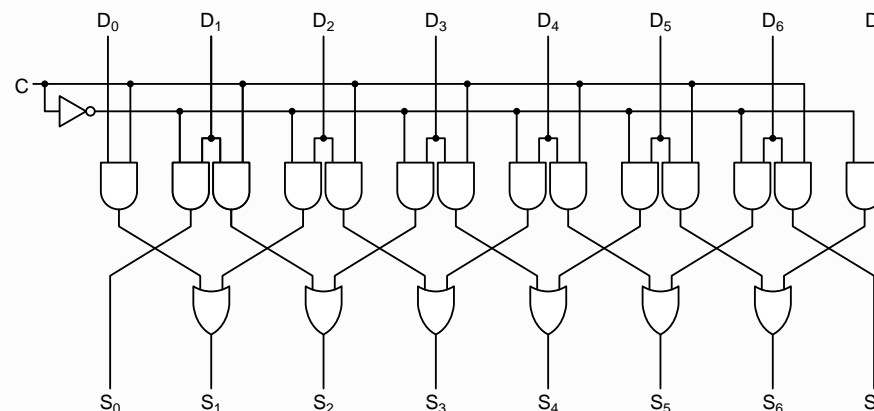
A	B	Carry in	Sum	Carry out
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



(a)

(b)

Shifter



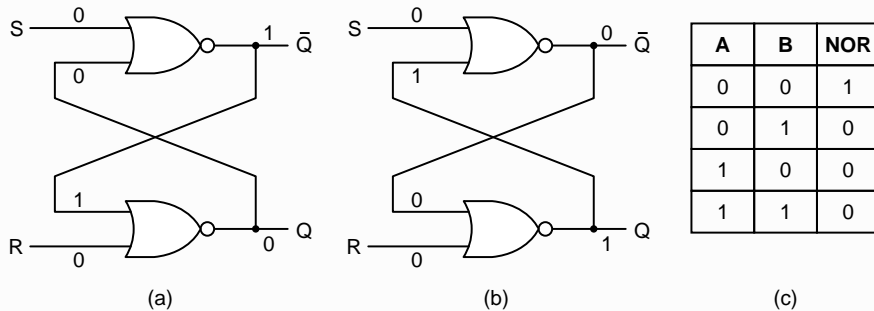
Operazione di traslazione delle cifre.
Significato aritmetico: moltiplicazione (divisione) per una potenza di 2.

Memorie

Dispositivi con stato: ricordano gli ingressi passati, la storia dell'input.

Il più semplice circuito con memoria:

Latch S-R, (Set-Reset) usa la **retroazione**.



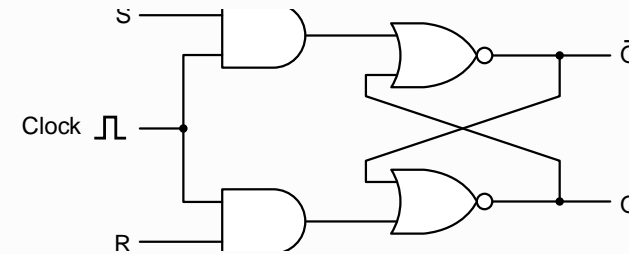
(Architettura degli Elaboratori)

Circuiti combinatori, memorie

17 / 74

Latch sincronizzato

Segnale di **clock** (**enable**, **strobe**) per l'abilitazione alla scrittura.



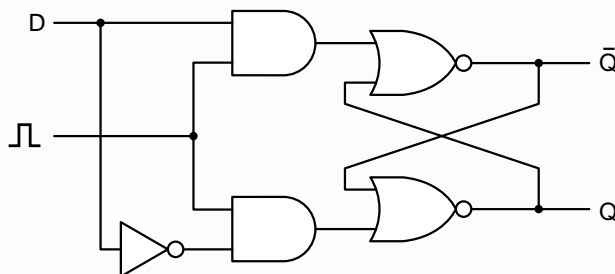
(Architettura degli Elaboratori)

Circuiti combinatori, memorie

18 / 74

Latch di tipo D

Differisce per i segnali di controllo



ricorda il segnale D.

(Architettura degli Elaboratori)

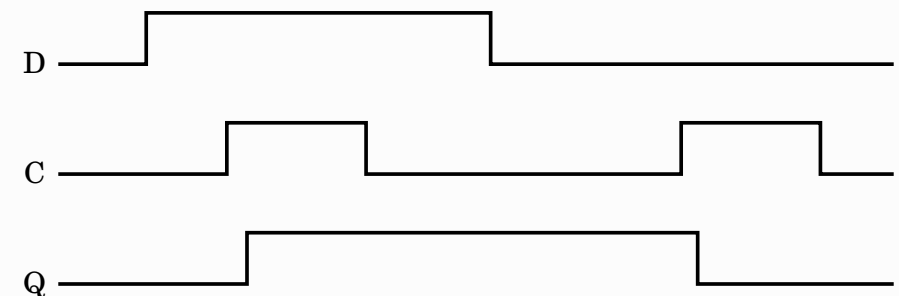
Circuiti combinatori, memorie

19 / 74

Flip-flop

Diversi dai latch per il comportamento rispetto al **clock**:
cambiano stato nell'istante in cui il clock cambia valore.

Esempio di comportamento:



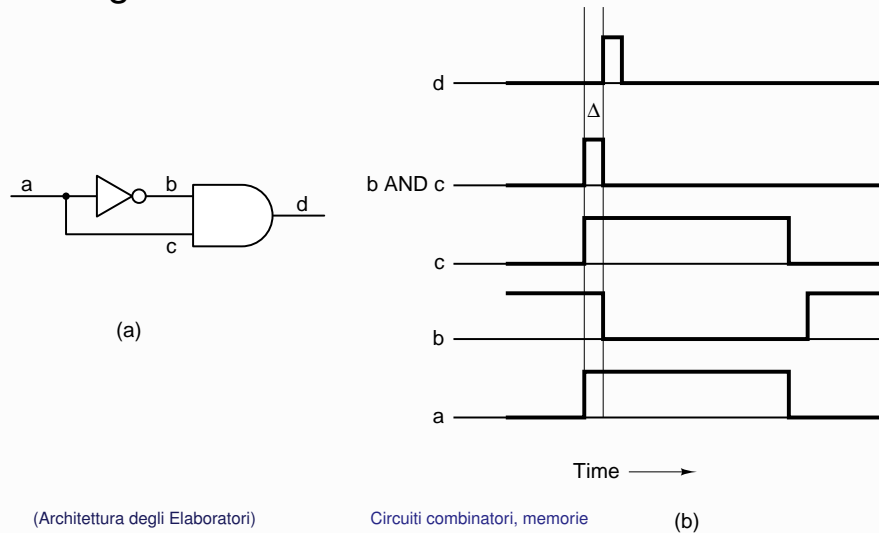
(Architettura degli Elaboratori)

Circuiti combinatori, memorie

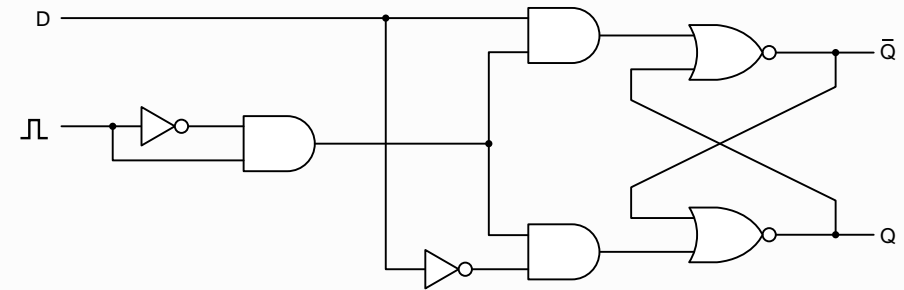
20 / 74

Possibile implementazione

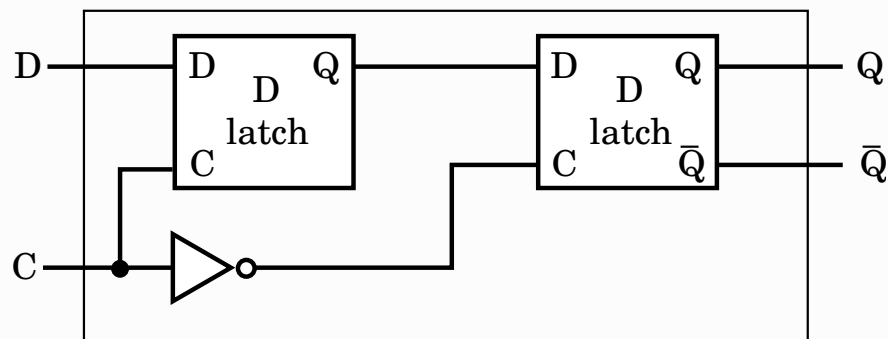
Si sfruttano i ritardi delle porte logiche per generare un segnale brevissimo:



Flip-flop completo



Flip-flop Master-Slave



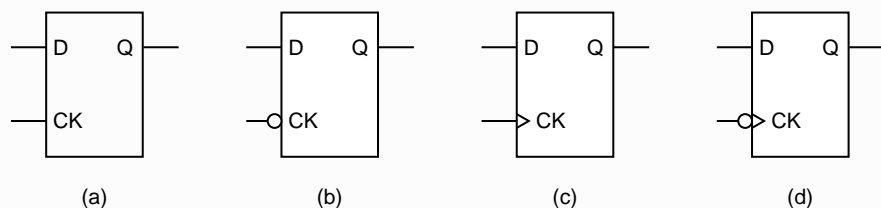
Latch e Flip-flop

- **Latch level triggered** (azionato dal livello)
- **Flip-Flop edge triggered** (azionato dal fronte)

Vari tipi di flip-flop:

- D
 - S-R: Set Reset
 - J-K: (come S-R ma cambia stato con $J=1, K=1$)
 - T: (un solo ingresso, cambia stato con $T = 1$)
- (Architettura degli Elaboratori) Circuiti combinatori, memorie 24 / 74

Rappresentazione grafica

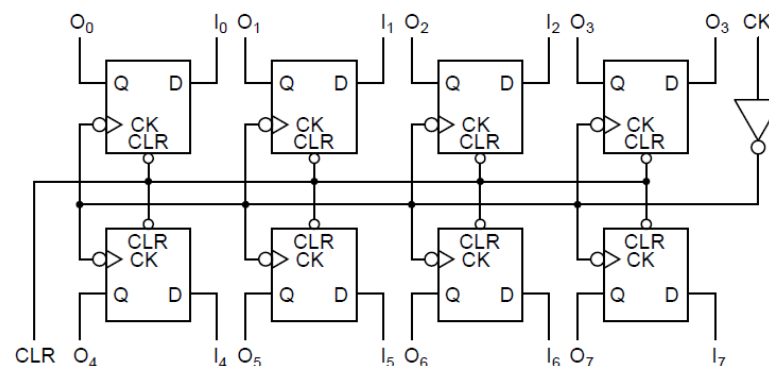


- (a) (b) latch: con diversa risposta al segnale di clock
- (c) (d) flip-flop:

Registri

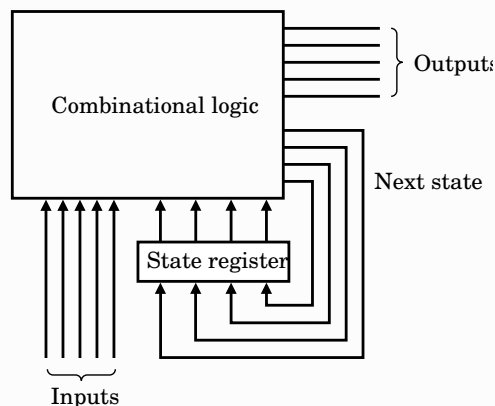
elementi di memoria per sequenze di cifre binarie (bit — binary digit)

implementazione: una sequenza di n flip-flop, (con il segnale di clock in comune)



Circuiti sequenziali

Il comportamento dipende dalla storia passata.
Struttura tipica di un semplice circuito sequenziale:



Funzionamento

Con input costante:
ad ogni ciclo di clock il registro cambia stato,
di conseguenza cambia:

- il valore di uscita
- il prossimo stato.

Il circuito cicla.

L'input variabile: modifica questa evoluzione.

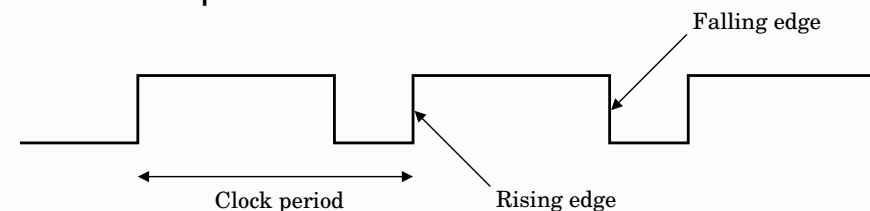
Per un corretto funzionamento: input **sincrono** con il segnale di clock.

Funzionamento

- una serie di passaggi da uno stato a quello successivo,
- passaggi determinati dall'impulso di **clock**: forza la scrittura nel registro,
- il segnale di clock è periodico,
- il passaggio di stato può avvenire solo quando il circuito si è **stabilizzato** (ritardi).

Segnale di clock

Segnale periodico che cadenza il funzionamento dei circuiti sequenziali.



Periodico: cambia stato a intervalli costanti.

Frequenza di clock = $1 / \text{periodo}$.

In un calcolatore vari segnali di clock **clock**:
processore, scheda grafica, bus di sistema, ...

Periodo di clock

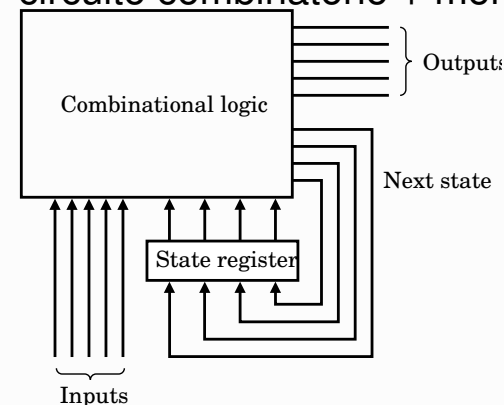
Due esigenze contrapposte:

- per migliori prestazioni: periodo di clock più breve possibile;
- ogni circuito ha un **tempo di commutazione**: il periodo di clock deve essere superiore.

Ordini di grandezza del periodo: $\sim 1 - 10$ ns,
frequenza: $\sim 100\text{MHz} - 1\text{GHz}$.

Progettazione di circuiti sequenziali

Circuito sequenziale tipico:
circuit combinatorio + memoria



Esistono circuiti più complessi, con svariati registri e circuiti combinatori

Macchina a stati finiti

È conveniente descrivere un circuito sequenziale come ad una macchina a stati finiti.

Stato: entità astratta, trascuro l'esatto contenuto del registro.

- In ogni istante si trova in un determinato stato, in base a:
 - stato,
 - valore d'ingresso,si determina:
 - valore d'uscita,
 - stato da assumere nell'istante successivo.

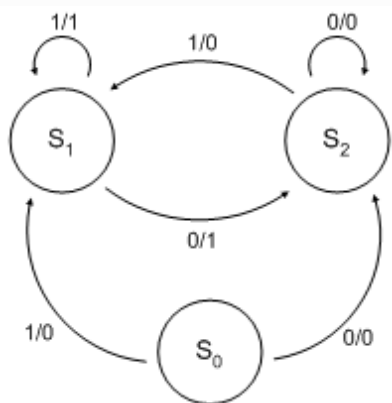
Rappresentazione grafica MSF

La macchina a stati finiti viene rappresentata da un **grafo**

- **nodi** del grafo: stati
- **archi etichettati**: transizioni tra stati, ad ogni arco si associa
 - uno (o più valori) di input,
 - un valore di output.

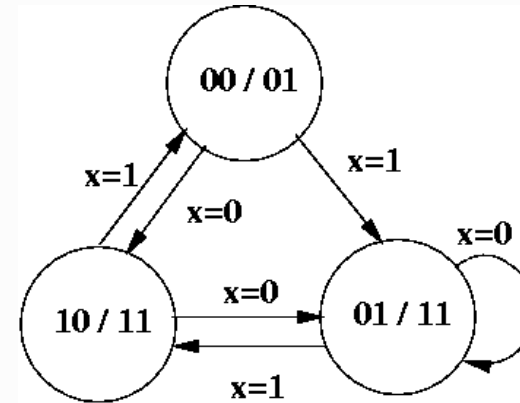
Rappresentazione del comportamento più intuitiva. Utile nella progettazione.

Grafo di una macchina a stati finiti



Che comportamento ha?
Copia, in ritardo, l'ingresso nell'uscita.

Grafo di una macchina a stati finiti



In questo caso, l'uscita dipende solo dallo stato: **macchina di Moore**. Il valore dell'uscita associato allo stato.

Se l'uscita dipende dall'input: **macchina di Mealy**.

Progettazione

- Dalla descrizione del problema si determina una macchina a stati finiti che lo risolve,
 - definisco la memoria necessaria per risolvere il problema: gli stati (nodi),
 - determino le transizioni,
- associa ad ogni stato nodo una sequenza binari,
- si costruiscono le mappe di Karnaugh per le uscite del circuito combinatorio, (prossimo stato, uscita)
- si sintetizza il circuito combinatorio (insieme di espressioni)

Esempi di progettazione

- Circuito per il controllo di un semaforo, il semaforo cambia stato ad ogni ciclo di clock (ciclo di clock di 30 secondi), ha solo due luci: rosso - verde.
- circuito per il controllo di un semaforo con tempo del verde diverso nelle due strade,
- circuito di controllo di un vero semaforo.

Esempi di progettazione

Circuito per il controllo di un semaforo, con rivelatori di presenza di traffico.

Comportamento:

- il semaforo può cambiare stato in corrispondenza al segnale di clock,
- il semaforo cambia stato solo se sono presenti dei mezzi in attesa,

Semplificazione: due sole luci complementari, non esiste la luce arancio.

Segnali

- 2 ingressi: presenza di traffico sulla strade NS, presenza di traffico sulla strada EO.
- 1 uscita: determina lo stato del semaforo (dall'unica uscita è possibile determinare le 4 luci del semaforo)

2 stati

- luce verde sulla strada NS
- luce rossa sulla strada NS

Dal diagramma al circuito

- gli stati vengo codificati con un registro di lunghezza opportuna, Associa a ciascuno stato un dato nel registro
 - associazione arbitraria
 - il numero degli stati determina la dimensione del registro

Dal diagramma al circuito

Progetto del circuito combinatorio.

- In base alla funzione di transizione costruisco delle mappe di Karnaugh,
 - una mappa per ogni input del registro (flip-flop)
 - una mappa per ogni uscita
- Dalle mappe di Karnaugh ricavo le espressioni logiche (la descrizione algebrica) del circuito sequenziale.

Esercizi

- Circuito sequenziale con:
 - 1 ingresso, trasmessi numeri a gruppi di 3 bit;
 - 2 uscite: 00 corrispondenza al primo e al secondo bit di ingresso, il numero (in binario) degli 1 ricevuti in ingresso.
- Contatore “up/down” a 2 bit:
 - 2 ingressi: x abilitazione al conteggio, ud ordine di conteggio;
 - 2 uscite: numero binario.
- Circuito sequenziale per riconoscere una stringa (1100)

Osservazioni

Macchina a stati finiti come calcolatore con una memoria limitata.

Concetto ricorrente in informatica.

Utilizzato per descrivere in diversi oggetti:

- parti del calcolatore,
- linguaggi (insiemi di parole),
- strutture biologiche.

Tecnologia dei circuiti integrati

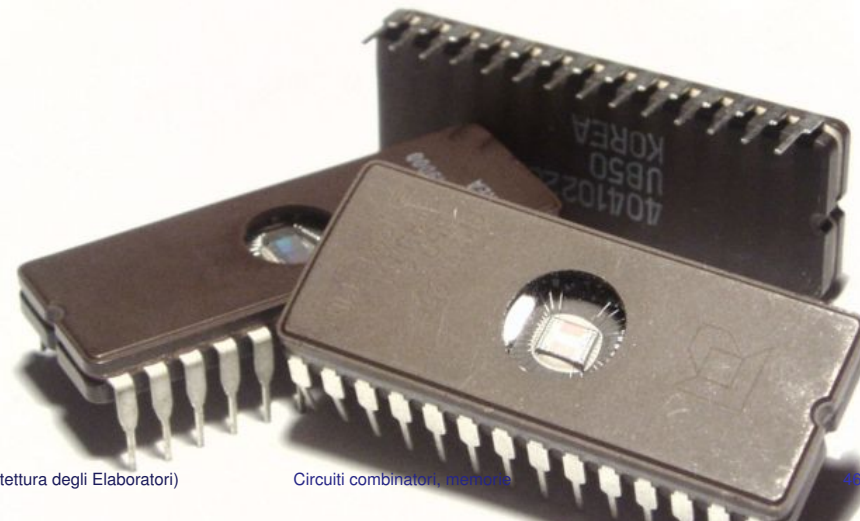
Circuiti integrati (Integrated Circuit, IC, chip): unità contenenti insieme di porte logiche: transistor e resistenze.

- Piastrina quadrata di cristallo di silicio, lato ~ 1 cm.
- Sulla superficie vengono creati: transistor, resistenze, collegamenti.

Lavorazioni sul silicio

- **transistor** ottenuti drogando: inserendo atomi estranei (boro, arsenico, fosforo), nella struttura cristallina del silicio, si espone il silicio, in forno, ai vapori di altre sostanze;
- **collegamenti** tra le componenti del chip ottenuti depositando uno strato di materiale conduttore (rame o alluminio);
- **isolamenti** elettrici ottenuti ossidando in silicio: esponendo, in forno, all'ossigeno.

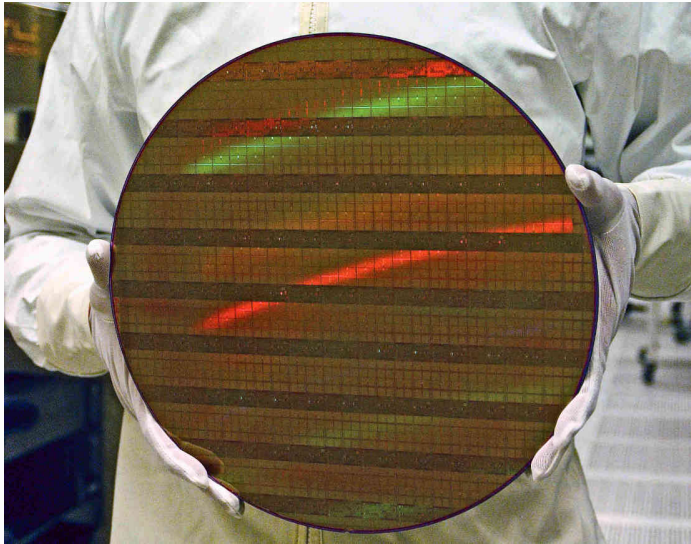
Memorie EPROM



Tecniche di fotolitografia

- si copre il silicio con uno strato di materiale fotosensibile,
- che viene illuminato in maniera differenziata,
- la parte illuminata solidifica, la parte in ombra viene rimossa, si espone parte del chip ad una lavorazione selettiva,
- anche 50 diverse lavorazioni per singolo chip.

Wafer



(Architettura degli Elaboratori)

Circuiti combinatori, memorie

49 / 74

Package

Ogni **chip** inglobato in un supporto di plastica: **package**.

Conessioni mediante **piedini**,

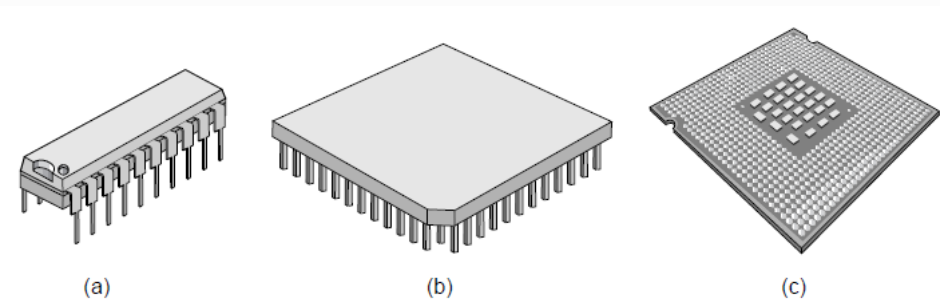
- Chip di memoria e chip semplici: due file di piedini (**dual in line package**)
- Chip con processori: centinaia di connessioni, due file di piedini non sufficienti, pedinatura più complessa.

(Architettura degli Elaboratori)

Circuiti combinatori, memorie

50 / 74

Package



(Architettura degli Elaboratori)

Circuiti combinatori, memorie

51 / 74

Circuiti di memoria

Contengono un notevole numero di registri. I singoli registri non possono essere collegati all'esterno individualmente.

Per accedere ai dati

- si seleziona il registro su cui operare, specificando il suo **indirizzo** (numero associato)
- si definisce l'operazione da eseguire (lettura – scrittura).

(Architettura degli Elaboratori)

Circuiti combinatori, memorie

52 / 74

Circuiti di memoria

Segnali I/O:

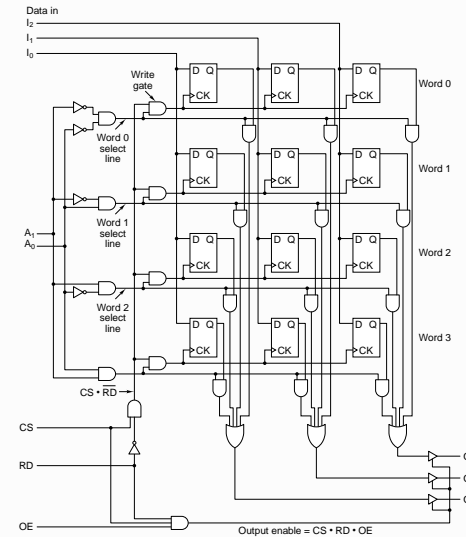
- **indirizzo** (specifica il registro su cui operare),
- **dati in ingresso** (da scrivere nel registro),
- **segnali di controllo**:
 - **CS chip select** (per attivare il chip di memoria),
 - **RD read** (specifica se vogliamo leggere o scrivere in memoria)
 - **OE output enable**
- **dati in uscita**

(Architettura degli Elaboratori)

Circuiti combinatori, memorie

53 / 74

Implementazione

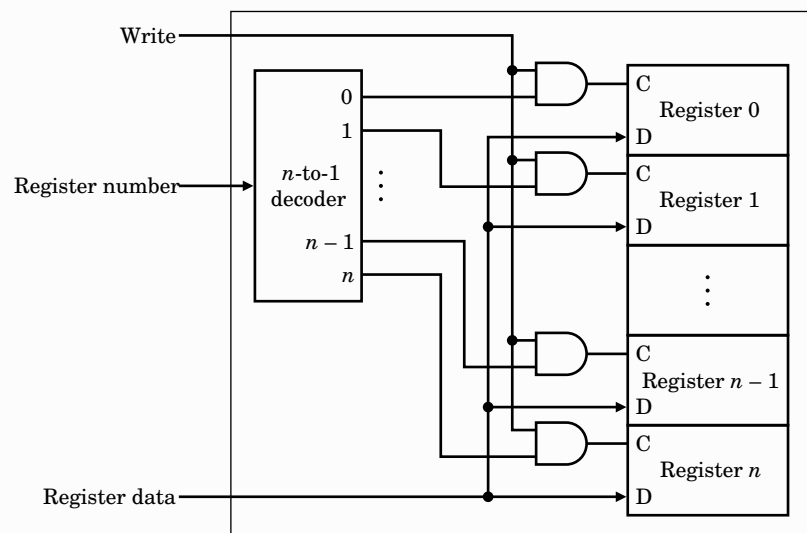


(Architettura degli Elaboratori)

Circuiti combinatori, memorie

54 / 74

Schema strutturato: input

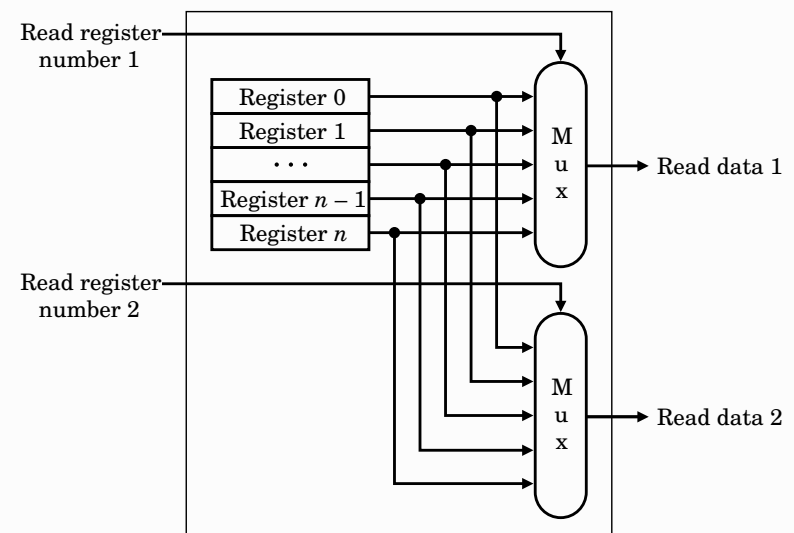


(Architettura degli Elaboratori)

Circuiti combinatori, memorie

55 / 74

Output



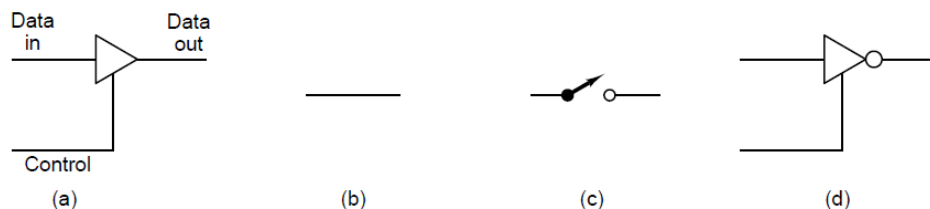
(Architettura degli Elaboratori)

Circuiti combinatori, memorie

56 / 74

Buffer non invertenti, circuiti a tre stati

Per connettere tra di loro diverse uscite sono necessari
buffer non invertenti
possono lasciare l'uscita indeterminata, non forzano
un valore di tensione



(Architettura degli Elaboratori)

Circuiti combinatori, memorie

57 / 74

Memorie RAM

I circuiti di memoria vengono chiamati **RAM** (Random Access Memory).

Due tipi:

- **RAM statiche (SRAM)**: i singoli bit vengono memorizzati con latch, veloci e costose, sei transistor per memorizzare un bit.
- **RAM dinamiche (DRAM)**: usano un diverso meccanismo di memorizzazione, lente e capienti. Costituiscono la **memoria principale** del calcolatore.

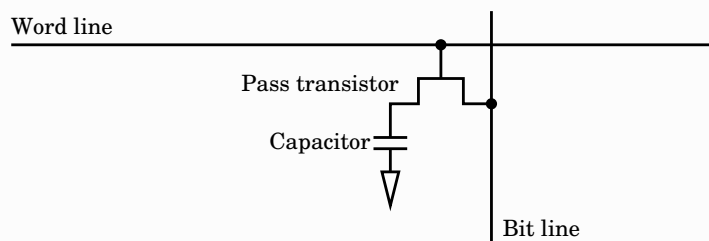
(Architettura degli Elaboratori)

Circuiti combinatori, memorie

58 / 74

RAM Dinamiche

Un **singolo transistor** per memorizzare un bit: si possono inserire molte più celle di memoria in un singolo chip.



(Architettura degli Elaboratori)

Circuiti combinatori, memorie

59 / 74

RAM Dinamiche

L'accumulo di carica rappresenta lo stato.

Difetti:

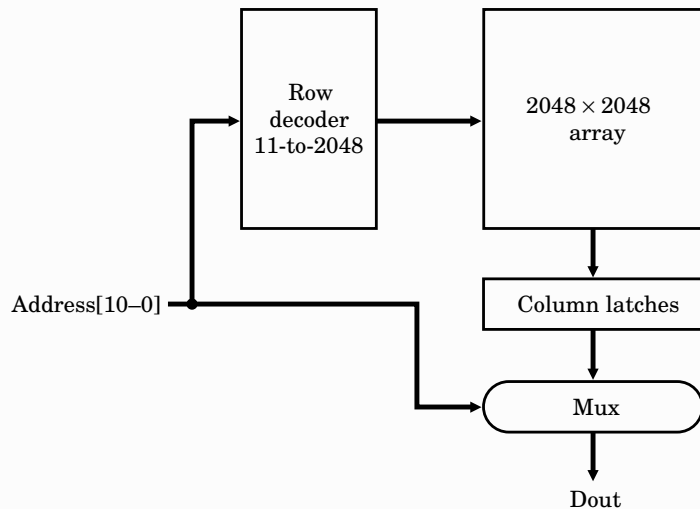
- **più lente** delle SRAM (difetto principale)
- i condensatori perdono velocemente la loro carica: è necessario un meccanismo di **refresh**, ogni $\sim 1\text{ms}$, circuiti dedicati, 10% del tempo speso nel refresh.

(Architettura degli Elaboratori)

Circuiti combinatori, memorie

60 / 74

DRAM



DRAM

Accesso alla memoria in **due fasi**,

- nella **prima fase** il contenuto di un'intera riga viene copiato in un registro (latch),
- nella **seconda** vengono letti i bit selezionati della riga.

Accesso veloce a locazioni consecutive: non si ripete la prima fase, si usa il registro.

- RAS (Row Access Strobe)
- CAS (Column Access Strobe)

Tecnologie per le DRAM

I miglioramenti nei tempi di risposta delle DRAM sono inferiori a quelli del processore (~ 10% vs ~ 50% l'anno)
la velocità relativa diminuisce
(processore 100 volte più veloce della DRAM).

Nuove tecnologie per le DRAM:

Sfruttano il fatto che accessi a byte consecutivi sono più veloci rispetto a byte casuali.

Banda passante, tempo d'accesso

Le nuove DRAM migliorano più la **banda passante** rispetto al **tempo d'accesso**

- **banda passante**: quantità di dati consecutivi leggibili nell'unità di tempo.
- **tempo d'accesso**: tempo necessario per un'operazione in memoria.

Non sono sempre uno l'opposto dell'altro.

In senso letterale, le DRAM non sono memorie Random Access Memory.

Diverse tecnologie di DRAM

Evoluzione negli anni:

- FPM RAM (Fast page mode)
- EDO RAM (Extended data output)
- SDRAM (Synchronous DRAM)
- DDR3 SDRAM (Double Data Rate SDRAM)
- RDRAM (Direct Rambus DRAM)
- GDDR4 (Graphic Double Data Rate, schede grafiche)
- ...

Chip di memoria

Circuiti integrati contenenti un dispositivo di memoria

- Capacità: 4^n , la crescita segue la legge di Moore,
- le memorie più capienti sono più costose (per unità di memoria),
- una stessa quantità di memoria può essere distribuita su un numero variabile di locazioni

Esempio

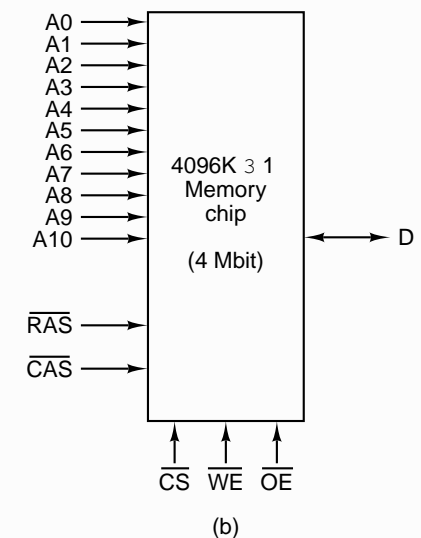
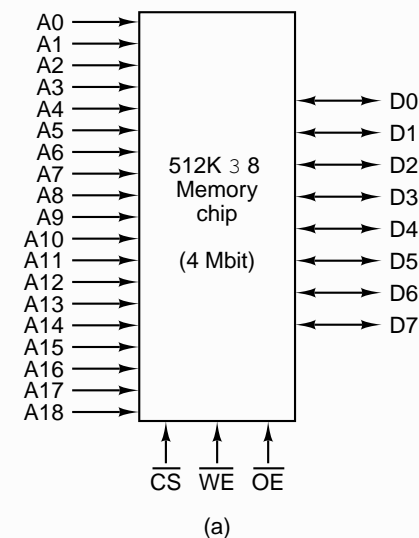
Un memoria da 1 Gbit.

- 1 G di locazioni di 1 bit
- 512 M di locazioni da 2 bit
- 256 M di locazioni da 4 bit
- 128 M di locazioni da 8 bit

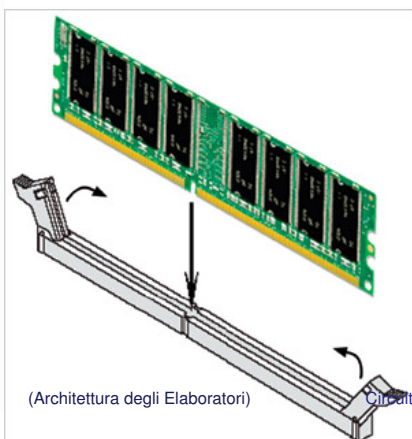
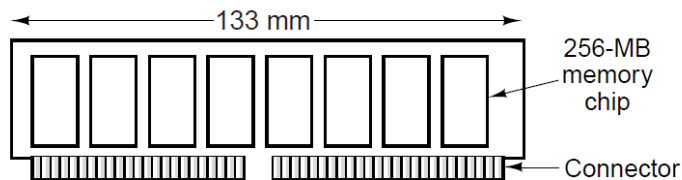
Distribuzioni diverse portano a diversi numeri di piedini.

Capacità = $2^{\text{indirizzi}} \times \text{dati}$.

Esempi



Moduli di memoria



(Architettura degli Elaboratori)

Circuiti combinatori, memorie

69 / 74

Moduli di memoria

Schede di memoria:

- circuito stampato contenente la **RAM dinamica**,
- distribuita su più chip,
- si innesta in appositi slot (prese) sulla scheda madre:
per maggiore flessibilità,
- diversi tipi di connessioni (moduli):
 - **DIMM** Double Inline Memory Module
 - **SO-DIMM** Small Outline DIMM

Diverse, incompatibili, versioni per ogni tipo.

(Architettura degli Elaboratori)

Circuiti combinatori, memorie

70 / 74

Memorie permanenti

Le RAM perdono i dati se non alimentate.

Memorie permanenti necessarie per:

- calcolatori embedded che eseguono sempre lo stesso codice, non memorizzano dati in modo permanente,
- calcolatori embedded a sostituzione del disco magnetico: palmari, telefonini,
- calcolatori: memorizzare il programma di avvio del calcolatore (bios).

(Architettura degli Elaboratori)

Circuiti combinatori, memorie

71 / 74

Memorie permanenti

- **ROM** (Read Only Memory) di sola lettura
- **PROM** (Programmable ROM) scrivibili un'unica volta. — Bit: fusibile. Scrittura distruttiva,
- **EPROM** (Erasable PROM) cancellabili mediante esposizione a raggi ultravioletti. Bit: carica elettrica.
- **EEPROM** (Electrically EPROM) cancellabili elettricamente (singolo bit). Bit: carica elettrica.
- **Memoria flash**: particolari EEPROM cancellabili a banchi.

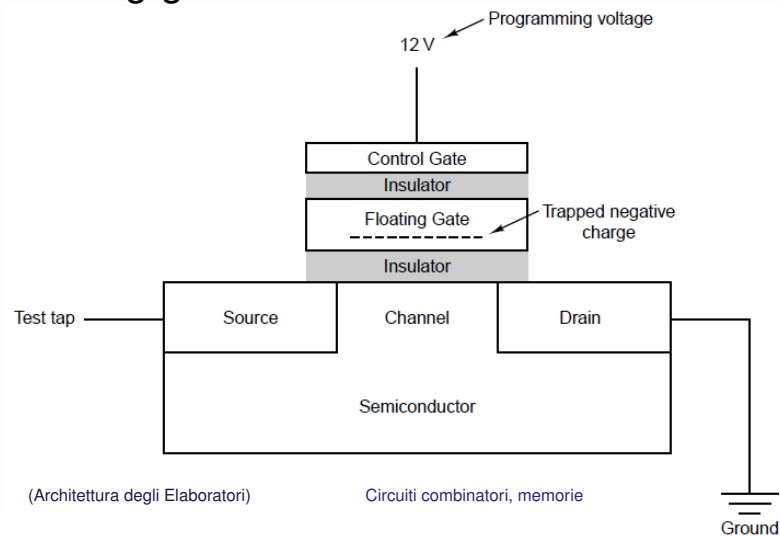
(Architettura degli Elaboratori)

Circuiti combinatori, memorie

72 / 74

Memorie EPROM, EEPROM, Flash

Floating-gate MOSFET



73 / 74

Classificazione delle memoria

Type	Category	Erase	Byte alterable	Volatile	Typical use
SRAM	Read/write	Electrical	Yes	Yes	Level 2 cache
DRAM	Read/write	Electrical	Yes	Yes	Main memory (old)
SDRAM	Read/write	Electrical	Yes	Yes	Main memory (new)
ROM	Read-only	Not possible	No	No	Large-volume appliances
PROM	Read-only	Not possible	No	No	Small-volume equipment
EPROM	Read-mostly	UV light	No	No	Device prototyping
EEPROM	Read-mostly	Electrical	Yes	No	Device prototyping
Flash	Read/write	Electrical	No	No	Film for digital camera

(Architettura degli Elaboratori)

Circuiti combinatori, memorie

74 / 74