

Sprawozdanie z układów logicznych

Jan Maciuk - 272664

Michał Dudniczenko - 272677

Ćwiczenie 5

Grupa 5. Czwartek 13:15-15:00

Temat: Synteza układu synchronicznego

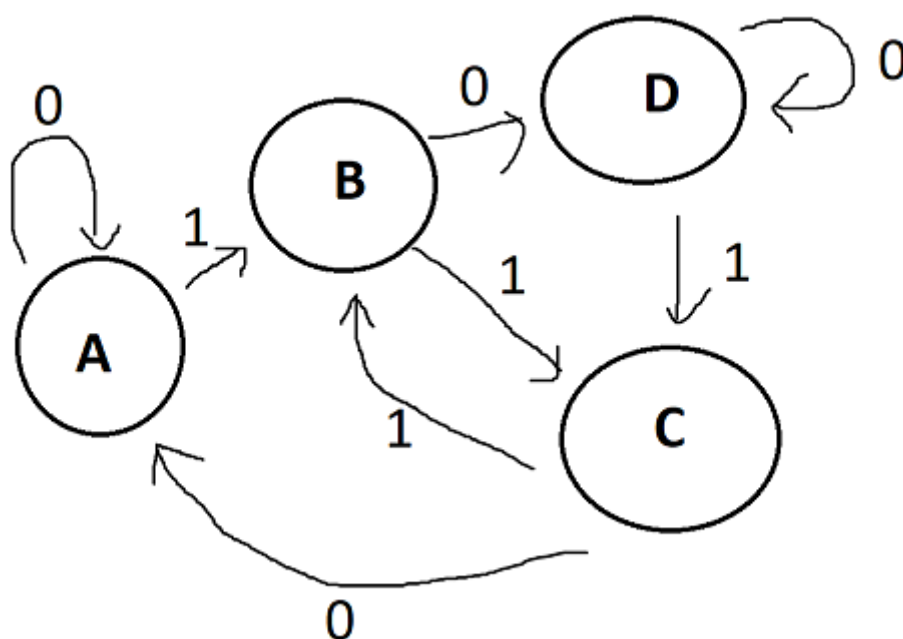
Wstęp:

W tym ćwiczeniu zaprojektujemy układ synchroniczny rozdzielający jedyńki na parzyste i nieparzyste, zarówno jako układ Moore'a jak i Mealy'ego. Układ ten będzie taktowany przez zegar (jako że jest synchroniczny), posiada on jedno wyjście nazwane "X" i dwa wejścia, odpowiednio Z_1 i Z_2 dla jedynek nieparzystych i parzystych. Zasadniczą różnicą pomiędzy układami/automatami Moore'a i Mealy'ego to to że w układzie Moore'a wyjście jest funkcją tylko stanu wewnętrznego, tak więc zmiana wejścia będzie skutkowała zmianą stanu wyjściowego dopiero po ciągu zegara. Natomiast układ Mealy'ego posiada wyjścia zależne bezpośrednio od wejść, nie tylko od stanu wewnętrznego, także ich stan może zmienić się od razu. Bez oczekiwania na cykl zegara, także tylko w układzie Mealy'ego wyjścia mogą być podłączone do elementów asynchronicznych (na przykład bramek operujących bezpośrednio na sygnale wejściowym).

Projektowanie układów:

1. Układ Moore'a:

Graf stanów-wyjść:



Legenda:

Oznaczenia stanów:

A - ($Z_1Z_2=00$) parzysta 1 \rightarrow 0 lub stan początkowy

B - ($Z_1Z_2=10$) nieparzysta 1

C - ($Z_1Z_2=01$) parzysta 1

D - ($Z_1Z_2=11$) nieparzysta 1 \rightarrow 0

Wartości znajdujące się nad strzałkami między stanami odpowiadają wartościom podawanym na wejście X.

Tablica stanów-wyjść:

| Stan / X | 0 | 1 | Z1Z2 |
|----------|---|---|------|
| A | A | B | 00 |
| B | D | C | 10 |
| C | A | B | 01 |
| D | D | C | 00 |

Legenda stanów tak samo jak na grafie wyżej.

Kodowanie stanów:

| Stan | Q2Q1 |
|------|------|
| A | 00 |
| B | 01 |
| C | 10 |
| D | 11 |

gdzie Q1, Q2 to wyjścia odpowiednich przerzutników D, (Q1 to ten wyżej na schemacie)

Zakodowana tablica stanów-wyjść uwzględniająca wyjścia przerzutników (zapisana w kodzie Graya pod kątem późniejszej minimalizacji):

| Q2Q1 / X | 0 | 1 | Z1Z2 |
|----------|----|----|------|
| 00 | 00 | 01 | 00 |
| 01 | 11 | 10 | 10 |
| 11 | 11 | 10 | 00 |
| 10 | 00 | 01 | 01 |

Otrzymywanie funkcji wzбудzających wejścia przerzutników

Tablica wzbudzeń przerzutnika D:

| D | Q(t) | Q(t+1) |
|---|------|--------|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

Tablica wejść-wyjść przerzutników pokazująca ich zależności między sobą uwzględniając zmienną X podawaną na wejście:

| | D1 | | D2 | |
|----------|----|---|----|---|
| Q2Q1 / X | 0 | 1 | 0 | 1 |
| 00 | 0 | 1 | 0 | 0 |
| 01 | 1 | 0 | 1 | 1 |
| 11 | 1 | 0 | 1 | 1 |
| 10 | 0 | 1 | 0 | 0 |

Po minimalizacji z użyciem tablic Karnaugh'a otrzymujemy funkcje wejść przerzutników:

$$D1 = X'Q1 + XQ1'$$

$$D2 = Q1$$

Otrzymywanie funkcji wyjść:

-wyjście Z1:

| Q2 / Q1 | 0 | 1 |
|---------|---|---|
| 0 | 0 | 1 |
| 1 | 0 | 0 |

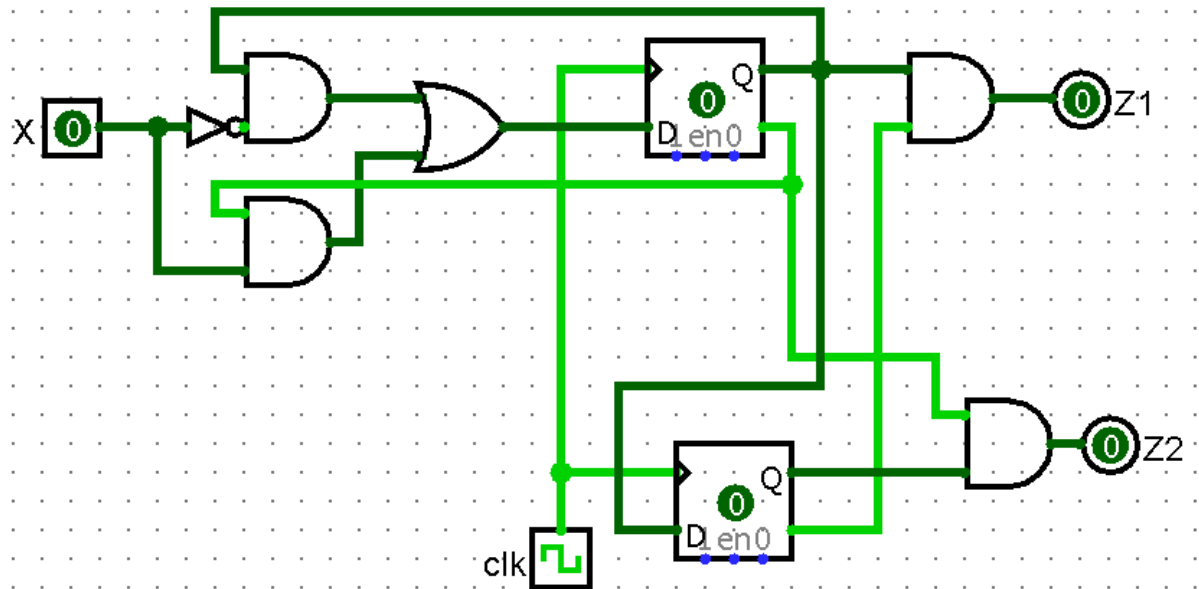
$$Z1 = Q1Q2'$$

-wyjście Z2:

| Q2 / Q1 | 0 | 1 |
|---------|---|---|
| 0 | 0 | 0 |
| 1 | 1 | 0 |

$$Z2 = Q1'Q2$$

Zaprojektowany układ synchroniczny zgodny ze specyfikacją zawartą w instrukcji do ćwiczenia realizujący funkcję “rozdzielacza jedynek” jako układ Moore’a:



2. Układ Mealy'ego:

Efekt który chcemy osiągnąć to przełączanie wyjścia na którym stan jest wysoki z każdym pulsem zegara kiedy wejście jest w stanie 1. W tym celu można wykorzystać przerzutnik JK, a mianowicie jego właściwość: odwrócenie stanu kiedy na obydwie wejścia podany zostanie stan wysoki. Podczas procesu syntezy powinniśmy dojść do tego efektu.

Tablica stanów-wyjść:

Układ rozpoczyna od stanu A

| Stan x | 0 | 1 | z1 z2 |
|--------|---|---|-------|
| A | A | B | 0 0 |
| B | D | C | 1 0 |
| C | A | B | 0 1 |
| D | D | C | 0 0 |

Przypisując wartości wyjść przejściom pomiędzy stanami a nie tylko samym stanom można zredukować liczbę stanów i tym samym zminimalizować tabelę, zachowując wszystkie informacje. Są to dwa stany ale z 3 możliwymi kombinacjami wyjść. Z tych stanów można przejść do jednakowych stanów wewnętrznych, różnicami są tylko stany wyjść.

Tablica po minimalizacji:

| Stan x | 0 | 1 |
|--------|------|------|
| A | A/00 | B/10 |
| B | B/00 | A/01 |

Kodowanie stanów:

Stan A - 0

Stan B - 1

| Stan x | 0 | 1 |
|--------|------|------|
| 0 | 0/00 | 1/10 |
| 1 | 1/00 | 0/01 |

Graf stanów-wyjść:

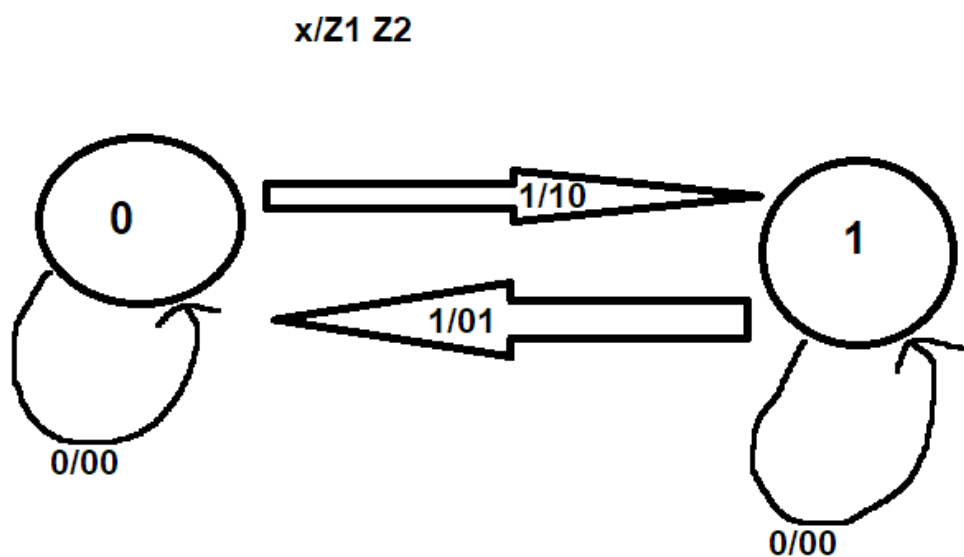


Tabela stanów i wejść przerzutnika JK:

| Q(t) | Q(t+1) | X | J | K |
|------|--------|----------|----------|----------|
| 0 | 0 | 0 | 0 | x |
| 1 | 1 | 0 | x | 0 |
| 0 | 1 | <u>1</u> | <u>1</u> | x |
| 1 | 0 | <u>1</u> | x | <u>1</u> |

Odczyt tabeli: np. dla wiersza 3: Żeby przejść ze stanu 0 do stanu 1 wejście X musi mieć stan wysoki, i J musi mieć stan wysoki, wartość na K nie ma znaczenia. Na przykład przejście ze stanu wysokiego do stanu niskiego nastąpi przy K=1 niezależnie od stanu J, jeżeli J=0 to będzie to K zadziała jako wejście resetujące, a jeżeli J=1 to spowoduje to właściwość przerzutnika JK, według której przy obydwu wejściach w stanie wysokim wartość wyjściowa jest zamieniana.

Z powyższej tabeli łatwo możemy odczytać funkcje wzbudzeń wejść przerzutnika JK (elementy podkreślone w tabeli):

J=x

K=x

Zgodnie z początkowym założeniem, pożądany efekt cyklicznego przełączania wyjścia ze stanem wysokim osiągniemy podając wejście jednocześnie na stan wysoki i niski. Jednak sam przerzutnik JK nie spełnia założonych wymagań układu. W takiej sytuacji wejścia J i K zawsze mają ten sam stan, jeżeli podamy stan niski (0 w ciągu testowym) przerzutnik podtrzyma ostatnią wartość. A docelowy układ powinien podawać 0 na obydwu wyjściach w przypadku napotkania "0" w ciągu testowym, musimy więc zastosować odpowiedni element który zerowałby wyjścia jeżeli wejście jest niskie. To zadanie spełni bramka AND, łącząca wyjścia przerzutnika z wejściem x, poda stan wysoki dalej tylko jeśli obydwie wartości będą 1. Dla ścisłości można przedstawić te same obserwacje na podstawie tablic:

Wyjście Z_1 :

| Q | X | |
|---|---|---|
| 0 | 0 | 0 |
| 1 | 0 | 1 |

Wyjście Z_2 :

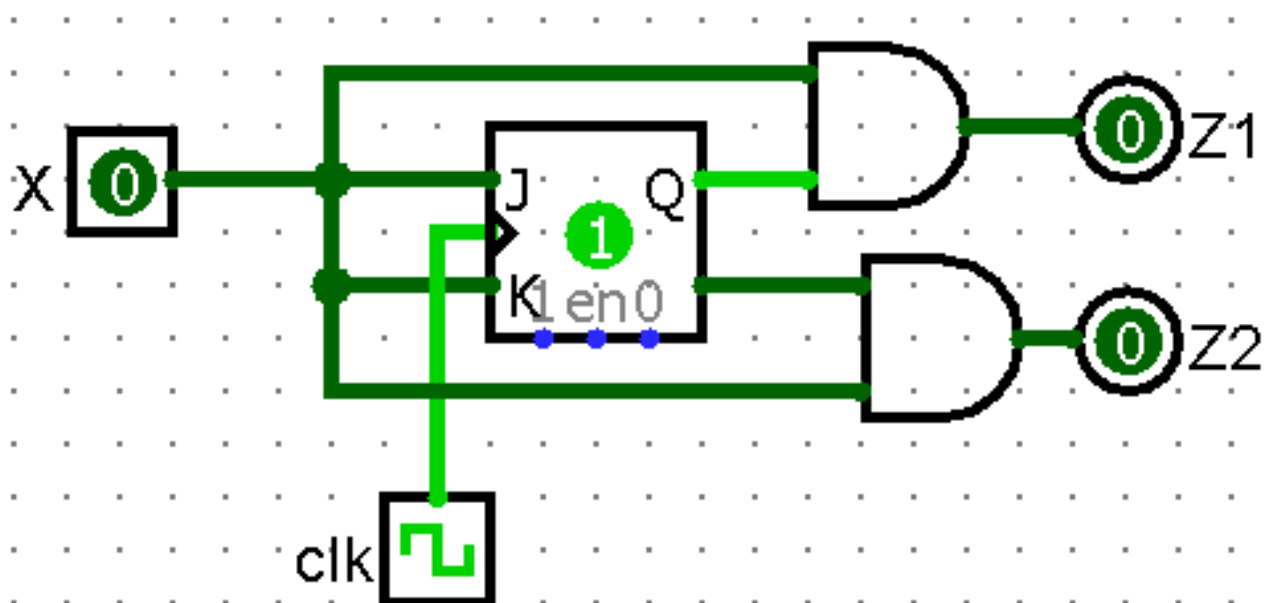
| Q / X | 0 | 1 |
|-------|---|---|
| 0 | 0 | 1 |
| 1 | 0 | 0 |

$$Z_1 = XQ$$

$$Z_2 = X\bar{Q}$$

Zgodnie z powyższym opisem, połączenie obydwu wyjść bramką AND z wejściem X pozwoli uzyskać układ funkcjonujący zgodnie z założeniami.

Schemat zaprojektowanego układu:



Analiza działania Układów:

Analiza układu Moore'a dla dwóch przykładowych sekwencji wejściowych:

sekwencja nr 1: 1101001110

wyjscie Z_1 : 1001000100

wyjscie Z_2 : 0100001010

sekwencja nr 2: 0101011001

wyjscie Z_1 : 0100010001

wyjscie Z_2 : 0001001000

Analizując otrzymane wyniki można stwierdzić, że układ działa poprawnie, zgodnie z założeniem, nieparzyste jedyńki podawane są na wyjście Z_1 , a parzyste jedyńki podawane są na wyjście Z_2 .

Analiza układu Mealy'ego dla tych samych sekwencji wejściowych:

sekwencja nr 1: 1101001110

wyjscie Z_1 : 1001000100

wyjscie Z_2 : 0100001010

sekwencja nr 2: 0101011001

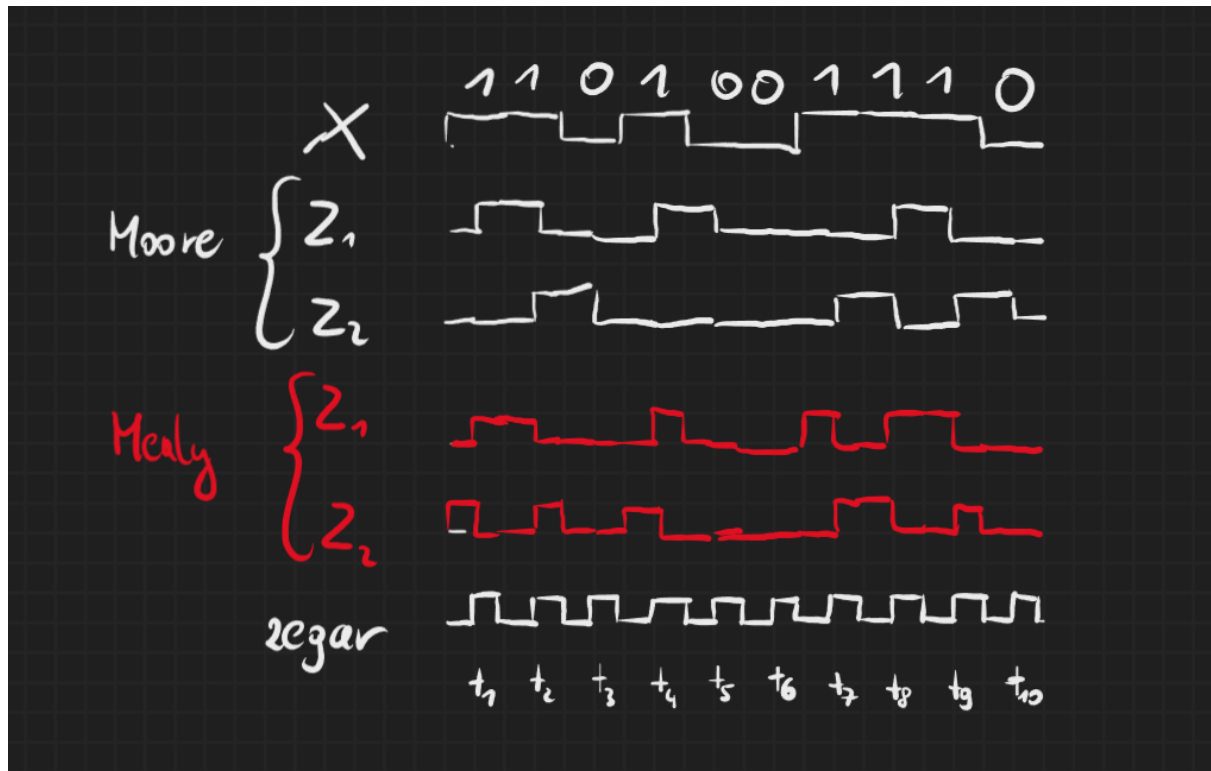
wyjscie Z_1 : 0100010001

wyjscie Z_2 : 0001001000

Analizując otrzymane wyniki stwierdzamy, że oba układy działają jednakowo i poprawnie.

Diagramy czasowe dla obu układów:

sekwencja nr 1:



sekwencja nr 2:

