Auszug aus dem Datenblatt mit den relevanten Registern

1 GPIO Register

Register 1.1: GPIODATA: GPIO Data (Offset 0x000)



DATA Lesend: Zeigt den aktuellen Zustand des entsprechenden Pins an (falls als

Eingang konfiguriert)

Schreibend: Setzt den aktuellen Zustand des entsprechenden Pins (falls als Aus-

gang konfiguriert)

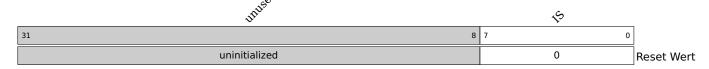
Register 1.2: GPIODIR: GPIO Direction (Offset 0x400)



DIR Falls 1: Entsprechender Pin ist Ausgang.

Falls 0: Entsprechender Pin ist Eingang.

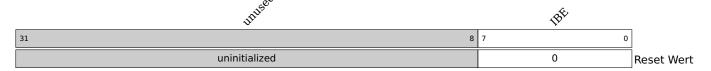
Register 1.3: GPIOIS: GPIO Interrupt Sense (Offset 0x404)



IS Falls 1: Erkennung von Pegel (Level) ist aktiv.

Falls 0: Erkennung von Flankenwechsel (Edges) ist aktiv.

Register 1.4: GPIOIBE: GPIO Interrupt Both Edges (Offset 0x408)



IBE Falls 1: Beide Flanken triggern einen Interrupt.

Falls 0: Die über GPIOIEV konfigurierte Flanke triggert einen Interrupt.

Register 1.5: GPIOIEV: GPIO Interrupt Event (Offset 0x40C)

 Ights

 31
 8
 7
 0

 uninitialized
 0
 Reset Wert

Falls 1: Steigende Flanke oder High-Pegel triggert Interrupt.

Falls 0: Fallende Flanke oder Low-Pegel triggert Interrupt.

Register 1.6: GPIOIM: GPIO Interrupt Mask (Offset 0x410)

 Intribo
 Intribo

 31
 8
 7
 0

 uninitialized
 0
 Reset Wert

IME Falls 1: Interrupt wird an den Interrupt Controller weitergereicht.

Falls 0: Interrupt ist maskiert.

Register 1.7: GPIORIS: GPIO Raw Interrupt Status (Offset 0x414)

IDENTIFY RESET WEST STATES OF THE STATES OF

RIS Falls 1: Interrupt ist aufgetreten.

Falls 0: Interrupt ist nicht aufgetreten.

Register 1.8: GPIOMIS: GPIO Masked Interrupt Status (Offset 0x418)

 31
 8
 7
 0

 uninitialized
 0
 Reset Wert

MIS Falls 1: Interrupt ist aufgetreten und wurde an den Interrupt Controller weitergereicht.

Falls 0: Interrupt ist maskiert oder nicht aufgetreten.

Register 1.9: GPIOICR: GPIO Interrupt Clear (Offset 0x41C)

 31
 8
 7
 0

 uninitialized
 0
 Reset Wert

IC Falls 1: geschrieben wird: Interrupt wird zurückgesetzt.

Falls 0: geschrieben wird: keine Änderung.

Register 1.10: GPIOAFSEL: GPIO Alternate Function Select (Offset 0x420)

31 8 7 0

uninitialized 0 Reset Wert

AFSEL Falls 1: Pin wird von anderer Peripherie gesteuert.

Falls 0: Pin ist GPIO Pin.

Register 1.11: GPIOPUR: GPIO Pull-Up Select (Offset 0x510)

PUR Falls 1: Pull-up Widerstand aktiviert.

Falls 0: Pull-up Widerstand deaktiviert.

Register 1.12: GPIOPDR: GPIO Pull-Down Select (Offset 0x514)

PDE Falls 1: Pull-down Widerstand aktiviert.

Falls 0: Pull-down Widerstand deaktiviert.

Register 1.13: GPIODEN: GPIO Digital Enable (Offset 0x51C)

DEN Falls 1: Digitalfunktionen des Pins aktiviert.

Falls 0: Digitalfunktionen des Pins deaktiviert.

Register 1.14: GPIOAMSEL: GPIO Analog Mode Select (Offset 0x528)

 Interest
 Applies

 31
 8
 7
 0

 uninitialized
 0
 Reset Wert

AMSEL Falls 1: Analogfunktionen des Pins aktiviert.

Falls 0: Analogfunktionen des Pins deaktiviert.

ю	Pin	Analog	Digital Function (GPIOPCTL PMCx Bit Field Encoding) ^a													
10	Pin	Function	1	2	3	4	5	6	7	8	9	14	15			
PA0	17	-	U0Rx	-	-	-	-	-	-	CAN1Rx	-	-	-			
PA1	18	-	UOTx	-	-	-	-	-	-	CAN1Tx	-	-	-			
PA2	19	-	-	SSI0Clk	-	-	-	-	-	-	-	-	-			
PA3	20	-	-	SSI0Fss	-	-	-	-	-	-	-	-	-			
PA4	21	-	-	SSI0Rx	-	-	-	-	-	-	-	-	-			
PA5	22	-	-	SSIOTx	-	-	-	-	-	-	-	-	-			
PA6	23	-	-	-	I2C1SCL	-	M1PWM2	-	-	-	-	-	-			
PA7	24	-	-	-	I2C1SDA	-	M1PWM3	-	-	-	-	-	-			
PB0	45	USB0ID	U1Rx	-	-	-	-	-	T2CCP0	-	-	-	-			
PB1	46	USB0VBUS	U1Tx	-	-	-	-	-	T2CCP1	-	-	-	-			
PB2	47	-	-	-	I2C0SCL	-	-	-	T3CCP0	-	-	-	-			
PB3	48	-	-	-	I2C0SDA	-	-	-	T3CCP1	-	-	-	-			
PB4	58	AIN10	-	SSI2Clk	-	M0PWM2	-	-	T1CCP0	CAN0Rx	-	-	-			
PB5	57	AIN11	-	SSI2Fss	-	морум3	-		T1CCP1	CANOTX	-	-	-			
PB6	1	-	-	SSI2Rx	-	M0PWM0	-		TOCCP0	-	-	-	-			
PB7	4	-	-	SSI2Tx	-	M0PWM1	-	-	TOCCP1	-	-	-	-			

Figure 1: GPIO Pins und Alterate Functions

	PMCT		Reg P ^{MC6}	er 1.15: (GPI	PACA PACA	iPIد	O Port Co	ontr	OI (Offse	et (0x52C)		PMCO		
31	28	27	24	23	20	19	16	15	12	11	8	7	4	3	0]
	0		0		0		0		0		0		0		0	Reset Wert

PMCn

Wählt die Funktion für Pin n nach Abbildung 1 aus.

2 SysTick Timer Register

Register 2.1: STCTRL: SysTick Control and Status Register (Offset 0x010)

	unised	رح	U ^K I	CLITY CLITY	RC STEE	ABLE
32	1	16	15 3	2 1	0	
	uninitialized	0	uninitialized	1 0	0	Reset Wert

COUNT Falls 0: hat der SysTick seit dem letzten Zeitpunkt zu dem dieses Bit gelesen

wurde nicht bis 0 gezählt

CLK_SRC Falls 0: wird die durch 4 geteilte Precision Internal Oscillator Clock (PIOSC)

verwendet

Falls 1: wird die System Clock verwendet

INTEN Falls 1: löst der SysTick Timer Interrupts aus

ENABLE Falls 1: aktiviert den SysTick Timer, lädt den RELOAD Wert und läuft peri-

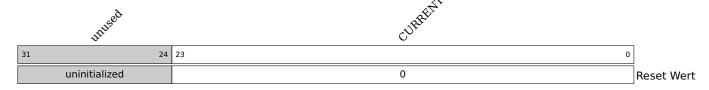
odisch von RELOAD Wert bis 0

Register 2.2: STRELOAD: SysTick Reload Value Register (Offset 0x014)

unused	RELOAD	
31 24	23 0	
uninitialized	0	Reset Wert

RELOAD Der Reload Wert

Register 2.3: STCURRENT: SysTick Current Value Register (Offset 0x018)



CURRENT Der aktuelle Zählerwert

3 ADC Register

Register 3.1: ADCACTSS: ADC Active Sample Sequencer (Offset 0x000)

	unised		øi ⁽	ड्रि	unused		AS AS	ET S	ENS	EAN.	it ^{NO}
31		17	16	15		4	3	2	1	0	
	uninitialized		0		uninitialized		0	0	0	0	Reset Wert

BUSY Falls 1: ADC ist beschäftigt, sonst 0

ASENn Aktiviert den entsprechenden Sample Sequencer, falls 1 geschrieben wird

Register 3.2: ADCEMUX: Event Multiplexer (Offset 0x014)

unuset	EMS	EMA	ENI	FINO	
31 16	15 12	11 8	7 4	3 0	
uninitialized	0	0	0	0	Reset Wert

EMn Event-Multiplexer für Sequencer n

Wert	Trigger durch
0	CPU
1, 2	Analog Comparator
4	GPIO-Pin
5	Timer
6, 7, 8, 9	PWM
15	Immer

Register 3.3: ADCPSSI: Processor Sample Sequence Initiate (Offset 0x028)

ÇŞÝ	insted	ट्य		કુઝ	ક્રો	57	50	
31	30 28	27	26 4	3	2	1	0	Ì
0	reserved	0	reserved	0	0	0	0	Reset

Falls 1: Sequencer 3 starten
Falls 1: Sequencer 2 starten
Falls 1: Sequencer 1 starten
Falls 1: Sequencer 0 starten

Register 3.4: ADCSSMUX0: ADC Sample Sequence Input Multiplexer Select 0 (Offset 0x040)

	MIT,	MITE	MITE	MITTE	MIX	MILL	MIXI	MITE	
3:	L 28	27 24	23 20	19 16	15 12	11 8	7 4	3 0	
	0	0	0	0	0	0	0	0	Reset

MUXn Wählt einen der Kanäle (AIN0-7) aus

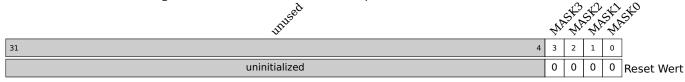
TSn Falls 1: Temperatursensor anstatt Analogeingang

IEn Falls 1: Sampling löst Interrupt aus

ENDn Falls 1: Letztes Sample

Dn Falls 1: Differentielles Abtasten des Signals

Register 3.6: ADCIM: ADC Interrupt Mask (Offset 0x008)



MASKn Aktiviert Weiterleitung des Raw Interrupt Status

Register 3.7: ADCISC: ADC Interrupt Status and Clear (Offset 0x00C)

in the state of th	4	94	14	14	9
31 4	3	2	1	0]
uninitialized	0	0	0	0	Reset Wert

INn Lesend: Liefert den maskierten Interrupt Status zurück

Schreibend: Falls 1 geschrieben wird, wird der Interrupt Status gelöscht

4 UART

Register 4.1: UARTCTL: UART Control (Offset 0x030)

unised	C.Y.	SEL	SER	y.\?	S. S. S.	927	S. S	ÊK	È B	ç ço	45	ŝ,	154	ARI	J. SIP	ET I	RIFE
31 16	15	14	12	11	11	10	9	8	7	6	5	4	3	2	1	0]
uninitialized	0	0	0		0	0	1	1	0	0	0	0	0	0	0	0	Reset Wert

CTSEN Falls 1: Clear to Send ist aktiviert

RTSEN Falls 1: Request to Send ist aktiviert

RTS Falls 1: Request to Send Bit ist gesetzt

RXE Falls 0: UART Receive ist deaktiviert

TXE Falls 0: UART Transmit ist deaktiviert

LBE Falls 1: UART Loop Back ist aktiviert

HSE Falls 1: UART wird mit Systemclock dividiert durch 8 betrieben (Default:

System Clock/16)

EOT Falls 1: End of Tansmission TXRIS Bit wird gesetzt nach dem alle Bits inkl.

Stopp Bits gesendet wurden

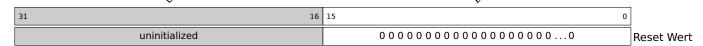
SMART Falls 1: Smart Card mode ist aktiviert

SIRLP Falls 1: UART SIR Low-Power ist aktiviert

SIREN Falls 1: UART SIR ist aktiviert

UARTEN Falls 1: UART ist aktviert

Register 4.2: UARTIBRD: UART Integer Baud-Rate Divisor (Offset 0x024)



DIVINT Integer Baud Rate Divisor

Register 4.3: UARTFBRD: UART Fractional Baud-Rate Divisor (Offset 0x024)



DIVFRAC Fractional Baud-Rate Divisor

Register 4.4: UARTLCRH: UART Line Control (Offset 0x02C)

J. T. T. C.	SP	S WILE	, FE	SSI	27 ES	SAF	BR	\
31 8	1	6 5	4	3	2	1	0	
uninitialized	0	0	0	0	0	0	0	Reset Wert

SPS Falls 1: UART Stick Parity Select ist aktiviert

WLEN UART Word Length: $0x0 \rightarrow 5$ Bits, $0x1 \rightarrow 6$ Bits, $0x02 \rightarrow 7$ Bits, $0x03 \rightarrow 8$

Bits

FEN Falls 1: Transmit und Receive FIFOs aktiviert

STP2 Falls 1: Zwei Stopp Bits aktiviert

EPS Falls 1: UART Even Parity Select aktiviert

PEN Falls 1: UART Parity Enable aktiviert

BRK Falls 1: UART Send Break - Falls 0: Normaler Modus

Register 4.5: UARTFR: UART Flag (Offset 0x018)



TXFE Falls 1: UART Transmit FIFO Empty

RXFF Falls 1: UART Receive FIFO Full

TXFF Falls 1: UART Transmit FIFO Full

RXFE Falls 1: UART Receive FIFO Empty

BUSY Falls 1: UART Busy gesetzt \rightarrow UART sendet Daten

CTS Falls 1: Clear To Send

5 System Control Register

Register 5.1: RCGCGPIO: General-Purpose Input/Output Run Mode Clock Gating Control (Offset 0x608)

inite at the second of the sec	ණ	24	<i>₹</i> 3	\$	<i>8</i> .)	PO
31 4	5	4	3	2	1	0
uninitialized	0	0	0	0	0	0

Reset Wert

R5	Falls 1: Clock an GPIO Port F aktiv
R4	Falls 1: Clock an GPIO Port E aktiv
R3	Falls 1: Clock an GPIO Port D aktiv
R2	Falls 1: Clock an GPIO Port C aktiv
R1	Falls 1: Clock an GPIO Port B aktiv
RO	Falls 1: Clock an GPIO Port A aktiv

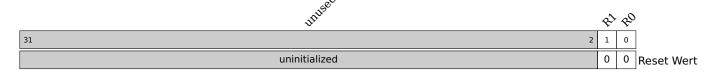
Register 5.2: PRGPIO: General-Purpose Input/Output Peripheral Ready (Offset 0xA08) $^{\diamond}$

inise	ďζ	RA	4 3	, D	₽)	20
31 4	5	4	3	2	1	0
uninitialized	0	0	0	0	0	0

Reset Wert

R5	Falls 1: GPIO Port F bereit
R4	Falls 1: GPIO Port E bereit
R3	Falls 1: GPIO Port D bereit
R2	Falls 1: GPIO Port C bereit
R1	Falls 1: GPIO Port B bereit
RO	Falls 1: GPIO Port A bereit

Register 5.3: RCGCADC: Analog-to-Digital Converter Run Mode Clock Gating Control (Offset 0x638)



R1 Falls 1: Clock an ADC Modul 1 aktiv

R0 Falls 1: Clock an ADC Modul 0 aktiv

Register 5.4: PRADC: Analog-to-Digital Converter Peripheral Ready (Offset 0xA38)



R1 Falls 1: ADC Modul 1 bereit
R0 Falls 1: ADC Modul 0 bereit

Register 5.5: RCGCUART: Universal Asynchronous Receiver/Transmitter Run Mode Clock Gating Control (Offset 0x618)

	.e&										
	unusad		\$1)	\$6	&p	RA	\$3	\$J	87	80	
31		8	1	1	1	1	0	1	1	0	
	uninitialized		0	0	0	0	0	0	0	0	Reset Wert
R7	Falls 1: Clock an UART Modul 7 aktiv										
R6	Falls 1: Clock an UART Modul 6 aktiv										
R5	Falls 1: Clock an UART Modul 5 aktiv										
R4	Falls 1: Clock an UART Modul 4 aktiv										
R3	Falls 1: Clock an UART Modul 3 aktiv										
R2	Falls 1: Clock an UART Modul 2 aktiv										
R1	Falls 1: Clock an UART Modul 1 aktiv										
RO	Falls 1: Clock an UART Modul 0 aktiv										

Register 5.6: PRUART: Universal Asynchronous Receiver/Transmitter Peripheral Ready (Offset 0xA18) $\stackrel{\triangleright}{\sim}$

	inised	_R S	Se	\$\disp	24	B	D	Q)	20	
31	·	8 1	1	1	1	0	1	1	0	
	uninitialized	0	0	0	0	0	0	0	0	Reset Wert
R7	Falls 1: UART Modul 7 bereit									
R6	Falls 1: UART Modul 6 bereit									
R5	Falls 1: UART Modul 5 bereit									
R4	Falls 1: UART Modul 4 bereit									
R3	Falls 1: UART Modul 3 bereit									
R2	Falls 1: UART Modul 2 bereit									
R1	Falls 1: UART Modul 1 bereit									
RO	Falls 1: UART Modul 0 bereit									