

# Domande & Risposte

**NB:** Siete pregati di non cambiare font, dimensione, colori, non usare elenchi speciali o qualunque altra cosa che possa incasinare l'impaginazione. La numerazione delle domande fatela a mano.

Salvate solo in .odt

Tips: Se ogni volta che andate a capo vi fa da solo un elenco puntato andate in:

Strumenti/Correzione automatica/Opzioni e togliete la spunta da "Applica numerazione - simbolo".

1) Si enuncino le leggi di De-Morgan in forma AND e OR e se ne verifichi una delle due mediante tabella di verità.

1)

$\overline{AB} = \overline{A+B}$							$\overline{A+B} = \overline{A}\overline{B}$						
A	B	AB	$\overline{AB}$	$\overline{A}$	$\overline{B}$	$\overline{A+B}$	A	B	A+B	$\overline{A+B}$	$\overline{A}$	$\overline{B}$	$\overline{AB}$
0	0	0	1	1	1	1	0	0	0	1	1	1	1
0	1	0	1	1	0	1	0	1	1	0	1	0	0
1	0	0	1	0	1	1	1	0	1	0	0	1	0
1	1	1	0	0	0	0	1	1	1	0	0	0	0

2) È corretto affermare che le frequenze di clock delle CPU nei prossimi anni non potranno aumentare significativamente? Motivare la risposta.

2) Si in quanto sono stati ormai raggiunti i limiti fisici:

- le frequenze creano disturbi e calore difficile da dissipare
- ci sono ritardi nella propagazione del segnale
- problemi di sincronizzazione

3) Discutere PRO e CONTRO di bus sincroni e asincroni.

3) Nel bus sincrono lo scambio di dati è scandito da un clock, è più facile da realizzare ma è limitato in quanto tutto deve avvenire in tempi multipli del tempo di ciclo, quindi si spreca tempo. Nel bus asincrono invece lo slave esegue il lavoro nel minor tempo possibile poi mette i dati sul bus e il master li legge. Quindi c'è un risparmio di tempo ma questo genere di bus è più complesso da realizzare.

4) Cos'è il "Data Path"?

4) Il ciclo di Data Path è il passaggio di due operandi attraverso la ALU e la memorizzazione del risultato in un nuovo registro.

5) Si descriva brevemente cosa si intende per: 1) compilatore, 2) assembler, 3) linker.

5) Compilatore: è un programma che traduce una serie di istruzioni scritte in un linguaggio di alto livello in istruzioni di un'altro linguaggio.

Assembler: traduce le istruzioni assembly in linguaggio macchina.

Linker: è il programma che si occupa di collegare i vari moduli (librerie o sottoprogrammi) creando una singola unità eseguibile.

6) A cosa può servire in pratica un multiplexer?

6) Seleziona uno degli n ingressi attraverso dei bit di controllo mandandolo in una sola uscita. Viene utilizzato per linee telefoniche e in qualsiasi altro ambiente in cui serva uno switch tra più ingressi.

7) Fornire uno schema di massima che identifica le componenti principali (datapath, registri, control store, porte verso la memoria, ecc.) di una microarchitettura. (vedi pdf 3 pag 8)

8) Attraverso quali componenti di base è possibile realizzare memorie RAM statiche? e memorie RAM dinamiche?

8) Static RAM (SRAM) : circuiti FLIP-FLOP tipo D, molto veloci ma costose.  
Dinamic RAM (DRAM) : array di celle ognuna costituita da un transistor più un condensatore, economiche ma più lente.

9) Descrivere (anche attraverso un esempio) che cos'è il fetch delle istruzioni.

9) Il fetch delle istruzioni consiste nel leggere l'istruzione seguente dalla memoria e metterla in IR e poi incrementare PC per indicare l'istruzione seguente. Es: viene messa in IR l'istruzione 00 04 56 00 00 00 che si trovava all'indirizzo 20h (puntato da PC). PC viene incrementato.

10) A cosa serve l'unità floating point in una CPU? Che differenze ci sono tra unità floating point e ALU?

10) Serve a processare informazioni in formato floating point (virgola mobile), mentre la ALU lavora solo con numeri interi.

11) Per quale motivo una memoria cache è in grado di migliorare (anche radicalmente) le prestazioni di una CPU?

11) La RAM per quanto sia veloce è comunque molto più lenta della CPU, così viene interposta una piccola e rapidissima memoria (la cache) tra CPU e RAM. Si cerca quindi di prevedere le richieste della CPU mettendo blocchi di memoria non richiesti nella cache. Così la CPU prima di controllare nella RAM avrà buone probabilità di trovare subito il dato cercato nella Cache. In caso la previsione non si dimostri utile il tempo per trovare il dato risulterà leggermente maggiore perché oltre a controllare nella RAM la CPU sarà passata anche per la Cache.

12) Cosa significa che una CPU ha un'architettura a 32 bit? Per quale motivo una CPU a 32 bit è più veloce di una CPU a 16 bit che opera alla stessa frequenza ?

12) 32 bit è un aggettivo usato per descrivere l'architettura di una determinata CPU, che usa i registri interni, il bus degli indirizzi o bus dei dati di quella dimensione. E' più veloce di un'architettura a 16 bit perché in uno stesso ciclo di clock alla stessa frequenza vengono processati il doppio dei dati.

13) Quali operazioni è normalmente in grado di eseguire una ALU?

13) Operazioni logiche come AND, OR..., operazioni aritmetiche come sottrazioni e addizione, spesso anche divisione e moltiplicazione, addizione binaria.

14) Calcolare il tempo impiegato da una CPU operante a 2GHz per eseguire un frammento di programma composto da: 5 istruzioni di tipo A, 3 di tipo B e 2 di tipo C, sapendo che i tre tipi di istruzioni richiedono rispettivamente 10, 20 e 30 cicli di datapath.

14)  $f_{CPU} = 2\text{ghz}$ ,  $ISa = 5$ ,  $ISb = 3$ ,  $ISc = 2$ ,  $nCa = 10$ ,  $nCb = 20$ ,  $nCc = 30$ ,  $T_{es} = ?$

$T_{es} = T_{clock} * \text{SOMMATORIA}(\text{da } i=0 \text{ a } n)(N_i * C_{Pi})$

$T_{es} = 1/(2 * 10^9) * (5 * 10 + 3 * 20 + 2 * 30) = 85 * 10^{-9}$

$T_{es} = 170 / (2 * 10^9) = 85\text{ns}$

15) Che cos'è un Interrupt ?

15) Un Interrupt è il metodo con cui una periferica interrompe la CPU per segnalare

un determinato evento. La CPU può decidere se accettare o meno l'interruzione. Esiste una politica di arbitraggio (analoga a quella dei bus) in caso ci siano più interrupt contemporaneamente ed è gestita dal chip Intel 8259A.

16) Definire le modalità "Big Endian" e "Little Endian" e mostrare come la DWORD (12345678h) viene memorizzata, in ciascuna delle due modalità, a partire dall'indirizzo di memoria 1024.

16) Big endian inizia a scrivere dal byte più significativo, Little endian inizia dal byte meno significativo.

Big endian: (1024) 1-2,3-4,5-6,7-8 (1027)

Little endian: (1024) 7-8,5-6,3-4,1-2 (1027)

17) Descrivere il funzionamento di un Hard Disk.

17) Una testina attraversata da corrente elettrica scrive polarizzando la superficie del disco magnetico sotto di essa. Legge analizzando la corrente indotta nella testina dall'area del disco polarizzata

18) Spiegare che cos'è, a cosa serve e come funziona il DMA.

18) (Direct Memory Acces) E' un circuito che consente il trasferimento di dati tra le periferiche senza la partecipazione della CPU. Ha 4 registri che contengono:

Indirizzo iniziale, numero di byte, il numero del dispositivo e se i dati vanno letti o scritti. La CPU riempie questi registri e poi dà il via al trasferimento. Al termine la CPU viene avvertita attraverso un Interrupt.

19) Quale risposta dareste a un amico, non esperto di informatica, che vi chiede: è più efficiente un PC con una CPU a 64 bit che lavora a 1GHz o un PC con una CPU a 32 bit che lavora a 3GHz ?

19) Le prestazioni di un sistema a 64bit in teoria sono superiori a quelle di un 32bit, sempre che i programmi siano ottimizzati per questo tipo di architettura. Risponderei che se dovessi processare una grande quantità di dati, ottimizzata per lavorare in una CPU a 64 bit, sceglierei il primo. Se dovessi processare invece una quantità modesta di dati, che quindi non richiederebbero l'utilizzo di registri a 64 bit ma inferiori, preferirei avere una frequenza di clock maggiore in modo da calcolare più velocemente, sceglierei perciò il secondo.

20) Descrivere il funzionamento di un Flip-Flop.

20) Come il Latch (vedi domanda 41), l'unica differenza è che il cambiamento di stato è determinato dal fronte di salita/discesa del clock anziché dal livello alto/basso.

21) Discutere le principali differenze tra architetture RISC e CISC.

21) RISC (Reduced Instruction Set Computer) filosofia di progettazione di architetture per microprocessori formate da un ristretto [set di istruzioni](#) in grado di eseguire operazioni semplici che possono essere eseguite solitamente in un unico ciclo.

CISC ([Complex Instruction Set Computer](#)): filosofia di progettazione di architetture per microprocessori che predilige un set di istruzioni anche complesse con tempi di esecuzione molto diversi.

22) Come è noto la CPU carica dalla memoria sia le istruzioni che gli (eventuali) operandi delle stesse. Discutere le differenze tra i due caricamenti indicando le fasi nei quali avvengono.

22) Il caricamento delle istruzioni viene eseguito nella fase di fetch. Durante la fase

di decodifica la CPU capisce se ci sono degli operandi e, se ci sono, li carica dalla memoria nella fase di execute.

23) Spiegare brevemente perché un flip-flop può essere usato per memorizzare un bit.

23) Un flip flop può essere utilizzato per memorizzare un bit in quanto attraverso l'uso di due porte NOR (collegando l'uscita di una a un ingresso dell'altra) si riesce a mantenere lo stato impostato inizialmente e quindi mantenere i due output (il bit memorizzato e il suo complementare) invariati.

24) Discutere le principali differenze tra una porta di comunicazione seriale tipo RS232 e una porta USB.

24) Un porta seriale RS232 ha una velocità massima di 115 KBit/sec in quanto utilizza solo 3 segnali per il trasferimento. I bit vengono trasmessi uno alla volta. Nei connettori sono spesso presenti molte linee per il controllo e per la sincronizzazione. Una porta USB ha una velocità di 1,5 MB/sec nella versione 1.1 e 60 MB/sec nella versione 2.0. Essa permette di collegare fino a 127 periferiche allo stesso PC, alimenta la periferica, la quale può anche essere collegata e scollegata dal PC senza che questo venga riavviato.

25) Discutere i casi in cui il risultato di un'operazione in aritmetica finita non appartiene all'insieme dei valori rappresentabili e fare alcuni esempi pratici.

25) I casi possono essere 3:

OVERFLOW: quando il risultato è troppo grande in valore assoluto nell'insieme dei valori e non è rappresentabile

UNDERFLOW: quando il risultato è troppo piccolo in valore assoluto nell'insieme dei valori e non è rappresentabile

NON APPARTENENZA ALL'INSIEME: quando il risultato non appartiene all'insieme dei valori rappresentabili.

ES: numeri a precisione finita con 3 cifre senza virgola e senza segno

OVERFLOW:  $600 + 600 = 1200$

UNDERFLOW :  $300 - 600 = -300$

NON APPARTENENZA ALL'INSIEME:  $007 / 002 = 3,5$

26) Che cos'è e a cosa può servire l'Algebra di Boole?

26) L'algebra di Boole è un particolare tipo di algebra in cui le variabili e le funzioni possono solo avere valori 0 e 1. L'algebra Booleana può essere utilizzata per esprimere e semplificare circuiti digitali.

27) Spiegare perché nelle CPU più recenti si utilizzano due o più livelli di cache.

27) Nelle più recenti CPU vengono utilizzate più Cache in cascata per ottimizzare il rapporto costo/prestazioni. Infatti più la Cache è vicina alla CPU (livello più basso) più questa è veloce e costosa, e viceversa. Si utilizzano quindi livelli di Cache sempre più lontani, con ampiezza maggiore ma meno veloci, quindi anche meno costose.

28) Definire la "Distanza di Hamming" e mostrarne un esempio.

28) Date due stringhe (chiamiamole A e B) di bit e di ugual lunghezza si dice distanza di Hamming il numero di bit che bisogna cambiare in A per fare in modo che diventi uguale a B.

Es: 10011010

11011000

In questo caso la distanza di Hamming è 2.

29) Discutere brevemente la relazione esistente tra ISA e micro assembly language  
29) Il livello ISA e il micro assembly language sono entrambi “linguaggi” di basso livello. L'assembly è la trasformazione del livello ISA in un linguaggio mnemonico che oltre alla maggior intuitività offre anche altri vantaggi per il programmatore, come l'uso di etichette, costanti, macro ecc..

30) Descrivere brevemente i seguenti concetti: clock, periodo di clock, frequenza di clock.

30) Clock = segnale periodico dato da un quarzo

Periodo di Clock = tempo che intercorre tra due colpi di clock successivi

Frequenza di Clock = numero di colpi di clock eseguiti in un secondo

31) Illustrare il funzionamento della tecnica di arbitraggio del bus “Daisy Chaining”, precisando in quale modo è stabilita la priorità fra le periferiche.

31) Il Daisy Chaining è una tecnica di arbitraggio centralizzata, utilizza quindi un chip arbitro dal quale esce una linea output (Grant) che collega in serie tutti i dispositivi, e una linea “di richiesta” input comune a tutti i dispositivi. Quando un dispositivo vuole il controllo manda un segnale sulla linea di richiesta e di conseguenza l'arbitro attiva la linea di Grant. Il dispositivo più vicino controlla se è lui il richiedente, se così non fosse propaga il segnale al successivo ecc..fino ad arrivare al richiedente. Quindi hanno precedenza i dispositivi più “vicini” all'arbitro che solitamente sono le periferiche piuttosto che la CPU in modo da salvaguardarsi dalla perdita di dati.

34) Spiegare la differenza tra assembly e micro assembly.

34) Il linguaggio assembly (che costituisce l'ISA) contiene molte istruzioni che necessitano di diversi cicli di clock (corispondenti ai cicli di data path) per essere eseguite. La sequenza dei cicli di data path che formano un'istruzione ISA è detta Microprogramma costituita da Microistruzioni (1xciclo, ognuna da 36 bit). Il MAL (micro assembly language) è il “linguaggio” nel quale vengono scritte le microistruzioni.

33) Quali sono le principali differenze fra un compilatore e un assembler?

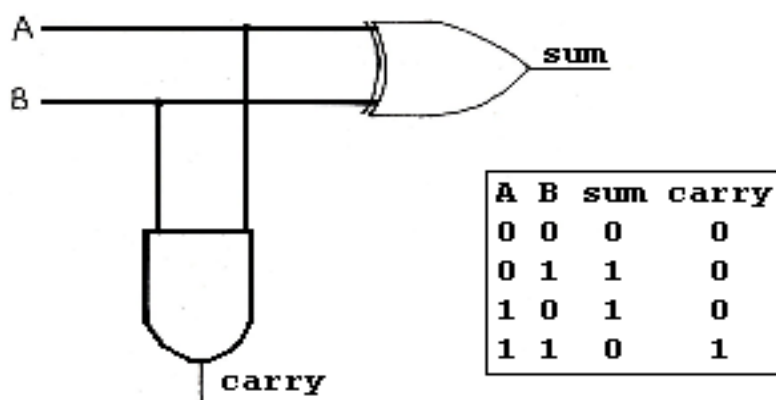
33) Il compilatore è un traduttore che lavora su un linguaggio sorgente ad alto livello (il rapporto tra istruzioni sorgente e istruzioni macchina è 1 a molti). L'assembler invece opera sul linguaggio assembly (il rapporto è 1 a 1).

34) A cosa possono servire i bit di stato nel registro EFLAGS della CPU Pentium II?

34) I bit di stato del registro EFLAGS possono servire nell'uso dei salti condizionati. Per esempio un bit rappresenta il carry, un'altro serve per controllare la parità, un'altro è attivo quando il risultato è zero ecc...

35) Disegnare il circuito e la tabella di verità di un half-adder a 1 bit.

35)



36) Discutere i principi di funzionamento dei monitor CRT e LCD.

36) CRT: (Cathode Ray Tube) un cannone elettronico spara elettroni su uno schermo ricoperto di un materiale a base di fosforo. Il cannone viene spostato velocemente in modo da poter sparare a tutti i punti dello schermo a una velocità maggiore di quella che l'occhio può percepire.

LCD: (Liquid Crystal Display) delle "molecole organiche vischiose" comunemente dette cristalli liquidi, sono contenute in microscopiche cellette (i pixel del monitor). Polarizzati attraverso un campo elettrico, i cristalli variano la resistenza al passaggio della luce (posta dietro di essi) rendendo così possibile il controllo della luminosità. Sia per gli LCD che per i CRT, i colori sono ottenuti mescolando Red Green Blue (RGB).

37) Quali sono le principali differenze fra un compilatore e un interprete? Perché un programma compilato è in genere più veloce di uno interpretato?

37) Un compilatore traduce le istruzioni in linguaggio macchina e alla fine di tutto il processo avremo un programma compilato e quindi pronto ad essere eseguito, mentre un interprete traduce ed esegue direttamente le istruzioni ogni volta. Un programma interpretato quindi è più lento e necessita di più memoria rispetto ad uno compilato.

38) Descrivere le funzionalità di una ALU a 8 bit e spiegare come può essere fisicamente realizzata.

38) Una ALU a 8 bit consente di eseguire le operazioni aritmetiche e logiche di base su due parole di 8 bit. Il circuito è realizzato concatenando 8 ALU a 1 bit, ogni ALU a 1 bit è collegata agli input e il riporto viene propagato di alu in alu.

39) Spiegare la differenza fra "polling" e "interrupt".

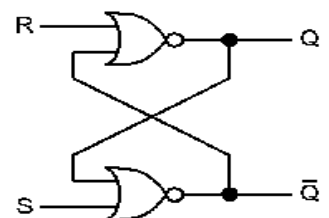
39) Il polling e l'interrupt sono due tecniche per monitorare lo stato di una periferica da parte della CPU. Il polling consiste nel controllare in modo periodico, durante un ciclo, lo stato della periferica. Questo però porta a perdita di cicli e quindi di tempo. L'interrupt invece viene eseguito dalla periferica che invia un segnale alla CPU la quale può decidere se accettare o rifiutare.

40) Elencare e descrivere brevemente i modi di indirizzamento del Pentium II (livello ISA).

- 40) - Indirizzamento immediato: l'operando contiene un valore costante `MOV AL,10`  
- Indirizzamento diretto: l'operando contiene un indirizzo di memoria `MOV AL,[104532a0h]`  
- Indirizzamento dei registri: l'operando contiene un registro `MOV AL,AH`  
- Indirizzamento indiretto dei registri: il registro contiene un indirizzo di memoria che è l'operando `MOV EAX,[EBX]`  
- Indirizzamento con offset: `MOV AL,Vettore[ECX*4+4]`

41) Che cos'è e come funziona un Latch SR (disegnare anche il circuito).

41) Il Latch è un dispositivo che permette di memorizzare un bit. L'input S (setting) è utilizzato per impostare lo stato a 1. L'input R (reset) è utilizzato per impostare lo stato a 0. Q è l'output mentre





Qnegato è il suo complemento. Quando S e R sono 0 (stato di normalità): ci possono essere due differenti stati: stato stabile 1(Q=1) e stato stabile 0(Q=0).

42) In cosa consiste una tabella della verità? Darne una definizione formale.

42) Sono tabelle che contengono variabili e funzioni booleane, le righe sono  $2^n$  dove n è il numero di variabili in modo da creare tutte le configurazioni possibili. Ogni riga mostra il valore restituito a partire da una particolare configurazione dell'input.

43) Definire le architetture superscalari e indicarne i principali vantaggi.

43) Le architetture superscalari supportano il calcolo parallelo su un singolo chip, ovvero sono presenti più unità funzionali dello stesso tipo, per esempio solitamente sono presenti più ALU, ma anche unità floating point ecc. In questo modo si possono eseguire in un singolo ciclo più operazioni.

44) Per quali motivi in uno stesso calcolatore vengono tipicamente impiegate più tecnologie di memoria (SRAM, DRAM, ROM)?

44) Ogni tipo di memoria ha pregi e difetti, quindi ogni componente viene utilizzato nel modo giusto. Ad esempio le SRAM particolarmente veloci ma anche costose vengono utilizzate solo come Cache L2, le DRAM invece sono un buon compromesso per essere utilizzate come memoria centrale. Una ROM invece è permanente e di poca capacità quindi perfetta per il suo compito.

45) Discutere brevemente le differenze esistenti tra bus ISA e PCI.

45) Il bus ISA introdotto da IBM funziona a una velocità massima di 8,33 Mhz e larghezza di banda di 16,7 MB/sec. Utilizza 16 linee dati. Il bus PCI introdotto da Intel utilizza 32 linee dati, opera a 33MHz e ha una larghezza di banda di 133 MB/sec

46) Elencare le più comuni tecnologie utilizzate dalle stampanti, descrivendone brevemente i principi di funzionamento.

46) Esistono stampanti a matrice, a laser e a getto d'inchiostro.

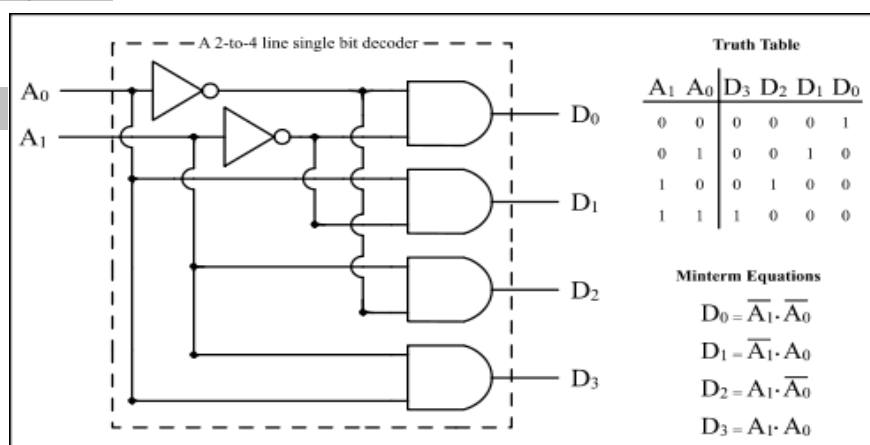
- Le stampanti a matrice sono basate su una testina mobile che contiene da 2 a 24 aghi, più è il numero di aghi e più è precisa la stampa.

- Le stampanti a laser utilizzano un rullo sul quale passa il foglio, un laser riflesso da uno specchio ottagonale colpisce il rullo che nei punti colpiti perde carica elettrica. I punti rimasti carichi attirano il materiale colorante che viene poi fissato da rulli riscaldati.

- Le stampanti a getto d'inchiostro sono le più usate per stampe colorate. Usano 4 cartucce (magenta, ciano, giallo, nero). La testina mobile spruzza l'inchiostro per mezzo di piccoli ugelli.

47) Quante linee di uscita ha un decoder che possiede 2 linee di input? Disegnare il circuito mediante porte logiche.

47) in base alla combinazione dei bit presenti ai suoi ingressi, attiva una rispettiva combinazione di bit sulle linee di uscita.



48) Che cosa si intende per “Program Counter”?

48) Il PC (Program Counter) è il registro più importante, fa parte dell'unità di controllo e indica la prossima istruzione da eseguire.

49) Che cos'è JVM ?

49) Java è un linguaggio ad alto livello indipendente dalla piattaforma hardware. Può essere interpretato a run time da un interprete che genera da esso istruzioni ISA adatte all'architettura in uso (metodo lento), o può essere compilato in un codice binario detto Bytecode, eseguito poi da un JVM (java virtual machine). La seconda opzione, più performante, impone l'esistenza di una JVM per ogni piattaforma hardware diversa. La JVM è comunque anch'essa un interprete, ma a basso livello. JVM (IntegerJVM) è il sottoinsieme delle istruzioni Bytecode-java relative ai numeri interi

50) Che cosa si intende per “esecuzione fuori ordine delle istruzioni/micro-istruzioni” e in quali casi può essere utile?

50) L' esecuzione fuori ordine consiste nel scavalcare un'operazione e passare a quelle successive facendo in modo che i risultati finali siano gli stessi. Viene quindi applicata quando per esempio un'istruzione per essere eseguita deve aspettare che ne venga eseguita un'altra, la CPU così invece di aspettare esegue alcune operazioni successive.

51) Arbitraggio del bus: dare una definizione e discutere le principali differenze tra arbitraggio centralizzato e distribuito.

51) Le politiche di arbitraggio del bus sono la soluzione al fatto che più dispositivi possono richiedere il controllo del bus nello stesso momento. Quindi uno dei due deve aspettare e ciò viene deciso dalle politiche di arbitraggio che può essere centralizzato o distribuito. Nell'arbitraggio centralizzato è presente un chip arbitro collegato a tutti i dispositivi, quando un dispositivo chiede il controllo del bus l'arbitro attiva un metodo di priorità. Nell'arbitraggio distribuito non c'è un chip arbitro, vengono utilizzate 16 linee di richiesta. Ogni dispositivo è collegato a tutte e 16 le linee ed è anche in grado di valutare la sua priorità rispetto agli altri.

52) Spiegare la differenza fra un segnale digitale e un segnale analogico.

52) Un segnale è digitale quando i valori utili che lo rappresentano sono discreti e finiti. Un segnale è analogico quando i valori utili che lo rappresentano sono continui (infiniti) in un intervallo.

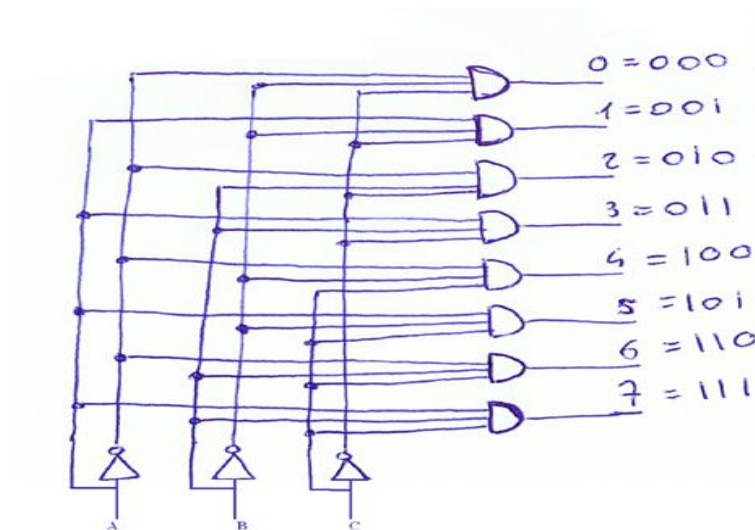
53) In base a quali caratteristiche possiamo affermare che una CPU è più potente di un'altra? Fornire un elenco.

53) Frequenza, Ampiezza dei registri, Operatività dell'ALU, Operatività dell'Unità floating point.

54) Quante linee di uscita ha un decoder che possiede 3 linee di input? Disegnare il circuito in termini di porte logiche.

54) Ha 8 linee di uscita:





55) Cosa significa che una CPU ha un'architettura a 32 bit? Per quale motivo una CPU a 32 bit è più veloce di una CPU a 16 bit che opera alla stessa frequenza?

55) Una CPU a 32 bit è migliore di una a 16 bit in quanto la prima in un ciclo di data path riesce a eseguire operazioni sul doppio dei dati avendo registri a 32 bit e bus adeguati.

56) Dare una definizione formale di CPU e descriverne i principali componenti.

56) La CPU (central process unit) ha il compito di eseguire i programmi immagazzinati nella memoria centrale.

- unità di controllo: legge le istruzioni dalla memoria centrale (RAM) e ne determina il tipo

- ALU: esegue le operazioni necessarie all'esecuzione delle istruzioni (AND, OR ...).

- Registri: piccola e veloce memoria usata per contenere i risultati temporanei e varie informazioni di controllo.

57) Descrivere quali approcci vengono comunemente utilizzati per migliorare le prestazioni di un calcolatore.

57) Solitamente si cerca di ridurre il numero di cicli, aumentare la frequenza di clock semplificando l'organizzazione, sovrapporre l'esecuzione delle istruzioni (parallelismo) attraverso l'uso di pipeling, architetture superscalari e CPU in parallelo.

58) Si descrivano le diverse operazioni che compongono il ciclo di fetch-decode-execute.

58) Fetch: 1- legge l'istruzione seguente e la mette in IR

2- Incrementa PC per indicare l'istruzione seguente

Decode: 3- Decodifica l'istruzione appena letta

Execute: 4- Determina dove si trovano gli operandi nel caso ci siano

5- Se necessario mette gli operandi nei registri

6- Esegue l'istruzione

7- Salva il risultato nel registro

59) Discutere differenze e analogie tra ROM, PROM ed EPROM

59) ROM: (Read Only Memory) memoria che non può essere cancellata in quanto i

dati vengono memorizzati durante la fase di costruzione.

PROM: (Programmable ROM) anche questa memoria può essere scritta una sola volta ma la differenza è che i metodi con cui è scritta sono più semplici e meno dispendiosi, Può essere usata per prototipi e solitamente non è prodotta in serie.

EPROM: (Erasable PROM) funziona ed è programmata esattamente come una PROM ma il suo contenuto può essere cancellato da luce ultravioletta e quindi riscritta.

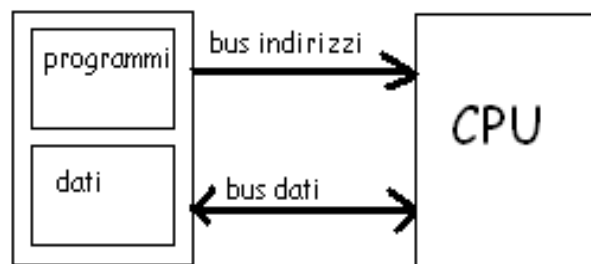
60) Descrivere le funzionalità di una ALU a N bit.

60) Una generica ALU (unità aritmetico-logica) come suggerisce il nome può eseguire svariate operazioni aritmetiche e operazioni logiche (AND, OR, XOR....) sfruttando l'architettura a N bit dei registri.

61) Descrivere l'architettura di Von Neumann con l'aiuto di uno schema esplicativo.

61) L'architettura di Von Neumann si basa sul fatto che la memoria viene utilizzata non solo per i dati ma anche per i programmi.

La CPU legge attraverso il bus indirizzi un'istruzione per volta e attraverso il bus dati può leggere o scrivere dati.



62) Che cos'è il fetch di un'istruzione? Cosa si intende per pre-fetching?

62) Il fetch di un'istruzione consiste nel caricare questa nel registro IR ed incrementare PC. Il pre-fetch è un'operazione di predizione dell'istruzione seguente in modo che sia già pronta una volta eseguita l'istruzione corrente.

63) Descrivere il processo di traduzione da un generico linguaggio di alto livello al linguaggio macchina.

63) Il linguaggio ad alto livello è completamente indipendente dalla macchina, per poter funzionare deve essere tradotto da un compilatore (o eventualmente da un interprete). Il "risultato" della compilazione (già a basso livello) deve passare per il linker che collega i vari moduli (librerie / sottoprogrammi) prima di diventare un vero e proprio eseguibile.

64) Che cosa si intende per "tecniche di predizione di salto" e in quali casi possono essere utili?

64) Le architetture pipeline velocizzano molto l'esecuzione delle istruzioni, ma sono inutili quando sono presenti molti salti. Per ottimizzare questa architettura si utilizzano tecniche di predizione di salto che con criteri basati su statistiche o sul "buon senso" (abitudini dei programmatori) cercano di prevedere un salto.

65) Proporre almeno due dimostrazioni dell'equivalenza fra  $A+B$  e  $\text{neg}(\text{neg}(A+B)+\text{neg}(A+B))$

65)

$$1) \quad A+B = \overline{\overline{A+B}} = \overline{(\overline{A+B})} = (A+B) = A+B$$

2)

A	B	A+B	$\overline{A+B}$	$\overline{(\overline{A+B})} + \overline{(\overline{A+B})}$	$\overline{\overline{(\overline{A+B})} + \overline{(\overline{A+B})}}$
0	0	0	1	1	0
0	1	1	0	0	1
1	0	1	0	0	1
1	1	1	0	0	1

67) Descrivere le caratteristiche di un'interfaccia seriale e asincrona.

67) Un'interfaccia seriale significa che i bit che costituiscono l'informazione vengono trasmessi uno alla volta su di un unico conduttore e si sincronizzano utilizzando un clock, mentre in un'interfaccia asincrona i dati sono trasmessi senza far riferimento ad un clock comune.

68) Si scriva la legge di Amdhal e si indichi in quale contesto viene utilizzata.

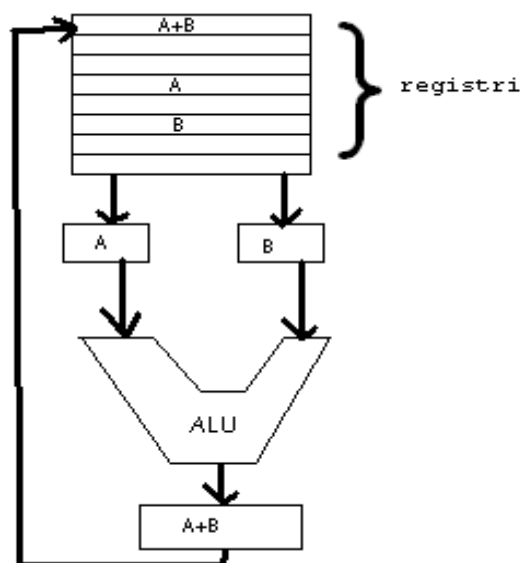
(mostrare un semplice esempio della sua applicazione.)

68) La legge di Amdhal afferma che il miglioramento delle prestazioni di un sistema che si ottiene accelerando un qualsiasi sottinsieme del calcolatore è proporzionale alla percentuale di tempo per cui quel sottinsieme è utilizzato.

(l'esercizio che abbiamo sul quaderno, quello con la P, con lambda ecc)

69) Disegnare uno schema a blocchi che illustri il funzionamento del data path.

69)



70) Che cos'è un GATEWAY

70) E' l'apparecchio che (in una rete) si occupa di instradare i pacchetti verso l'esterno della rete

71) Quali meccanismi vengono utilizzati per sincronizzare CPU e memorie (che sono tipicamente più lente)?

71) Per sincronizzare memorie e CPU si utilizza una piccola ma veloce memoria, la cache. Nella cache vengono memorizzati i dati che devono essere processati e insieme a questi anche i dati contigui che risiedono in memoria cercando così di prevedere la prossima richiesta della CPU. La CPU prima di cercare nella memoria, richiede il dato alla cache che è molto più veloce.

72) Quali sono le principali tipologie di architetture parallele?

72) - Parallelismo nel Chip: comprende Pipelining, Architetture superscalari, multicore, multi-threading.

- Coprocessori: al processore viene aggiunto un altro processore indipendente che esegue compiti specializzati.
- Multiprocessori: sono sistemi con più di una CPU e con memoria condivisa, ogni processore comunica attraverso le celle di memoria, c'è una sola copia del sistema operativo in esecuzione.
- Multicomputer: sono sistemi con più di una CPU e con memoria propria, questo implica una bassa interazione tra le varie CPU perchè bisogna utilizzare una rete di interconnessione che comporta anche un complesso sistema di instradamento. Su ogni CPU è in esecuzione una copia del sistema operativo.
- Cluster: Sono più PC collegati attraverso schede di rete, quindi sono più economici e possono essere utilizzati in vari modi, per esempio sfruttati nello stesso momento e al massimo, oppure il secondo PC sostituisce il primo se questo smette di funzionare...ecc.

73) Indicare il tempo necessario (come ordine di grandezza) per leggere una parola da: 1) una RAM statica, 2) una RAM dinamica e 3) un hard Disk.

73) SRAM: ns    DRAM: ns (ma più lenta della sram)    HD: ms

74) Che cos'è e come funziona uno shifter (traslatore)?

74) Uno shifter è un circuito con n input e n output. Esso trasla a destra o a sinistra i bit. Il bit meno o più significativo che rimane "vuoto" prende il valore zero. La direzione viene decisa tramite un ulteriore bit ( C ). Ogni bit in ingresso è collegato a due porte AND, solo una delle due è abilitata dal bit C, a seconda di quali porte AND sono abilitate i bit vengono portati sfasati su delle porte OR.

75) Si indichi in che modo sono memorizzate le informazioni in un disco magnetico, specificando i tre elementi che ne caratterizzano l'organizzazione.

75) I dischi magnetici sono composti principalmente da cilindri, settori e tracce. L'intera struttura è formata da più cilindri (dischi) posizionati uno sopra l'altro. Ogni cilindro contiene le tracce, sequenze circolari di bit, mentre un settore è una porzione di traccia di dimensione fissa (solitamente 512 byte).

76) Enunciare e dimostrare leggi di idempotenza di AND e OR dell'algebra booleana.

76) AND: $A * A$	$A$	$A * A$	$A + A$
OR: $A + A$	0	0	0
	1	1	1

77) Descrivere come può essere realizzato il trasferimento di un blocco di memoria tra due periferiche senza la partecipazione della CPU.

77) Può avvenire attraverso l'utilizzo del DMA, una chip composto da 4 registri che è in grado di trasferire dati da una periferica all'altra senza l'intervento della CPU. Nei registri vengono memorizzate le varie informazioni, come la grandezza del dato, l'indirizzo di arrivo ecc. La CPU assegna al DMA questo "compito" e al termine viene avvertita con un interrupt.

78) Elencare i tipi di memoria esistenti e per ciascuno indicare l'utilizzo tipico.

78) Volatile: le informazioni rimangono memorizzate finchè il calcolatore è acceso. Sono memorie volatili: ram, cache e registri, quindi sono memorie veloci, utilizzate per contenere dati che la CPU deve processare. Persistente: le informazioni rimangono memorizzate anche dopo che il calcolatore è stato spento. Sono memorie persistenti: dischi magnetici, dischi ottici e nastri, utilizzati per memorizzare

informazioni che non devono essere direttamente utilizzate dalla CPU e che devono rimanere salvate.

79) Quanti chip di memoria 32K x 8 sono necessari per realizzare una memoria centrale con parole di 32 bit e capacità 256Kparole? Motivare la risposta.

79)  $32K \times 8$      $32k$ =numero parole     $8$ =numero flip flop per parola (grandezza parola). Per arrivare a parole grandi 32 mettiamo in parallelo 4( $32k \times 8$ ). Per arrivare a 256k parole usiamo 8( $4(32k \times 8)$ )    Quindi  $4 \times 8$  volte  $32k \times 8 = 32$  chip di memoria.

80) Quanti flip-flop sono necessari per realizzare una SRAM 32K x 8? Motivare la risposta.

80)  $32k \times 8 = 256000$  perchè ci sono 32000 parole, ognuna rappresentata da 8 flip flop.

81) Descrivere le differenze fra parallelismo a “livello di istruzione” e a “livello di processore”.

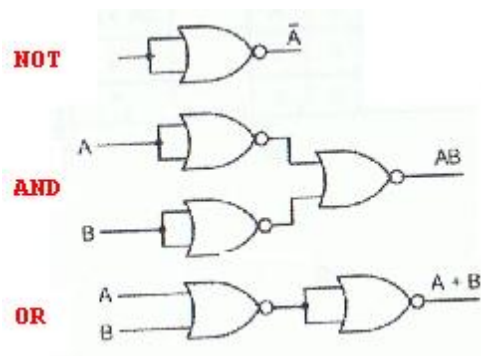
81) Il parallelismo a livello di istruzione consiste nell'eseguire più istruzioni contemporaneamente attraverso tecniche di pipeling e Architetture Superscalari. Si parla di parallelismo a livello di processore quando lo stesso problema (o processo) è suddiviso in più parti (più thread) che vengono eseguite in modo suddiviso da più CPU.

82) Che cos'è il “control store” in una microarchitettura?

82) E' una memoria ROM al interno della CPU che contiene le microistruzioni che formano i microprogrammi che codificano le itruzioni ISA.

83) Realizzare i circuiti NOT, AND e OR, utilizzando solo porte NOR.

83)



84) Disegnare i circuiti di NOT, AND e OR utilizzando solo porte NAND.

84)

