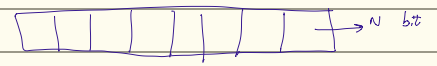


(simple buffer)

• با فرض عادی •



سیگنال های خارجی:

rst →

به صفر و به 1 نه

clk →

در ترمینال بازنویسیه دیتا ها را در حافظه می نویسد .

wen →

نمایان کنی که می نویسد یا در حافظه می نویسم یا نه

din →

دیتا ورودی به بلوک write

دیتا ورودی (بفرست بیا) هاب اندازه عرض دیتا

parwrite x

عرض دیتا

dout →

دیتا خروجی از بلوک read

دیتا خروجی (بفرست بیا) هاب اندازه عرض دیتا

parread x

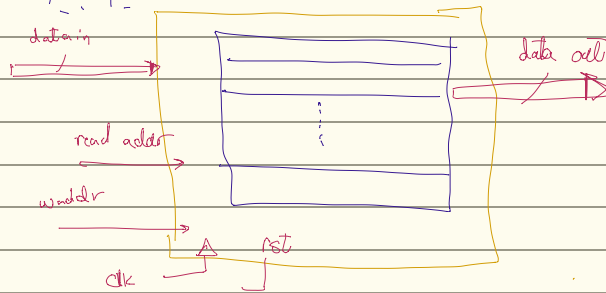
عرض دیتا

waddr →

آدرس دیتا که می نویسم خوانیم

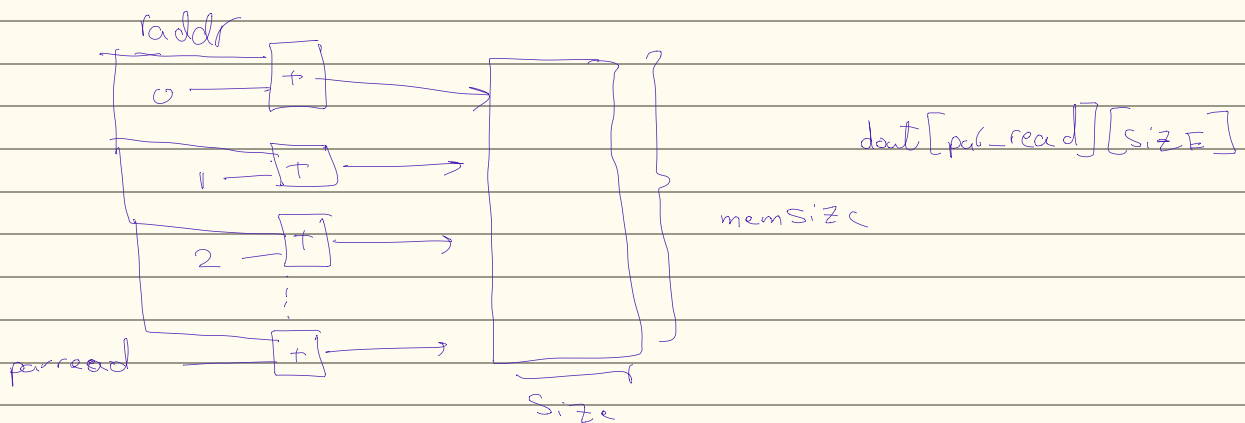
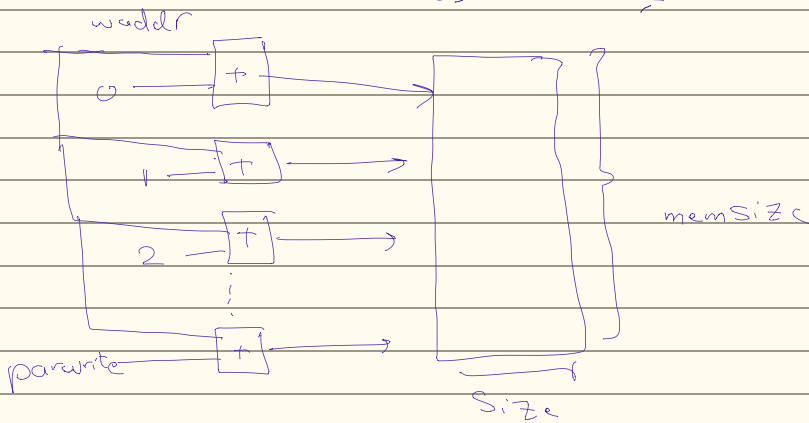
raddr →

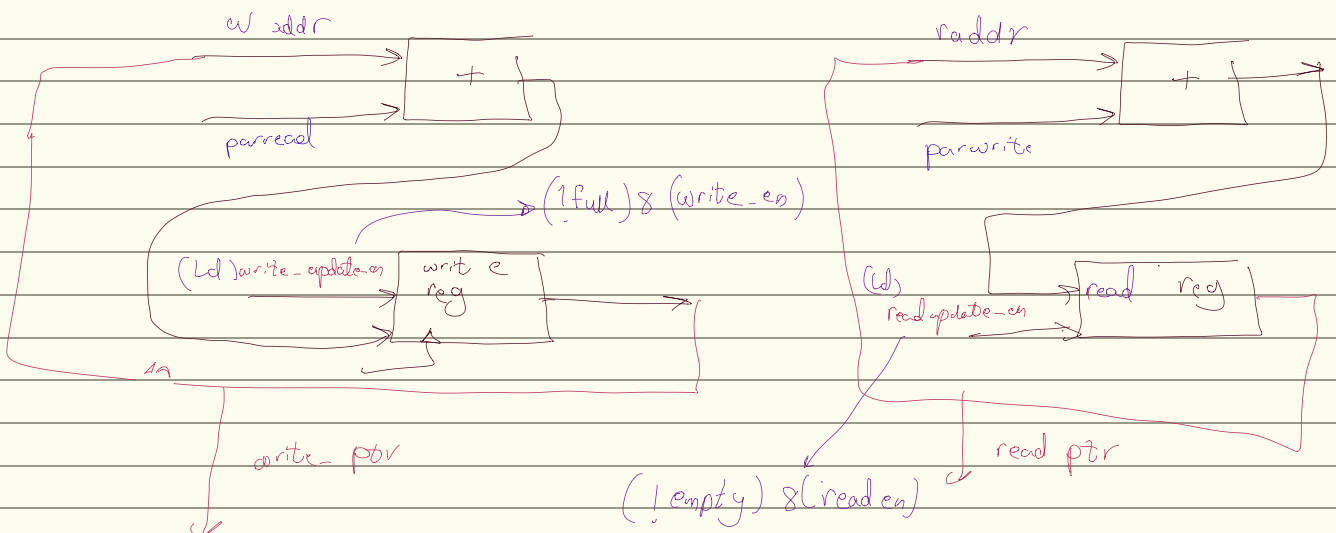
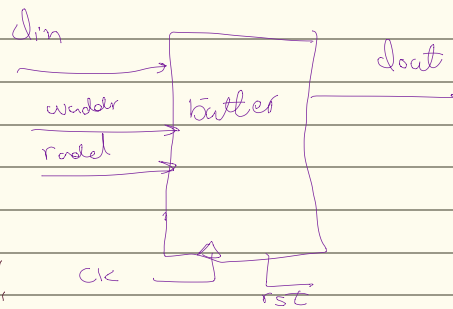
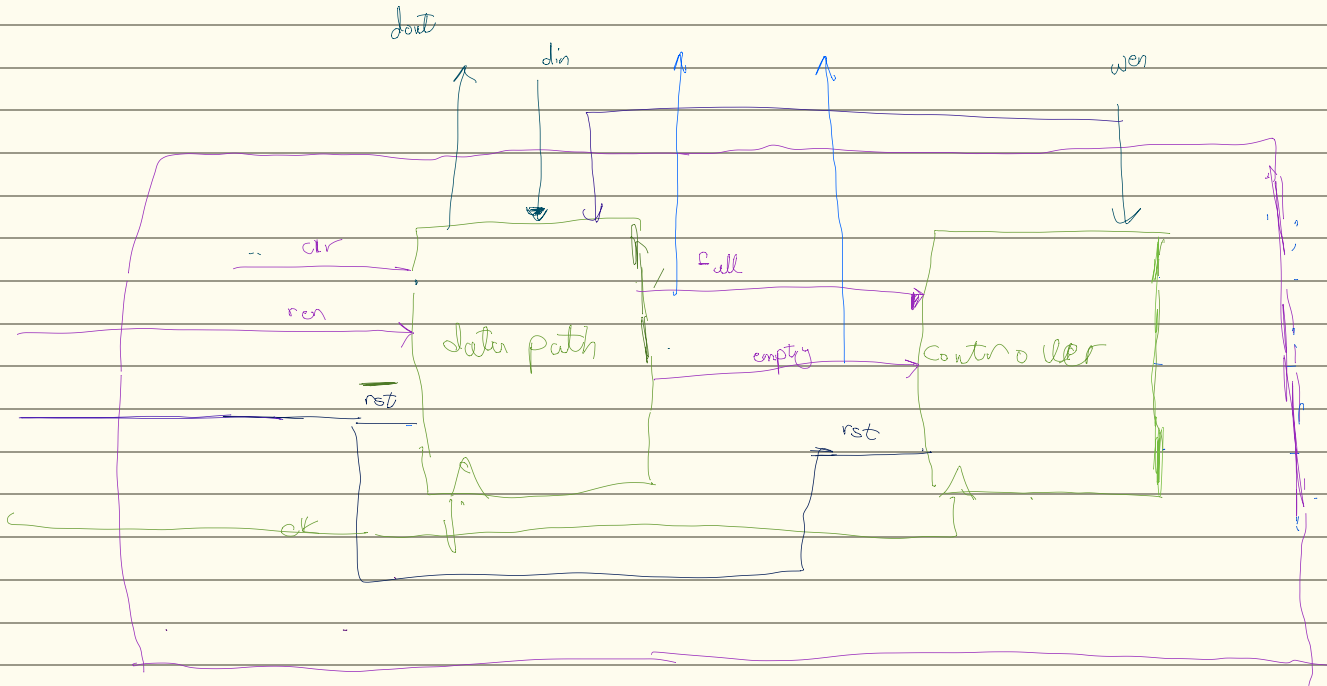
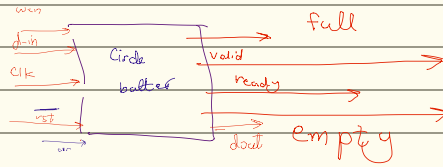
آدرس دیتا که می خوانیم نویسم

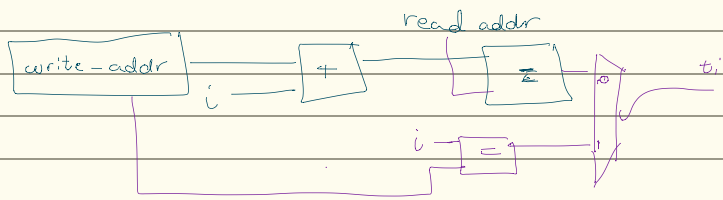


par - write / par - read / Size / Size - mem

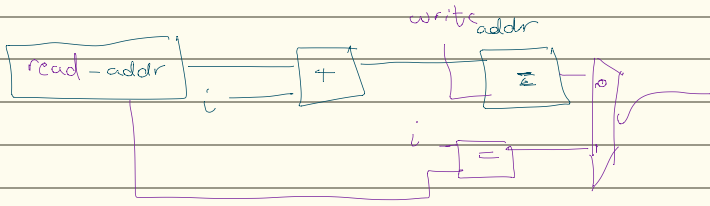
باز منوها:







$1 \leq i \leq \text{parwrite}$
 3rd or 4th write new!



1st or 2nd read new!

$2 \leq i \leq \text{parread} - 1$

Controller

aren't 88 full

