





معماری کامپیوتر

جلسه هجدهم: واحد كنترل (Control Unit)

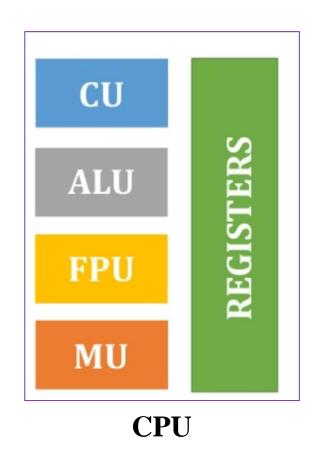
واحد كنترل پردازنده



- در ادامه بحث آشنایی با اجزا و معماری سختافزاری سیستمهای کامپیوتری در حوزه پردازنده
 - چگونگی طراحی واحد کنترل پردازشگر
 - مقدماتی بر طراحی پردازندهها
 - آشنایی با وظایف و اهداف واحد کنترل
 - استفاده از الگوریتم ترتیبی Von Neumann
 - انواع طراحی واحدهای کنترل
 - كنترل برنامەپذير
 - کنترل سیمبندی شده
 - شیوه ارتباط واحد کنترل با تجهیزات ورودی و خروجی

اجزای واحد پردازشگر مرکزی



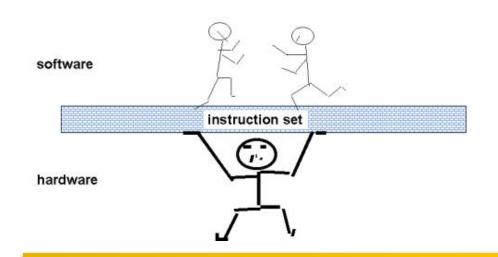


- واحدهاي ALU و PPU
- انجام عملیات محاسباتی و منطقی برروی اعداد صحیح و اعشاری
 - واحد MU
 - نگهداری دستورالعملها و دادههای موردنیاز در اجرا
 - واحد CU
 - نظارت بر ترتیب اجرای عملیات و دستورالعملها

مجموعه دستورالعملها



- ورودی واحد پردازشگر مرکزی (CPU):
- مجموعه دستورالعملها (ISA: Instruction Set Architecture)
- مجموعه دستورالعملها دید سطح بالا از سیستم کامپیوتری فراهم می کند
 - نشانگر ساختار مفهومی و رفتار کارکردی سیستم کامپیوتری
 - قابلیتهای سیستم کامپیوتری را نشان می دهد
 - سطح بالاست و جزئیات پیادهسازی را نشان نمیدهد
 - واسط بین سختافزار و پایینترین سطح نرم افزار است



مجموعه دستورالعملها



- هر دستور از دو بخش تشکیل شده است
- عملگر (operator) و عملوند (operand)
- عملگرها نوع عملیاتی که باید انجام شود را نشان میدهند
 - مانند: mov ،sub ،add و ...
- عملگرها در دستور توسط کد باینری نشان داده می شوند (opcode)
 - عملوندها دادههایی هستند که عملگرها روی آنها اعمال میشوند
 - مانند mov a,b یا
 - برحسب نوع عملیات، مبدا مقصد یا بعدی هستند

طراحي مجموعه دستورالعملها

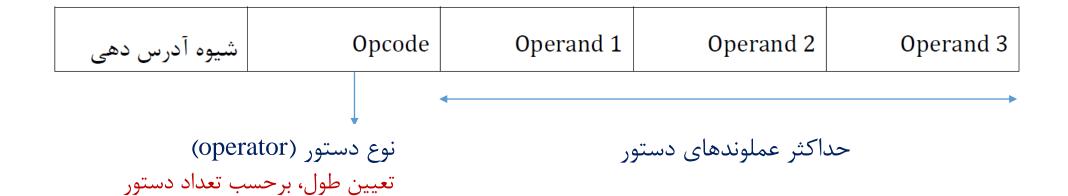


- با داشتن مجموعه دستورالعملها، اطلاعات زير درباره پردازنده قابل استخراج است (يا برعكس):
 - کامپیوتر از نوع RISC است یا
 - با دانستن ماهیت دستورالعملها (memory-based،ALU-based ،I/O)
 - تعداد دستورالعملها
 - تنوع دستورالعملها
 - تعداد عملوندهای (operand) دستورالعمل
 - هرچه بیشتر و متنوع باشد به ساختار CISC نزدیک تر می شویم
 - شیوههای آدرسدهی (شیوههای تعریف عملوندها در فضای کم دستورالعمل)





- در طراحی پردازشگر قالب دستورات میبایست مشخص شده باشد
 - قالب دستورات ISA



انواع ماشین از حیث تعداد عملوندهای دستورالعملها



• دستورالعملها از نظر تعداد عملوندها:

• صفر آدرسی (پشتهای): دستورالعملها فاقد عملوند هستند و ماشین با پشته (stack) کار می کند

OPCODE

• دادهها داخل stack هستند و بهترتیب از آن خوانده میشوند

OPCODE ADDRESS

• تكآدرسى: دستورالعملها یک عملوند دارند

• عملوند دوم در دستوراتی مانند add در رجیستر از پیش تعیین شده قرار دارد

OPCODE ADDRESS1 ADDRESS2

• دو آدرسی: دستورالعملها دو عملوند دارند

' و…

انواع ماشین از حیث تعداد عملوندهای دستورالعملها

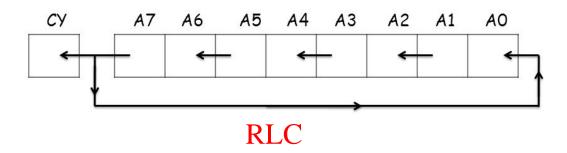


$$a = ((b+c) * d)-e$$

3-Address	2-Address	1-Address	o-Address
add a, b, c	load a, b	lda b	push b
mult a, a, d	add a, c	add c	push c
sub a, a, e	mult a, d	mult d	add
	sub a, e	sub e	push d
		sta a	mult
			push e
			sub
			pop a



- مشخص می کنند که عملوندهای موجود به آدرس داده اشاره دارند یا خود داده
 - 1. آدرسدهی ضمنی (Implicit): دستوراتی که نیاز به عملوند ندارند
 - کامپیوترهای اولیه با این شیوه کار می کردند اما برنامهنویسی در آنها بسیار محدود بود
 - به عملوند نیازی نیست یا مکان عملوند مبدا و مقصد از قبل مشخص و ثابت است
 - CLC: Clear Carry, STD: Set Direction, CMA: Complement A •





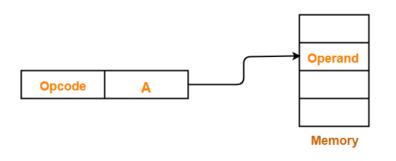
2. آدرسدهي بلافصل (Immediate): عدد موردنظر مستقيم بهعنوان عملوند داده مي شود

- این روش بازهم محدودکننده است و در موارد ایستا قابل اعمال است
 - مناسب برای مقداردهی اولیه
 - Add 5- Mul 10- MVI A,15h •

Move Immediate

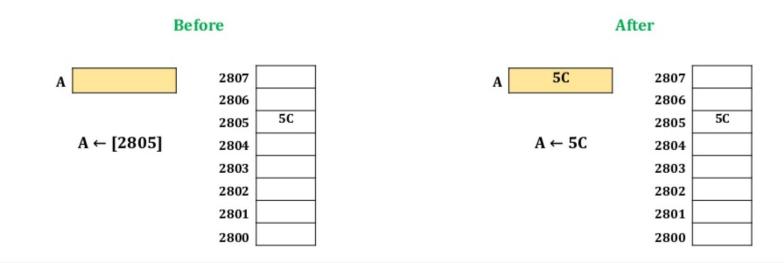
MVI A, 15h $A \leftarrow 15h$ Here 15h is the immediate operand



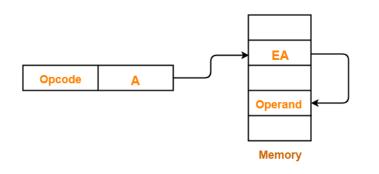


3. آدرسدهی حافظهای مستقیم (memory direct):

- داده در داخل خانهای از حافظه و در دستورالعمل نهفته است
 - داده مستقیما از حافظه اصلی خوانده میشود
- Add[6] در حافظه، عدد موجود در آدرس ۶ را با مقدار مشخصی جمع بزن







Before

4. آدرسدهی حافظهای غیرمستقیم (memory indirect):

- آدرس داده موردنظر داخل خانهای از حافظه است
- نیاز به دومرتبه دسترسی به حافظه داریم در نتیجه روش وقت گیری میباشد

After

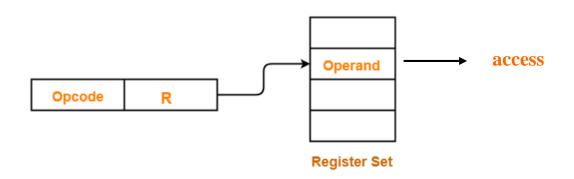
• Add [[6]] به آدرس ۶ حافظه برو، محتوای این خانه را بخوان و به آن آدرس برو و داده را بردار و با مقدار مشخصی جمع بزن

2807 FF 2807 A Α FF FF 2806 2806 2805 2805 $A \leftarrow FF$ $A \leftarrow [[2802]]$ 2804 2804 06 06 2803 2803 28 28 2802 2802 2801 2801 2800 2800



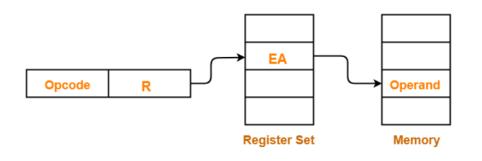
5. آدرسدهی ثباتی مستقیم (register direct):

- داده در داخل ثباتی است که اطلاعات ثبات جلوی دستور قرار داده شده
 - مقدار عدد موجود در ثبات R را مقدار مشخصی جمع بزن $Add\ R$

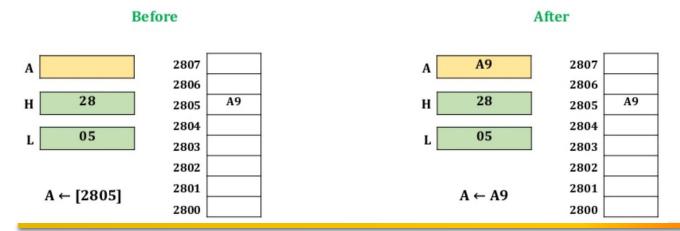




6. آدرسدهی ثباتی غیرمستقیم (register indirect):

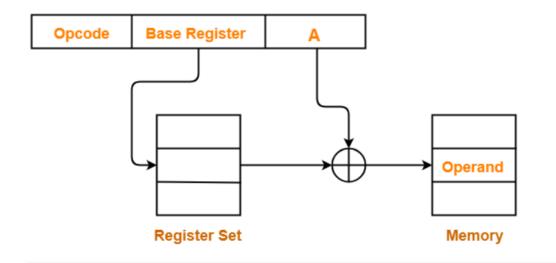


- آدرس داده موردنظر درون یک ثبات است
- در واقع داده بهصورت pointer در دسترس است
 - عملیات آرایهای را سادهتر می کند
- Add [R] داخل ثبات R آدرسی موجود است که به خانه شامل داده موردنظر در حافظه اصلی اشاره دارد





- 7. آدرسدهی نسبی با ثبات پایه (base addressing):
- کامپیوترها برای این نوع آدرسدهی یک ثبات پایه دارند (base register)
- انتقال نقطه شروع داده ساختار به مكان ديگر (آدرس شروع آرايه قابل تغيير و آفست آن ثابت است)
 - آدرس شروع در ثبات پایه و آفست در بخش آدرس
 - مناسب برای انتقال یک برنامه در حافظه







7. آدرسدهی نسبی با ثبات پایه (base addressing):

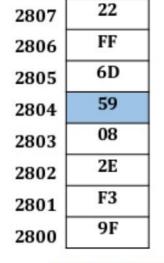
Offset= 0001h

Address

Effective address of operand = Base Register + offset

2807	22
2806	FF
2805	6D
2804	59
2803	08
2802	2E
2801	F3
2800	9F

2807	22
2806	FF
2805	6D
2804	59
2803	08
2802	2E
2801	F3
2800	9F



Base	2800
-	

Base	2801
------	------

Base	2802
------	------

2800h + 0001h = 2801h

2801h + 0001h = 2802h

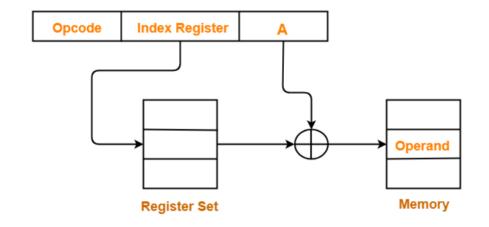
2802h + 0001h = 2803h

2803h + 0001h = 2804h



8. آدرسدهی شاخصدار (indexed addressing):

- مشابه حالت قبل است فقط در اینجا با ثبات ایندکس کار میکند و آدرس همان شروع داده است
- زمانی استفاده میشود که ایندکس متغیر است (مانند حلقهها) و بیشتر برای پیمایش آرایه استفاده میشود
- از طریق ایندکسهای مختلف به خانههای بعدی آدرس میرسیم (آدرس در حافظه = محتوای ثبات ایندکس + آدرس)
 - Add Value [SI]: آدرس شروع ثابت و ایندکس متغیر







8. آدرسدهی شاخصدار (indexed addressing):

