

# HW2 report

311510182 李旻臻

- 壓縮檔內容物：  
在 311510182 的資料夾裡有：
  1. Source code  
(311510182.cpp、module.h、graph.cpp、graph.h)
  2. Makefile
  3. Executable binary  
(311510182.o、graph.o)
  4. Results  
(311510182\_c17\_load.txt, 311510182\_c17\_delay.txt, 311510182\_c17\_path.txt,  
311510182\_c432\_load.txt, 311510182\_c432\_delay.txt, 311510182\_c432\_path.txt,  
311510182\_example\_load.txt, 311510182\_example\_delay.txt,  
311510182\_example\_path.txt)
  5. Report  
(311510182.pdf)
- 如何 compile、執行我的程式：
  1. make
  2. ./311510182.o <netlist file> -p <input pat> -l testlib.lib
- 資料結構設計：
  1. Class graph：描述一整個電路所有接線以及有各種 delay 運算的 class 和 input pattern、library 資料等，裡面的 node vector、arc vector，皆表示這個電路含有的 gate 以及 wire
  2. Class Arc：描述單一個 wire 或 input 或 output 的各種資訊，包含其頭尾各接到哪些 gate
  3. Class Node：描述單一個 gate 的各種資訊
  4. Struct lib：描述單一種 gate cell 在 library 內存到的資訊
- 程式運作流程：
  1. 先處理讀檔，建立一個完整的 class graph
  2. 透過 node、arc 資料以及 library 資訊，建立各 gate 的 output loading
  3. 以用 bfs 演算法處理 topological sort 的方式計算整個電路的 delay，將 indegree 為 0 的 gate 放進 queue 裡，每次需要處理單一 gate 的 logic 值，並判斷哪一個路線為 sensitizable path，之後根據內插和外插法計算出該 gate 的 transition time 和 delay，以及目前累積到該 gate 的 total delay，計算完後將其 pop 出 queue，它後面接到的 gate 的 indegree 減一，然後再將 indegree 變為 0 的 gate 放進 queue 裡，依次計算到 queue 為空，即完成整個計算 delay 的過程
  4. 之後找到 output 裡最大和最小的 total delay，往前推回去依次找到整個 path