

Tarea 2

Problemas en SPICE

Curso: Elementos Activos

Código: EL-2207

II semestre 2019

Fecha de entrega: Lunes 18 de noviembre 2019. Entregar en oficina del profesor.

Profesor: Juan José Montero Rodríguez, correo-e: jjmontero@tec.ac.cr

El objetivo de esta tarea es reforzar las capacidades de diseño de circuitos analógicos, reforzado con el uso de un simulador SPICE. Para esta tarea, el estudiante deberá usar los modelos adecuados para transistores MOSFET NMOS y PMOS, según la guía dada en el apéndice A.3.4, p.889, del libro [1].

1. Los estudiantes deberán resolver al menos tres de cada sub-grupo de los siguientes problemas de SPICE del libro [1], para un total de seis problemas:

Transistores MOS. 6.47, 6.48, 6.49, 6.50, 6.51

Circuitos CMOS. 16.59, 16.60, 16.61, 16.62, 16.63

2. Se permitirá la reconformación en grupos distintos a los de la tarea anterior, hasta un máximo de tres por grupo. La conformación de estos deberá reportarse a más tardar el lunes 4 de noviembre, por correo electrónico al profesor.
3. Debe generarse una memoria de cálculo con el desarrollo realizado, y con tablas, gráficos y cálculos realizados para cada problema. Dicha memoria, con todos los cálculos y las curvas estimadas, debe hacerse a mano.
4. La presentación ante profesor de las simulaciones, y la entrega de la memoria de cálculo, será el lunes 18 de noviembre de las 8 am en adelante, y hasta las 4:30pm, para defender personalmente cada trabajo con las simulaciones en computadora.
5. Se asignarán 20% extra en la nota final de la tarea a aquellos grupos que resuelvan los diez problemas indicados en el punto 1.

Bibliografía

[1] B. Razhavi. Fundamentals of Microelectronics, 2 edition. Boston: Wiley, 2013.