



**T.C.
BİLECİK ŞEYH EDEBALI ÜNİVERSİTESİ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ**

**EKG ÖN YÜKSELTEÇ DEVRESİ TASARIMI,
SİMÜLASYONU VE PCB UYGULAMASI**

Melisa Miray Kılıç

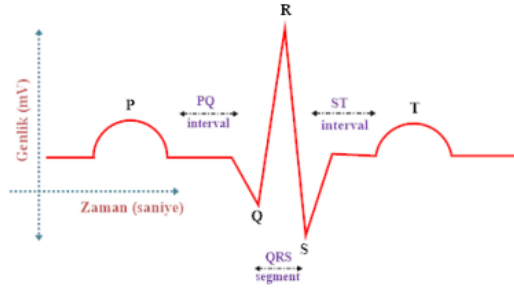
**Danışman
Arş. Gör. Abdulkadir Dalgın**

BİLECİK, 2026

1.GİRİŞ.....	3
2.AMAÇ.....	4
3.MALZEMELER VE YÖNTEM.....	4
3.1. Malzeme Listesi.....	4
3.2. Devrenin Çalışma Prensipleri.....	5
4.DEVRE TASARIMI VE HESAPLAMALAR.....	6
4.1. Giriş Katmanı, Enstrümantasyon Yükselteci ve Right Leg Drive (RLD) Devresi	6
4.2. Yüksek Geçiren Filtre (High Pass Filter – HPF) Katmanı.....	8
4.3. Alçak Geçiren Filtre (Low Pass Filter – LPF) Katmanı.....	10
4.4. 50Hz Çentik (Notch) Filtre Katmanı.....	11
4.5. Güç Kaynağı(Power Supply) Katmanı.....	12
6.PCB BASKI.....	15
7.TEST AŞAMASI.....	17
7.SONUÇ.....	19
KULLANILAN YAZILIMLAR.....	20
REFERANSLAR.....	20

1.GİRİŞ

Elektrokardiyografi (EKG), kalbin elektriksel aktivitelerinin non-invaziv olarak vücut yüzeyinden ölçülmesini sağlayan bir biyomedikal ölçüm tekniğidir ve en yaygın kardiyak sinyalleme yöntemlerinden biridir. EKG sinyalleri, kalp kasının depolarizasyon ve repolarizasyon süreçlerinin oluşturduğu potansiyel değişikliklerini temsil eden karakteristik dalga biçimlerine sahiptir. Bu dalgalar arasında P dalgası, QRS kompleksi ve T dalgası yer alır; bu bileşenler klinik değerlendirmeler için kritik öneme sahiptir [1]. Bu dalgalar Şekil 1’de gösterilmiştir.



Şekil 1. EKG Dalgaları

EKG sinyalleri çok düşük genlikli elektriksel dalgalardır ve genellikle ± 2 mV’ye kadar çıkabilirken frekans bileşenleri yaklaşık 0,05 Hz’den 150 Hz’e kadar değişir. Bu sinyallerin çok düşük genlikli olması, doğrudan osiloskop veya veri toplama cihazına bağlandıklarında tespit edilmesini zorlaştırır; çünkü ölçüm ekipmanlarının giriş seviyeleri genellikle daha yüksek voltajlara optimize edilmiştir. Ayrıca EKG sinyalleri, vücuttan ölçülürken şebeke frekansı (50/60 Hz) ve elektrot-cilt arayüzündeki parazit gibi birçok gürültü kaynağı ile karışır [2].

Bu nedenle, EKG sinyallerini ölçmek için kullanılan analog ön yükselteç devreleri yüksek kazançlı ve düşük gürültülü olmalıdır; bu şekilde sinyaller ölçüm cihazının algılayabileceği seviyeye yükseltilir ve gürültüden ayrıştırılır. Örneğin, bir ECG ön yükselteç tasarımında op-amp tabanlı bir sistem, küçük biyosinyalleri güçlendirerek daha sonraki filtreleme ve işleme adımlarına hazırlamak için kullanılır. Bu tür ön yükselteçler, genellikle yüksek giriş empedansı ve iyi common-mode rejection sağlar, böylece sinyal bozulmaları en aza indirilir.[3]

Laboratuvar uygulamaları kapsamında op-amp tabanlı ön yükselteç devrelerinin tasarımı ve PCB üretimi pratiği, öğrencilerin sinyal işleme ve elektronik devre tasarımı konularındaki teorik bilgi birikimini uygulamalı olarak pekiştirmelerine olanak tanır. Bu çalışma kapsamında, EKG sinyallerini osiloskop ile gözlemlenebilir seviyeye yükseltmek amacıyla ön yükselteç devresi tasarlanmış, hesaplamalar yapılmış ve tasarım baskı devre kartı (PCB) üzerine uygulanmıştır.

2.AMAÇ

Bu çalışmanın temel amacı, düşük genlikli EKG sinyallerini osiloskop üzerinden güvenilir bir şekilde gözlemleyebilmek için op-amp tabanlı bir ön yükselteç devresi tasarlamak ve PCB üzerinde uygulamaktır. Çalışma kapsamında öğrencilerin kazanması hedeflenen beceriler şunlardır:

1. Op-amp devrelerinin kazanç ve çalışma prensiplerini anlamak ve uygulamak.
2. Teorik tasarım hesaplarını laboratuvar ortamında test ederek sinyal yükseltme mantığını pekiştirmek.
3. PCB üretimi ve montaj süreçlerini deneyimleyerek, elektronik devre tasarımını uygulamalı olarak öğrenmek.
4. Osiloskop ve benzeri ölçüm cihazlarıyla sinyal gözlemlene ve yorumlama yetkinliğini geliştirmek.

Bu amaçlar doğrultusunda yapılan çalışma, hem teorik bilgilerin pratiğe aktarılmasını hem de laboratuvar ortamında problem çözme ve elektronik tasarım becerilerinin geliştirilmesini sağlamaktadır

3.MALZEMELER VE YÖNTEM

3.1. Malzeme Listesi

Çalışma kapsamında kullanılan op-amp, pasif devre elemanları üretiminde yer alan tüm malzemeler Tablo 1’de listelenmiştir.

MALZEME	DEĞER/ÖZELLİK	MİKTAR
Op-Amp	INA128	1
Op-Amp	TL071	5
Direnç	1M Ω	3
Direnç	330k Ω	6
Direnç	4.7k Ω	1
Direnç	100k Ω	1
Direnç	10k Ω	2
Direnç	15k Ω	2
Direnç	8.2k Ω	1
Direnç	2k Ω	1

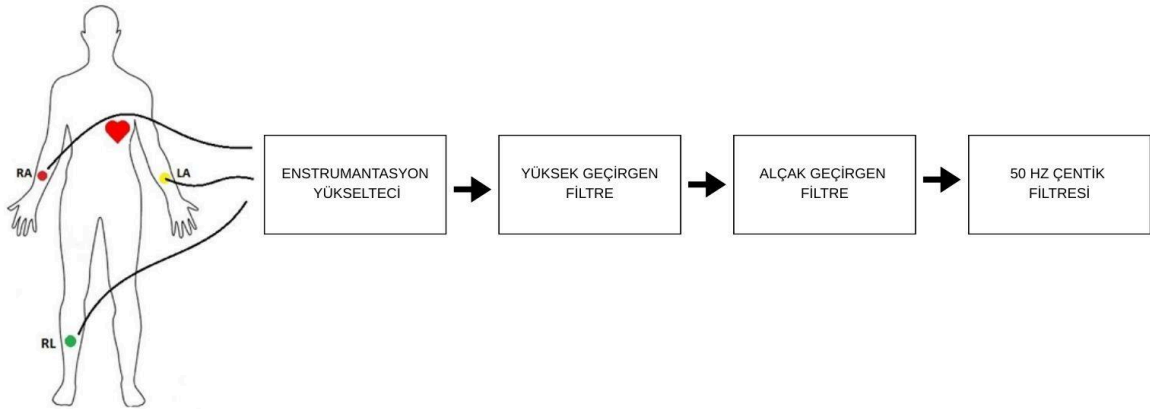
Direnç	47k Ω	1
Kondansatör	10uF	2
Kondansatör	0.1uF	2
Kondansatör	10nF	2
Kondansatör	22nF	1
Batarya	9V	2

Tablo 1. Malzeme Listesi

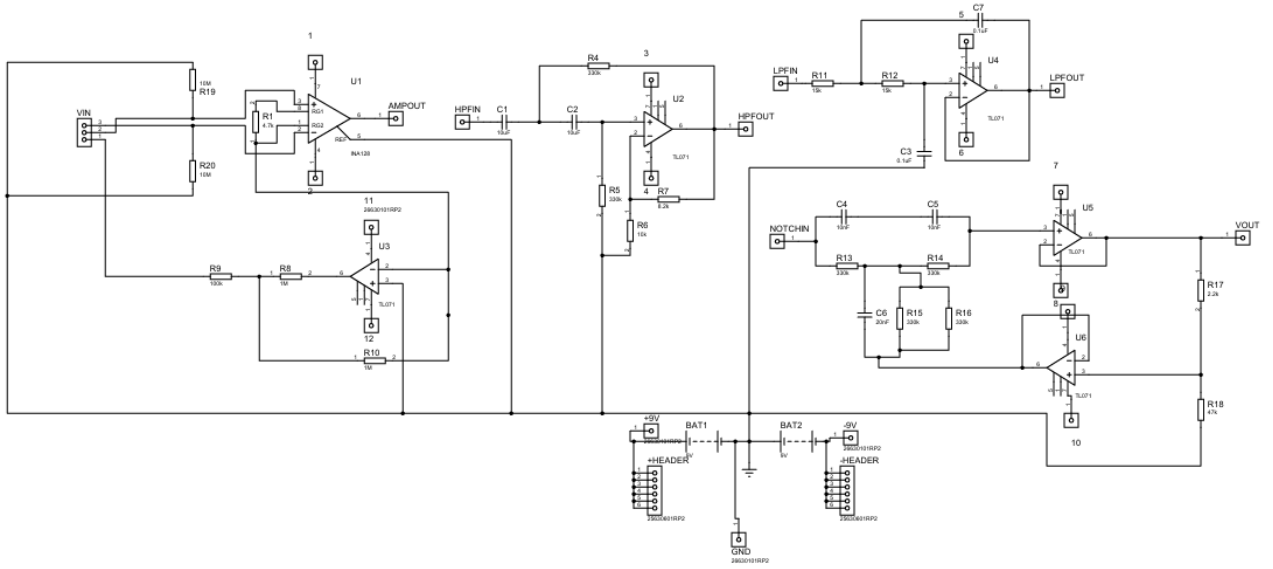
3.2. Devrenin Çalışma Prensibi

Bu çalışmada gerçekleştirilen EKG ön yükselteç devresi, insan vücudundan elde edilen düşük genlikli ve düşük frekanslı biyosinyallerin ölçülebilir seviyelere yükseltilmesi amacıyla tasarlanmıştır. EKG sinyalleri genellikle mikrovolt–milivolt (0.5–5 mV) mertebesinde olup, çevresel gürültülere ve giriş yüklenmesine karşı oldukça hassastır. Bu nedenle devre tasarımında yüksek giriş empedansı, kararlı kazanç ve uygun frekans bant seçimi temel kriterler olarak belirlenmiştir.

Tasarlanan sistem; kazanç (yükseltme) aşaması, filtreleme aşaması ve çıkış aşaması olmak üzere üç ana katmandan oluşmaktadır. Sistemin genel yapısı blok şeması ile Şekil 2’de, elektriksel detayları ise devre şeması ile Şekil 3’de sunulmuştur.



Şekil 2. EKG Ön Yükselteç Blok Şeması

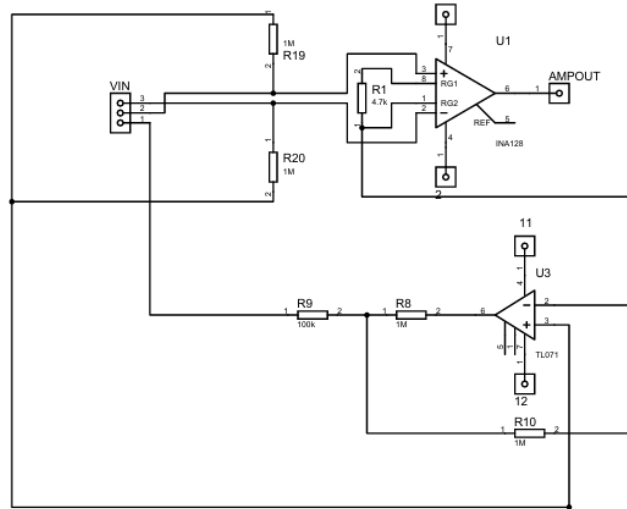


Şekil 3. EKG Ön Yükselteç Devre Şeması

4.DEVRE TASARIMI VE HESAPLAMALAR

4.1. Giriş Katmanı, Enstrümantasyon Yükselteci ve Right Leg Drive (RLD) Devresi

Bu çalışmada EKG benzeri biyopotansiyel sinyallerin yükseltilmesi amacıyla, devrenin ilk katmanı yüksek giriş empedansı, yüksek ortak mod bastırma oranı (CMRR) ve düşük gürültü özelliklerine sahip olacak şekilde tasarlanmıştır. Bu amaçla giriş katmanında INA128 enstrümantasyon yükselteci ve Right Leg Drive (RLD) devresi birlikte kullanılmış devre tasarımı Şekil 4'te verilmiştir.



Şekil 4. Sağ Bacak Sürücüsü ve Enstrumantasyon Katmanı

EKG sinyalleri genellikle mikrovolt–milivolt seviyesinde olup, ölçüm sırasında ortamdan ve şebeke kaynaklarından gelen ortak mod gürültülere oldukça açıktır. Bu nedenle klasik op-amp tabanlı yükselteçler yerine, diferansiyel sinyalleri yüksek doğrulukla yükseltebilen enstrümantasyon yükselteci yapısı tercih edilmiştir.

Devrenin girişinde her iki elektrot hattına seri olarak $1M\Omega$ değerinde dirençler eklenmiştir. Bu dirençlerin temel amaçları:

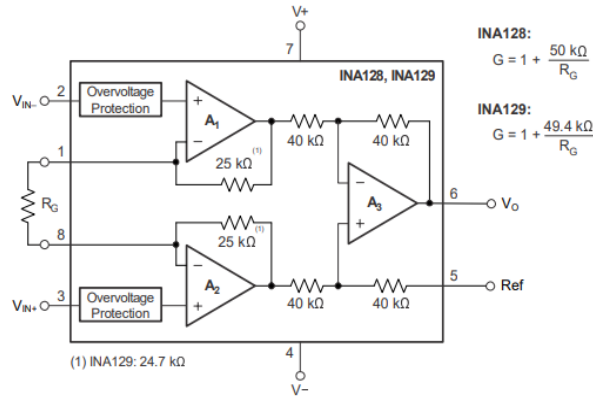
- Giriş empedansını artırarak biyopotansiyel kaynağın yüklenmesini önlemek
- Elektrotlardan gelebilecek ani gerilim değişimlerine karşı devreyi korumak
- Laboratuvar ortamında güvenli ölçüm koşulları sağlamak

INA128’in yüksek giriş empedansına ek olarak bu dirençler sayesinde toplam giriş empedansı yaklaşık olarak:

$$Z_{giriş} \approx 1M\Omega$$

seviyesine çıkarılmıştır. Bu yapı, ölçülen sinyalin genliğinin korunmasına ve girişteki sinyal bozulmalarının azaltılmasına katkı sağlamıştır.

INA128, yüksek CMRR, düşük ofset gerilimi ve düşük gürültü özellikleri nedeniyle biyopotansiyel ölçümler için uygun bir enstrümantasyon yükseltecidir. Entegre, diferansiyel giriş sinyalini yükseltirken ortak mod bileşenleri büyük ölçüde bastırmaktadır. INA128 iç yapısı Şekil 5’te sunulmuştur.



Şekil 5. INA128 Entegre İç Yapısı[4]

INA128'in kazancı, R_G uçları arasına bağlanan tek bir direnç ile ayarlanmaktadır. Bu çalışmada R_G değeri $4.7k\Omega$ olarak seçilmiştir. Kazanç değeri Şekil 4'te de verilen kazanç formülü ile;

$$A_v = 1 + \frac{50k\Omega}{4.7k\Omega} \Rightarrow A_v \approx 11.64$$

olarak hesaplanmıştır. Bu kazanç değeri, EKG sinyalinin ilk aşamada doyuma girmeden yükseltilmesi için uygun bir seviyedir. Yüksek kazancın tek bir katmanda verilmesi yerine, kazancın ilerleyen katmanlara dağıtılması tercih edilmiştir.

Ortak mod gürültünün daha etkin bir şekilde bastırılması amacıyla devrede Right Leg Drive (RLD) yapısı kullanılmıştır. RLD devresi, giriş elektrotlarından algılanan ortak mod gerilimi ters fazda üreterek vücuda geri beslemektedir.

Bu çalışmada RLD devresi, TL071 op-amp kullanılarak oluşturulmuştur. Devrede kullanılan temel direnç değerleri $R_8 = 1M\Omega$, $R_9 = 100k\Omega$ ve $R_{10} = 1M\Omega$ seçilmiştir. RLD op-amp'ı, ortak mod gerilimini tersleyen bir yükselteç olarak çalışmaktadır. Bu yapı için yaklaşık kazanç:

$$A_{RLD} = -\frac{R_{10}}{R_9} \Rightarrow A_{RLD} = -\frac{1M\Omega}{100k\Omega} \Rightarrow A_{RLD} = -10$$

Bu kazanç sayesinde girişteki ortak mod gerilimi yaklaşık 10 kat terslenerek sağ bacak elektroduna geri beslenmektedir. Bu geri besleme, ortak mod gürültünün vücut üzerinde bastırılmasını sağlayarak sistemin etkin CMRR değerini artırmaktadır.

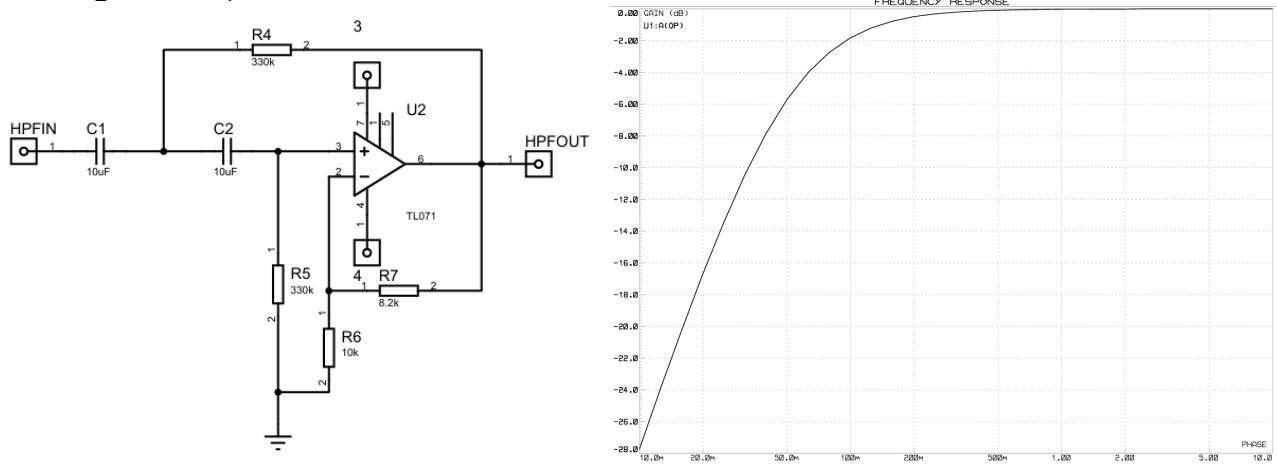
Sonuç olarak, RLD devresi şebeke kaynaklı 50 Hz gürültünün azaltılmasında önemli rol oynamaktadır.

4.2. Yüksek Geçiren Filtre (High Pass Filter – HPF) Katmanı

Giriş katmanında enstrümantasyon yükselteci ile ilk yükseltmesi yapılan EKG sinyali, DC ofsetler ve çok düşük frekanslı sürüklenmeler (baseline wander) içermektedir. Bu istenmeyen bileşenlerin bastırılması amacıyla devrenin ikinci katmanında aktif yüksek geçiren filtre (HPF) yapısı kullanılmıştır. Bu katmanın temel amacı, EKG sinyalinin bilgi taşıyan frekans bileşenlerini etkilemeden DC ve çok düşük frekanslı gürültüleri elimine etmektir.

Filtre katmanı TL071 op-amp kullanılarak oluşturulmuş ve op-amp non-inverting (terslemeyen) konfigürasyonda çalışacak şekilde bağlanmıştır. Bu yapı sayesinde giriş sinyali faz terslemesine uğramadan yükseltilmiş, EKG dalga şeklinin (P, QRS ve T dalgaları) morfolojik bütünlüğü korunmuştur. Ayrıca non-inverting yapı, yüksek giriş empedansı

sağlayarak önceki katmandan gelen sinyalin yüklenmesini önlemiştir. Filtre katmanı Şekil 6'da gösterilmiştir.



Şekil 6. Yüksek Geçiren Filtre Katmanı

Bu yapı için yüksek geçiren filtrenin kesim frekansı aşağıdaki ifade ile hesaplanmıştır:

$$f_c = \frac{1}{2\pi RC} \Rightarrow f_c = \frac{1}{2 \times 330000 \times 10 \times 10^{-6}} \Rightarrow f_c \approx 0.05 \text{ Hz}$$

Bu kesim frekansı, EKG uygulamaları için uygun bir değerdir; çünkü DC ofsetler ve solunum kaynaklı düşük frekanslı gürültüler bastırılırken, EKG sinyalinin temel bileşenleri korunmaktadır. Devrede girişte seri bağlı kondansatörler ve toprağa bağlı dirençler ile frekans seçici davranış elde edilmiştir. Kullanılan eleman değerleri:

Aynı katmanda op-amp, sınırlı bir yükseltme sağlayacak şekilde yapılandırılmıştır. Non-inverting konfigürasyonda kazanç, geri besleme dirençleri tarafından belirlenmiştir. Devrede kullanılan dirençler $R_6 = 10k\Omega$ ve $R_7 = 82k\Omega$ 'dur. Bu yapı için gerilim kazancı:

$$A_v = 1 + \frac{R_7}{R_6} \Rightarrow A_v = 1 + \frac{82k\Omega}{10k\Omega} \Rightarrow A_v = 9.2$$

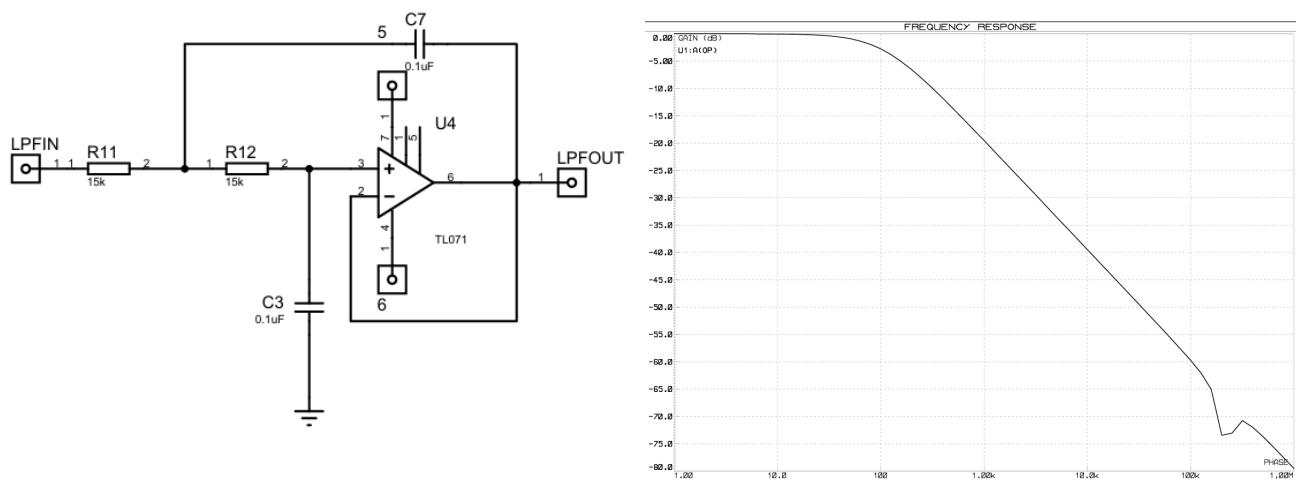
olarak elde edilmiştir. Bu kazanç değeri, sinyalin genliğini artırırken op-amp'ın doyuma girmesini önleyecek şekilde seçilmiştir.

Sonuç olarak, yüksek geçiren filtre katmanı EKG sinyalini DC bileşenlerden ve düşük frekanslı sürüklenmelerden arındırarak, sinyalin hem genlik hem de kalite açısından sonraki katmanlar için uygun hale getirilmesini sağlamaktadır.

4.3. Alçak Geçiren Filtre (Low Pass Filter – LPF) Katmanı

Yüksek geçiren filtre katmanından geçen ve DC ile düşük frekanslı bileşenlerden arındırılan EKG sinyali, bu aşamada yüksek frekanslı gürültüler içermektedir. Özellikle kas aktivitesi (EMG) ve elektronik devre elemanlarından kaynaklanan yüksek frekanslı parazitlerin bastırılması amacıyla devrenin üçüncü katmanında aktif alçak geçiren filtre (LPF) yapısı kullanılmıştır.

Bu katmanın temel amacı, EKG sinyalinin bilgi taşıyan frekans bileşenlerini koruyarak, belirlenen kesim frekansının üzerindeki istenmeyen yüksek frekanslı bileşenleri bastırmaktır. Devre şeması Şekil 7’de verilmiştir.



Şekil 7. Alçak Geçiren Filtre Katmanı ve Kesim Frekansı

Bu yapı için alçak geçiren filtrenin kesim frekansı aşağıdaki ifade ile hesaplanmıştır:

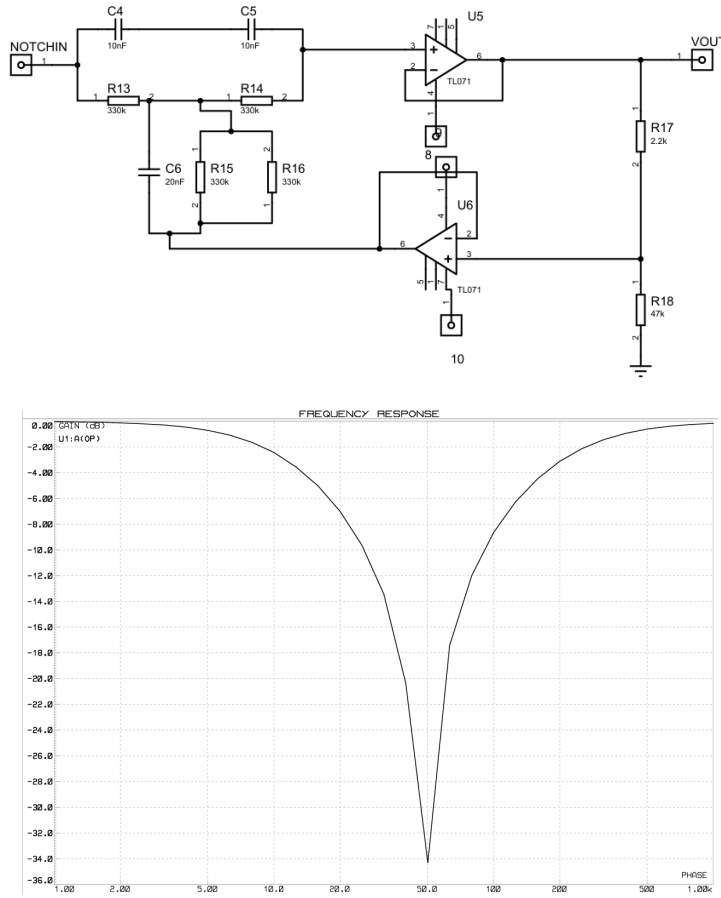
$$f_c = \frac{1}{2\pi RC} \Rightarrow f_c = \frac{1}{2 \times 15000 \times 0.1 \times 10^{-6}} \Rightarrow f_c \approx 106 \text{ Hz}$$

Alçak geçiren filtrenin kesim frekansı yaklaşık 106 Hz olarak belirlenmiştir. Bu frekans değeri, EKG sinyalinin özellikle QRS komplekslerinde yer alan hızlı geçişleri koruyacak kadar yüksek, ancak kas gürültüsü ve elektronik parazitler gibi istenmeyen yüksek frekanslı bileşenleri bastıracak kadar düşüktür. Böylece EKG sinyali bilgi kaybına uğramadan yüksek frekanslı gürültülerden arındırılmıştır.

4.4. 50Hz Çentik (Notch) Filtre Katmanı

EKG sinyallerinde en yaygın parazit kaynaklarından biri, şebeke kaynaklı 50 Hz ortak mod gürültüsüdür. Bu gürültü, yüksek CMRR'li enstrümantasyon yükseltici ve RLD devresine rağmen tamamen bastırılamayabilir. Bu nedenle devrenin bu aşamasında, 50 Hz frekans

bileşenini özel olarak bastırmak amacıyla aktif notch (çentik) filtre kullanılmıştır. Tasarlanan devre şeması Şekil 8’de verilmiştir.



Şekil 8. 50Hz Çentik Filtresi Katmanı ve Frekans Kazanç Grafiği

Bu çalışmada notch filtre, TL071 op-amp kullanılarak oluşturulmuş aktif Twin-T tabanlı çentik filtre yapısındadır. Devrede kondansatörler ve dirençlerin simetrik seçilmesiyle belirli bir frekansta derin bir zayıflatma (çentik) elde edilmiştir. Twin-T notch filtrelerde çentik frekansı yaklaşık olarak:

$$f_{notch} = \frac{1}{2\pi RC} \Rightarrow f_{notch} = \frac{1}{2 \times 330000 \times 0.1 \times 10^{-9}} \Rightarrow f_{notch} \approx 48Hz$$

hesaplanmıştır. Bu değer, eleman toleransları dikkate alındığında 50 Hz şebeke frekansını bastırmak için yeterince yakındır. Bu yapı sayesinde yalnızca hedeflenen frekans bandı bastırılırken, EKG sinyalinin diğer frekans bileşenleri büyük ölçüde korunmuştur.

Notch filtre çıkışından sonra kullanılan op-amp katmanı non-inverting (terslemeyen) yükselteç konfigürasyonunda çalışmaktadır. Bu yapıdaki op-amp'ın gerilim kazancı, geri

besleme yolunda bulunan dirençler tarafından belirlenmektedir. Devrede bu amaçla $R_{17} = 2.2 \text{ k}\Omega$ ve $R_{18} = 47 \text{ k}\Omega$ dirençleri kullanılmıştır.

Bu direnç değerlerine göre kazanç;

$$A_v = 1 + \frac{R_{18}}{R_{17}} \Rightarrow A_v = 1 + \frac{47 \text{ k}\Omega}{2.2 \text{ k}\Omega} \Rightarrow A_v \approx 22.4$$

olarak hesaplanmıştır. Bu kazanç sayesinde, filtreleme işlemleri sonucunda genliği azalan EKG sinyali tekrar yükseltilerek osiloskopta rahatça gözlemlenebilecek seviyeye getirilmiştir.

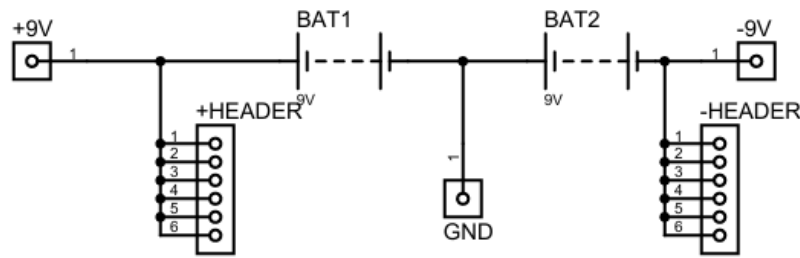
4.5. Güç Kaynağı(Power Supply) Katmanı

Bu çalışmada tasarlanan EKG ön yükselteç devresi, laboratuvar ortamında güvenli ve kararlı bir şekilde çalışabilmesi amacıyla çift kutuplu ($\pm 9 \text{ V}$) besleme ile çalışacak şekilde tasarlanmıştır. Op-amp tabanlı analog devrelerde sinyalin hem pozitif hem de negatif yönde simetrik olarak işlenebilmesi için çift kutuplu besleme tercih edilmiştir.

Devrede besleme gerilimi, iki adet 9 V pil kullanılarak oluşturulmuştur. Piller seri bağlanarak orta nokta referans (GND) olarak alınmış, böylece:

- Üst pil ucu +9 V
- Alt pil ucu -9 V
- Orta nokta toprak (0 V referansı)

şeklinde bir besleme yapısı elde edilmiştir. Tasarlanan katman Şekil 9’de verilmiştir.



Şekil 9. Güç Kaynağı Katmanı

EKG sinyalleri genellikle çok düşük genlikli (μV – mV seviyesinde) ve AC karakterlidir. Bu nedenle sinyalin sıfır referansı etrafında bozulmadan yükseltilebilmesi gerekir. Çift kutuplu besleme sayesinde:

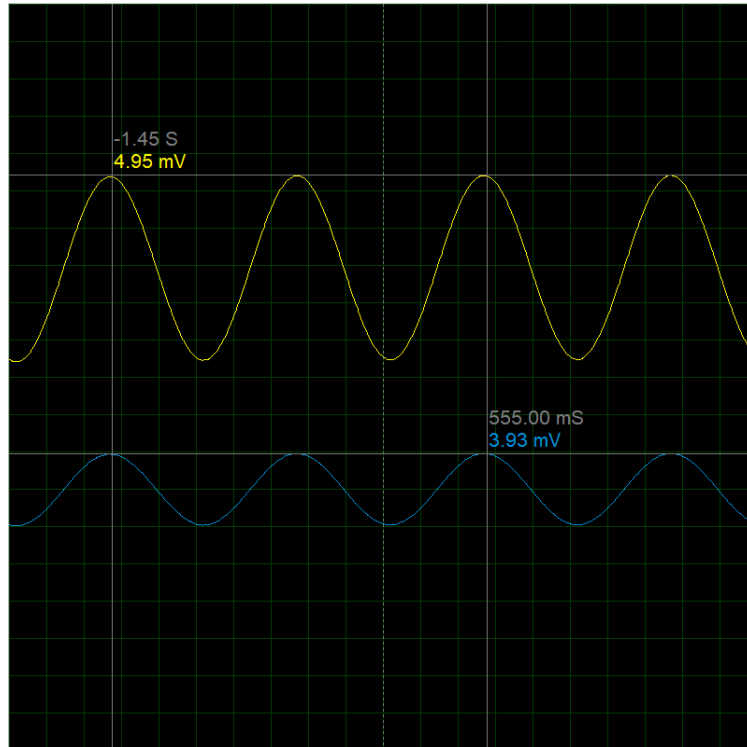
- Op-amp çıkışı pozitif ve negatif yönde doyuma girmeden çalışabilir
- DC ofset ihtiyacı ortadan kalkar
- Filtre ve yükselteç katmanlarının çalışma noktası stabil kalır.

5.SİMÜLASYON

Bu çalışmada tasarlanan EKG ön yükselteç devresinin temel elektriksel performansını değerlendirmek amacıyla simülasyonlar, sinüzoidal test sinyalleri kullanılarak gerçekleştirilmiştir. Simülasyon yaklaşımı, devrenin kazanç, frekans yanıtı ve filtreleme davranışını kontrollü ve tekrarlanabilir koşullar altında incelemeyi hedeflemektedir.

RA ve LA girişlerine 1 Hz frekanslı sinüs sinyalleri uygulanmıştır. RA girişine 5 mV, LA girişine ise 4 mV genliğinde sinyal verilmiştir. verilen sinyallerin osiloskop çıkışları Şekil 10'da verilmiştir. Girişlerin farklı genliklerde seçilmesiyle, devrenin diferansiyel giriş yapısının ve ortak-mod bastırma yeteneğinin gözlemlenmesi amaçlanmıştır. Ayrıca bu genlik değerleri, laboratuvar ortamında kullanılan sinyal jeneratörünün pratikte üretebildiği en düşük gerilim seviyelerine karşılık gelecek şekilde belirlenmiştir. Böylece simülasyon koşulları, gerçek deneysel testlerle tutarlı hale getirilmiştir.

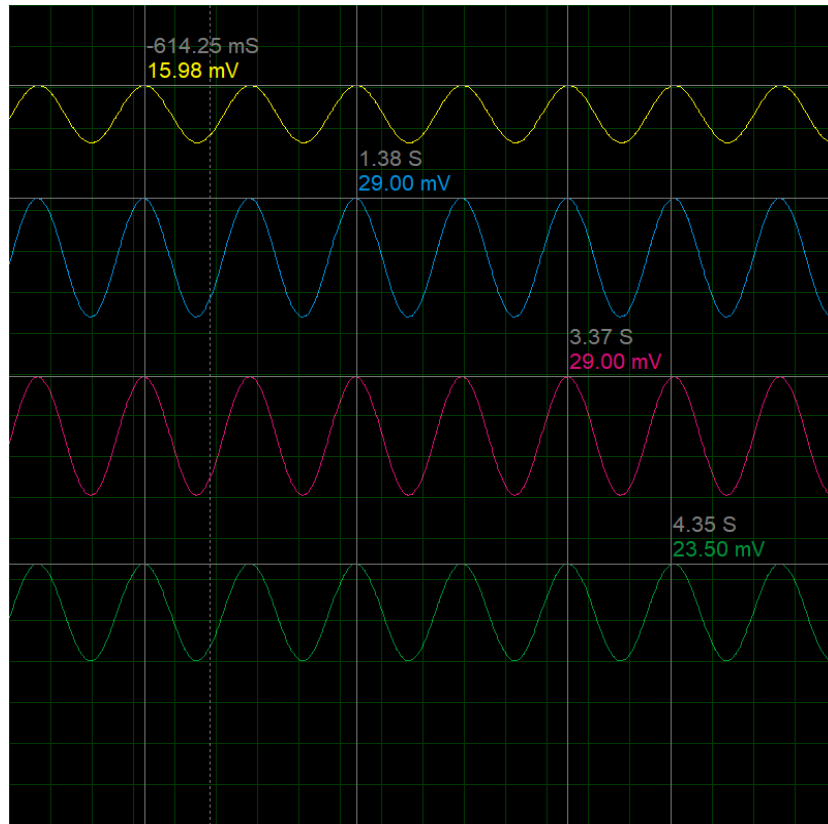
Simülasyonlarda gerçek EKG dalga formu yerine sinüs sinyali tercih edilmiştir. Bunun temel nedeni, sinüs sinyalinin tek frekanslı ve matematiksel olarak tanımlı bir uyarım olması sayesinde devrenin davranışının daha net analiz edilebilmesidir. Sinüs sinyali kullanılarak, enstrümantasyon yükseltecinin lineer çalışma bölgesi, kazanç doğruluğu ve faz davranışı açık biçimde gözlemlenebilmektedir. Buna ek olarak, HPF ve LPF katlarının kesim frekansları ve filtreleme etkinliği, sinüs uyarımı altında daha doğrudan ve yorumlanabilir sonuçlar vermektedir.



Şekil 10. Simülasyon RA-LA Giriş Sinyalleri

Devrenin sinyal işleme zinciri boyunca her bir kritik nokta ayrı ayrı gözlemlenmiştir. Bu kapsamda Şekil 11’de sırasıyla enstrumantasyon çıkışı, HPF çıkışı, LPF çıkışı ve devrenin nihai çıkışı osiloskop çıkışları alınmıştır.

Enstrümantasyon yükselteci çıkışında, diferansiyel sinyalin beklenen oranda yükseltildiği görülmektedir. Yüksek geçiren filtre çıkışında DC ofset ve çok düşük frekanslı bileşenlerin bastırıldığı, alçak geçiren filtre çıkışında ise yüksek frekanslı gürültü bileşenlerinin etkin şekilde süzüldüğü gözlemlenmiştir. Devrenin nihai çıkışında, genliği artırılmış ve bant sınırlaması yapılmış düzgün bir sinüs dalga formu elde edilmiştir.



Şekil 11. Katmanların Çıkış Sinyalleri

6.PCB BASKI

Devrenin teorik tasarımı ve şematik doğrulama sürecinin tamamlanmasının ardından, sistemin fiziksel olarak gerçekleştirilebilmesi amacıyla baskı devre kartı (Printed Circuit Board – PCB) tasarım aşamasına geçilmiştir. PCB tasarımı, devrenin elektriksel performansını, gürültü bağışıklığını, mekanik dayanımını ve üretilebilirliğini doğrudan etkileyen kritik bir aşama olarak ele alınmıştır.

Öncelikle, Proteus ortamında oluşturulan ve doğrulanan devre şematiği PCB tasarım modülüne aktarılmıştır. Bu aşamada tüm bileşenlerin elektriksel bağlantı bütünlüğü (netlist) kontrol edilmiş, hatalı veya eksik bağlantılar giderilmiştir. Özellikle analog sinyal işleyen yükselteç ve filtre katmanlarında, sinyal yollarının doğru ve tutarlı şekilde aktarılması öncelikli kriter olarak değerlendirilmiştir.

PCB yerleşim aşamasında bileşenler, devrenin fonksiyonel bloklarına uygun olacak şekilde gruplandırılmıştır.

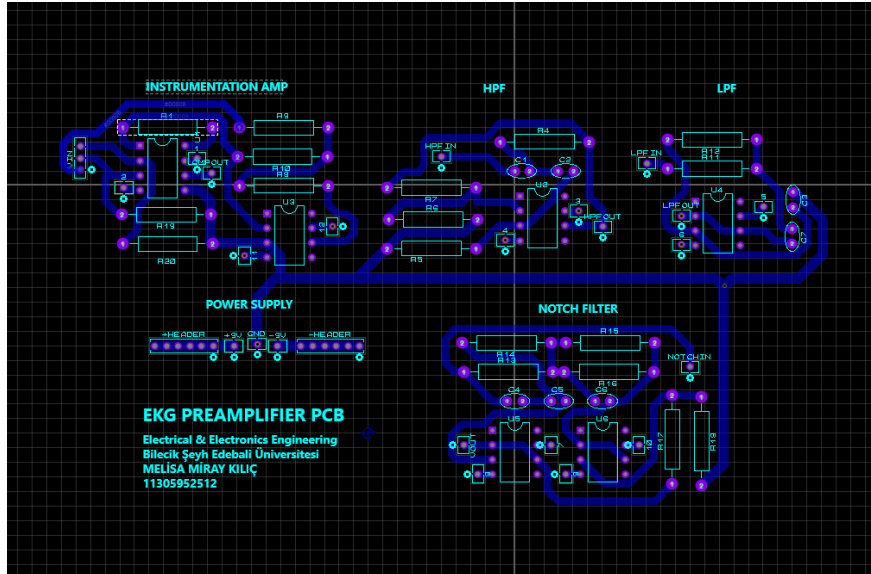
- Analog giriş ve ön yükselteç katı, gürültü kaynaklarından izole edilerek kartın bir bölgesinde konumlandırılmıştır.
- Filtreleme ve sinyal şekillendirme katları, sinyal akış yönü dikkate alınarak doğrusal bir mimariyle yerleştirilmiştir.
- Güç besleme ve referans hatları, analog devre elemanlarından fiziksel olarak ayrılmış ve minimum parazit oluşturacak şekilde düzenlenmiştir.

Bu yaklaşım sayesinde, yüksek empedanslı ve düşük genlikli biyosinyallerin (EKG sinyali gibi) dış elektromanyetik girişimlerden etkilenmesi en aza indirgenmiştir.

İz yönlendirme sürecinde aşağıdaki temel PCB tasarım prensipleri uygulanmıştır:

- Analog sinyal yolları mümkün olduğunca kısa ve doğrudan tutulmuştur.
 - Yüksek kazançlı yükselteç girişlerinde loop alanı minimize edilmiştir.
 - Toprak (GND) hattı için düşük empedanslı ve sürekli bir referans oluşturulmasına özen gösterilmiştir.
- Güç hatları, sinyal hatlarından ayrılmış ve gerekli yerlerde decoupling kondansatörleri ile desteklenmiştir.

Ayrıca, üretim aşamasında sorun yaşanmaması adına iz genişlikleri, pad boyutları ve clearance değerleri standart PCB üretim toleranslarına uygun şekilde belirlenmiştir. PCB tasarımın son hali Şekil 12’de verilmiştir.

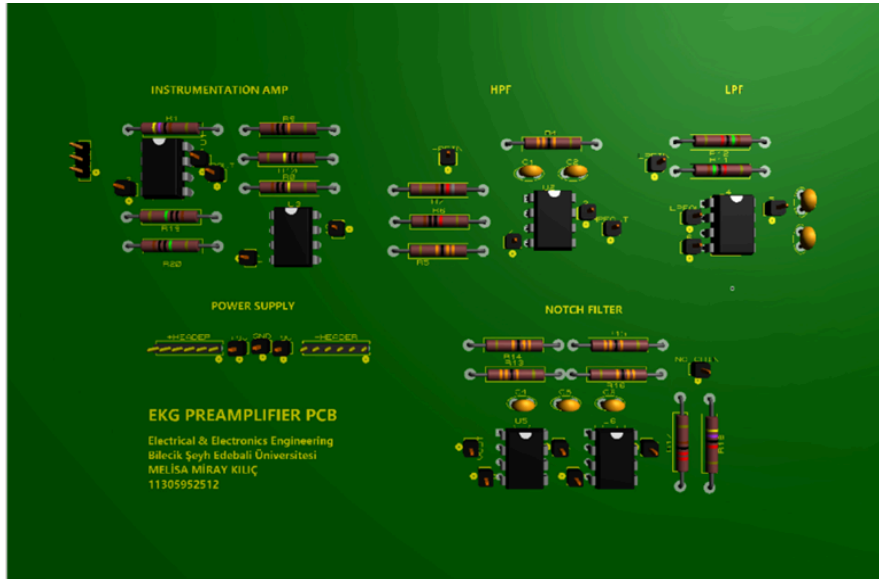


Şekil 12. PCB Layout Görüntüsü

PCB yerleşimi tamamlandıktan sonra, kartın üç boyutlu (3D) modeli Şekil 13’de ki gibi oluşturulmuştur. Bu aşama sayesinde:

- Bileşenlerin kart üzerindeki mekanik uyumu,
- Yüksek profilli elemanların (kondansatör, konnektör vb.) birbirleriyle olan mesafeleri,
- Kartın genel ergonomisi ve montaj uygunluğu

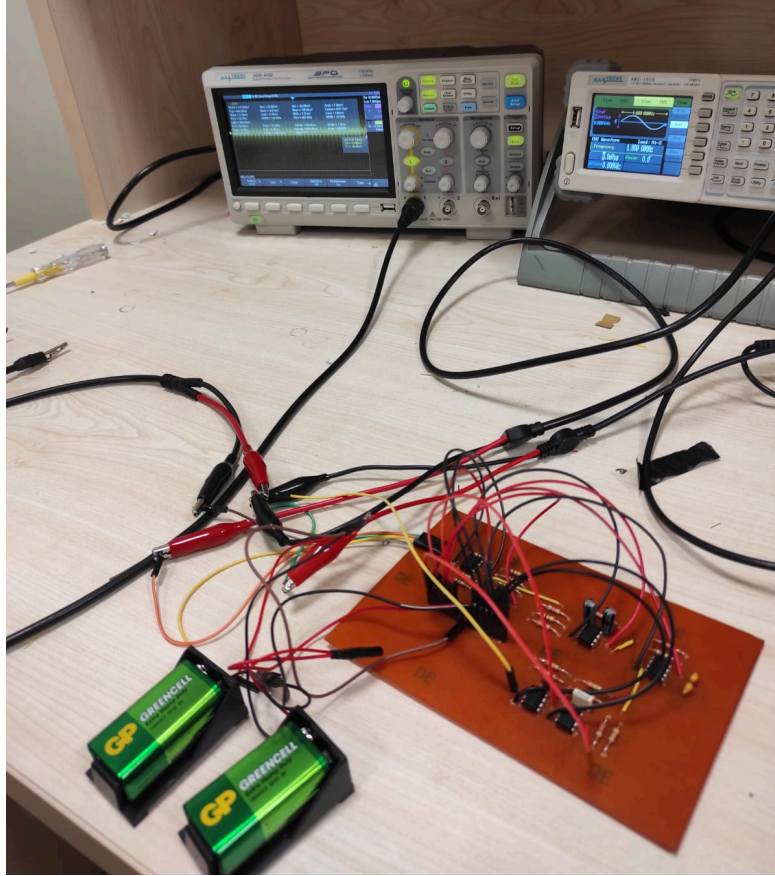
önceden değerlendirilmiştir. 3B görselleştirme, tasarım hatalarının üretim öncesinde tespit edilmesine olanak sağlayarak maliyet ve zaman kaybını azaltmıştır.



Şekil 13. Kartın 3 Boyutlu Modeli

7.TEST AŞAMASI

Üretim aşaması uygun şartlarda gerçekleştirilerek kart tasarımının üretimi tamamlanmıştır. İlk testini simülasyon ile karşılaştırabilmek amacı ile simülasyon ortamı şartları uygulanarak gerçekleştirilmiştir. RA ve LA girişlerine sinyal jeneratörü ile 1Hz, 5mV ve 4mV uygulanarak devrenin nihai çıkışı Şekil 14'te gösterildiği gibi dijital osiloskop üzerinden alınmıştır.



Şekil 14. EKG Ön Yükselteç Test Aşaması

Şekil 14'de verilen gerçek devre üzerinde yapılan ölçümlerde dijital osiloskop ekranında gözlemlenen nihai çıkış sinyali, simülasyon sonuçları ile genel dalga formu açısından benzerlik göstermektedir. Ölçülen sinyalin periyodik yapısı ve temel frekansı simülasyondaki EKG benzeri sinyal ile uyumludur. Osiloskop üzerinden yapılan ölçümlerde sinyal genliğinin yaklaşık onlarca milivolt seviyesinde olduğu görülmüş ve bu değer simülasyonda elde edilen çıkış genliği ile aynı mertebededir.



Şekil 15. Devrenin Nihai Çıkış Sinyalinin Osiloskop Görüntüsü

Bununla birlikte gerçek ölçümde sinyal üzerinde simülasyona kıyasla daha fazla gürültü ve genlik dalgalanması gözlemlenmiştir. Bu farkların başlıca nedenleri; op-amp'lerin ideal olmaması, besleme gerilimindeki dalgalanmalar, çevresel elektromanyetik gürültüler, breadboard/PCB üzerindeki parazitik direnç ve kapasitanslar ile ölçüm probunun devreye yük etkisi olarak değerlendirilebilir. Ayrıca simülasyon ortamında kullanılan ideal ya da yarı-ideal op-amp modelleri, gerçek devredeki op-amp'in bant genişliği ve giriş ofset gerilimi gibi parametrelerini tam olarak yansıtmayabilir.

Sonuç olarak, dijital osiloskopta elde edilen nihai çıkış sinyali, simülasyon sonuçlarıyla fonksiyonel olarak uyumludur ve devrenin amaçlanan şekilde çalıştığını göstermektedir. Gözlemlenen farklar, gerçek elektronik devrelerde beklenen fiziksel ve çevresel etkilerden kaynaklanmakta olup, bu durum çalışmanın op-amp mantığını ve filtreleme aşamalarının etkisini anlamak açısından öğretici bir sonuç sunmaktadır.

8.SONUÇ

Bu çalışmada EKG ön yükselteç devresi, düşük genlikli biyomedikal sinyallerin laboratuvar ortamında gözlemlenebilmesi ve op-amp tabanlı analog devre tasarım prensiplerinin anlaşılması amacıyla tasarlanmış ve gerçekleştirilmiştir. Devre, enstrümantasyon yükselteci, aktif filtreler ve destekleyici katmanlardan oluşan modüler bir yapı şeklinde ele alınmıştır.

Giriş katmanında kullanılan INA128 enstrümantasyon yükselteci sayesinde diferansiyel EKG sinyali etkin biçimde yükseltilmiş, yüksek CMRR özelliği ile ortak mod gürültüleri bastırılmıştır. Right Leg Drive (RLD) katmanı ile sistemin ortak mod gürültüsü aktif olarak azaltılmış ve sinyal-gürültü oranı iyileştirilmiştir. Devrede yer alan yüksek geçiren, alçak geçiren ve notch filtreler ile sırasıyla DC ofset, yüksek frekanslı gürültüler ve 50 Hz şebeke paraziti bastırılarak daha kararlı bir çıkış sinyali elde edilmiştir.

Simülasyon sonuçları ile dijital osiloskop üzerinden alınan gerçek devre ölçümleri karşılaştırıldığında, dalga formu ve frekans içeriği açısından genel bir uyum gözlemlenmiştir. Gerçek devrede ölçülen sinyal üzerinde ek gürültü ve genlik dalgalanmaları bulunmasına rağmen, bu durum gerçek op-amp davranışları ve çevresel etkiler göz önüne alındığında beklenen bir sonuçtur.

Sonuç olarak tasarlanan devre, klinik kullanım amacı taşımamakla birlikte, EKG sinyalinin temel işleme aşamalarını başarıyla göstermiş ve op-amp tabanlı analog sinyal işleme mantığının anlaşılması açısından eğitici ve işlevsel bir çalışma ortaya koymuştur.

KULLANILAN YAZILIMLAR

[1]Labcenter Electronics Ltd. (n.d.). *Proteus Design Suite* (Version 8.0) [Computer software]. <https://www.labcenter.com>

REFERANSLAR

[1][2] Özseven, T. (2024). Comparative Performance Analysis of Time-Frequency Domain Images and Raw Signal Data for Classification of ECG Signals. *Duzce University Journal of Science and Technology*, 12(2), 745-761. <https://doi.org/10.29130/dubited.1236072>

[3]Bai, H. (2023). Design And Implantation of An ECG Signal Amplifier and Filter Processing System. *Highlights in Science, Engineering and Technology*, 72, 296-303. <https://doi.org/10.54097/5e5a6084>

[4]Texas Instruments. (n.d.). *INA128 precision instrumentation amplifier data sheet*. Retrieved January 4, 2026, from <https://www.ti.com/lit/ds/symlink/ina128.pdf>

[5]stoppi. (n.d.). *EKG – Stoppi – Homemade Physics Experiments*. Retrieved January 4, 2026, from <https://stoppi-homemade-physics.de/ekg/>

[6]asaad92. (n.d.). *ECG-Altium-Simulink* (Version [varsa sürüm]) [Source code]. GitHub. <https://github.com/asaad92/ECG-Altium-Simulink>

[7]University of Washington, Department of Computer Science & Engineering. (n.d.). *Lab 6: ECG* (CSE 474/574). Retrieved January 4, 2026, from <https://courses.cs.washington.edu/courses/cse474/18wi/labs/l6/l6.html>