

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

**ФИЛИАЛ ФЕДЕРАЛЬНОГО ГОСУДАРСТВЕННОГО
БЮДЖЕТНОГО ОБРАЗОВАТЕЛЬНОГО УЧРЕЖДЕНИЯ
ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ
«НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ «МЭИ»
в г. Смоленске**

М.А. АМЕЛИНА, Ю.В. ТРОИЦКИЙ

**АНАЛИЗ И СИНТЕЗ ЦИФРОВЫХ И СМЕШАННЫХ
АНАЛОГО-ЦИФРОВЫХ УСТРОЙСТВ**

**ЛАБОРАТОРНЫЙ ПРАКТИКУМ
ПО КУРСУ
«ЭЛЕКТРОННЫЕ ПРОМЫШЛЕННЫЕ УСТРОЙСТВА»**

Смоленск 2016

681.3. (076.5)

С38

УДК 681.32. (076.5)

Утверждено учебно-методическим Советом филиала ФГБОУВПО «НИУ «МЭИ» в г. Смоленске в качестве методического указания для студентов, обучающихся по направлению 11.03.04 «Электроника и нанoeлектроника»

Рецензенты:

Канд. техн. наук, доц. филиала «НИУ «МЭИ» в г. Смоленске

Аверченков О.Е.

АМЕЛИНА, М.А. Анализ и синтез цифровых и смешанных аналого-цифровых устройств. Лабораторный практикум по курсу «Электронные промышленные устройства» [Текст]: Методическое пособие / М.А. Амелина, Ю.В. Троицкий. – Смоленск: РИО филиала МЭИ в г. Смоленске, 2016. – 124 с.

Методическое пособие содержит лабораторный практикум по курсу «Электронные промышленные устройства». В пособии приведены наборы индивидуальных заданий к лабораторным работам по синтезу комбинационных и последовательностных устройств в универсальном базисе и на основе мультимплексов, асинхронных автоматов на мультимплексах и RS-триггерах, по спектральному анализу, временной дискретизации сигналов, исследованию процессов аналого-цифрового и цифро-аналогового преобразований, работы цифровых фильтров. К каждой лабораторной работе прилагаются методические указания, содержащие подробный разбор решения типовой задачи. Продемонстрировано выполнение лабораторных работ с использованием пакетов программ схемотехнического моделирования, что иллюстрируется соответствующими примерами построения принципиальной схемы и анализа работы устройств в среде программы MICRO-CAP.

Пособие предназначено для студентов специальности «Промышленная электроника», выполняющих курс лабораторных работ по дисциплине «Электронные промышленные устройства», также оно может быть полезно при изучении курса «Основы микропроцессорной техники».

СОДЕРЖАНИЕ

ЛАБОРАТОРНАЯ РАБОТА №1 Синтез комбинационных устройств на основе логических микросхем	4
ЛАБОРАТОРНАЯ РАБОТА №2 Синтез комбинационных логических устройств на мультиплексорах.....	11
ЛАБОРАТОРНАЯ РАБОТА №3 Синтез последовательностных логических устройств.....	18
ЛАБОРАТОРНАЯ РАБОТА №4 Знакомство с программной средой моделирования аналого-цифровых и микропроцессорных электронных устройств PROTEUS	27
ЛАБОРАТОРНАЯ РАБОТА №5 Исследование работы триггеров различных типов и серий ТТЛ, КМОП, ЭСЛ	33
ЛАБОРАТОРНАЯ РАБОТА №6 Исследование работы счетчиков различных типов и серий ТТЛ, КМОП	37
ЛАБОРАТОРНАЯ РАБОТА №7 Исследование работы регистров различных типов и серий ТТЛ, КМОП, ЭСЛ.....	41
ЛАБОРАТОРНАЯ РАБОТА №8 Временная дискретизация аналоговых сигналов	44
ЛАБОРАТОРНАЯ РАБОТА №9 Спектральный анализ сигналов с применением дискретного преобразования Фурье (ДПФ)	51
ЛАБОРАТОРНАЯ РАБОТА №10 Исследование процессов аналого-цифрового и цифро-аналогового преобразований	62
ЛАБОРАТОРНАЯ РАБОТА №11 Исследование цифровых фильтров с конечной импульсной характеристикой (КИХ-фильтров).....	75
ЛАБОРАТОРНАЯ РАБОТА №12 Исследование БИХ-фильтров. Билинейное преобразование.....	85
ЛАБОРАТОРНАЯ РАБОТА №13 Синтез асинхронных автоматов на основе RS-триггеров.....	97
ЛАБОРАТОРНАЯ РАБОТА №14 Синтез асинхронных и синхронных автоматов на основе мультиплексоров	105
ЛИТЕРАТУРА	120
ПРИЛОЖЕНИЕ А	122
ПРИЛОЖЕНИЕ Б	123
ПРИЛОЖЕНИЕ В	124

ЛАБОРАТОРНАЯ РАБОТА №1

СИНТЕЗ КОМБИНАЦИОННЫХ УСТРОЙСТВ НА ОСНОВЕ ЛОГИЧЕСКИХ МИКРОСХЕМ

1.1 Цель работы

а) ознакомление с основными методами синтеза и минимизации комбинационных логических устройств;

б) знакомство с методикой тестирования комбинационных цифровых устройств.

1.2 Подготовка к работе (домашнее задание)

1. Изучить методы синтеза и минимизации комбинационных логических схем [1, 6, 10].
2. Составить таблицы функционирования для комбинационных устройств, указанных в рабочем задании п. 3 (номер варианта определяется порядковым номером студента в журнале посещаемости).
3. Произвести минимизацию логических функций, представленных таблицами функционирования.
4. Синтезировать схемы, заданные в п. 3. на логических элементах ТТЛ (ТТЛШ) серии ИМС, входящих в состав библиотеки цифровых компонентов программы Micro-Cap [2]. Модели российских цифровых интегральных схем находятся в программе Micro-cap по адресу: *Component>Import>Digital Library> >Russian Digital>....*
5. Изучить методы составления тестовых последовательностей цифровых сигналов для контроля правильности функционирования синтезированных схем [2].
6. Запрограммировать тестовую последовательность сигналов для используемого генератора цифровых сигналов, в качестве которого может выступать один из цифровых примитивов генераторов: Stim1, Stim2, Stim4, Stim8, Stim16 (в зависимости от выполняемого задания). Число после названия STIM представляет собой количество выводов генератора цифровых сигналов. Цифровые генераторы [2] находятся в библиотеке компонентов программы Micro-cap по адресу: *Component>Digital Primitives>Stimulus Generators*.

1.3 Рабочее задание

Используя модели логических элементов, входящие в состав библиотеки программы Micro-Cap, собрать и протестировать следующие комбинационные логические устройства (номер задания определяется порядковым номером студента в журнале посещаемости).

1. Дешифратор двоично-десятичного кода с весами 8-4-2-1.
2. Дешифратор двоично-десятичного кода с весами 5-2-1-1 (без самодополнения), см. ПРИЛОЖЕНИЕ Б.
3. Дешифратор двоично-десятичного кода с весами 4-2-2-1 (с самодополнением), см. ПРИЛОЖЕНИЕ Б.
4. Дешифратор двоично-десятичного кода с весами 2-4-2-1 (с самодополнением), см. ПРИЛОЖЕНИЕ Б.
5. Дешифратор двоично-десятичного кода 2-4-2-1 (без самодополнения), см. ПРИЛОЖЕНИЕ Б.
6. Преобразователь двоично-десятичного кода 8-4-2-1 в код Грея, см. ПРИЛОЖЕНИЕ Б.
7. Преобразователь кода Грея в двоично-десятичный код с весами 8-4-2-1, см. ПРИЛОЖЕНИЕ Б.
8. Преобразователь двоично-десятичного самодополняющегося кода с весами 2-4-2-1 в код Грея, см. ПРИЛОЖЕНИЕ Б.
9. Преобразователь кода Грея в двоично-десятичный код с весами 4-2-2-1 (с самодополнением), см. ПРИЛОЖЕНИЕ Б.
10. а) Схема, осуществляющая выборку из 4-х разрядного счетчика всех нечетных чисел; б) Схема, реализующая функцию 4, заданную таблицей 1.1.
11. а) Схема, осуществляющая выборку из 4-х разрядного счетчика всех четных чисел; б) Схема, реализующая функцию 3, заданную таблицей 1.1.
12. а) Схема, осуществляющая выборку из 4-х разрядного счетчика всех чисел, кратных 4; б) Схема, реализующая функцию 1, заданную таблицей 1.1.

Таблица 1.1

X_3	X_2	X_1	$F(X_3, X_2, X_1)$					
			1	2	3	4	5	6
0	0	0	0	1	1	1	0	1
0	0	1	1	0	0	1	0	1
0	1	0	1	1	0	1	0	1
0	1	1	0	1	1	0	1	1
1	0	0	1	0	0	0	0	0
1	0	1	1	1	1	0	1	1
1	1	0	0	0	1	1	1	0
1	1	1	0	1	0	1	1	1

13. а) Схема, осуществляющая выборку из 4-х разрядного счетчика чисел 0, 1, 2, 3, 5, 7; б) Схема, реализующая функцию 5, заданную таблицей 1.1.
14. Преобразователь двоично-десятичного несамодополняющегося кода 5-2-1-1 в самодополняющийся код 4-2-2-1, см. ПРИЛОЖЕНИЕ Б.

15. Преобразователь 5-разрядного кода Грея в двоичный код.
16. а) схема выборки чисел 2, 4, 6, 9, 12 из входного двоичного четырехразрядного кода; б) Схема, реализующая функцию 6, заданную таблицей 1.1.
17. Схема выборки чисел 5, 7, 9, 11; 13 из входного двоичного четырехразрядного кода; б) Схема, реализующая функцию 2, заданную таблицей 1.1.
18. а) Схема выборки кодов номеров букв алфавита, входящих в фамилию студента, из входного двоичного пятиразрядного кода; б) Схема, осуществляющая выборку из 4-х разрядного счетчика всех чисел, кратных 4;
19. Преобразователь двоично-десятичного самодополняющегося кода с весами 4-2-2-1 в несамодополняющийся код с весами 5-2-1-1, см. ПРИЛОЖЕНИЕ Б.
20. Преобразователь двоично-десятичного кода с избытком по модулю 3 в самодополняющийся код с весами 2-4-2-1, см. ПРИЛОЖЕНИЕ Б.
21. Преобразователь двоично-десятичного самодополняющегося кода с весами 4-2-2-1 в самодополняющийся код с избытком по модулю 3, см. ПРИЛОЖЕНИЕ Б.
22. Преобразователь кода Грея в двоично-десятичный самодополняющийся код с избытком по модулю 3, см. ПРИЛОЖЕНИЕ Б.
23. Дешифратор двоично-десятичного самодополняющегося кода с избытком по модулю 3, см. ПРИЛОЖЕНИЕ Б.
24. Преобразователь четырехразрядного кода Грея в двоичный код.
25. а) Схема выборки чисел 3, 4, 7, 11, 12 из входного двоичного четырехразрядного кода; б) Схема, осуществляющая выборку из 4-х разрядного счетчика всех четных чисел.
26. Преобразователь двоично-десятичного кода с весами 8-4-2-1 в самодополняющийся код с весами 2-4-2-1, см. ПРИЛОЖЕНИЕ Б.
27. Преобразователь двоичного кода в двоично-десятичный самодополняющийся код с весами 2-4-2-1, см. ПРИЛОЖЕНИЕ Б.
28. Преобразователь двоично-десятичного кода с весами 8-4-2-1 в самодополняющийся код с весами 4-2-2-1, см. ПРИЛОЖЕНИЕ Б.
29. Преобразователь кода с весами 8-4-2-1 в двоично-десятичный самодополняющийся код с избытком по модулю 3, см. ПРИЛОЖЕНИЕ Б.
30. а) Схема выборки кодов номеров букв алфавита, входящих в фамилию студента, из входного двоичного пятиразрядного кода; б) Схема реализующая функцию 6, заданную таблицей 1.1.
31. Полусумматор.
32. Одноразрядный сумматор на элементах «И-НЕ».
33. Четырехразрядный сумматор.
34. Схема пуска станка, которая по соображениям безопасности разрешает включение двигателя лишь при нажатии не менее двух из четырех кнопок.

35. Схема, обеспечивающая включение резервного преобразователя либо кнопкой оператора ($A=1$), либо сигналом исчезновения напряжения источника ($B=0$). В любом случае пуск резервного преобразователя разрешается при условии, что схема управления подготовлена к работе ($C=1$).
36. Линейный дешифратор на 8 выходов.
37. Двухступенчатый дешифратор на 8 выходов.
38. Пирамидальный дешифратор на 8 выходов.
39. Дешифратор двоично-десятичного кода с весами 8-4-2-1.
40. 40...46. Преобразователь двоично-десятичного кода в код для одного из сегментов 7-сегментного индикатора (A, B, C, D, E, F, G соответственно).

1.4 Требования к отчету

1. Отчет о проделанной работе должен содержать:
 - Рабочее задание.
 - Таблицу функционирования заданного логического устройства.
 - Описание синтеза с используемыми методами минимизации комбинационных устройств.
 - Принципиальную схему каждого устройства на выбранной элементной базе (модели цифровых компонентов программы Micro-Cap.
 - Методику тестирования правильности работы устройства.
2. Название группы и номер варианта следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования и демонстрировать соответствующие скриншоты в отчете (см. ПРИЛОЖЕНИЕ В).

1.5 Контрольные вопросы

1. Синтезировать схемы одноразрядных сумматоров на элементах «И-НЕ», «ИЛИ-НЕ».
2. Какова методика обнаружения неисправности в сумматоре?
3. Постройте двухступенчатый дешифратор на 32 выхода.
4. Какова методика обнаружения неисправности в дешифраторах?
5. Сравнить различные типы дешифраторов по быстродействию.
6. Сравнить различные типы дешифраторов по аппаратурным затратам.
7. Нарисуйте функциональные, схемы сумматоров с последовательным, групповым и одновременным переносом.
8. Основные логические функции (И, ИЛИ, НЕ). Дизъюнктивные и конъюнктивные формы записи логических выражений.
9. Теоремы алгебры логики. Минимизация логических функций. Учет безразличных состояний при минимизации функций.

10. Применение элементов типа «Исключающее ИЛИ». Контроль по четности. Мажоритарный элемент.
11. Дешифраторы. Методы наращивания разрядности. Логические функции и внутренняя структура дешифраторов.
12. Синтез комбинационных устройств на базе дешифраторов.
13. Алгоритмы аппаратного сложения, вычитания, умножения, арифметико-логические устройства.
14. Логический компаратор (компаратор кодов).

1.6 Методические указания

Рассмотрим пример синтеза с минимизацией комбинационного устройства, заданного таблицей функционирования (см. табл. 1.2). Воспользуемся для минимизации методом карт Карно (рис. 1.1). Преимуществом таблиц Карно является простота обнаружения возможных упрощений логической функции.

Таблица 1.2

X ₁	X ₂	X ₃	X ₄	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

X ₁ X ₂ \ X ₃ X ₄	00	01	11	10
00	1	1	0	1
01	1	0	0	0
11	1	0	1	1
10	1	0	1	1

Рисунок 1.1 – Таблица Карно

В первую очередь при составлении дизъюнктивной нормальной формы (ДНФ) следует составить логическое произведение всех входных переменных для каждой ячейки, в которой стоит единица. Для ячейки, расположенной в левом верхнем углу, получается:

$$K_1 = \bar{x}_1 \cdot \bar{x}_2 \cdot \bar{x}_3 \cdot \bar{x}_4$$

Для ячейки, расположенной правее, следует записать:

$$K_2 = \bar{x}_1 \cdot x_2 \cdot \bar{x}_3 \cdot \bar{x}_4$$

Таким образом в логической сумме всех произведений встретится такой фрагмент:

$$K_1 + K_2 = \bar{x}_1 \cdot \bar{x}_2 \cdot \bar{x}_3 \cdot \bar{x}_4 + \bar{x}_1 \cdot x_2 \cdot \bar{x}_3 \cdot \bar{x}_4 ,$$

который упрощается следующим образом:

$$K_1 + K_2 = \bar{x}_1 \cdot \bar{x}_3 \cdot \bar{x}_4 \cdot (x_2 + \bar{x}_2) = \bar{x}_1 \cdot \bar{x}_3 \cdot \bar{x}_4 .$$

Отсюда следует общее правило упрощения логических функций для таблиц Карно:

Если в двух, четырех, восьми и т. д. (2^n) ячейках, ограниченных прямоугольным и квадратным контуром, стоят только единицы, можно записывать непосредственно логическое произведение для всей этой группы, причем в это произведение должны входить лишь те входные переменные, которые остаются неизменными для всех ячеек данной группы.

Таким образом, в этом примере логическое произведение для группы **B**, состоящей из двух ячеек, равно:

$$K_B = \bar{x}_1 \cdot \bar{x}_3 \cdot \bar{x}_4 ,$$

что соответствует ранее полученной функции.

В одну группу связываются также те ячейки, которые находятся на левом и правом краях одной строки (2^n соседних строк) или в верхней и нижней частях одного столбца (2^n соседних столбцов).

Для столбца **D**, состоящего из четырех ячеек, можно записать:

$$K_D = \bar{x}_1 \cdot \bar{x}_2$$

Для контура **C**, имеющего квадратную форму и состоящего также из четырех элементов, получим следующее логическое произведение:

$$K_C = x_1 \cdot x_3$$

Еще одна единица осталась в правом верхнем углу. Она может быть связана, например, с единицей в нижней части рассматриваемого столбца в группу, содержащую две ячейки. Другая возможность состоит в объединении единиц, находящихся на левом и правом краях первой строки. Однако если принять во внимание, что в каждом углу таблицы Карно находится единица, то можно найти простейшее решение. Связывая эти единицы в одну четырехэлементную группу **A**, получим:

$$K_A = \bar{x}_2 \cdot \bar{x}_4 .$$

Для дизъюнктивно нормальной формы (ДНФ) с помощью таблиц Карно сразу находим максимально упрощенный результат:

$$y = K_A + K_B + K_C + K_D = K_1 = \bar{x}_2 \cdot \bar{x}_4 + \bar{x}_1 \cdot \bar{x}_3 \cdot \bar{x}_4 + x_1 \cdot x_3 + \bar{x}_1 \cdot \bar{x}_2.$$

Используя теорему де Моргана ($a + b + c + d = \overline{\bar{a} \cdot \bar{b} \cdot \bar{c} \cdot \bar{d}}$) и, учитывая выбранный базис логических элементов (И-НЕ или NAND) представим схемотехническую реализацию заданной функции в виде принципиальной схемы рис. 1.2.

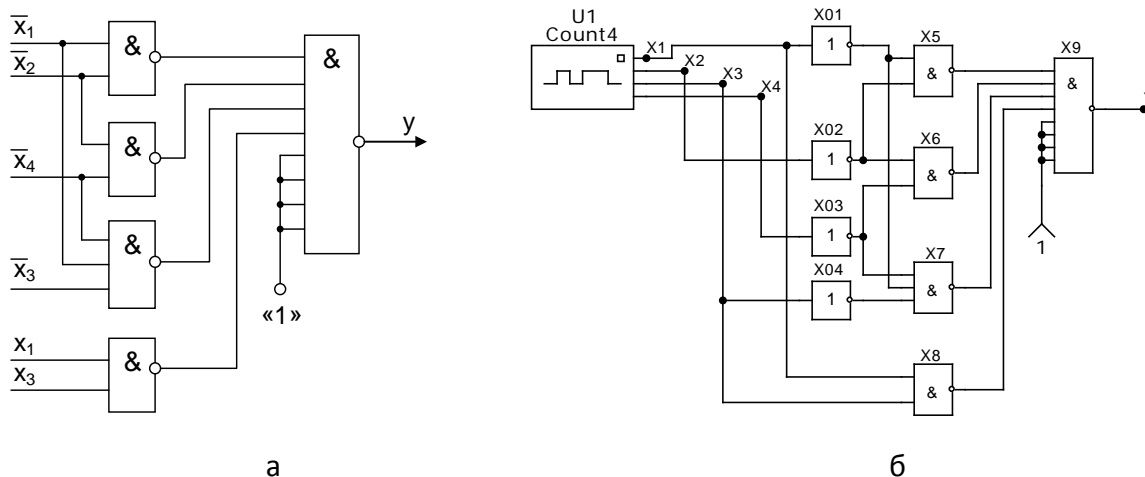


Рисунок 1.2 – Принципиальная схема комбинационного устройства: а – синтезированная в базисе И-НЕ; б – схема для моделирования в среде программы Micro-cap (LR_01-1.cir)

Схемные файлы рассмотренных в лабораторном практикуме примеров, показывающие правильность функционирования синтезированных устройств приведены в [3].

ЛАБОРАТОРНАЯ РАБОТА №2

СИНТЕЗ КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ УСТРОЙСТВ НА МУЛЬТИПЛЕКСОРАХ

2.1 Цель работы

а) ознакомление с основными методами синтеза и минимизации комбинационных логических устройств на базе мультиплексоров;

б) освоение методики тестирования комбинационных логических устройств на мультиплексорах.

2.2 Подготовка к работе (домашнее задание)

1. Изучить методы синтеза и минимизации комбинационных логических схем на основе мультиплексоров [4, 5].
2. Используя модели цифровых мультиплексоров, дешифраторов и логических элементов программы Micro-Cap разработать принципиальную схему для реализации устройства выборки чисел, соответствующих порядковым номерам букв алфавита (см. табл. 2.1), входящих в фамилию, имя, отчество студента (функция принимает значение лог. «1» при комбинации аргументов $X_5 X_4 X_3 X_2 X_1$, кодирующих в двоичном коде номера указанных букв).
3. Используя модели цифровых мультиплексоров из 8 в 1, двоичных счетчиков, генератора тактовых импульсов DCLOCK и логических элементов программы Micro-Cap, разработать принципиальную схему генератора, выдающего периодическую импульсную последовательность, заданную таблицей 2.2. (Номер выбираемой последовательности импульсов в табл. 2.2 соответствует порядковому номеру студента в журнале посещаемости). С помощью карт Карно проверить, не является ли функция, описывающая работу генератора, независимой от одного или нескольких аргументов (разрядов кодовой комбинации), определяющих номер такта. (Аргументами указанной функции являются сигналы $Q_3 Q_2 Q_1 Q_0$ с выхода четырехразрядного двоичного счетчика, в качестве которого могут использоваться модели ИС К555ИЕ5, К155ИЕ7, К555ИЕ19 и др.
4. Разработать методику тестирования синтезированных устройств на мультиплексорах [2].

Таблица 2.1

Десятичный номер	Двоичный номер $X_5X_4X_3X_2X_1$	Буква
0	00000	А
1	00001	Б
2	00010	В
3	00011	Г
4	00100	Д
5	00101	Е
6	00110	Ж
7	00111	З
8	01000	И
9	01001	Й
10	01010	К
11	01011	Л
12	01100	М
13	01101	Н
14	01110	О
15	01111	П
16	10000	Р
17	10001	С
18	10010	Т
19	10011	У
20	10100	Ф
21	10101	Х
22	10110	Ц
23	10111	Ч
24	11000	Ш
25	11001	Щ
26	11010	Ъ
27	11011	Ы
28	11100	Ь
29	11101	Э
30	11110	Ю
31	11111	Я

Таблица 2.2

N п/п	Номера тактов:	
	импульсов	пауз
1	0, 1, 2, 5, 6, 9, 11, 12, 13, 15	3, 4, 7, 8, 10, 14
2	0, 1, 5, 6, 9, 11, 12, 13	2, 3, 4, 7, 8, 10, 14, 15
3	1, 2, 5, 6, 9, 11, 12, 13, 15	0, 3, 4, 7, 8, 10, 14
4	0, 5, 6, 9, 11, 12, 13, 15	1, 2, 3, 4, 7, 8, 10, 14
5	0, 2, 5, 9, 11, 12, 13	1, 3, 4, 6, 7, 8, 10, 14, 15
6	0, 2, 4, 5, 6, 9, 11, 12, 13	1, 3, 7, 8, 10, 14, 15
7	0, 1, 2, 3, 9, 11, 12, 14, 15	4, 5, 6, 7, 8, 10, 13 ;
8	1, 2, 5, 6, 9, 11, 12, 15	0, 3, 4, 7, 8, 10, 13, 14
9	0, 1, 5, 6, 9, 11, 13, 14, 15	2, 3, 4, 7, 8, 10, 12
10	1, 2, 6, 9, 11, 12, 13, 15	0, 3, 4, 5, 7, 8, 10, 14
11	0, 1, 5, 6, 9, 12, 13, 15	2, 3, 4, 7, 8, 10, 11, 14
12	2, 5, 6, 9, 11, 13, 14, 15	0, 1, 3, 4, 7, 8, 10, 12
13	3, 4, 5, 9, 10, 11, 12, 13, 15	0, 1, 2, 6, 7, 8, 14
14	0, 1, 5, 6, 8, 9, 11, 12, 13, 15	2, 3, 4, 7, 10, 14
15	0, 1, 3, 5, 6, 9, 11, 12	2, 4, 7, 8, 10, 13, 14, 15
16	0, 1, 2, 5, 6, 9, 12, 13, 15	3, 4, 7, 8, 10, 11, 14
17	0, 1, 5, 6, 9, 11, 12, 13	2, 3, 4, 7, 8, 10, 14, 15
18	0, 2, 5, 9, 12, 13	1, 3, 4, 6, 7, 8, 10, 11, 14, 15
19	0, 2, 4, 5, 6, 8, 9, 11, 12, 13	1, 3, 7, 10, 14, 15
20	1, 2, 3, 9, 11, 12, 14, 15	0, 4, 5, 6, 7, 8, 10, 13
21	1, 2, 5, 9, 11, 12, 15	0, 3, 4, 6, 7, 8, 10, 13, 14
22	0, 1, 6, 8, 9, 11, 13, 14, 15	2, 3, 4, 5, 7, 10, 12
23	1, 2, 6, 9, 13, 15	0, 3, 4, 5, 7, 8, 10, 11, 12, 14
24	0, 4, 5, 6, 9, 12, 13, 15	1, 2, 3, 7, 8, 10, 11, 14
25	2, 5, 6, 11, 13, 14	0, 1, 3, 4, 7, 8, 9, 10, 12, 15
26	0, 1, 2, 3, 9, 11, 15	4, 5, 6, 7, 8, 10, 12, 13, 14
27	1, 2, 5, 6, 9, 11, 12, 15	0, 3, 4, 7, 8, 10, 13, 14
28	0, 1, 5, 9, 11, 13, 15	2, 3, 4, 6, 7, 8, 10, 12, 14
29	1, 2, 6, 9, 11, 12, 15	0, 3, 4, 5, 7, 8, 10, 13, 14
30	0, 1, 2, 5, 6, 9, 13, 15	3, 4, 7, 8, 10, 11, 12, 14

2.3 Рабочее задание

1. С помощью схемного редактора программы Micro-cap собрать схему устройства выборки чисел, построенную в соответствии с домашней подготовкой п. 2. Ко входам устройства подсоединить генератор цифровых сигналов STIM8, генерирующий нарастающий двоичный код. Задать необходимым образом параметры анализа переходных процессов и, запустив анализ, проверить правильность функционирования синтезированного устройства.

2. С помощью схемного редактора программы Micro-cap собрать схему генератора импульсной последовательности, разработанную в соответствии с домашней подготовкой п. 3. На вход устройства подключить генератор цифровых сигналов DCLOCK. Задать необходимым образом параметры анализа переходных процессов и, запустив анализ, проверить правильность функционирования синтезированного устройства.

2.4 Требования к отчету

1. Отчет о проделанной работе должен содержать:
 - Рабочее задание.
 - Таблицы функционирования заданных логических устройств.
 - Описание синтеза с используемыми методами минимизации комбинационных устройств.
 - Принципиальную схему каждого устройства, выполненную в схемном редакторе программы Micro-cap.
 - Методику тестирования правильности работы устройства.
2. Название группы и номер варианта следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования и демонстрировать соответствующие скриншоты в отчете (см. ПРИЛОЖЕНИЕ В).

2.5 Контрольные вопросы

1. Синтезируйте на базе логических вентилей схем коммутации цифровых сигналов из двух направлений в одно.
2. Синтезируйте на базе мультиплексора (из 8 в 1) схему коммутации цифровых сигналов из 15 в 1.
3. Синтезируйте на базе мультиплексоров (из 8 в 1) схему, реализующую следующее логическое уравнение $Q = \Sigma (15, 12, 10, 8, 6; 3, 1)$.
4. Синтезируйте на базе мультиплексоров (из 4 в 1) схему равнозначности двух двухразрядных кодов.
5. Определите, сколько корпусов мультиплексоров (из 4 в 1) необходимо затратить для реализации устройства примера 4, если использовать принцип построения модуля с наращиванием селектирующих входов.
6. На базе мультиплексоров (из 8 в 1) синтезируйте устройство, реализующее следующие логические уравнения:
 - а) $f_1 = \Sigma (7, 11, 14, 31, 45, 49, 57, 61)$;
 - б) $f_2 = \Sigma (3, 4, 6, 7, 8, 11, 17, 21, 22, 23, 28, 31, 40, 41, 51, 52, 61)$;
 - в) $f_3 = \Sigma (1, 11, 21, 31, 41, 51, 61)$.
7. На базе мультиплексоров (из 16 в 1) синтезируйте схему равнозначности двух четырехразрядных кодов.

8. Внутренняя структура мультиплексоров.
9. Примеры ИС мультиплексоров.
10. Методы наращивания разрядности мультиплексоров.
11. Основные приемы синтеза комбинационных устройств на базе мультиплексоров.
12. Логические функции и внутренняя структура дешифраторов.
13. Методы наращивания разрядности дешифраторов.
14. Основные приемы синтеза комбинационных устройств на базе дешифраторов.

2.6 Методические указания

Рассмотрим примеры построения комбинационных устройств на основе мультиплексоров.

Синтез комбинационного устройства, осуществляющего выборку из входного 5-разрядного двоичного кода $X_5 X_4 X_3 X_2 X_1$ чисел кратных 3.

Как показано в [4], рассматриваемое устройство целесообразно синтезировать, используя двухуровневую организацию, при этом на первом уровне для максимального упрощения схемы с точки зрения экономии корпусов ИС необходимо использовать дешифратор. На практике синтез проводят в следующем порядке.

Число переменных, по которым производится разложение Шеннона выбирается равным половине общего количества переменных $5/2 \approx 2$. Затем составляют декомпозиционную таблицу, в которой кодовые комбинации переменных разложения соответствуют строкам, а остальных переменных – столбцам (можно и наоборот). Переменные разложения по мере возможности стремятся выбрать так, чтобы число столбцов (строк), содержащих по одной единице было бы максимальным. Выполнение этого требования обеспечивает минимальное количество вентилей «ИЛИ». Декомпозиционная таблица (табл. 2.3) для заданной логической функции (выборка чисел кратных 3):

Таблица 2.3

$X_5 X_4 \backslash X_3 X_2 X_1$	000	001	010	011	100	101	110	111
00	1	0	0	1	0	0	1	0
01	0	1	0	0	1	0	0	1
10	0	0	1	0	0	1	0	0
11	1	0	0	1	0	0	1	0

Принимая за коэффициенты разложения значения столбцов, определяем переменные, кодирующие строки таблицы $X_5 X_4$ в качестве входных переменных дешифратора. Остальные переменные подаются на селектирующие

входы мультиплексора. Номер строки соответствует номеру выхода дешифратора, номер столбца – номеру информационного входа мультиплексора. Производим соединение выхода дешифратора и информационного входа мультиплексора, номера которых соответствуют узлу таблицы, в котором стоит единица. Если одному и тому же входу мультиплексора соответствует два и более выходов дешифратора, то подсоединение происходит через схему «ИЛИ».

Принципиальная схема устройства приведена на рис. 2.1. Следует отметить что поскольку дешифратор имеет выходы с активным низким уровнем (инверсные), объединение по «ИЛИ» сигналов с выходов дешифратора выполняется на основе вентилей «И» (в соответствии с правилом Де Моргана). Кроме того при таком объединении следует использовать инверсный выход мультиплексора MS (рис. 2.1).

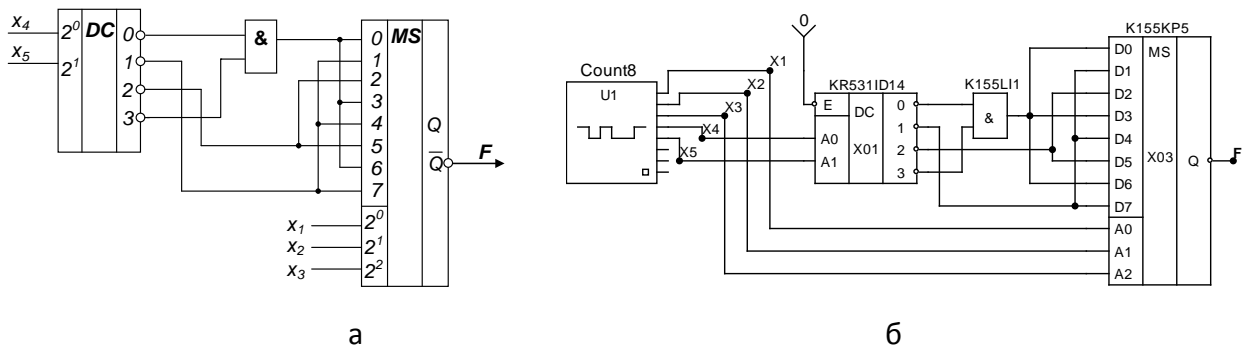


Рисунок 2.1 – Принципиальная схема устройства выборки чисел кратных трем: а – синтезированная схема; б – схема для моделирования в среде программы Micro-Cap (LR_04-1.cir)

Используя цифровой генератор тактовых прямоугольных импульсов ТТЛ-уровня (DCLOCK), синтезировать генератор периодической импульсной последовательности заданной формы (рис. 2.2).

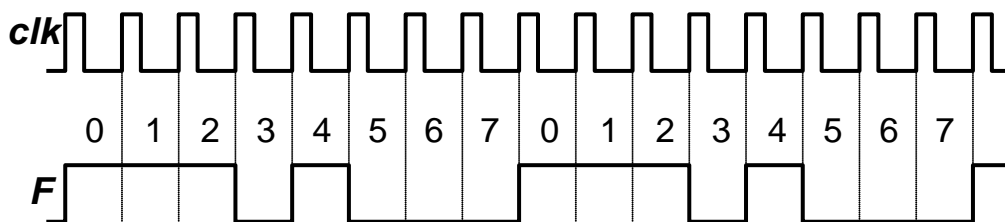


Рисунок 2.2 – Временные диаграммы тактовых импульсов (clk) и заданной импульсной последовательности (F)

В [4] показано, что для реализации функции времени комбинационная схема должна соединяться с преобразователем временных интервалов. Как видно из рис. 2.2, заданная периодическая импульсная последовательность может быть разбита на 8 одинаковых интервалов, в течение каждого из которых выходной сигнал постоянен и равен либо значению логического нуля,

либо значению логической единицы. Таким образом, в качестве преобразователя временных интервалов может быть использован двоичный 3-х разрядный счетчик, на счетный вход которого подаются импульсы тактового генератора clk. Следовательно, интервалы времени, отмеченные на временной диаграмме рис. 2.2 как номера импульсов, будут закодированы трехразрядным двоичным кодом $Q_2Q_1Q_0$ с выхода счетчика. В соответствии с временной диаграммой $F(t)$ можно записать:

$$F(Q_2, Q_1, Q_0) = \Sigma(0, 1, 2, 4)$$

Составим декомпозиционную таблицу (табл. 2.4) для функции $F(Q_2, Q_1, Q_0)$:

Таблица 2.4

$Q_2 \backslash Q_1Q_0$	00	01	10	11
0	1	1	1	0
1	1	0	0	0
Значение инф. вх. MS	1	$\overline{Q_2}$	$\overline{Q_2}$	0
Номер инф. вх. MS	0	1	2	3

Дополним декомпозиционную таблицу сигналами, которые необходимо подавать на информационные входы мультимплексора (строка 3 таблицы 2.4) для реализации заданной функции. Принципиальная схема генератора импульсной последовательности приведена на рис. 2.3.

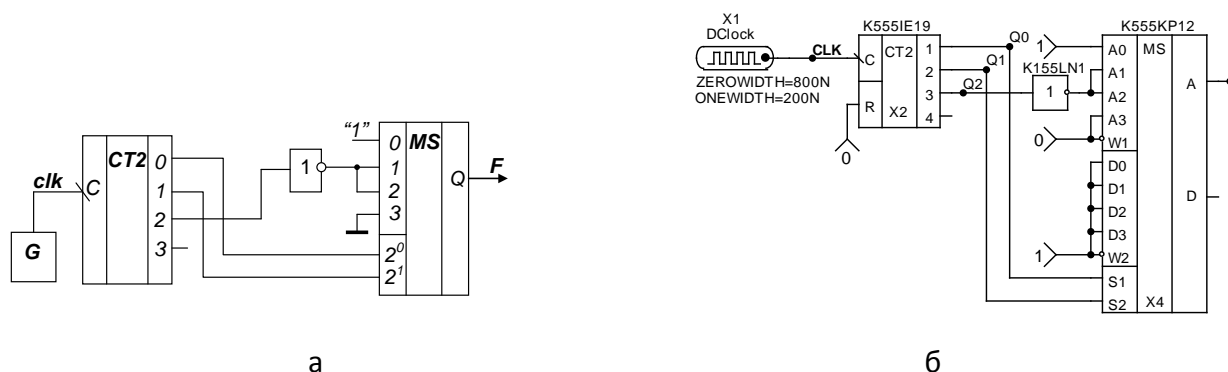


Рисунок 2.3 – Принципиальная схема генератора импульсной последовательности:
а – синтезированная схема; б – схема для моделирования в среде программы Micro-Cap (LR_04-2.cir)

Следует отметить, что в качестве мультимплексора (из 4 в 1) на схеме рис. 2.3, б использован сдвоенный мультимплексор соответствующей разрядности K555KP12 с общими адресными входами S2, S1. При этом информационные входы D0...D3 и выход второго мультимплексора D не используются.

ЛАБОРАТОРНАЯ РАБОТА №3

СИНТЕЗ ПОСЛЕДОВАТЕЛЬНОСТНЫХ ЛОГИЧЕСКИХ УСТРОЙСТВ

3.1 Цель работы

а) ознакомление с основными методами синтеза и работой последовательностных логических устройств на базе синхронных триггеров;

б) знакомство с методикой тестирования последовательностных логических устройств.

3.2 Подготовка к работе

1. Изучить методы синтеза последовательностных логических устройств [1, 3, 6, 10].
2. Составить таблицы функционирования для последовательностных устройств, указанных в рабочем задании п. 3.3 (номер варианта определяется порядковым номером студента в журнале посещаемости).
3. Произвести минимизацию и синтез последовательностных устройств, представленных таблицами функционирования.
4. Синтезировать схемы, заданные в п. 3.3 на микросхемах синхронных триггеров ТТЛ (ТТЛШ) серий, входящих в состав библиотеки цифровых компонентов программы Micro-cap. Модели триггеров российского производства находятся в программе Micro-cap по адресу: *Component>Import>Digital Library>Russian Digital>Триггеры*.
5. Разработать методику контроля правильности функционирования синтезированных устройств с учетом имеющихся в составе библиотеки программы Micro-cap моделей цифровых генераторов.
6. Продумать способы вывода входных и выходных цифровых сигналов разработанного устройства для наиболее удобной проверки правильности его функционирования (D, BIN, OCT, HEX, DEC), см. также [2, 3].

3.3 Рабочее задание

Используя модели триггеров, входящие в состав библиотеки программы Micro-Cap,, собрать и протестировать следующие последовательностные логические устройства (номер задания определяется порядковым номером студента в журнале посещаемости).

1. а) 4-х разрядный двоичный прямой счетчик (работающий со сложением) на синхронных JK-триггерах; б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.1).

Таблица 3.1

$X_1X_2 \backslash Q_1Q_2$	00	01	10	11
00	00	10	10	10
01	01	01	01	01
10	10	11	11	10
11	11	01	01	00

2. а) 4-х разрядный двоичный обратный счетчик (работающий с вычитанием) на синхронных JK-триггерах; б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.2).

Таблица 3.2

$X_1X_2 \backslash Q_1Q_2$	00	01	10	11
00	00	01	10	11
01	10	10	10	10
10	01	11	01	01
11	11	10	01	00

3. а) Счетчик с недвоичным коэффициентом пересчета $K_{сч}=5$; б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.3).

Таблица 3.3

$X_1X_2 \backslash Q_1Q_2$	00	01	10	11
00	00	00	11	11
01	00	01	11	01
10	10	00	10	11
11	10	01	10	01

4. 4. а) Счетчик с недвоичным коэффициентом пересчета $K_{сч}=6$; б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.4).
5. 5. а) Кольцевой 4-х разрядный регистр на синхронных JK-триггерах; б) Регистр сдвига влево на JK-триггерах.
6. 6. а) Регистр Джонсона (на 8 устойчивых состояний) на синхронных JK-триггерах; б) Регистр сдвига влево на D-триггерах.

7. а) Регистр с перекрестными обратными связями на 5 устойчивых состояний (000, 100, 110, 011, 001) на синхронных JK-триггерах; б) Регистр сдвига вправо на JK-триггерах.

Таблица 3.4

Q_1Q_2 X_1X_2	00	01	10	11
00	11	10	11	00
01	01	00	11	00
10	11	10	11	00
11	11	10	11	00

8. а) Двоично-десятичный счетчик, работающий в коде 5-4-2-1. (см. ПРИЛОЖЕНИЕ Б); б) Регистр сдвига вправо на D-триггерах.
9. а) Двоично-десятичный счетчик, работающий в коде с избытком по модулю 3 (см. ПРИЛОЖЕНИЕ Б); б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.1).
10. а) Двоично-десятичный счетчик, работающий в коде 5-2-1-1 (см. ПРИЛОЖЕНИЕ Б); б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.2).
11. а) Двоично-десятичный счетчик, работающий в несамодополняющемся коде 4-2-2-1 (см. ПРИЛОЖЕНИЕ Б); б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.3).
12. а) Двоично-десятичный счетчик работающий в несамодополняющемся коде 2-4-2-1 (см. ПРИЛОЖЕНИЕ Б); б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.4).
13. а) Счетчик с недвоичным коэффициентом пересчета $K_{сч}=5$. б) Кольцевой 4-х разрядный регистр на синхронных JK-триггерах.
14. а) Счетчик с недвоичным коэффициентом пересчета $K_{сч}=3$; б) Регистр Джонсона (на 8 устойчивых состояний) на синхронных JK-триггерах.
15. а) Счетчик с коэффициентом пересчета $K_{сч}=6$; б) Регистр с перекрестными обратными связями на 5 устойчивых состояний (000, 100, 110, 011, 001) на синхронных JK-триггерах.
16. а) Счетчик с коэффициентом пересчета $K_{сч}=10$; б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.4).

17. а) Счетчик с коэффициентом пересчета $K_{сч}=11$; б) Кольцевой 4-х разрядный регистр на синхронных JK-триггерах.
18. а) Трехразрядный сдвиговый регистр; б) Регистр Джонсона (на 8 устойчивых состояний) на синхронных JK-триггерах.
19. а) Трехразрядный кольцевой регистр; б) регистр с перекрестными обратными связями на 5 устойчивых состояний (000, 100, 110, 011, 001) на синхронных JK-триггерах.
20. а) Счетчик Джонсона на 6 состояний; б) Счетчик с недвоичным коэффициентом пересчета $K_{сч}=5$.
21. а) Четырехразрядный реверсивный сдвиговый регистр; б) Счетчик с недвоичным коэффициентом пересчета $K_{сч}=6$.
22. а) Счетчик с коэффициентом пересчета $K_{сч}=9$; б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.4).
23. а) Кольцевой четырехразрядный регистр; б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.1).
24. а) Четырехразрядный регистр сдвига влево; б) Логическое устройство на базе двух синхронных JK-триггеров, функционирующее согласно заданной таблице состояний (см. табл. 3.2).
25. а) Счетчик с коэффициентом пересчета $K_{сч}=7$; б). Двоично-десятичный счетчик, работающий в коде 8-4-2-1.
26. а) Счетчик с коэффициентом пересчета $K_{сч}=11$; б) Двоично-десятичный счетчик, работающий в самодополняющемся коде 4-2-2-1 (см. ПРИЛОЖЕНИЕ Б).
27. а) Трехразрядный регистр сдвига вправо; б) Двоично-десятичный счетчик, работающий в самодополняющемся коде 2-4-2-1 (см. ПРИЛОЖЕНИЕ Б).
28. а) Счетчик с коэффициентом пересчета $K_{сч}=15$; б) Двоично-десятичный счетчик, работающий в коде 5-4-2-1 (см. ПРИЛОЖЕНИЕ Б).
29. а) Счетчик с коэффициентом пересчета $K_{сч}=13$, б) Счетчик с недвоичным коэффициентом пересчета $K_{сч}=9$.
30. а) Четырехразрядный регистр сдвига влево, б) Счетчик с недвоичным коэффициентом пересчета $K_{сч}=6$.
- 31.31...60 (Дополнительное задание). Последовательностное устройство, осуществляющее генерацию циклической последовательности 5-разрядных кодовых комбинаций, соответствующих порядковым номерам букв в двоичном коде, входящих в фамилию, имя студента. Причем формируемая кодовая последовательность (коды букв имени или фамилии) зависит от управляющего сигнала («0» или «1»).

3.4 Требования к отчету

1. Отчет о проделанной работе должен содержать:
 - Рабочее задание.
 - Таблицу функционирования заданного последовательностного устройства.
 - Описание синтеза с используемыми методами минимизации.
 - Принципиальную схему каждого устройства на выбранных (заданных) триггерах.
 - Методику тестирования правильности работы устройства.
2. Название группы и номер варианта следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования и демонстрировать соответствующие скриншоты в отчете (см. ПРИЛОЖЕНИЕ В).

3.5 Контрольные вопросы

1. Последовательностные устройства (цифровые автоматы). Общая структура автомата. Состояния, входы, выходы, переходы.
2. Описание работы автомата в виде алгоритма, графа, таблиц выходов и переходов.
3. Триггеры. R-S, D, T, J-K триггеры. Таблицы функционирования, возбуждения, графы переходов.
4. Внутренняя структура триггеров. Master-Slave и шестизащелочный триггеры.
5. Синхронные цифровые автоматы. Синтез синхронных цифровых автоматов на базе триггеров.
6. Счетчики. Разновидности их внутренней структуры.
7. Выбор элементной базы для построения цифрового автомата.
8. Синтез автоматов на базе ПЗУ и D-триггеров.
9. Построение цифровых автоматов на базе ПЗУ и счетчиков.
10. Использование ПЛМ для построения цифровых автоматов.
11. Синхронные и асинхронные цифровые автоматы.

3.6 Методические указания

Рассмотрим примеры синтеза:

1. счетчика-делителя частоты на 3 на основе синхронных JK-триггеров;
2. счетчика-делителя частоты на 3 на основе синхронных D-триггеров;
3. последовательностного устройства, заданного таблицей состояний (см. табл. 3.11) на основе синхронных D-триггеров.

Таблица переходов (табл. 3.5) JK-триггера:

Таблица 3.5

$Q_n \rightarrow Q_{n+1}$	J	K
$0 \rightarrow 0$	0	X
$1 \rightarrow 1$	X	0
$0 \rightarrow 1$	1	X
$1 \rightarrow 0$	X	1

Т.к. необходимо синтезировать счетчик-делитель на 3, то синтезируемая схема должна иметь 3 устойчивых состояния. Очевидно, что эти 3 состояния можно закодировать двумя двоичными разрядами. Таким образом, схема должна строиться на основе 2-х триггерных элементов. Обозначим состояния этих триггеров (значение сигнала на выходе) как Q_1 и Q_0 . Последовательность состояний схемы при воздействии синхроимпульсов для заданного устройства может выглядеть следующим образом (табл. 3.6):

Таблица 3.6

Номер синхроимпульса	Q_1	Q_0
n	0	0
n+1	0	1
n+2	1	0
n+3	0	0
n+4	0	1
и так далее		

Составим таблицы переходов для триггеров Q_1 и Q_0 . Согласно табл. 3.6, новое состояние в которое переходит соответствующий триггер будет зависеть от предыдущего состояния всей схемы (табл. 3.7):

Q_1

$Q_1 \backslash Q_0$	0	1
0	$0 \rightarrow 0$	$0 \rightarrow 1$
1	$1 \rightarrow 0$	X

Q_0

Таблица 3.7

$Q_0 \backslash Q_1$	0	1
0	$0 \rightarrow 1$	$1 \rightarrow 0$
1	$0 \rightarrow 0$	X

Согласно табл. 3.7 переходов JK-триггера составим таблицы для J и K входов триггеров Q_1 и Q_0 , обеспечивающих переходы, представленные в табл. 3.8. Методом карт Карно проведем минимизацию логических выражений для входных сигналов триггеров.

Таблица 3.8

J_1

$Q_1 \backslash Q_0$	0	1
0	0	1
1	X	X

$$J_1 = Q_0$$

$$J_0 = \overline{Q_1}$$

J_0

$Q_1 \backslash Q_0$	0	1
0	1	X
1	0	X

K_1

$Q_1 \backslash Q_0$	0	1
0	X	X
1	1	X

$$K_1 = 1$$

$$K_0 = 1$$

K_0

$Q_1 \backslash Q_0$	0	1
0	X	1
1	X	X

Принципиальная схема счетчика-делителя на JK-триггерах (155ТВ1) приведена на рис. 3.1.

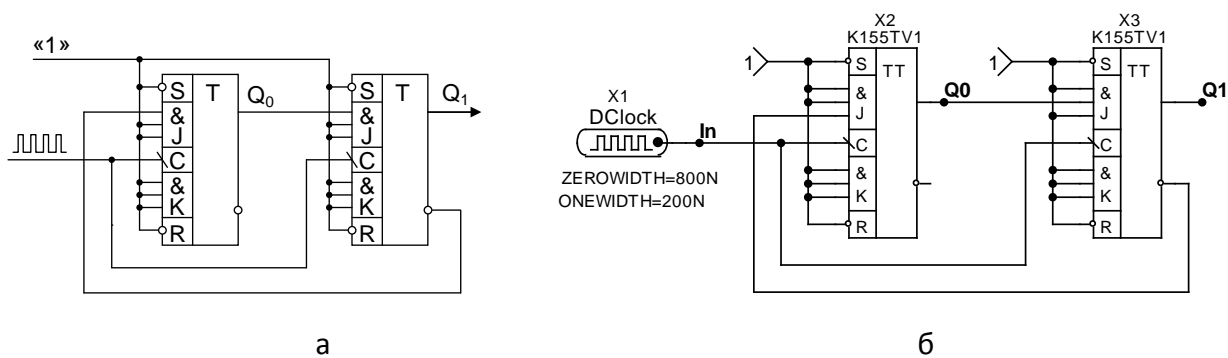


Рисунок 3.1 – Счетчик-делитель на 3 на JK-триггерах: а — принципиальная схема; б — схема для моделирования в среде программы Micro-Cap (LR_02-1.cir)

Синтез того же устройства (счетчика-делителя на 3) на основе синхронных D-триггеров (155ТМ2) является аналогичным процессом. Таблица переходов (табл. 3.9) D-триггера:

Таблица 3.9

$Q_n \rightarrow Q_{n+1}$	D
$0 \rightarrow 0$	0
$1 \rightarrow 1$	1
$0 \rightarrow 1$	1
$1 \rightarrow 0$	0

Согласно табл. 3.9 переходов D-триггера составим таблицы для D входов триггеров Q_1 и Q_0 , обеспечивающих переходы, представленные в табл. 3.7. Методом карт Карно проведем минимизацию логических выражений для входных сигналов триггеров (табл. 3.10).

Таблица 3.10

D₁	$Q_1 \backslash Q_0$	0	1
	0	0	1
	1	0	X

$$D_1 = Q_0 \quad D_0 = \overline{Q_1} \overline{Q_0}$$

D₀	$Q_1 \backslash Q_0$	0	1
	0	1	0
	1	0	X

Принципиальная схема счетчика-делителя на D-триггерах (155ТМ2) приведена на рис. 3.2.

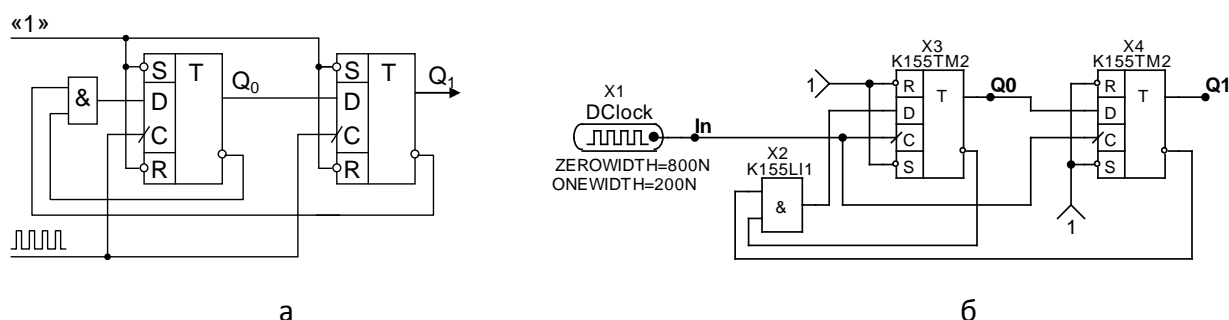


Рисунок 3.2 – Счетчик-делитель на 3 на D-триггерах: а – принципиальная схема; б – схема для моделирования в среде программы Micro-Cap (LR_02-2.cir)

Таблица функционирования логического устройства (табл. 3.11) с двумя входными сигналами X_1 и X_2 :

Таблица 3.11

$X_1 X_2 \backslash Q_1 Q_2$	$Q_1 Q_2$	00	01	10	11
	$X_1 X_2$				
00		10	10	10	10
01		00	00	00	00
10		11	11	10	10
11		01	01	00	00

Составим таблицу переходов (табл. 3.12) для выходных сигналов устройства Q_1 и Q_2 :

Q₁	<div><div>Q₁Q₂</div><div>X₁X₂</div></div>	00	01	11	10
	00	01	01	11	11
	01	00	00	10	10
	11	00	00	10	10
	10	01	01	11	11

Таблица 3.12

Q ₂	<div>Q₁Q₂ X₁X₂</div>	00	01	11	10
	00	00	10	10	00
	01	00	10	10	00
	11	01	11	10	00
	10	01	11	10	00

Согласно табл. 3.9 переходов D-триггера составим таблицы (табл. 3.13) для D входов триггеров Q_1 и Q_2 , обеспечивающих переходы, представленные в табл. 3.12. Методом карт Карно проведем минимизацию логических выражений для входных сигналов триггеров.

Таблица 3.13

$Q_1Q_2 \backslash X_1X_2$	Q_1Q_2			
	00	01	11	10
D_1	00	1	1	1
	01	0	0	0
	11	0	0	0
	10	1	1	1

$Q_1Q_2 \backslash X_1X_2$	Q_1Q_2			
	00	01	11	10
D_2	00	0	0	0
	01	0	0	0
	11	1	1	0
	10	1	1	0

Минимизируя, окончательно получаем: $D_1 = \bar{x}_2$; $D_2 = \bar{Q}_1 \cdot x_1$

Принципиальная схема устройства приведена на рис. 3.3.

При тестировании функционирования данного цифрового автомата следует обратить внимание на задание последовательности входных сигналов генератора STIM2 с именем *Input2* (рис. 3.3, б). Суть задания последовательности входных сигналов X_1 , X_2 с помощью генератора *input2* состоит в том чтобы последовательно проверить все переходы из всех возможных состояний устройства Q_1 , Q_2 . Например, можно последовательно проверить все столбцы переходов соответственно из состояний 00, 01, 10, 11 (см. табл. 3.11).

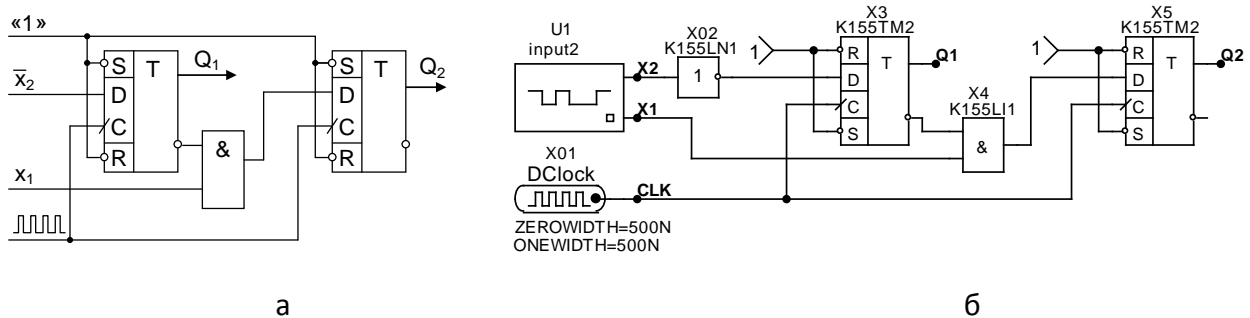


Рисунок 3.3 – Последовательное устройство на D-триггерах: а – принципиальная схема; б – схема для моделирования в среде программы Micro-Cap (LR_02-3.cir)

Для этого соответствующим образом программируется генератор последовательности входных цифровых сигналов (см. схемный файл Micro-Cap LR_02-3.CIR в [3]).

ЛАБОРАТОРНАЯ РАБОТА №4

ЗНАКОМСТВО С ПРОГРАММНОЙ СРЕДОЙ МОДЕЛИРОВАНИЯ АНАЛОГО-ЦИФРОВЫХ И МИКРОПРОЦЕССОРНЫХ ЭЛЕКТРОННЫХ УСТРОЙСТВ PROTEUS (2 ЗАНЯТИЯ ПО 4 ЧАСА)

4.1 Цель работы

а) усвоение основной идеологии работы в программе ISIS пакета PROTEUS — проект, сопровождаемый диаграммами различных видов моделирования плюс возможность проведения интерактивного моделирования любых электронных устройств, в том числе и на основе микропроцессоров.

б) ознакомление с основными приемами моделирования аналоговых, цифровых, смешанных аналого-цифровых схем; а также устройств на основе микроконтроллеров в среде программного пакета PROTEUS.

4.2 Подготовка к работе

1. Установить на рабочие (домашние) компьютеры программы схемотехнического моделирования Micro-CAP 9 (10) и PROTEUS см. [25, 26].
2. Ознакомиться с источником [16]. Прочитать его полностью. Непонятные моменты работы представленных в источнике электронных устройств выяснить с помощью моделирования в среде программы Micro-Cap.

4.3 Рабочее задание

Промоделировать в среде PROTEUS электронные устройства, описанные в [16], сделать выводы по результатам моделирования каждой схемы. Все нижеперечисленные пункты обязательны для выполнения каждым студентом из группы.

1. *Интегрирующие и дифференцирующие RC-цепи* (в том числе и двухзвенная RC-цепь)
 - Однозвенная: $R=1K*NN$, $C=1nF$;
 - Двухзвенная $R1=1k*NN$ $C1=1nF$ $R2=1k*NN$ $C2=5nF$;
 - Частота импульсного и синусоидального сигнала $f=2000/NN$ kHz (для интегрирующей цепи); $f=25/NN$ kHz (для дифференцирующей цепи);
 - Диапазон построения частотных характеристик:
 $100/NN$ Hz– $10^6/NN$ Hz

2. Схема однополупериодного выпрямителя

- Диод 1N4001, источник синусоидального напряжения VSINE, источник синусоидального тока ISINE, $R=100/\text{NN}$ k
- Частота входного сигнала $10 \cdot \text{NN}$ Hz

3. Стабилизатор тока

- Потенциометр интерактивный POT-LIN или POT-HG. Операционный усилитель надо брать с моделью OA_BIP (2-ой в списке LM324 — из библиотеки OPAMP);
- Величина стабилизируемого тока $0.03 \cdot \text{NN}$ mA

4. Усилительный каскад на биполярном транзисторе

- Синусоидальный источник на входе SINE: $f=1$ kHz, $\text{RMS}=1 \cdot \text{NN}$ mV (Amplitude $1.4142 \cdot \text{NN}$ mV); транзисторы AC127, TIP31
- Дополнительно к видам моделирования однокаскадного усилителя, рассмотренным в [16], провести Фурье-анализ выходного напряжения при воздействии на вход синусоидального сигнала заданной амплитуды ($\text{RMS}=1 \cdot \text{NN}$ mV);
- Дополнительно провести анализ нелинейных искажений (график DISTORTION в режиме THD) для заданной амплитуды входного сигнала — зависимости амплитуд 2-ой и 3-ей гармоник от фундаментальной частоты.

5. Преобразователь напряжения на основе конвертера Кука для входного синусоидального напряжения частотой 50 Гц и амплитудой 50 В, время моделирования 100 мс. Преобразователь Кука (CUK-converter) с параметрами и элементами Гололобова [16] не работает должным образом, поскольку силовой транзистор — не в ключевом режиме. Рекомендуется использовать в преобразователе напряжения Кука компоненты со следующими параметрами:

- $L1=720\mu\text{H}$; $C1=1\mu\text{F}$; $L2=720\mu\text{H}$; $C2=2200\mu\text{F}$; $R1=25$; Q1 — IRF250; D1 — DIODE; BR1 — BRIDGE; источник периодических импульсов, включаемый между затвором силового транзистора и землей — VPULSE с параметрами Pulse Value=15 (амплитуда вершины), Pulse Width=18.75u (длительность вершины), Period=25u.
- Таким образом, коэффициент заполнения управляющих импульсов $D=18.75\mu/25\mu=0.75$. При этом, согласно теории импульсных преобразователей постоянного напряжения, на нагрузке постоянная составляющая напряжения должна быть следующей $V(R1)=-V_{\text{вх}} \cdot D/(1-D)=-50/(\sqrt{2} \cdot 1.11) \cdot 3 \approx -100\text{V}$, что и должно наблюдаться после окончания нестационарных процессов. Время анализа для

этого должно быть 100ms – симуляция графиков идет довольно долго (примерно 20 секунд).

6. Устройство управления светодором

- Провести эмуляцию с ошибочной программой — убедиться в не-работоспособности светодора;
- Исправить программную ошибку, перетранслировать и перепро-шить микроконтроллер;
- Провести эмуляцию с исправленной прошивкой — убедиться в работоспособности светодора.

7. Варианты кабельных соединений (длинные линии)

- 1. OL1: $R=9.4E-2$ $L=1E-8$ $C=5.6e-11$ $LEN=50$; OL2: $R=9.4E-2$ $L=1E-8$ $C=5.6e-11$ $LEN=50$; $R1=R2=R3=50$; PULSE Period=100n
- 2. OL1: $R=9.4E-2$ $L=1E-8$ $C=5.6e-11$ $LEN=50$; OL2: $R=9.4E-2$ $L=1E-8$ $C=5.6e-11$ $LEN=50$; $R1=R3=50$ $R2=1$; PULSE Period=100n
- 3. OL1: $R=9.4E-2$ $L=1E-8$ $C=5.6e-11$ $LEN=50$; OL2: $R=20E-2$ $L=1E-8$ $C=25e-11$ $LEN=5$; $R1=R3=50$ $R2=1$; PULSE Period=100n
- 4. OL1: $R=9.4E-2$ $L=1E-8$ $C=5.6e-11$ $LEN=50$; OL2: $R=20E-2$ $L=1E-8$ $C=25e-11$ $LEN=5$; $R1=R3=50$ $R2=1$; PULSE Period=10n

Коэффициент заполнения входных импульсов следует брать малым — 2% (или скважностью 50), фронты крутые — 1 ps.

8. Генераторы на цифровых интегральных схемах ТТЛ

- Для схем генераторов прямоугольных импульсов на основе ТТЛ инверторов на стр. 561, 562 [16], взять $R1=1$ к, $C1=0.1*NN$ нF.
- Ответить на вопрос как соотносятся между собой частоты прямо-угольных импульсов, генерируемых этими схемами, и почему?

9. Генератор на цифровых интегральных схемах КМОП с регулируемой скважностью на стр. 563 [16].

- КМОП-инвертор — 4049; $R1=10$ к, $C1=0.1*NN$ нF; D1, D2 — 1N4148; RV1 — POT-HG сопротивлением 1MEG.
- Ответить на вопрос: В каких пределах изменяется частота и скваж-ность генерируемых импульсов при изменении положения дви-жка потенциометра?

10. Генератор на основе микросхемы таймера 555.

- Для номиналов компонентов схемы генератора, приведенных на стр. 564 [16] определить частоту, скважность и коэффициент за-полнения генерируемых прямоугольных импульсов.

ПРИМЕЧАНИЕ. NN — номер студента в журнале посещаемости.

4.4 Требования к отчету

1. Название группы и номер варианта, индивидуальные параметры рабочего задания следует выводить на поле схемного файла и демонстрировать соответствующий скриншот в отчете (см. ПРИЛОЖЕНИЕ В).
2. При моделировании схем с периодическим воздействием или генераторов (пп. 1, 2, 4, 8, 9, 10), на график следует выводить временной интервал, равный 10 периодам действия входного сигнала (генерируемых колебаний).

4.5 Контрольные вопросы

1. Можно ли с помощью программы Micro-Cap одновременно выводить графики для различных видов анализа?
2. Можно ли с помощью программы PROTEUS одновременно выводить графики для различных видов анализа?
3. Позволяет ли программа Micro-Cap проводить моделирование электронных устройств на основе микропроцессоров?
4. Позволяет ли программа PROTEUS проводить моделирование электронных устройств на основе микропроцессоров?
5. Позволяет ли программа PROTEUS проводить отладку программы, защитой в микроконтроллер в пошаговом режиме, вводить точки останова?
6. Что представляет собой режим эмуляции работы с реальными устройствами (interactive Mode, animation) в среде PROTEUS? Какие модельные компоненты для этого используются? Приведите примеры.
7. Какие измерительные приборы для проведения анимационного моделирования в PROTEUS Вам известны, назовите их. Как их включить в схему и проводить с их помощью измерения?
8. Какие виды анализа электронных схем позволяет проводить программа PROTEUS. Как они проводятся?
9. Какие графики моделирования можно выводить в проект PROTEUS? Как они соответствуют видам анализа электронных схем, известных Вам в программе Micro-Cap?
10. Как запустить моделирование переходных процессов схемы в PROTEUS с начальным расчетом режима на постоянном токе и без начального расчета режима на постоянном токе?
11. Как нанести поясняющий текст на поле проекта PROTEUS?
12. Что находится в папке SAMPLES установленного на компьютере пакета PROTEUS?

4.6 Методические указания

Подробные методические указания по проведению моделирования в среде PROTEUS приведены в [16]. Кроме того, имеются дополнительные материалы по работе с этим программным пакетом [21, 22, 23, 24,].

Анализ нелинейных искажений усилителей в программе PROTEUS

Информация о нелинейных искажениях усилителя (наличии и величине гармоник, кратной фундаментальной частоте (2-ой, 3-ей и т.д.) может быть получена из Фурье-анализа (график *Fourie Analysis*) и анализа Distortion (графики *Distortion Analysis*).

При проведении Фурье-анализа (график *Fourie analysis*) на вход усилителя подается сигнал определенной частоты (в задании – 1 кГц) и анализируется наличие и величина высших (с частотами 2 кГц, 3 кГц, 4 кГц и т.д) гармоник этой частоты на выходе. Если усилитель является линейным устройством, то такие гармоники будут отсутствовать (выходной сигнал будет однотональной синусоидой с частотой сигнала на входе), что на практике обычно не выполняется, а если выполняется – то для очень малого входного сигнала, когда действительно реальный транзисторный усилитель можно считать линейным устройством. При достаточно большом уровне сигнала усилитель начинает входить в режим ограничения – размах выходного сигнала по понятным причинам не может превысить разность потенциалов между питанием коллектора и выводом «Общий» (землей). И синусоидальный сигнал на выходе начинает «подрезаться» с одной или с двух сторон. Это соответствует обогащению спектра выходного сигнала высшими гармониками кратными фундаментальной частоте. При этом визуально сам сигнал становится похожим на импульсы с линейными фронтами и срезами и плоской вершиной. Можете попробовать увеличить амплитуду входного сигнала в 10 раз до 100mV – увидите форму сигнала на выходе и возрастание величин кратных гармоник на графике Фурье-анализа (*Fourie analysis*).

Анализ *Distortion* (график *Distortion Analysis*) значительно отличается от аналогичного вида анализа в программах Micro-Cap 9, Micro-Cap 10. Поэтому ниже приводятся соответствующие разъяснения.

Анализ *Distortion* (график *Distortion Analysis*) показывает, как изменяются искажения (величины определенных гармоник) при изменении фундаментальной частоты (частоты синусоидального сигнала на входе). При этом для гармоник, естественно, используются комплексные величины, которые характеризуются амплитудой и фазой.

Анализ имеет 2 режима (устанавливается в свойствах графика):

1. *Single Frequency Harmonic distortion*. При этом строятся 2 кривые – одна для второй гармоники, другая для третьей гармоники. Это режим THD (в

свойствах графика IM Ratio=0). Соответствует подаче на вход усилителя одно-тональной синусоиды, т.е. одной составляющей с определенной частотой F.

2. Режим IMD (*intermodulation Harmonic Distortion* – измерение интермодуляционных искажений или нахождение комплексных величин комбинационных составляющих двух частот). При этом на вход усилителя поступает сумма синусоид с различными, но близкими частотами (в проекте F Гц и $0.9 \cdot F$ Гц). Как видно при этом в свойствах графика задается отношение частот составляющих входного сигнала – в задании 0.9). Это значит, что при частоте первой составляющей F1, частота второй составляющей входного сигнала $F2=0.9 \cdot F1$. Из-за нелинейности усилителя выходной сигнал будет содержать не только гармоники частот входных сигналов, но и их комбинационные составляющие – гармоники с частотами $(F1+F2)$, $(F1-F2)$, $(2F1-F2)$ и др. Это проявление так называемых интермодуляционных искажений. В этом режиме в свойствах графика в позиции IM Ratio задается отношение частот двух составляющих входного сигнала $F2/F1$, которое должно быть меньше 1. В этом случае на график выводятся зависимости амплитуд следующих комбинационных составляющих от частоты F1: $(F1+F2)$, $(F1-F2)$, $(2F1-F2)$.

Графики Distortion не зависят от уровня входного синусоидального сигнала, т.е. в Proteus по-видимому строятся для определенного заданного в программе уровня сигнала на входе.

Интермодуляционные искажения очень вредны в аудио-усилителях. Например, подаются на вход усилителя сигналы за пределом диапазона слышимости, скажем 24 кГц и 25 кГц. При наличии интермодуляционных искажений (а вернее особого вида нелинейности передаточной характеристики усилителя), на выходе образуется комбинационный продукт – сигнал разностной частоты $(25-24)$ кГц=1 кГц – приходящийся на максимум чувствительности человеческого уха. Т.е. в звуковом сигнале появляются «лишние» составляющие, что на слух воспринимается как ухудшение прозрачности звучания, «грязный», «неестественный» звук и т.п.

ЛАБОРАТОРНАЯ РАБОТА №5

ИССЛЕДОВАНИЕ РАБОТЫ ТРИГГЕРОВ РАЗЛИЧНЫХ ТИПОВ И СЕРИЙ ТТЛ, КМОП, ЭСЛ (2 занятия по 4 часа)

5.1 Цель работы

Усвоение классификации, системы графических обозначений и основных принципов функционирования триггеров с различной внутренней структурой. Закрепление навыков по цифровому моделированию, созданию макромоделей в среде программы Micro-Cap, построению цифровых генераторов тестовых импульсных последовательностей.

5.2 Подготовка к работе

1. Изучить классификацию триггеров, основные их типы, ознакомиться с разновидностями внутренней структуры, с системой условных графических обозначений по [ЦТ триггеры.pdf](#), [1, 6, 10].
2. Изучить способы построения генераторов тестовых цифровых сигналов в программе Micro-Cap [2].

5.3 Рабочее задание

1. Собрать в схемном редакторе схему RS-триггера на логических элементах с перекрестными связями см. [1], [ЦТ триггеры.pdf](#) и исследовать его работу во всех режимах с помощью моделирования в среде программы MICRO-CAP. Подписать режимы работы на временной диаграмме моделирования. Оформить созданный асинхронный триггер как макромодель, см. [2], файлы [Создание макромодели.doc](#) и [МАКРО.doc](#).
2. Собрать в схемном редакторе схему JK-триггера ведущий-ведомый см. [1], [ЦТ триггеры.pdf](#), при этом в качестве асинхронного RS-триггера использовать созданную в пункте 1 макромодель. Исследовать его работу во всех режимах с помощью моделирования в среде программы MICRO-CAP. Подписать режимы работы на временной диаграмме моделирования. Что представляют собой явления захвата нулей и единиц, свойственны ли они исследуемому триггеру?
3. Собрать в схемном редакторе схему шестиэлементного D-триггера на логических элементах [1], [ЦТ триггеры.pdf](#) и исследовать его работу во всех режимах с помощью моделирования в среде программы MICRO-CAP. Подписать режимы работы на временной диаграмме моделирования.
4. Собрать в схемном редакторе схему JK-триггера с внутренними задержками на логических элементах [1], [ЦТ триггеры.pdf](#) и исследовать его ра-

боту во всех режимах с помощью моделирования в среде программы MICRO-CAP. Подписать режимы работы триггера на временной диаграмме моделирования.


5. Ознакомиться по справочной литературе [17, 19, 20], с помощью поиска в INTERNET с работой интегральной микросхемы триггера, заданного в индивидуальном задании (табл. 5.1). В случае отсутствия справочных сведений составить предположительное представление о его работе по условному графическому обозначению (УГО) и информации поля *Мето*, используемому в программе MICRO-CAP. Составить словесное описание алгоритма работы триггера, в котором отразить следующую информацию:
 - Тип триггера (JK, D, RS, T) и его таблица истинности;
 - Способ изменения состояния — синхронный или асинхронный, или и тот и другой;
 - Наличие входов предварительной установки (R, S) для триггеров JK и D типов, их активные уровни (низкий, высокий);
 - Способ синхронизации для синхронных триггеров — по уровню, фронту, срезу синхроимпульса;
 - Предположительная внутренняя организация триггера (ведущий-ведомый, шестиэлементный, с внутренними задержками и т.д.).
6. По результатам выполнения п. 5. запрограммировать тестовые последовательности цифровых сигналов для всех входов для проверки функционирования заданного триггера во всех режимах (асинхронного сброса-установки, синхронной записи различных состояний, хранения предыдущего состояния).
7. Выполнить моделирование работы заданного триггера. Для этого в схемном редакторе собрать схему тестирования триггера с подключенными к его входам источниками цифровых сигналов (см. п. 6). Запустить соответствующий вид анализа (*Transient* или *Probe Transient*), задать интервал времени моделирования, задать вывод на график сигналов на входах и выходах триггера. После этого запустить анализ командой Run ().
- Моделирование должно продемонстрировать работу триггеров во всех режимах!
8. Оформить отчет о проделанной работе

Таблица 5.1 — индивидуальные задания к ЛР

№ студента в журнале посещаемости	Микросхема триггера	№ студента в журнале посещаемости	Микросхема триггера
1	7472	17	CD4095B
2	74LS107A	18	CD4096B
3	74LS112A	19	CD40175B
4	74LS113A	20	DFF
5	74LS114A	21	JKFF
6	74LS109A	22	LATCH
7	74LS279	23	10231
8	7475	24	100135
9	74LS77	25	10133
10	7474	26	10130
11	74175	27	10131
12	74LS174	28	10135
13	CD4043B	29	SRFF
14	CD4042B	30	K155TV1
15	CD4013B	31	K555TV9
16	CD4027B	32	K155TV15

5.4 Требования к отчету

1. Название группы и номер варианта задания студента следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования (и общей и индивидуальной части заданий), и демонстрировать соответствующие скриншоты в отчете (см. образец ПРИЛОЖЕНИЕ В).
2. Помимо результатов выполнения пп. 1-7 отчет должен содержать принципиальные схемы тестирования всех триггеров с обозначенными узлами и временные диаграммы их работы, полученные путем моделирования в среде программы MICRO-CAP.
3. На графиках моделирования, используя текстовый режим **T**, следует подписывать интервалы режимов работы триггера (асинхронная установка, асинхронный сброс, запись нуля, запись единицы, хранение, счетный режим), см. образец, ПРИЛОЖЕНИЕ В.

5.5 Контрольные вопросы

1. Определите понятие "триггер". Перечислите разновидности цифровых триггеров.
2. Проанализируйте работу асинхронного RS-триггера с прямыми входами без помощи программы схемотехнического моделирования. Поясните, почему подача на оба его входа единичных сигналов вызывает неопределённость в работе триггера?

3. Изложите особенности работы универсального JK-триггера.
4. Нарисуйте схемы синхронных Т- и D-триггеров, реализованных на базе универсального JK-триггера.
5. Как из синхронного D-триггера с динамическим синхровходом получить Т-триггер?
6. Каково назначение и состав триггерных устройств?
7. Чем различаются между собой одно- и двухступенчатые триггеры разных типов?
8. Проиллюстрируйте выполнение триггеров разных типов на основе JK-триггера.
9. Как строятся триггеры с динамическим управлением?
10. Что представляет собой D-триггер-защелка (Latch)? Почему его так называют?
11. Что понимают под свойством прозрачности D-триггера-защелки Latch.
12. Что представляет собой D-триггер Flip-Flop?
13. Каково условное графическое обозначение D-триггера, синхронизируемого передним фронтом синхросигнала в отечественном и американском стандартах?

5.6 Методические указания

В работе в общем задании (пп. 1–4) исследуются различные внутренние структуры триггеров (с перекрестными связями, ведущий-ведомый, шести-элементный, триггер с внутренними задержками).

В индивидуальном задании (пп. 5–7) исследуются триггеры различных типов (RS, D, JK) с различными способами синхронизации (асинхронные, тактируемые фронтом, тактируемые уровнем) из различных серий интегральных микросхем (ТТЛ, КМОП, ЭСЛ). Исследуемый триггер индивидуального задания выбирается из табл. 5.1 по номеру студента в журнале посещаемости.

Для формирования тестовых сигналов можно использовать генераторы цифровых сигналов DCLOCK, STIM1, STIM2 и т.д., выбираемые из раздела меню программы MICRO-CAP *Component>Digital Primitives>Stimulus Generators...* Способ программирования источников цифровых сигналов изложен в [2]. Можно также посмотреть содержимое цифровых источников в готовых примерах цифрового моделирования (каталоги DATA_RUS, DATA и др.) и выполнить свой источник по аналогии.

ЛАБОРАТОРНАЯ РАБОТА №6

ИССЛЕДОВАНИЕ РАБОТЫ СЧЕТЧИКОВ РАЗЛИЧНЫХ ТИПОВ И СЕРИЙ ТТЛ, КМОП

6.1 Цель работы

Усвоение классификации, системы графических обозначений и основных принципов построения и функционирования счетчиков.

6.2 Подготовка к работе

1. Изучить классификацию счетчиков, ознакомиться с разновидностями их внутренней структуры, с системой условных графических обозначений [1, 6, 10].
2. Изучить способы построения генераторов тестовых цифровых сигналов в программе Micro-Cap [2].

6.3 Рабочее задание

1. Ознакомиться с заданной микросхемой счетчика (см. табл. 6.1) по справочной литературе, конспекту лекций, условному графическому обозначению и полю МЕМО в МС9 (10). При этом можно использовать таблицу аналогов цифровых интегральных схем [20] и поиск в сети INTERNET. Дать ответы на вопросы:
 - В каких режимах может работать исследуемая микросхема?
 - Какой выходной код имеет счетчик?
 - Имеются ли у счетчика асинхронные входы предустановки (сброса)?
 - Какую операцию выполняет счетчик (инкремент, декремент) и в каком коде, существует ли возможность реверсирования?
 - Имеет ли счетчик входы параллельной загрузки?
 - Какой способ межразрядных связей реализован в исследуемой интегральной схеме?
 - Может ли счетчик работать как делитель частоты входных тактовых импульсов. На какие числа может быть поделена тактовая частота?
2. Разработать принципиальную схему тестирования заданной микросхемы во всех режимах (при необходимости несколько принципиальных схем). Разработать временные диаграммы тактовых импульсов и при необходимости генераторов тестовых последовательностей. Ввести схему (схемы) в

среду моделирования, используя схемный редактор программы MICRO-CAP.

3. Промоделировать работу микросхемы во всех режимах работы (согласно ответам на вопросы п. 1), используя режим моделирования TRANSIENT. При моделировании всех режимов следует не превышать максимально допустимую тактовую частоту работы счетчика. При отладке моделируемых схем целесообразно использовать режим PROBE TRANSIENT.
4. Исследовать работу счетчика при приближении тактовой частоты к предельно возможной и превышении ее.
 - Моделирование должно продемонстрировать работу счетчика во всех возможных режимах!
5. Оформить отчет о проделанной работе.

Таблица 6.1 — индивидуальные задания к ЛР

№ студента в журнале посещаемости	Микросхема счетчика
1	74LS90
2	74LS92
3	74LS93
4	74LS192
5	74LS193
6	7497
7	74LS160A
8	74LS161A
9	74LS162A
10	74LS190
11	74LS191
12	74LS196
13	74LS197
14	74LS168
15	74LS169
16	74LS163A

№ студента в журнале посещаемости	Микросхема счетчика
17	CD4017B
18	CD4018B
19	CD4020B
20	CD4022B
21	CD4029B
22	CD4516B
23	CD40160B
24	CD40161B
25	CD40192B
26	CD40193B
27	CD4510B
28	74LS668
29	74LS669
30	CD4520B
31	74LS390
32	74LS590

6.4 Требования к отчету

1. Название группы и номер варианта задания студента следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования, и демонстрировать соответствующие скриншоты в отчете (см. образец ПРИЛОЖЕНИЕ В).
2. Помимо результатов выполнения пп. 1-4 отчет должен содержать принципиальные схемы тестирования счетчиков с обозначенными узлами и временные диаграммы их работы, полученные путем моделирования в среде программы MICRO-CAP. На графиках моделирования, используя текстовый режим **T**, следует подписывать интервалы режимов работы счетчика (например, асинхронная установка, асинхронный сброс, запись параллельного кода, хранение, декремент, инкремент, реверс...).

6.5 Контрольные вопросы

1. Поясните принцип функционирования трёхразрядного счётчика импульсов.
2. Приведите схему десятичного счётчика импульсов.
3. По каким признакам можно провести классификацию счетчиков?
4. Назовите основные параметры счетчиков.
5. Опишите способы связи между разрядными схемами счетчиков. Чем они различаются между собой?
6. Каким образом достигается повышение быстродействия счетчиков?
7. Как осуществляется предварительная установка счетчиков?
8. Нарисуйте внутреннюю структуру трехразрядного двоичного асинхронного счетчика с последовательным переносом.
9. Нарисуйте внутреннюю структуру трехразрядного двоичного асинхронного счетчика с последовательным переносом.
10. Нарисуйте внутреннюю структуру трехразрядного двоичного синхронного счетчика с параллельным переносом.
11. Как организовать реверсирование счета в счетчиках с последовательным переносом, и в счетчиках с параллельным переносом?
12. Что представляют собой счетчики с комбинированным переносом?
13. Что представляют собой двоично-кодированные счетчики? Какие методы синтеза используются при их построении?
14. Что представляют собой счетчики с недвоичным кодированием состояний. Для каких целей они используются?
15. Нарисуйте схему счетчика Джонсона на 6 состояний.
16. Нарисуйте схему счетчика Джонсона на 5 состояний.

6.6 Методические указания

В индивидуальном задании лабораторной работы (см. табл. 6.1) исследуются счетчики различных типов (по синхронизации, выходным кодам, коэффициентам пересчета, выполняемым операциям — инкремент, декремент и пр.) из различных серий интегральных микросхем (ТТЛ, КМОП). Исследуемый счетчик индивидуального задания выбирается из табл. 6.1 по номеру студента в журнале посещаемости.

Для формирования тестовых сигналов можно использовать генераторы цифровых сигналов DCLOCK, STIM1, STIM2 и т.д., выбираемые из раздела меню программы MICRO-CAP *Component>Digital Primitives>Stimulus Generators...* Способ программирования источников цифровых сигналов изложен в [2]. Можно также посмотреть содержимое цифровых источников в готовых примерах цифрового моделирования и выполнить свой источник по аналогии.

ЛАБОРАТОРНАЯ РАБОТА №7

ИССЛЕДОВАНИЕ РАБОТЫ РЕГИСТРОВ РАЗЛИЧНЫХ ТИПОВ И СЕРИЙ ТТЛ, КМОП, ЭСЛ

7.1 Цель работы

Усвоение классификации, системы графических обозначений и основных принципов построения и функционирования регистров различного вида.

7.2 Подготовка к работе

1. Изучить классификацию регистров, ознакомиться с разновидностями их внутренней структуры, с системой условных графических обозначений [1, 6, 10].
2. Изучить способы построения генераторов тестовых цифровых сигналов в программе Micro-Cap [2].

7.3 Рабочее задание

1. Ознакомиться с исследуемой микросхемой (табл. 7.1) по справочной литературе [17, 19], конспекту лекций [1], условному графическому обозначению и полю МЕМО в МС9 (10). При этом можно использовать таблицу аналогов цифровых интегральных схем [20] и поиск в сети INTERNET. Дать ответы на вопросы:
 - Является регистр одноктактным, двухтактным, многотактным?
 - В каких режимах может работать исследуемая микросхема? Как задается режим работы регистра (хранение, сдвиг влево, сдвиг вправо, последовательный ввод, последовательный вывод, параллельная загрузка, выдача информации в параллельном коде)? Во всех ли перечисленных режимах может работать заданный регистр? Существуют ли дополнительные режимы, отличные от перечисленных?
 - Можно ли на основе исследуемой микросхемы реализовать: а) преобразователь параллельного кода в последовательный; б) последовательного кода в параллельный в) кольцевой регистр г) распределитель тактовых импульсов?
2. Разработать принципиальную схему тестирования заданной микросхемы во всех режимах (см. п. 1), при необходимости — несколько принципиальных схем. Разработать временные диаграммы тактовых импульсов и при необходимости генераторов тестовых последовательностей. Ввести

схему (схемы) в среду моделирования, используя схемный редактор программы MICRO-CAP.

Таблица 7.1 — индивидуальные задания к ЛР

№ студента в журнале посещаемости	Микросхема регистра
1	10141
2	74LS95B
3	74LS164
4	74LS165
5	74LS194A
6	74LS195A
7	74178
8	74LS96
9	74LS498
10	74LS295A
11	74AC898
12	CD40194B
13	74LS673
14	74179
15	74F675A
16	74LS166

№ студента в журнале посещаемости	Микросхема регистра
17	10141
18	74LS595
19	100341
20	74199
21	CD4094B
22	7494
23	74LS674
24	74F676
25	CD4035B
26	74LS395
27	74LS589
28	74LS299
29	74LS323
30	74LS597
31	
32	

3. Промоделировать работу микросхемы во всех режимах работы (согласно ответам на вопросы п. 1, используя режим моделирования TRANSIENT. При моделировании всех режимов не превышать максимально допустимую тактовую частоту работы регистра. При отладке моделируемых схем целесообразно использовать режим PROBE TRANSIENT.
 - Моделирование должно продемонстрировать работу регистра во всех возможных режимах!
4. Собрать схемы устройств, указанные в п. 1 (те схемы, которые можно выполнить на основе заданного регистра с минимальными схемотехническими затратами). При невозможности реализации объяснить причину.
5. Промоделировать работу всех возможных устройств на основе рассматриваемого регистра (п. 1) в среде программы MICRO-CAP.
6. Оформить отчет о проделанной работе.

7.4 Требования к отчету

1. Название группы и номер варианта задания студента следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования, и демонстрировать соответствующие скриншоты в отчете (см. образец ПРИЛОЖЕНИЕ В).

2. Отчет должен содержать:

- Условное графическое обозначение (УГО) микросхемы в программе MICRO-CAP с наименованием выводов и объяснением их назначения
- Принципиальные схемы тестирования микросхемы во всех режимах (см. п. 2, 3) с указанием обозначений контролируемых узлов, временные диаграммы моделирования режимов;
- Принципиальные схемы устройств на основе заданного регистра (см. п. 4, 5) с указанием обозначений контролируемых узлов, временные диаграммы их моделирования;

7.5 Контрольные вопросы

1. По каким признакам можно провести классификацию регистров?
2. Приведите структурные схемы и условные обозначения параллельного, сдвигающего и реверсивного регистров.
3. Как организовать обмен информацией между регистрами?
4. Для чего используются параллельные регистры?
5. Для чего используются параллельно-последовательные регистры?

7.6 Методические указания

В индивидуальном задании лабораторной работы (табл. 7.1) исследуются сдвиговые регистры различных видов по типу входов и выходов — параллельно-последовательные, последовательно-параллельные, универсальные). Регистры выбираются из различных серий интегральных микросхем (ТТЛ, КМОП, ЭСЛ). Исследуемый регистр индивидуального задания выбирается из табл. 7.1 по номеру студента в журнале посещаемости.

Для формирования тестовых сигналов можно использовать генераторы цифровых сигналов DCLOCK, STIM1, STIM2 и т.д., выбираемые из раздела меню программы MICRO-CAP *Component>Digital Primitives>Stimulus Generators...* Способ программирования источников цифровых сигналов изложен в [2]. Можно также посмотреть содержимое цифровых источников в готовых примерах цифрового моделирования и выполнить свой источник по аналогии.

ЛАБОРАТОРНАЯ РАБОТА №8

ВРЕМЕННАЯ ДИСКРЕТИЗАЦИЯ АНАЛОГОВЫХ СИГНАЛОВ

8.1 Цель работы

Закрепление материала по основным закономерностям процесса равномерной дискретизации аналогового сигнала.

8.2 Подготовка к работе

Изучить основные принципы равномерной дискретизации аналогового сигнала, способы восстановления дискретного сигнала в исходную непрерывную форму [11, 12].

8.3 Рабочее задание

I. Исследование процесса равномерной дискретизации непрерывного сигнала

1. Запустить программу Micro-CAP.
2. В окне схемного редактора собрать схему импульсного амплитудного модулятора (рис. 8.1), состоящую из двухвходового умножителя X2, источника аналогового сигнала E1, источника синхроимпульсов X1, X3 и земли.

Двухвходовой умножитель (MUL) находится в библиотеке компонентов программы по адресу *Component\Analog Primitives\Macros*.

Источник узких синхроимпульсов с тактовым периодом $T_0=0,01$ мс и амплитудой 1 В состоит из генератора импульсов DClock (X1) и усилителя Amp (X3).

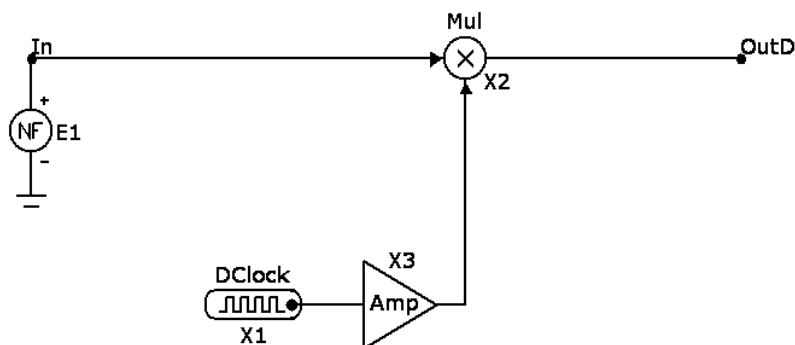


Рисунок 8.1 — Схема дискретизатора аналогового сигнала

Генератор цифрового сигнала DClock находится в меню компонентов по адресу *Component\Digital Primitives\Stimulus Generators*. Данный источник имеет параметры *Zerowidth* — длительность паузы (логического нуля) и *Onewidth* — длительность импульса (логической единицы). Для поставлен-

ной в работе задачи следует задать импульсы с указанной выше частотой и скважностью (отношение периода следования импульсов к их длительности) не менее 10.

Для того чтобы на второй вход умножителя поступали синхроимпульсы с амплитудой 1 В, последовательно с генератором цифровых сигналов амплитудой 5 В необходимо включить усилитель с коэффициентом усиления 0,2 (GAIN=0.2). Усилитель Amp (X3) находится в меню компонентов по адресу *Component\Analog Primitives\Macros*.

Источник аналогового сигнала — функциональный источник NFV (*Component\Analog Primitives\Function Sources*) задает периодическую функцию времени, для которой требуется выполнить дискретизацию.

3. Ввести в схему дискретизируемую периодическую ($T_s=1E-3$) функцию пилообразного напряжения амплитудой 1В: $u(t) = 1E3 * (t \text{ MOD } T_s)$.
4. Проверить работу дискретизатора. Для этого запустить анализ переходных процессов *Transient* с временем симуляции 2 мс и вывести на одном графике дискретизируемую функцию времени (напряжение в узле IN) и ее дискреты (напряжение в узле OUTD).

II. Исследование процесса восстановления непрерывного сигнала по его дискретам

5. Синтезировать (с использованием встроенного модуля синтеза пассивных фильтров) восстанавливающий аналоговый пассивный ФНЧ Баттерворта со следующими параметрами:
 - граница полосы пропускания (Passband Fc) — половина частоты дискретизации, или 50кГц;
 - нижняя граница полосы задержания (Stopband Fs) — 500 кГц
 - ослабление в полосе задержания (Stopband Attenuation A) — 160 дБ
6. Подключить синтезированный ФНЧ к выходу дискретизатора (к узлу OutD, рис. 8.2).

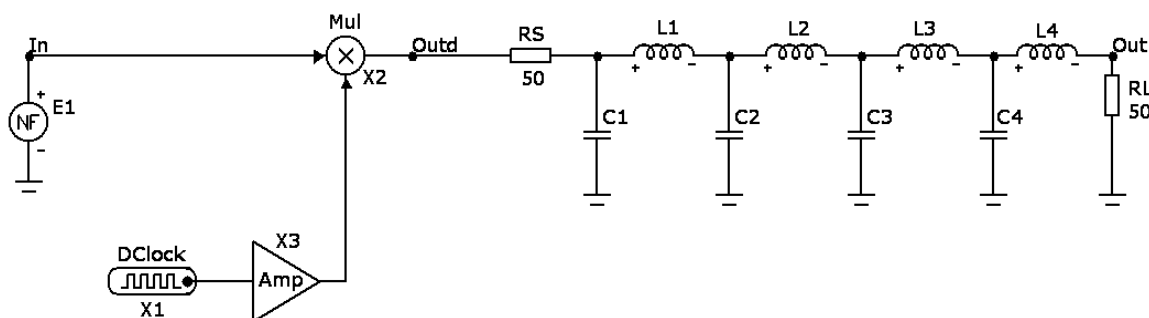


Рисунок 8.2 — Дискретизатор с восстанавливающим аналоговым ФНЧ

7. Проверить восстановление сигнала по его дискретам с помощью синтезированного ФНЧ, запустив анализ переходных процессов схемы рис. 8.2 на время 5 мс и выведя при этом напряжения в узлах In, OutD, Out.
8. Увеличить частоту периодического дискретизируемого сигнала в 10 раз. Повторить п. 7 с временем анализа переходных процессов 0.5 мс. *Сделать вывод по результатам экспериментов* пп. 7, 8.
9. Задать в качестве дискретизируемой функции постоянный единичный сигнал. Повторить выполнение п. 7.
10. Задать в качестве дискретизируемой функции: периодический спадающий экспоненциальный импульс $u(t)=\exp(-5E3*(t \bmod Ts))$. Период сигнала на 1-ом этапе $Ts=1$ мс. Повторить выполнение пунктов 7, 8 для периодического экспоненциального сигнала. При этом сигнал с увеличенной в 10 раз частотой описывается как $\exp(-5E4*(t \bmod 1E-4))$. *Сделать вывод*.
11. Задать в качестве дискретизируемой функции двухполупериодно-выпрямленный косинусоидальный сигнал $u(t)=\text{abs}(\cos(2*PI*Fs*t))$, $Fs=1$ кГц. Повторить для этой формы дискретизированного сигнала выполнение пунктов 7, 8. *Сделать вывод*.
12. Задать в качестве дискретизируемой функции косинусоидальный сигнал $u(t)=\cos(2*PI*Fs*t)$, $Fs=1$ кГц. Повторить для этой формы дискретизированного сигнала выполнение пунктов 7, 8. *Сделать вывод*.
13. Исследовать появление ложных частот при неправильном выборе частоты дискретизации. Для этого подать на вход дискретизатора косинусоидальный сигнал с частотой близкой к частоте дискретизации $Fs=95$ кГц. Запустить анализ переходных процессов с временем симуляции $1E-3$, задав при этом вывод напряжений в узлах In, OutD, Out. Затем следует повторить эксперимент, уменьшив частоту сигнала до 33 кГц. Проверьте выполнение теоремы Котельникова-Найквиста. *Сделайте вывод* о возможности восстановления данного аналогового сигнала в каждом из двух рассмотренных случаев.
14. *Сделать выводы по результатам сделанных экспериментов*.
15. Результаты экспериментов и выводы из них представить в виде отчета.

8.4 Требования к отчету

1. Название группы и номер варианта задания студента следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования, и демонстрировать соответствующие скриншоты в отчете (см. образец ПРИЛОЖЕНИЕ В).

2. Отчет должен содержать:

- Схемы, по которым проводилось моделирование;
- Диаграммы моделирования
- Выводы из результатов моделирования

8.5 Контрольные вопросы

1. Какие сигналы называются аналоговыми?
2. Какие сигналы называются дискретными?
3. Какие сигналы называют цифровыми?
4. Как происходит преобразование аналоговых сигналов в дискретные?
5. Что называют отсчетами (дискретами, сэмплами)?
6. Почему интервал дискретизации нельзя выбирать произвольным образом?
7. Объясните, почему получаются разные результаты (в плане качества восстановления исходного сигнала) при восстановлении пилообразного, экспоненциального, выпрямленного синусоидального и синусоидального сигнала частотой 10 кГц.
8. Поясните возникновение ложных (aliasing) частот.
9. Как, зная частоту дискретизации F_0 и частоту дискретизируемого сигнала F_s найти частоты ложных спектральных компонент?
10. Объясните результаты выполнения п. 13. Почему в первом случае (при частоте сигнала 95 кГц) он не восстанавливается по дискретам, а во втором случае (при частоте 33 кГц) восстанавливается?

8.6 Краткие теоретические сведения

Процесс замены аналогового сигнала его дискретными отсчетами (обычно через равные промежутки времени), называется дискретизацией сигнала по времени.

Отсчеты дискретного сигнала определены для дискретных значений независимой переменной (времени t) и представляются последовательностью чисел. Такую последовательность чисел можно записать в следующем виде:

$$\{U(t_n)\} = \{U(t_0), U(t_1), U(t_2), \dots, U(t_n), \dots\} = \{U(0), U(1), U(2), \dots, U(n), \dots\}, \quad n = 0, 1, 2, \dots, \infty,$$

$$t_n = n \cdot T_0,$$

где T_0 — период дискретизации.

Дискретный сигнал обычно изображают в виде следующего графика (рис. 8.3, а).

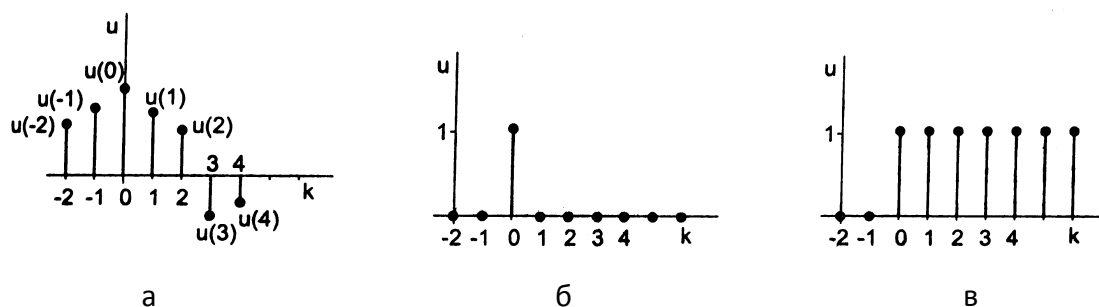


Рисунок 8.3 — Разновидности дискретных функций

Дискретный единичный импульс (рис. 8.3, б) определяется следующей формулой:

$$\delta(n) = \begin{cases} 1, & n = 0 \\ 0, & n \neq 0 \end{cases}.$$

Дискретная единичная ступенчатая функция (рис. 8.3, в) определяется следующим образом:

$$1(n) = \begin{cases} 1, & n \geq 0 \\ 0, & n < 0 \end{cases}.$$

Интервал времени T_0 , через который берутся отсчеты аналогового сигнала, называется интервалом дискретизации. Величина $f_0 = 1/T_0$ называется частотой дискретизации. Значения дискретного сигнала в тактовые моменты называются отсчетами или выборками.

Если частота дискретизации достаточно большая и превышает частоту аналогового сигнала, то дискретные отсчеты позволят правильно восстановить аналоговый сигнал (рис. 8.4, а).

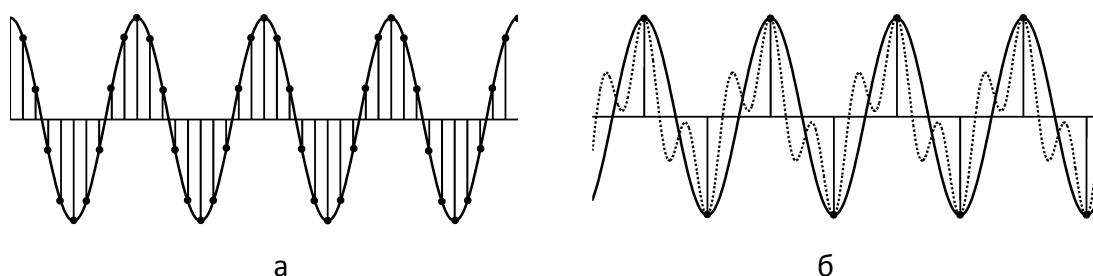


Рисунок 8.4 — Восстановление сигнала по дискретам

Если частота дискретизации небольшая по сравнению с частотой аналогового сигнала, то в этом случае дискретные отсчеты могут не позволить правильно восстановить аналоговый сигнал (рис. 8.4, б).

Если частота аналогового сигнала значительно больше или сравнима с частотой дискретизации (т.е. условие теоремы Котельникова не выполнено), то при определенном соотношении частот также может наблюдаться эффект ложной частоты (рис. 8.5).

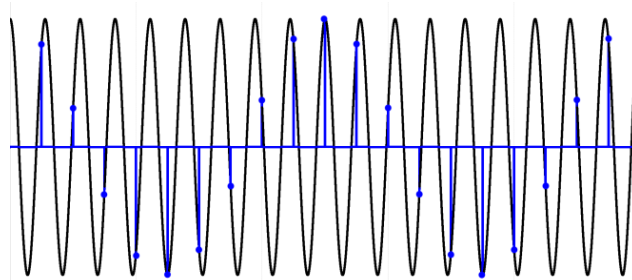


Рисунок 8.5 — Эффект ложной частоты при дискретизации сигнала

Как видно из этих графиков, неправильный выбор частоты дискретизации аналоговых сигналов может привести к потере информации, поскольку дискретный сигнал не учитывает поведения аналогового сигнала в промежутках между отсчетами.

Для правильного выбора частоты дискретизации следует использовать теорему Котельникова: Аналоговый сигнал с ограниченным частотным спектром, (т.е. не содержащий частот выше F_{max}), полностью определяется последовательностью своих значений в моменты времени, отстоящие друг от друга не более чем на временной интервал $1/(2F_{max})$.

Так в современных цифровых аудио-системах частоту дискретизации выбирают с запасом по отношению к теоретическому пределу слышимости в 20 кГц. В таких системах частота дискретизации равна 44,1 или 48 кГц.

В студийной аппаратуре обычно используют частоты дискретизации 56, 96 или 192 кГц. Это делается для того, чтобы сохранить не воспринимаемые человеческим ухом высокочастотные гармоники звукового сигнала, которые вносят заметный вклад в формирование общей звуковой картины. Кроме того, повышенная частота дискретизации используется для защиты от возникновения ложных частот (преобразования неслышимых колебаний в слышимые). Частоту дискретизации для телефонных сигналов выбирают равной 8 кГц.

Получить *дискретный* сигнал из *аналогового* сигнала можно применив принцип импульсной амплитудной модуляции. Импульсный модулятор можно представить как умножитель с двумя входами и одним выходом (рис. 8.6).

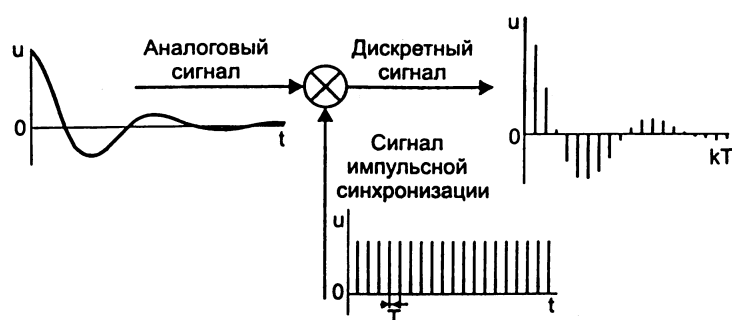


Рисунок 8.6 — Функциональная схема дискретизатора непрерывного сигнала

На первый вход импульсного модулятора подается аналоговый сигнал, подлежащий дискретизации. На второй вход последовательность коротких синхронизирующих импульсов, следующих во времени через равные промежутки времени T_0 (интервал дискретизации).

На выходе образуется дискретный сигнал, величина выборок которого будет пропорциональна величине аналогового сигнала в точках отсчета (рис. 8.6). Математическая модель дискретного сигнала может быть записана в следующем виде:

$$u(t)_{\text{дискр}} = \sum_{k=0}^{\infty} u(kT_0) \cdot \delta(t - kT_0),$$

где $\delta(t - kT_0)$ — единичная импульсная функция (δ -функция, функция Дирака), действующая в момент времени kT_0 ; или с использованием функции единичного дискретного импульса:

$$u(t)_{\text{дискр}} = \sum_{k=0}^{\infty} u(kT_0) \cdot \delta(n - k)$$

Восстановление исходного непрерывного сигнала по его дискретам производится с помощью аналогового или цифрового восстанавливающего (интерполирующего) фильтра нижних частот с достаточно крутой переходной полосой. В рассматриваемой работе используется аналоговый ФНЧ Батерворта 8-го порядка с ослаблением в переходной полосе 160 дБ/дек и граничной частотой, равной половине частоты дискретизации.

ЛАБОРАТОРНАЯ РАБОТА №9

СПЕКТРАЛЬНЫЙ АНАЛИЗ СИГНАЛОВ С ПРИМЕНЕНИЕМ ДИСКРЕТНОГО ПРЕОБРАЗОВАНИЯ ФУРЬЕ (ДПФ)

9.1 Цель работы

Изучить способы и особенности проведения спектрального анализа сигналов с помощью программы Micro-Cap. Научиться предсказывать спектральный состав, исходя из известной формы сигнала; объяснять спектры, полученные методом дискретного (быстрого) преобразования Фурье.

9.2 Подготовка к работе

Изучить способы проведения спектрального анализа с помощью программы Micro-Cap [2], ознакомиться с основными функциями обработки сигнала при проведении этого вида анализа [2].

9.3 Рабочее задание

1. Запустить программу Micro-CAP
2. В окне схемного редактора собрать схему (рис. 9.1) для снятия спектральных характеристик сигналов различной формы. Для задания формы сигнала используется функциональный источник напряжения NFV — Component\Analog Primitives\Function Sources\NFV.

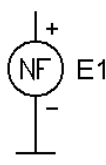


Рисунок 9.1 — Схема для исследования спектров различных сигналов

3. Задать в качестве сигнала одиночный прямоугольный импульс длительностью 2 мс и амплитудой 4 В. Для этого в позиции Value окна задания параметров функционального источника E1 следует набрать: $4*(t \leq 2m)$.
4. Запустить анализ переходных процессов Transient и задать время моделирования, равное 20 мс. В разных графических окнах задать вывод следующих графиков:
 - Зависимости заданного сигнала $V(E1)$ от времени t ;
 - Спектра исследуемого сигнала (зависимости величины гармоник $HARM(V(E1))$ от частоты f). Задать диапазон частот выводимых гармоник от 0 до 5 кГц.

5. Запустить симуляцию, нажав на RUN. Занести получившиеся графики в отчет.

6. Найти спектр сигнала, состоящего из 4-х равноотстоящих прямоугольных импульсов со скважностью 5, частотой 2 кГц и амплитудой 1 В. Для этого в позиции Value окна задания параметров функционального источника E1 следует набрать:

$$1*(t \geq 0) - 1*(t \geq 1\text{m}) + 1*(t \geq 5\text{m}) - 1*(t \geq 6\text{m}) + 1*(t \geq 1\text{m}) - 1*(t \geq 1.1\text{m}) + 1*(t \geq 1.5\text{m}) - 1*(t \geq 1.6\text{m})$$

Затем следует для этой формы сигнала повторить выполнение пп. 4, 5.

7. Исследовать спектр экспоненциально затухающего синусоидального сигнала частотой 1 кГц. Для этого в позиции Value окна задания параметров функционального источника E1 следует набрать:

$$\exp(-800*t) * \sin(2*PI*1E3*t)$$

Затем следует для этой формы сигнала повторить выполнение пп. 4, 5.

8. Исследовать спектр прямоугольного радиоимпульса, образованного отрезком 3-х синусоид частотой 1 кГц. Для этого в позиции Value окна задания параметров функционального источника E1 следует набрать:

$$\sin(2*PI*1E3*t)*(t \geq 0) - \sin(2*PI*1E3*t)*(t \geq 3\text{m})$$

Затем следует для этой формы сигнала повторить выполнение пп. 4, 5.

9. Исследовать спектр серии 3-х прямоугольных радиоимпульсов с гармоническим заполнением частотой 1 кГц. Для этого в позиции Value окна задания параметров функционального источника E1 следует набрать:

$$\sin(2*PI*1E3*t)*(t \geq 0) - \sin(2*PI*1E3*t)*(t \geq 3\text{m}) + \sin(2*PI*1E3*t)*(t \geq 4\text{m}) - \sin(2*PI*1E3*t)*(t \geq 7\text{m}) + \sin(2*PI*1E3*t)*(t \geq 8\text{m}) - \sin(2*PI*1E3*t)*(t \geq 11\text{m})$$

Затем следует для этой формы сигнала повторить выполнение пп. 4, 5.

10. Изменить время анализа переходных процессов при анализе спектра серии 3-х радиоимпульсов на 200 мс. Получить спектр. Занести его в отчет.

11. Построить схему (рис. 9.2) для исследования спектра сигнала с амплитудной модуляцией. Модулирующая функция синусоида амплитудой 1 В, частотой 10 кГц, задается источником сигнала *Sine Source* или *Voltage Source* (раздел *Component\Analog Primitives\Waveform Sources*). Параметры несущего колебания, глубины модуляции задаются макромоделью амплитудного модулятора АМ (раздел *Component\Analog Primitives\Macros*). Рекомендуемые параметры амплитудной модуляции:

- Несущая частота синусоидального колебания $F_s = 100$ кГц (Type=SM);

- Амплитуда несущего колебания $V_{peak}=1$;
- Множитель для модулированного колебания: $Offset=1$;
- Индекс модуляции $ModIndex=0.5$

Следует отметить, что макромодель амплитудного модулятора при $Type=SM$ формирует на своем выходе напряжение, изменяющееся по следующему закону:

$$Offset \cdot (1 + ModIndex \cdot V(In)) \cdot V_{peak} \cdot \sin(2 \cdot \pi \cdot F_s \cdot t).$$

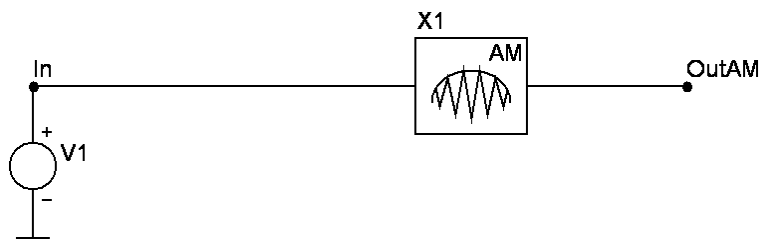



Рисунок 9.2 — Схема для исследования амплитудно-модулированного сигнала

В этом можно убедиться, включив режим показа информации  (Ctrl+I) и кликнув мышью на УГО макромодели AM.

12. Исследовать амплитудно-модулированный сигнал во временной области.

Для этого запустить анализ переходных процессов, установив время анализа 1 мс и задать вывод в отдельных графических окнах напряжений в узлах IN и OutAM.

Отразить результаты в отчете.

13. Исследовать амплитудно-модулированный сигнал в частотной области (т.е. исследовать его спектр). Для этого задать вывод в 3-ем графическом окне зависимости амплитуды гармоник исследуемого сигнала $HARM(V(OutAM))$ от частоты F . Диапазон частот для вывода гармоник задается в пределах 0...250 кГц. Установить параметры спектрального анализа, дважды кликнув на любом графическом окне и перейдя в открывшемся окне на страницу FFT:

- Конечная точка временного интервала спектрального анализа $Upper\ Time\ Limit=T_{max}$;
- Начальная точка временного интервала спектрального анализа $Lower\ Time\ Limit=T_{max}-100U$ (анализируемый интервал выбирается равным периоду модулирующей гармонической функции — синусоиды с частотой 10 кГц);
- Количество отсчетов для вычисления БПФ $Number\ of\ Points=4096$

Запустить анализ переходных процессов, отразить получившийся спектр напряжения в узле OutAM в отчете. *Сделать вывод* о спектральном составе

сигнала с амплитудной модуляцией при гармонической модулирующей функции.

14. Построить схему (рис. 9.3) для исследования спектра сигнала с угловой модуляцией. Частотно-модулированный сигнал задается источником напряжения V2 в формате SPICE Voltage Source (раздел *Component\Analog Primitives\Waveform Sources*). При этом в окне задания его параметров выбирается страница SFFM (синусоидальный сигнал с частотной модуляцией). Рекомендуемые параметры частотно модулированных колебаний:

- Постоянное смещение (DC Voltage Offset) $V0=0$
- Амплитуда колебания $VA=1$;
- Несущая частота синусоидального колебания $F0=100\text{кГц}$;
- Индекс модуляции $MI=0.1$;
- Частота модулирующего колебания $FM=10\text{ кГц}$

Следует отметить, что источник SFFM формирует на своем выходе напряжение, изменяющееся по следующему закону:

$$V(T) = V0 + VA \cdot \sin[2\pi \cdot F0 \cdot T + MI \cdot \sin(2\pi \cdot FM \cdot T)].$$

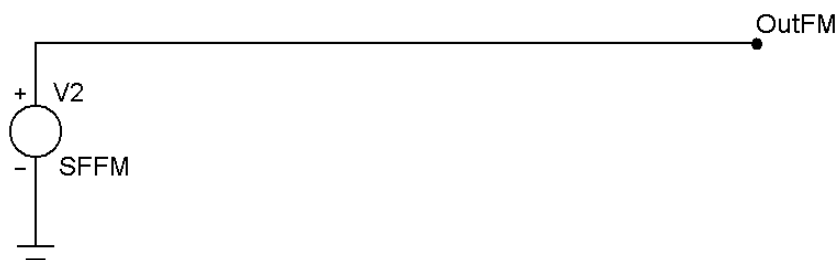


Рисунок 9.3 — Схема для исследования частотно-модулированного сигнала

15. Повторить выполнение пп. 12, 13 для частотно-модулированного сигнала в узле OutFM при различных значениях индекса модуляции MI: 0.1, 1, 4. Сделать вывод о спектральном составе частотно-модулированного сигнала с гармонической модулирующей функцией. Как зависит спектр от индекса модуляции?

16. Построить схему (рис. 9.4) для исследования спектра сигнала с амплитудно-импульсной модуляцией. Она включает в себя:

- источник модулирующего колебания — источник синусоидального сигнала V1 амплитудой 1 В и частотой 10 кГц;
- Источник несущего сигнала — источник прямоугольных импульсов со скважностью 10, частотой 100 кГц, амплитудой 1 В. Он включает в себя последовательное соединение генератора прямоугольных импульсов X1 амплитудой 5В с заданной скважностью и частотой и усилителя X2 с коэффициентом передачи 0.2.
- Аналоговый перемножитель двух сигналов MUL — X3.

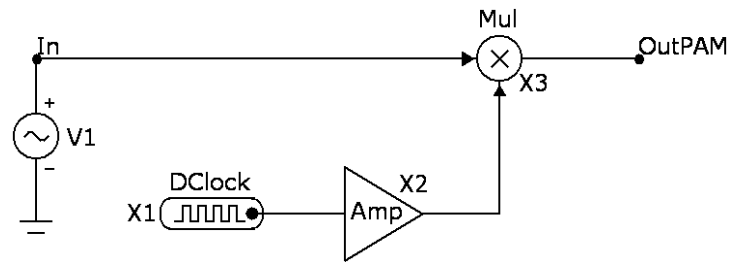
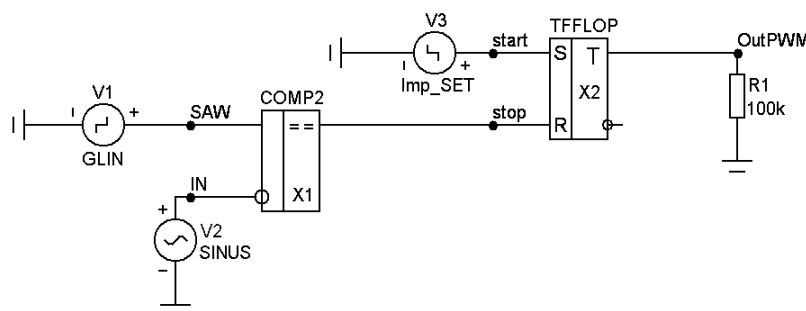


Рисунок 9.4 — Схема для исследования сигнала с амплитудно-импульсной модуляцией

17. Повторить выполнение пп. 12, 13 для сигнала с амплитудно-импульсной модуляцией в узле OutPAM. Сделать вывод о спектральном составе сигнала с амплитудно-импульсной модуляцией при гармонической модулирующей (информационной) функции.

18. Построить схему (рис. 9.5) для исследования спектра сигнала с односторонней широтно-импульсной модуляцией. Она включает в себя:

- Генератор V1 пилообразного напряжения несущей частоты 100 кГц;
- источник модулирующего колебания — источник синусоидального сигнала V2 амплитудой 0.75 В и частотой 10 кГц;
- Компаратор напряжения X1 (в библиотеке компонентов находится в разделе *Component\Analog Primitives\SMPS\Comp2*);
- Тактовый генератор коротких импульсов V3 несущей частоты 100 кГц, устанавливающий в начале каждого такта триггер X2 в единичное состояние;
- Триггер X2, устанавливающийся сигналом тактового генератора и сбрасываемый сигналом компаратора при равенстве напряжения пилы и модулирующего синусоидального сигнала (в библиотеке компонентов находится в разделе *Component\Analog Primitives\SMPS\TFFLOP*).



```
.MODEL sinus SIN (A=0.75 F=10k)
.MODEL Imp_SET PUL (P1=0 P2=1N P3=50N P4=51N P5=10U)
.MODEL GLIN PUL (P1=0 P2=10U P3=10U P4=10U P5=10U VONE=1 VZERO=-1)
```

Рисунок 9.5 — Схема для исследования сигнала с широтно-импульсной модуляцией

19. Повторить выполнение пп. 12, 13 для сигнала с широтно-импульсной модуляцией в узле OutPWM. *Сделать вывод* о спектральном составе сигнала с широтно-импульсной модуляцией при гармонической модулирующей (информационной) функции.
20. *Сделать выводы* по результатам проделанных экспериментов.
21. Результаты экспериментов и выводы из них представить в виде отчета.

9.4 Требования к отчету

1. Название группы и номер варианта задания студента следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования, и демонстрировать соответствующие скриншоты в отчете (см. образец ПРИЛОЖЕНИЕ В).
2. Отчет должен содержать:
 - Схемы, по которым проводилось моделирование;
 - Диаграммы моделирования
 - Выводы из результатов моделирования

9.5 Контрольные вопросы

1. Что называется непрерывным и дискретным преобразованием Фурье (ДПФ)?
2. Какими свойствами обладает непрерывное преобразование Фурье?
3. Какими свойствами обладает ДПФ?
4. Что называется дискретными свертками?
5. Что называется быстрым преобразованием Фурье (БПФ)?
6. Объясните спектр, полученный в п. 5. Какое получилось расстояние между отдельными гармониками по оси частот и почему?
7. Объясните экстремумы (максимумы) на спектре сигнала, состоящего из четырех прямоугольных импульсов (результаты п. 6).
8. Объясните экстремум (максимум) на спектре затухающей синусоиды (результаты п. 7). Почему расстояние между гармониками сигнала по оси частот получилось 50 Гц?
9. Объясните вид спектра радиоимпульса (результаты п. 8)
10. Объясните вид спектра серии 3-х радиоимпульсов (результаты п. 9). Почему имеются максимумы гармоник на определенных частотах. От каких параметров исходного сигнала зависят частоты максимумов спектра?
11. Сравните спектры, полученные в пп. 9, 10. Чем они отличаются, что имеют общего. Пояснить почему.

12. С какими частотами получились спектральные компоненты амплитудно-модулированного сигнала (результаты п. 13). Объясните почему.
13. Каковы спектральные компоненты частотно-модулированного сигнала при различной глубине модуляции? Объясните почему.
14. Какой спектр имеет импульс бесконечно малой длительности, бесконечно большой амплитуды с вольт-секундной площадью 1 В (т.е. единичная δ -функция, функция Дирака).
15. Какой спектр имеет периодическая последовательность единичных δ -функций с частотой $F_0=100$ кГц?
16. Объясните спектр синусоиды с амплитудно-импульсной модуляцией (результаты п. 17). Как он изменится при увеличении (уменьшении) скважности несущих импульсов частотой $F_0=100$ кГц?
17. Объясните спектр синусоидального сигнала с широтно-импульсной модуляцией (результаты п. 19). Как он изменится при увеличении (уменьшении) амплитуды модулирующего синусоидального сигнала?
18. Как изменится спектр широтно-модулированного сигнала при увеличении тактовой частоты в 2 раза, в 4 раза?
19. Объясните работу широтно-импульсного модулятора (ШИМ).

9.6 Краткие теоретические сведения

Непрерывная спектральная плотность непериодической функции $u(t)$ (преобразование Фурье, интеграл Фурье) вычисляется по следующей формуле:

$$F(j\omega) = \int_{-\infty}^{+\infty} u(t)e^{-j\omega t} dt$$

где $F(j\omega)$ — спектральная плотность;

$j = \sqrt{-1}$ — мнимая единица;

ω — угловая частота;

t — время;

$u(t)$ — абсолютно интегрируемый сигнал, удовлетворяющий помимо того условиям Дирихле.

Рассмотрим, к примеру, убывающую экспоненту (рис. 9.6, а):

$$u(t) = \begin{cases} e^{-t}, & t \geq 0 \\ 0, & t < 0 \end{cases}$$

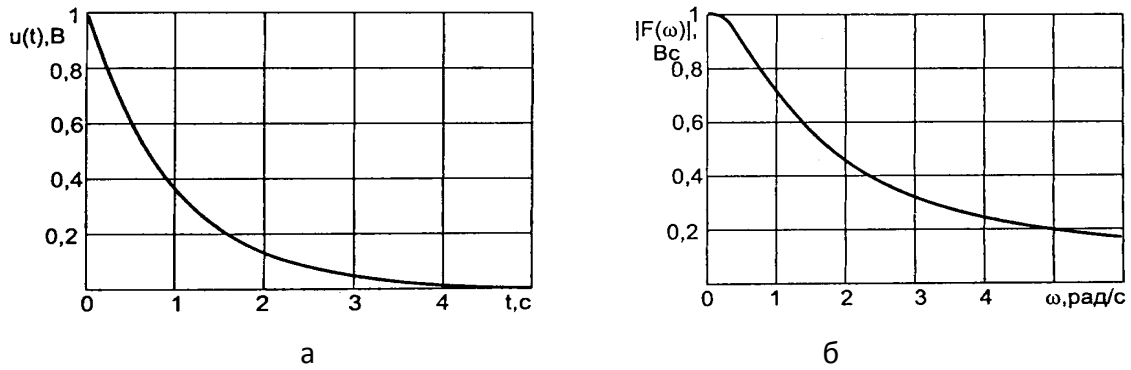


Рисунок 9.6 — Аналоговый сигнал в виде убывающей экспоненты (а); его спектральная плотность (б)

Спектральная плотность этого сигнала будет равна:

$$F(j\omega) = \int_{-\infty}^{+\infty} u(t)e^{-j\omega t} dt = \int_0^{\infty} e^{-t} e^{-j\omega t} dt = \frac{1}{1 + j\omega}$$

Модуль непрерывной спектральной плотности как функция от частоты будет (рис. 9.6, б):

$$|F(j\omega)| = \frac{1}{\sqrt{1 + \omega^2}}.$$

Затухающая синусоида (рис. 9.7). Спектральная плотность этого сигнала будет определяться как:

$$F(j\omega) = \int_{-\infty}^{+\infty} u(t)e^{-j\omega t} dt = \int_0^{\infty} e^{-\alpha t} \sin(\omega_1 t) e^{-j\omega t} dt = \frac{\omega_1}{(\alpha + j\omega)^2 + \omega_1^2}.$$

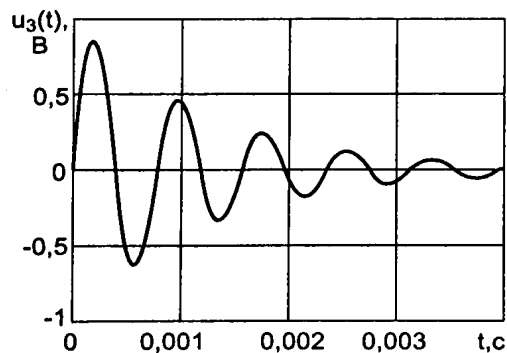


Рисунок 9.7 — Аналоговый сигнал в виде экспоненциально-затухающей синусоиды

Модуль непрерывной спектральной плотности как функция от частоты будет равен:

$$|F(j\omega)| = \frac{\omega_1}{\sqrt{(\alpha^2 + \omega_1^2 - \omega^2)^2 + 4\alpha^2 \omega^2}}.$$

Отрезок синусоиды (рис. 9.8). Спектральная плотность этого сигнала будет равна:

$$F(j\omega) = \int_{-\infty}^{+\infty} u(t)e^{-j\omega t} dt = \int_0^{\tau} \sin(\omega_1 t)e^{-j\omega t} dt = \frac{\omega_1}{(\omega_1^2 - \omega^2)} \left(1 - e^{-j\frac{\omega}{\omega_1} \cdot n \cdot 2\pi} \right),$$

где $T_1 = \frac{2\pi}{\omega_1}$ — период синусоиды;

$\tau_1 = n \cdot T_1$ — длительность отрезка синусоиды;

n — целое число периодов в отрезке синусоиды.

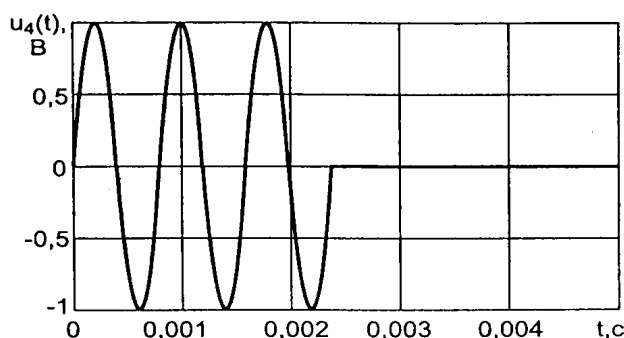


Рисунок 9.8 — Аналоговый сигнал в виде отрезка синусоиды

Модуль непрерывной спектральной плотности как функция от частоты (при $\omega_1 \tau = 2\pi \cdot n$) будет равен:

$$|F(j\omega)| = \left| \frac{\omega_1}{\omega_1^2 - \omega^2} \cdot 2 \sin\left(\frac{\omega}{\omega_1} \cdot n\pi\right) \right|.$$

Серия из трех прямоугольных импульсов (рис. 9.9). Спектральная плотность этого сигнала (по теоремам линейности и запаздывания) будет равна:

$$F(j\omega) = F_1(j\omega)(1 + e^{-j\omega T} + e^{-j2\omega T}),$$

где $F_1(j\omega)$ — спектральная плотность первого импульса в пакке.

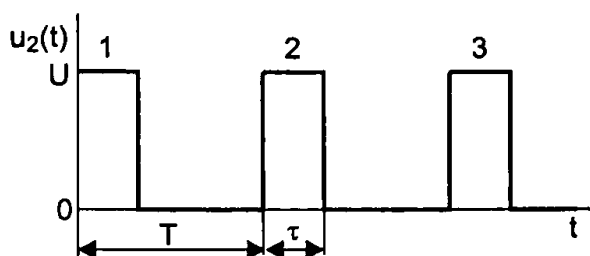


Рисунок 9.9 — Аналоговый сигнал в виде последовательности трех прямоугольных импульсов

Эту же формулу можно применить и к серии из трех синусоид (рис. 9.10).

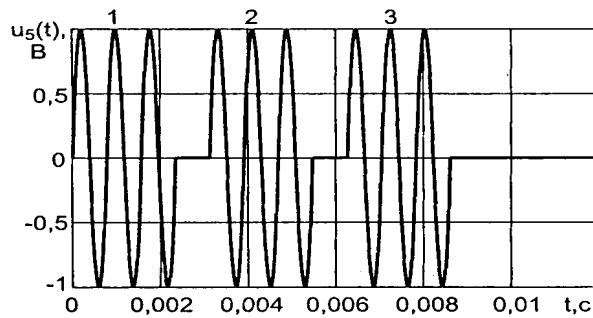


Рисунок 9.10 — Аналоговый сигнал в виде серии трех синусоид

Дискретное преобразование Фурье (ДПФ). В настоящее время большое значение придается цифровой обработке сигналов (ЦОС).

На практике вычисление спектральной плотности происходит с помощью цифровых вычислительных машин (процессоров DSP) (рис. 9.11).



Рисунок 9.11 — Схема вычисления спектральной плотности аналогового сигнала

Поэтому сигнал представляют в виде конечного числа дискретных отсчетов.

Пусть сигнал представлен последовательностью из N отсчетов:

$$u(k), \quad 0 < k < N-1.$$

Для того, чтобы из непрерывного сигнала $u(t)$ получить отсчеты, нужно положить $t = kT_0$, где T_0 — интервал дискретизации во временной области (обычно эта величина постоянная и выбирается так, чтобы выполнялась теорема Котельникова); $k = 0, 1, \dots, N-1$ — целые числа.

Прямое дискретное преобразование Фурье (ДПФ) называют последовательность вида:

$$F(jn) = \sum_{k=0}^{N-1} u(k) e^{-j \frac{2\pi}{N} nk}, \quad n=0, 1, \dots, (N-1)$$

Обратным дискретным преобразованием Фурье называют последовательность вида:

$$u(k) = \frac{1}{N} \sum_{n=0}^{N-1} F(jn) e^{-j \frac{2\pi}{N} nk}, \quad k=0, 1, \dots, (N-1).$$

Определенные выше преобразования Фурье, не являются единственно возможными. На практике применяют и альтернативные преобразования Фурье.

Пример. Рассчитаем ДПФ дискретного периодического сигнала (рис. 9.12, а), заданного на интервале своей периодичности шестью равноотстоящими отсчетами ($N=6$): $u(k)=\{1, 1, 1, 0, 0, 0\}$.

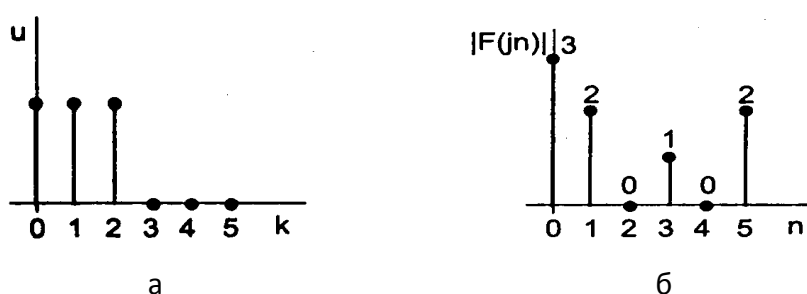


Рисунок 9.12 — Дискретный периодический сигнал (а); и график модуля его ДПФ (б)

Этот дискретный сигнал (рис. 9.12, а) можно выразить с помощью следующей формулы

$$u(k) = \begin{cases} 1, & \text{if } k = 0 \\ 1, & \text{if } k = 1 \\ 1, & \text{if } k = 2 \\ 0, & \text{if } k \geq 3 \end{cases}, \quad \text{где } k=0,1,\dots,5.$$

В табл. 9.1 приведены результаты расчета ДПФ и его модуля (рис. 9.12, б).

Таблица 9.1 — Результаты вычисления ДПФ

k	0	1	2	3	4	5
$u(k)$	1	1	1	0	0	0
n	0	1	2	3	4	5
$F(jn)$	3	$1 - j1,732$	0	1	0	$1 + j1,732$
$ F(jn) $	3	2	0	1	0	2

Следует отметить, что в математических пакетах программ (в том числе и в программах схемотехнического анализа Micro-CAP, ORCAD и пр.) для вычисления дискретного преобразования Фурье в рамках спектрального анализа результатов, используется алгоритм быстрого преобразования Фурье БПФ (Fast Fourier Transform — FFT).

В лабораторной работе производится спектральный анализ различных сигналов с помощью программы Micro-CAP. При этом используется встроенный в нее алгоритм нахождения дискретного преобразования Фурье — быстрое преобразование Фурье (FFT).

ЛАБОРАТОРНАЯ РАБОТА №10

ИССЛЕДОВАНИЕ ПРОЦЕССОВ АНАЛОГО-ЦИФРОВОГО И ЦИФРО-АНАЛОГОВОГО ПРЕОБРАЗОВАНИЙ (2 ЗАНЯТИЯ ПО 4 ЧАСА)

10.1 Цель работы

Изучить принципы действия микросхем аналого-цифровых и цифро-аналоговых преобразователей и познакомиться с особенностями их применения на практике при построении систем обработки и синтеза сигналов.

10.2 Подготовка к работе

Изучить основные принципы функционирования и построения электронных схем аналого-цифровых и цифро-аналоговых преобразователей [11], познакомиться с моделями устройств в программе Micro-Cap [2] и PROTEUS.

10.3 Рабочее задание

I. Исследование процесса цифро-аналогового преобразования

1. Запустить программу Micro-CAP
2. В окне схемного редактора собрать схему (рис. 10.1) для исследования процесса цифроаналогового преобразования линейно нарастающего на 1 в каждом такте кода. Схема состоит из генератора цифровых сигналов на 8 выходов STIM8 (*Component\Digital Primitives\Stimulus Generators\STIM8*) и 8-разрядного цифроаналогового преобразователя DtoA8 (*Component\Digital Primitives\DtoA converters\DtoA8*). В окне задания параметров генератора STIM8 выбирается нарастающее на 1 в каждом такте изменение выходного двоичного кода путем нажатия панели *Count8* в нижней части окна. В окне задания параметров ЦАП в позиции *Timing model* набирается T2, и после этого в нижней части окна вводятся следующие параметры временной модели: TSWMN=1N, TSWMX=2N, TSWTY=1N.
3. Обозначить разрядные линии ЦАП (цифрового генератора) латинскими буквами с номером, как показано на рис. 10.1.
4. Запустить анализ переходных процессов *Transient*, установить время анализа *Time Range*=55u, максимальный шаг *Maximum Time Step*=1E-7. Задать на одном графике с масштабом по оси ординат *Y Range*=15,0,1 вывод следующих аналоговых и цифровых сигналов: V(out1),

dec(B7,B6,B5,B4,B3,B2,B1,B0), dec(B7,B6,B5,B4), d(B0), d(B1), d(B2), d(B3), d(B4), d(B5), d(B6), d(B7).

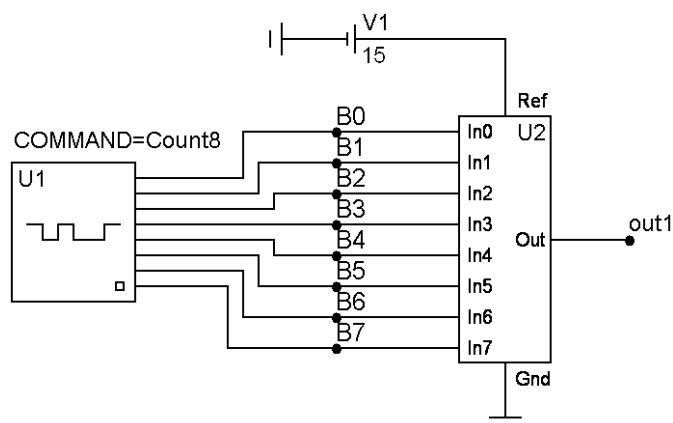


Рисунок 10.1 — Схема для исследования цифроаналогового преобразования линейно-нарастающего кода

5. Запустить анализ, нажав RUN. Отобразить в отчете получившиеся графики. Используя режим *Scale Mode* (F7), протяжкой левой клавиши мыши увеличить захваченную область графиков. Как изменяется десятичный эквивалент 8-разрядного кода на входе ЦАП? Как изменяется десятичный эквивалент 4-разрядного кода для старших разрядов dec(B7,B6,B5,B4) на входе ЦАП? Какую форму имеет напряжение на выходе ЦАП? Чему равна высота и ширина одной ступеньки? Отобразить измерения и увеличенные графики в отчете.
6. Разорвать электрическое соединение младших разрядов генератора нарастающего кода B0, B1, B2, B3 со входами ЦАП. Повторить выполнение п. 5.
7. Изменить опорное напряжение ЦАП (напряжение батареи V1) на 5 В. Повторить выполнение п. 5. *Сделать вывод.*

II. Исследование принципа построения систем прямого цифрового синтеза сигналов произвольной формы

8. Собрать схему для исследования цифроаналогового преобразования цифрового кода, изменяющегося по синусоидальному закону (рис. 10.2). Схема состоит из генератора цифровых сигналов на 4 выхода STIM4 (*Component\Digital Primitives\Stimulus Generators\STIM4*) и 4-разрядного цифроаналогового преобразователя DtoA4 (*Component\Digital Primitives\DtoA converters\DtoA4*). В окне задания параметров генератора STIM4 в позиции FORMAT задается 4, а в позиции COMMAND — COS. Затем в нижней части окна вводится последовательность кодов, изменяющаяся по гармоническому закону (см. рис. 10.2, справа). В окне задания параметров ЦАП

в позиции *Timing model* набирается T2, и после этого в нижней части окна вводятся следующие параметры временной модели: TSWMN=1N, TSWMX=2N, TSWTY=1N.

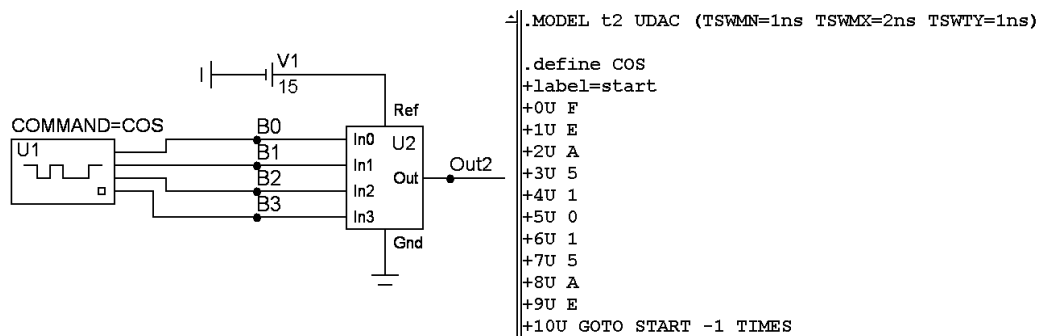


Рисунок 10.2 — Схема для исследования цифроаналогового преобразования кода, изменяющегося по гармоническому закону

9. Запустить анализ переходных процессов *Transient*, установить время анализа *Time Range*=50u, максимальный шаг *Maximum Time Step*=1E-7. Задать вывод на одном графике с масштабом по оси абсцисс *X Range*=Tmax,Tmax-30U,5U, оси ординат *Y Range*=25,-1,5, вывод следующих аналоговых и цифровых сигналов: V(out2), dec(B3,B2,B1,B0), d(B0), d(B1), d(B2), d(B3).
10. Запустить анализ, нажав RUN. Отразить в отчете получившиеся графики. По какому закону изменяется десятичный эквивалент 4-разрядного кода на входе ЦАП? Какую форму имеет напряжение на выходе ЦАП? Отразить получившиеся графики в отчете.
11. Изменить опорное напряжение ЦАП (напряжение батареи V1) на 5 В. Повторить выполнение п. 10. *Сделать вывод.*

III. Исследование работы интерполирующего фильтра для выходного сигнала ЦАП

12. Синтезировать (с использованием встроенного модуля синтеза пассивных фильтров) восстанавливающий аналоговый пассивный ФНЧ Баттерворта со следующими параметрами:
 - граница полосы пропускания (Passband Fc) — 0.2 от частоты дискретизации, или 200 кГц;
 - нижняя граница полосы задержания (Stopband Fs) — 2 МГц
 - ослабление в полосе задержания (Stopband Attenuation A) — 80 дБ
13. Подключить синтезированный ФНЧ к выходу ЦАП (к узлу Out2, рис. 10.3).

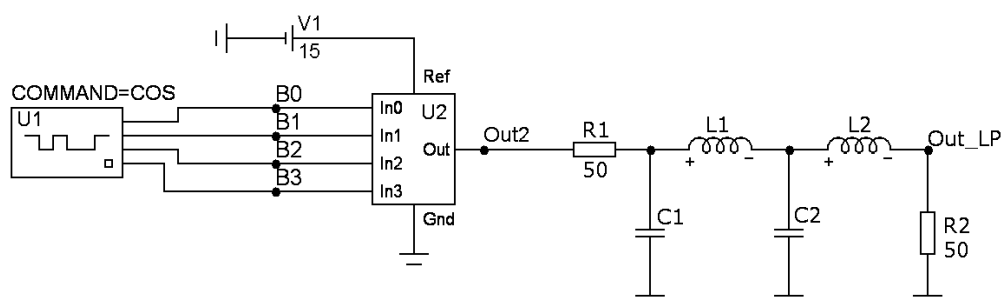


Рисунок 10.3 — Восстановление исходного аналогового сигнала интерполирующим аналоговым ФНЧ


14. Запустить анализ переходных процессов *Transient*, ничего не меняя в предыдущих установках, а лишь добавив вывод графика $2 \cdot V(\text{out_LP})$ в общем (или отдельном) графическом окне. Отобразить в отчете графики ступенчатого и восстановленного гармонического сигналов. Отобразить в отчете графики ступенчатого (с выхода ЦАП) и восстановленного (с выхода фильтра) гармонического сигналов.
15. Провести спектральный анализ восстановленного сигнала $V(\text{Out_LP})$ на гармонический состав и коэффициент нелинейных искажений THD. Для этого двойным кликом мыши на поле графика вызвать окно *Properties for Transient Analysis*, перейти в нем на закладку *FFT* и сделать следующие установки:
 - Конечная точка временного интервала спектрального анализа $\text{Upper Time Limit} = T_{\text{max}}$;
 - Начальная точка временного интервала спектрального анализа $\text{Lower Time Limit} = T_{\text{max}} - 10U$ (анализируемый интервал выбирается равным периоду гармонической функции — синусоиды с частотой 100 кГц);
 - Количество отсчетов для вычисления БПФ $\text{Number of Points} = 4096$

Затем следует задать вывод на отдельной графической странице (например, *Fourie*) в отдельных графических окнах (например, 1, 2) зависимостей от частоты F следующих выражений: $\text{HARM}(V(\text{Out_LP}))$, $\text{THD}(\text{HARM}(V(\text{Out_LP})))$.

16. Запустить анализ, нажав RUN. Отобразить в отчете графики спектра и нелинейных искажений спектра восстановленного гармонического сигнала. Сделать вывод о качестве восстановления синусоидального сигнала, заданного цифровыми отсчетами.

IV. Исследование процесса аналого-цифрового преобразования

17. В схемном редакторе Micro-CAP построить схему для исследования аналого-цифрового преобразования треугольного сигнала (рис. 10.4). Она

включает источник треугольного сигнала V1, выход которого соединен с последовательно включенными 8-разрядными АЦП и ЦАП. Генератор треугольного напряжения наиболее просто задается следующим образом. В схему помещается генератор импульсов Pulse (*Component\Analog Primitives\Waveform Sources\Pulse Source* или ). В окне задания его параметров в позиции MODEL из списка выбирается TRIANGLE. Затем в нижней части окна задаются параметры треугольного импульсного сигнала: P2=5u P3=5u P4=10u P5=10u VONE=15. Источник тактовых импульсов для АЦП задается в виде генератора цифровых сигналов DClock (*Component\Digital Primitives\Stimulus Generators*) с параметрами Zerowidth=250N, Onewidth=250N. 8-разрядный АЦП выбирается из раздела *Component\Digital Primitives\AtoD converters\AtoD8*. В окне задания его параметров в позиции MODEL вводится t1, а затем в нижней части окна вводятся значения параметров АЦП, приведенные на рис. 10.4, внизу. ЦАП U2 задается аналогично п. 2 настоящей лабораторной работы.

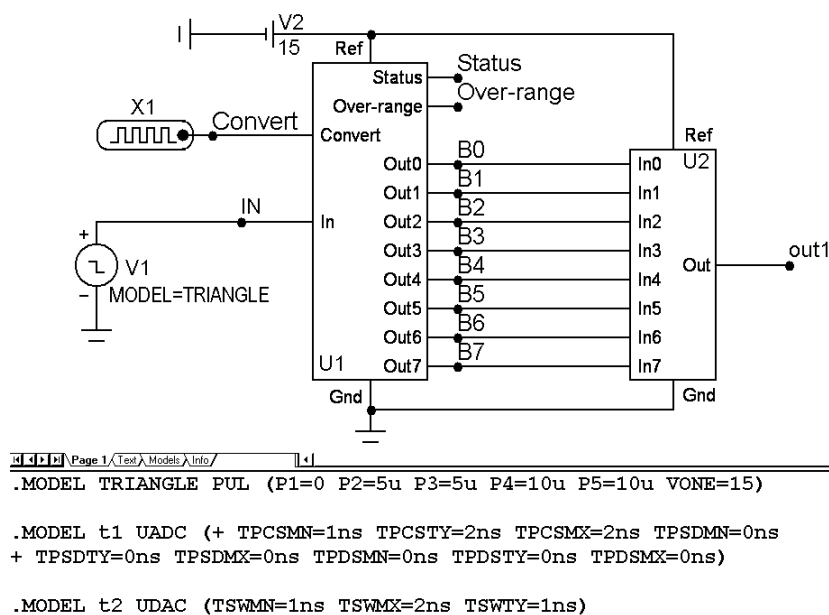


Рисунок 10.4 — Схема для исследования аналого-цифрового преобразования треугольного сигнала

18. Обозначить разрядные линии АЦП (ЦАП) латинскими буквами с номером, как показано на рис. 10.4.
19. Запустить анализ переходных процессов *Transient*, установить время анализа *Time Range*=20u, максимальный шаг *Maximum Time Step*=1E-8. Задать на одном графике (масштаб по оси времени X Range=Tmax,Tmin) вывод следующих аналоговых и цифровых сигналов:
 - На странице с именем 1: Y Range=25,-5,5: D(Convert), dec(B7,B6,B5,B4,B3,B2,B1,B0), V(in), V(out1), V(in,Out1).

- На странице с именем 2, Y Range=25,-5,5: D(Convert), dec(B7,B6,B5,B4,B3,B2,B1,B0), D(Over-Range), d(B0), d(B1), d(B2), d(B3), d(B4), d(B5), d(B6), d(B7), V(in).
20. Запустить анализ, нажав RUN. Отобразить в отчете получившиеся графики. По какому закону изменяется десятичный эквивалент 8-разрядного кода на выходе АЦП? Каково его максимальное и минимальное значения? Какую форму имеет напряжение на выходе ЦАП. Отобразить получившиеся графики в отчете.
 21. Изменить амплитуду генератора треугольного напряжения на 7.5 В (VONE=7.5). Повторить выполнение п. 20. *Объяснить полученные результаты.*
 22. Изменить параметры генератора треугольного напряжения V1 на входе АЦП на следующие значения: VONE=20, VZERO=-5. Повторить выполнение п. 20. *Объяснить полученные результаты.*
 23. Изменить тактовую частоту работы АЦП, изменив параметры генератора тактовых сигналов X1: Zerowidth=50N, Onewidth=50N. Повторить выполнение п. 20 и *объяснить полученные результаты.* После выполнения вернуть параметры генератора тактовых импульсов X1 к прежним значениям: Zerowidth=250N, Onewidth=250N. Сохранить схему под именем ADC_TRIANGLE_ФИО.CIR (Вместо «ФИО» в названии набирается фамилия студента).
 24. Собрать схему для исследования аналого-цифрового преобразования гармонического сигнала (рис. 10.5). В качестве заготовки можно использовать ранее сохраненную схему. Для этого предыдущая схема (см. п. 23) сохраняется под новым именем ADC_SIN_ФИО.CIR.1 Для получения гармонического сигнала в полный размах шкалы АЦП при опорном напряжении Vref=16V последовательно с батареей напряжением 8 В следует включить синусоидальный источник напряжения с амплитудой A=8V и частотой F=0.1MEG. Параметры генератора тактовых сигналов X1 необходимо изменить следующим образом: Zerowidth=500N, Onewidth=500N.
 25. Запустить анализ переходных процессов *Transient*, установить время анализа *Time Range*=20μ, максимальный шаг *Maximum Time Step*=1E-8. Задать на одном графике (масштаб по оси времени X Range=Tmax,Tmin) вывод следующих аналоговых и цифровых сигналов с масштабом по оси ординат Y Range=25,-5,5: D(Convert), dec(B7,B6,B5,B4,B3,B2,B1,B0), dec(B7,B6,B5,B4), V(in), V(out1), V(in,Out1).

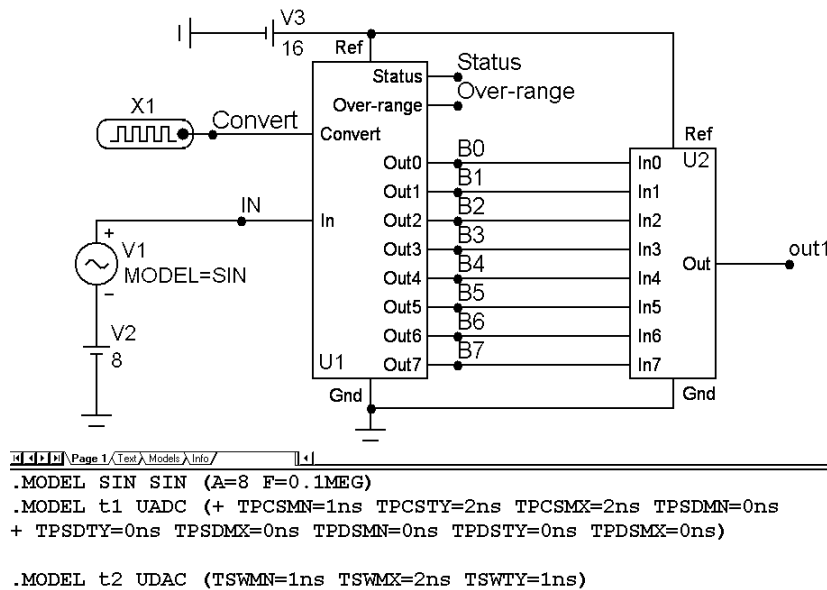


Рисунок 10.5 — Схема для исследования аналого-цифрового преобразования гармонического сигнала

26. Запустить анализ, нажав RUN. Отобразить в отчете получившиеся графики. Какую последовательность значений принимает десятичный эквивалент кода 4-х старших разрядов B7, B6, B5, B4 на выходе АЦП? Каково его максимальное и минимальное значения? Какую форму имеет напряжение на выходе ЦАП? Отобразить получившиеся графики в отчете.
27. Увеличить частоту дискретизации гармонического сигнала в 10 раз, изменив параметры генератора тактовых сигналов X1 следующим образом: Zerowidth=50N, Onewidth=50N. Запустить анализ, нажав RUN. Отобразить в отчете получившиеся графики и *объяснить их*.
28. Запустить программный пакет PROTEUS (модуль ISIS). Загрузить пример *Generator Scripts\Noise Generator.DSN*. Построить графики в заданных графических окнах. Для этого производится клик правой клавишей на графическом окне и выбор из раскрывающегося меню пункта *Simulate Graph*. Составить краткое описание приведенного примера моделирования, используя текст на поле схемы и результаты моделирования в графических окнах.
29. Загрузить последовательно из каталога *Grpf Based Simulation* следующие проекты ADC0808.DSN, ADC0831.DSN, DAC0808.DSN. Составить краткое описание приведенного примера моделирования, используя текст на поле схемы, изменение параметров и сигналов схемы с последующей симуляцией. Какое электронное устройство представляет собой каждая из исследуемых схем? Какой принцип преобразования данных в нем используется (последовательный или параллельный)?

30. Сделать выводы по результатам проделанных экспериментов.
31. Результаты экспериментов и выводы из них представить в виде отчета.

10.4 Требования к отчету

1. Название группы и номер варианта задания студента следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования, и демонстрировать соответствующие скриншоты в отчете (см. образец ПРИЛОЖЕНИЕ В).
2. Отчет должен содержать:
 - Схемы, по которым проводилось моделирование;
 - Диаграммы моделирования
 - Выводы из результатов моделирования

10.5 Контрольные вопросы

1. В чем заключается цифроаналоговое преобразование?
2. Как для пунктов 5, 6, 7 вычислить высоту и ширину ступеньки напряжения на выходе ЦАП, если приращение на 1 кода с генератора происходит за 100NS.
3. Выведите формулу для расчета высоты и ширины ступеньки напряжения на выходе ЦАП при подаче на его входы инкрементируемого двоичного кода разрядностью n (время приращения кода на единицу T_0). Для преобразования используются n старших входных разрядов ЦАП с опорным напряжением V_{ref} .
4. Выведите формулу для расчета высоты и ширины ступеньки напряжения на выходе ЦАП при подаче на его входы инкрементируемого двоичного кода разрядностью n (время приращения кода на единицу T_0). Для преобразования используются n младших входных разрядов ЦАП с опорным напряжением V_{ref} . Полное количество двоичных разрядов ЦАП — N ($N > n$). $(N-n)$ старших разрядов подсоединяются к общему выводу.
5. Поясните принцип восстановления исходного непрерывного сигнала, по его ступенчатой аппроксимации, снимаемой с выхода ЦАП.
6. Как вы думаете, от чего будет зависеть точность формирования заданной формы напряжения (например синусоидального) с помощью ЦАП?
7. Как вы думаете, от чего будет зависеть коэффициент гармоник спектра восстановленного фильтром нижних частот синусоидального сигнала (п. 16)?
8. В чем заключается аналого-цифровое преобразование?
9. Объяснить результаты анализа, полученные в п. 20.

10. Объяснить результаты анализа, полученные в п. 21.
11. Объяснить результаты анализа, полученные в п. 22.
12. Объяснить результаты анализа, полученные в п. 23.
13. Объяснить результаты анализа, полученные в п. 26.
14. Пояснить с помощью расчетных соотношений, почему при выполнении п. 26 на выходе 4-х старших разрядов АЦП получается такая последовательность чисел.
15. Как зависит точность восстанавливаемого с помощью ЦАП аналогового сигнала от частоты дискретизации?
16. Как зависит точность восстанавливаемого с помощью ЦАП сигнала от разрядности квантователя (АЦП)?
17. Как изменится точность восстановления аналогового сигнала, если в схеме рис. 10.4, 10.5 использовать только 4 старших выходных разряда АЦП (4 младших разряда отсоединяются от входов ЦАП)?
18. Как изменится сигнал на выходе ЦАП, если при выполнении п. 20 от входов ЦАП отсоединить 4 младших разряда АЦП? Ответ пояснить.
19. Как изменится сигнал на выходе ЦАП, если при выполнении п. 20 от входов ЦАП отсоединить 4 старших разряда АЦП? Ответ пояснить.
20. Как изменится сигнал на выходе ЦАП, если при выполнении п. 20 от входов ЦАП отсоединить 1 старший разряд АЦП? Ответ пояснить.

10.6 Краткие теоретические сведения

При построении устройств, связывающих цифровое устройство с объектами, использующими информацию в непрерывной форме, требуется преобразование информации из аналоговой формы в цифровую и из цифровой в аналоговую. Устройство, осуществляющее автоматическое преобразование входных значений, представленных числовыми кодами, в эквивалентные им значения какой-нибудь физической величины (напряжения, тока и др.), называют цифроаналоговым преобразователем (ЦАП, DAC). Устройство, осуществляющее автоматическое преобразование непрерывно изменяющихся во времени аналоговых значений физической величины (напряжения, тока) в эквивалентные значения числовых кодов, называют аналого-цифровым преобразователем (АЦП, ADC).

Цифроаналоговый преобразователь преобразует входной двоичный код, например, $A_i(a_2a_1a_0)$ в аналоговый. Выходная аналоговая величина, обычно напряжение $u_{\text{вых}}$, соответствует кодовой комбинации A_i , поступившей на вход, и воспроизводится для дискретных моментов времени. Сменяющиеся входные коды обуславливают сменяющееся ступенчатое напряжение на выходе.

Многоразрядные цифроаналоговые преобразователи в программе Micro-CAP задаются моделью, имеющей УГО рис. 10.1. Названия выводов ЦАП, присваиваемые редактором компонентов:

Out	аналоговый выход
Ref	опорное напряжение
Gnd	общий
In0	Бит0 входного цифрового кода
In1	Бит1 входного цифрового кода
...	
In<N-1>	Бит (N-1) входного цифрового кода

ЦАП преобразует десятичный эквивалент двоичного входного кода в аналоговое выходное напряжение между узлами <out> и <gnd>. Аналоговое напряжение на выходе для n-битного входного кода $b_{n-1}, \dots, b_2, b_1, b_0$, будет определяться по следующей формуле:

$$V_{OUT} = \frac{V_{REF} \cdot (b_{n-1} \cdot 2^{n-1} + b_{n-2} \cdot 2^{n-2} + \dots + b_1 \cdot 2 + b_0)}{2^n}.$$

Неопределенное X состояние входа ЦАП приводит добавлению в выходное напряжение 0,5 веса соответствующего разряда, т.е. если на входе INi уровень «X», то вклад этого разряда в выходное аналоговое напряжение будет определяться следующей формулой:

$$V_{OUT}(i) = \frac{V_{REF} \cdot 0.5 \cdot 2^i}{2^n}.$$

При изменении цифрового кода на входах ЦАП, напряжение на аналоговом выходе будет изменяться по линейному закону от предыдущего аналогового эквивалента к новому в течение времени TSW (рис. 10.6).

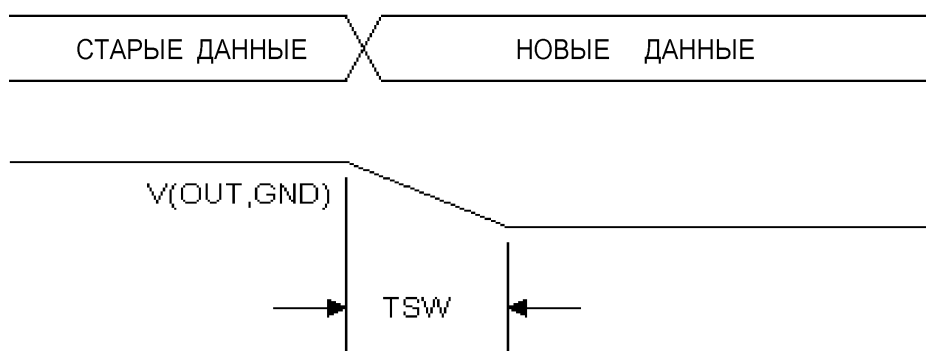


Рисунок 10.6 — Временные диаграммы работы модели ЦАП

Как отмечалось, АЦП преобразуют аналоговый сигнал в цифровой код. Преобразование обеспечивает соответствие дискретного отсчёта напряже-

ния $u(t_i)$ значению выходного кода $A_i(a_{n-1}, a_{n-2}, \dots, a_1, a_0)$. Количественная связь для любого момента времени определяется соотношением

$$A_i = \left[\frac{u(t_i)}{\Delta u} \right] \pm \delta_i,$$

где δ_i — погрешность преобразования на данном шаге, Δu — шаг квантования.

Основные параметры АЦП (диапазон изменения входного напряжения, разрешающая способность, определяемая разрядностью и максимальным диапазоном входного (аналогового) напряжения, статическая погрешность δ_i , быстродействие и др.) имеют тот же смысл, что и соответствующие параметры ЦАП.

Физический процесс аналого-цифрового преобразования состоит из дискретизации по времени аналогового сигнала, квантования по уровню и кодирования. Процесс дискретизации сигнала выполняется в соответствии с теоремой Котельникова, определяющей необходимый шаг дискретизации $\Delta t \leq 1/(2f_m)$ где f_m — максимальная частота спектра входного сигнала. Процесс квантования по уровню аналогового сигнала приводит к возникновению ошибки квантования, максимальное значение которой составляет $\pm 1/2$ единицы младшего разряда. Дисперсия ошибки квантования в предположении равномерного закона её распределения $D = (\Delta u)^2/12$, где Δu — шаг квантования.

Многоразрядные аналогоцифровые преобразователи в программе Micro-CAP задаются моделью, имеющей УГО рис. 10.4. Названия выводов АЦП, присваиваемые редактором компонентов:

In	Аналоговый вход
Convert	Запуск преобразования
Ref	Опорное напряжения
Gnd	Общий
Status	Конец преобразования
Over-range	Переполнение
Out0	Выходной бит 0 (самый младший)
Out1	Выходной бит 1
...	...
OutN-1	Выходной бит (N-1) (самый старший)

Если задан N-битовый АЦП, то выходных выводов будет N: Out0...OutN-1. АЦП преобразует аналоговое напряжение между узлами <аналоговый вход> и <общий> в цифровой эквивалент. Цифровой выходной код представляет следующую округленную до ближайшего целого величину:

$$\frac{V(in, gnd)}{V(ref, gnd)} \cdot 2^N.$$

Если аналоговое напряжение на входе $V(in, gnd)$ отрицательно, тогда все выходные биты данных установятся в 0, а на выходе переполнения *over-range* установится 1. Если аналоговая величина на входе превышает опорное напряжение $V(ref, gnd)$, тогда все биты данных установятся в 1, и выход переполнения *over-range* также установится в 1.

Преобразование входного аналогового напряжения начинается по переднему фронту сигнала CONVERT. После каждого переднего фронта сигнала CONVERT совершается только одно аналого-цифровое преобразование аналогового входного напряжения. Спустя TPCS секунд после начала действия фронта CONVERT, цифровые выходы переходят в неопределенные состояния и одновременно возникает единичное состояние на выходе STATUS. Спустя TPSD секунд после начала переднего фронта сигнала STATUS выходы данных начинают устанавливаться в соответствии с преобразуемым напряжением, а еще через интервал TPDS выход STATUS перейдет в состояние «0», сигнализируя о готовности новых данных на цифровых выходах. Описанную последовательность сигналов иллюстрирует рис. 10.7.



Рисунок 10.7 — Временные диаграммы работы АЦП

Параметры временных моделей ЦАП и АЦП приведены в табл. 10.1.

Для иллюстрации работы моделей АЦП и ЦАП см. моделирование схемного файла AD16.cir из каталога *Book-MC (Book-MC9)\Components\Digital*.

Таблица 10.1 — Параметры моделей АЦП и ЦАП, с

Параметр	Описание
Параметры АЦП	
TPCSMN	Минимальная задержка сигнала STATUS относительно переднего фронта сигнала CONVERT
TPCSTY	Типовая задержка сигнала STATUS относительно переднего фронта сигнала CONVERT
TPCSMX	Максимальная задержка сигнала STATUS относительно переднего фронта сигнала CONVERT
TPSDMN	Минимальная задержка достоверных сигналов на выходах относительно переднего фронта сигнала STATUS
TPSDTY	Типовая задержка достоверных сигналов на выходах относительно переднего фронта сигнала STATUS
TPSDMX	Максимальная задержка достоверных сигналов на выходах относительно переднего фронта сигнала STATUS
TPDSMN	Минимальная задержка заднего фронта STATUS относительно момента появления достоверных данных
TPDSTY	Типовая задержка заднего фронта STATUS относительно момента появления достоверных данных
TPDSMX	Максимальная задержка заднего фронта STATUS относительно момента появления достоверных данных
Параметры ЦАП	
TSWMN	Минимальное время установления аналогового напряжения на выходе
TSWTY	Типовое время установления аналогового напряжения на выходе
TSWMX	Максимальное время установления аналогового напряжения на выходе

ЛАБОРАТОРНАЯ РАБОТА №11

ИССЛЕДОВАНИЕ ЦИФРОВЫХ ФИЛЬТРОВ С КОНЕЧНОЙ ИМПУЛЬСНОЙ ХАРАКТЕРИСТИКОЙ (КИХ-ФИЛЬТРОВ)

11.1 Цель работы

Познакомиться с принципом действия нерекурсивных цифровых фильтров (фильтров с конечной импульсной характеристикой).

11.2 Подготовка к работе

Получить представление о принципах преобразования сигнала в цифровых нерекурсивных фильтрах, об их основных характеристиках [11].

11.3 Рабочее задание

1. Запустить программу Micro-CAP.
2. В окне схемного редактора собрать схему для исследования частотных характеристик трехзвенного цифрового КИХ фильтра (рис. 11.1). Структурные элементы цифровых фильтров (элемент задержки Z, усилитель multi, сумматор Add2) находятся в библиотеке компонентов по адресу Component\Digital Primitives\Digital Filter Macros\ . При желании можно задавать цифровой фильтр, используя источник z transform ZVofV (Component\Analog Primitives\Z transform Sources\), в этом случае для него понадобится определить передаточную функцию в z-области (см. методические указания к настоящей работе). Для упрощения последующей модификации исследуемого фильтра коэффициенты умножителей и частоту дискретизации элементов задержки следует ввести как переменные, например $a_0, a_1, a_2, \dots, F_s$ (рис. 11.1). Конкретные значения указанным переменным назначаются с помощью директивы .define (рис. 11.1) на поле схемы.

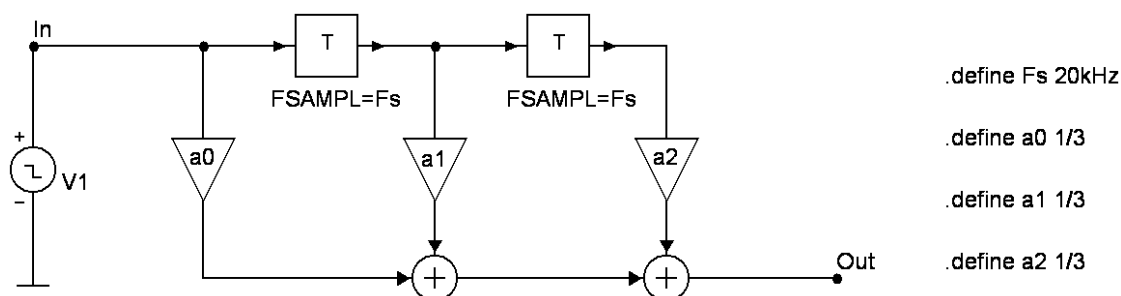


Рисунок 11.1 — Трехзвенный КИХ-фильтр 2-го порядка

3. С помощью значений коэффициентов умножителей $a_0=a_1=a_2=1/3$, задать цифровой фильтр скользящего среднего по трем отсчетам с частотой дискретизации $FS=20$ кГц (рис. 11.1). Запустить частотный (AC) анализ. Задать частотный диапазон анализа Frequency Range: Linear 40k,0.1. Задать количество расчетных точек Number of Points=1000. Задать в разных графических окнах вывод следующих частотных характеристик с линейным масштабом по оси частот:

- Зависимости модуля коэффициента передачи фильтра от частоты $V(out)$ или $MAG(V(out))$;
- Зависимость фазы коэффициента передачи в градусах от частоты $Phase(V(out))$.

В позиции *X range* для всех графиков рекомендуется выбрать из раскрывающегося списка $F_{max}, F_{min}, 2k, 10k$ а в позиции *Y range* — Auto Always. Затем при необходимости позицию *Y range* можно заполнить числовыми значениями, исходя из наибольшей наглядности отображаемых характеристик. Например, для скользящего среднего по 3-м отсчетам *Y range* для фазы в конечном итоге целесообразно установить 180,-180,90.

4. Построить амплитудно- и фазочастотные характеристики коэффициента передачи цифрового фильтра, нажав на панель RUN. Отобразить их в отчете для заданных значений коэффициентов фильтра a_0, a_1, a_2, \dots
5. Изменить значения коэффициентов цифрового фильтра 2-го порядка на $a_0=a_2=1/2, a_1=1$. Повторить выполнение п. 4.
6. Изменить значения коэффициентов цифрового фильтра 2-го порядка на $a_0=a_2=1/3, a_1=-1/3$. Повторить выполнение п. 4.
7. Изменить значения коэффициентов цифрового фильтра 2-го порядка на $a_0=a_2=1/2, a_1=-1$. Повторить выполнение п. 4.
8. Изменить значения коэффициентов цифрового фильтра 2-го порядка на $a_0=1, a_1=0, a_2=-1$. Повторить выполнение п. 4.
9. Изменить значения коэффициентов цифрового фильтра 2-го порядка на $a_0=a_2=1, a_1=0$. Повторить выполнение п. 4.
10. В окне схемного редактора собрать схему для исследования частотных характеристик пятизвенного цифрового КИХ фильтра 4-го порядка (рис. 11.2).
11. Задать коэффициенты для реализации скользящего среднего по 5-ти отсчетам (однородного фильтра): $a_0=a_1=a_2=a_3=a_4=1/5$.
12. Снять амплитудно- и фазочастотную характеристику пятизвенного КИХ фильтра в диапазоне частот 0.1...40 кГц. Результаты отразить в отчете.

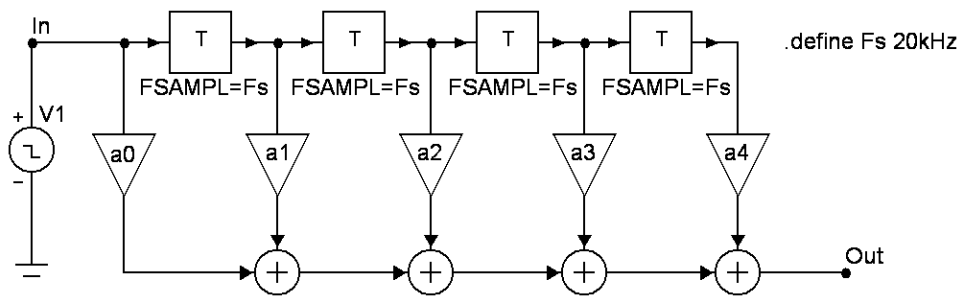


Рисунок 11.2 — Пятизвенный КИХ-фильтр 4-го порядка

13. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=0$, $a_2=1$, $a_1=a_3=0.5$. Повторить выполнение п. 12.
14. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=0.25$, $a_2=1$, $a_1=a_3=0.5$. Повторить выполнение п. 12.
15. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=1$, $a_2=1$, $a_1=a_3=-1$. Повторить выполнение п. 12.
16. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=0$, $a_2=1$, $a_1=a_3=-0.5$. Повторить выполнение п. 12.
17. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=0.25$, $a_2=1$, $a_1=a_3=-0.5$. Повторить выполнение п. 12.
18. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=1$, $a_2=-1$, $a_1=a_3=0$. Повторить выполнение п. 12.
19. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=0.5$, $a_2=-1$, $a_1=a_3=0$. Повторить выполнение п. 12.
20. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=1$, $a_2=1$, $a_1=a_3=0$. Повторить выполнение п. 12.
21. Задать коэффициенты для пятизвенного фильтра 4-го порядка: $a_0=a_4=0.5$, $a_2=1$, $a_1=a_3=0$. Повторить выполнение п. 12.
22. Собрать схему однородного фильтра 9-го порядка с частотой дискретизации $F_s=20$ кГц (рис. 11.3).

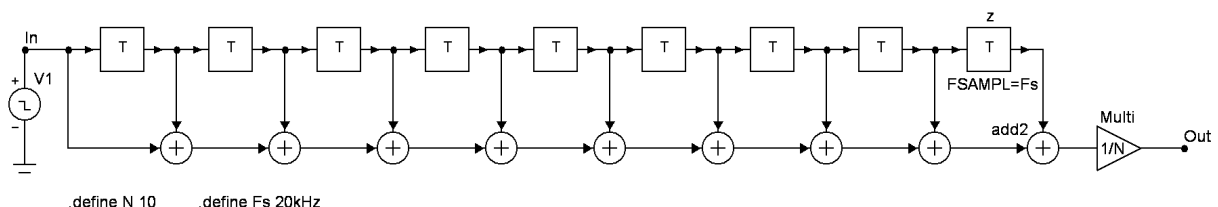


Рисунок 11.3 — Фильтр скользящего среднего по 10 отсчетам

23. Запустить частотный (AC) анализ. Задать частотный диапазон анализа *Frequency Range*: Log 40k,0.1. Задать количество расчетных точек *Number*

of Points=10000. Задать в разных графических окнах вывод следующих частотных характеристик:

- Зависимости модуля коэффициента передачи фильтра от частоты $V(out)$ или $MAG(V(out))$ с линейным масштабом по оси частот;
- Зависимость фазы коэффициента передачи в градусах от частоты $Phase(V(out))$ с линейным масштабом по оси частот.
- Зависимости модуля коэффициента передачи фильтра от частоты $V(out)$ или $MAG(V(out))$ с логарифмическим масштабом по оси частот;
- Зависимость фазы коэффициента передачи в градусах от частоты $Phase(V(out))$ с логарифмическим масштабом по оси частот.
- В позиции *X range* для всех графиков рекомендуется выбрать из раскрывающегося списка Fmax,Fmin,2k,10k а в позиции *Y range* — Auto Always. Затем при необходимости позицию *Y range* можно заполнить числовыми значениями, исходя из наибольшей наглядности отображаемых характеристик.
- Зафиксировать получившиеся частотные характеристики в отчете.

24. С помощью модуля синтеза пассивных фильтров синтезировать аналоговый ФНЧ Баттерворта со следующими параметрами:

- граница полосы пропускания (Passband Fc) — 1 кГц;
- нижняя граница полосы задержания (Stopband Fs) — 2 кГц
- ослабление в полосе задержания (Stopband Attenuation A) — 12 дБ

25. Переместить синтезированный аналоговый ФНЧ в схему, содержащую десятизвенный цифровой КИХ-фильтр. Соединить входы аналогового и цифрового фильтров (рис. 11.4).

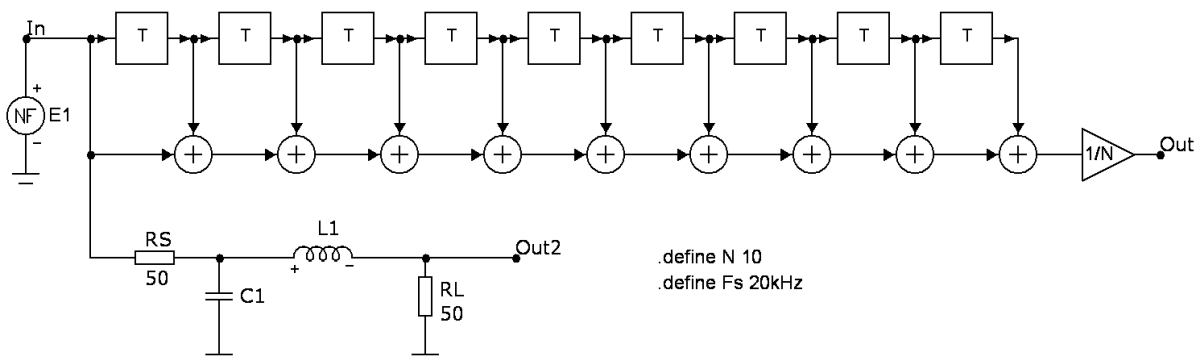


Рисунок 11.4 — Схема для сравнения аналогового и цифрового КИХ-фильтра

26. Изменить источник сигнала для фильтров. Удалить источник импульсного сигнала *Pulse Source* и на его место поставить функциональный источник NFV (*Component\Analog Primitives\Function Sources*). Задать в позиции VALUE окна задания параметров сумму гармонических сигналов:

$\sin(2\pi \cdot 0.5k \cdot t) + \sin(2\pi \cdot 2k \cdot t) + \sin(2\pi \cdot 4k \cdot t) + \sin(2\pi \cdot 6k \cdot t) + \sin(2\pi \cdot 8k \cdot t)$.

Первое слагаемое в виде синусоидального сигнала с частотой 500 Гц является полезным сигналом; остальные синусоидальные сигналы с частотами 2000, 4000, 6000, 8000 Гц являются сигналами, имитирующими помехи, которые необходимо отфильтровать. В следующих пунктах рабочего задания будет исследоваться фильтрующая способность 2-х схем.

27. Запустить анализ переходных процессов *Transient*, установить время анализа *Time Range*=5m, максимальный шаг *Maximum Time Step*=0. Задать вывод в разных графических окнах (масштаб по оси времени *X Range*=Tmax,Tmin) следующих сигналов с масштабом по оси ординат *Y Range*=Auto Always: V(In), V(out), V(Out2).

28. Запустить анализ, нажав RUN. Отобразить в отчете получившиеся графики.

29. Изменить частоты гармонических составляющих помех в функции времени для напряжения функционального источника E1:

$\sin(2\pi \cdot 0.5k \cdot t) + \sin(2\pi \cdot 3k \cdot t) + \sin(2\pi \cdot 5k \cdot t) + \sin(2\pi \cdot 7k \cdot t) + \sin(2\pi \cdot 9k \cdot t)$.

30. Повторить выполнение п. 28.

31. Собрать схему для исследования подавления белого шума цифровым однородным КИХ-фильтром (рис. 11.5). В схеме на входы цифрового и аналогового ФНЧ подается шум с размахом в 2 В, задаваемый функциональным источником напряжения E1. Для обеспечения заданного размаха шумового сигнала в позиции VALUE окна задания параметров функционального источника вводится $2 \cdot (\text{RND}-0.5)$. Следует отметить, что для обеспечения корректных условий эксперимента (цифровой фильтр представляет собой дискретную систему) шумовой сигнал перед подачей на входы обоих фильтров пропускается через устройство выборки-хранения S1 с периодом дискретизации $T=1/F_s=1/20k=50\mu$. Устройство выборки хранения *Sample and Hold* находится в библиотеке компонентов по адресу *Component\Analog Primitives\Special Purpose*. В окне задания его параметров в позиции *Input Expr* задается напряжение источника шумового сигнала V(In1), а в позиции *PERIOD* — 50U или $1/F_s$.

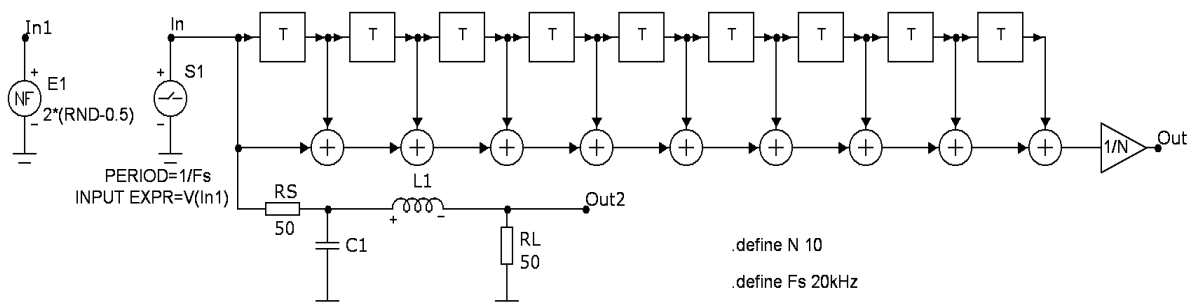


Рисунок 11.5 — Схема для исследования подавления белого шума однородным фильтром

32. Запустить анализ переходных процессов *Transient*, установить время анализа *Time Range*=10m, максимальный шаг *Maximum Time Step*=0. Задать вывод в 3-х разных графических окнах (масштаб по оси времени *X Range*=Tmax,Tmin) следующих сигналов с масштабом по оси ординат *Y Range*=1.25,-1.25,0.5:
- 1) $V(\text{In})$, $\text{RMS}(V(\text{In}))$, $\text{AVG}(V(\text{In})^2)$;
 - 2) $V(\text{out})$, $\text{RMS}(V(\text{out}))$, $\text{AVG}(V(\text{Out})^2)$;
 - 3) $V(\text{Out2})$, $\text{RMS}(V(\text{out2}))$, $\text{AVG}(V(\text{Out2})^2)$
33. Запустить анализ, нажав RUN. Отобразить в отчете получившиеся графики. Во сколько раз мощность шума на выходе цифрового и аналогового фильтра меньше, чем мощность шума на входе? Среднюю мощность шумового сигнала отражает пропорциональная ей величина, выводимая на графики во время анализа — $\text{AVG}(V_{\text{noise}}^2)$.

11.4 Требования к отчету

1. Название группы и номер варианта задания студента следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования, и демонстрировать соответствующие скриншоты в отчете (см. образец ПРИЛОЖЕНИЕ В).
2. Отчет должен содержать:
 - Схемы, по которым проводилось моделирование;
 - Диаграммы моделирования
 - Выводы из результатов моделирования

11.5 Контрольные вопросы и задания

1. Что называется z-преобразованием?
2. Какими свойствами обладает z-преобразование?
3. Какие фильтры называются цифровыми?
4. Дайте определение передаточной функции цифрового фильтра?
5. Какие фильтры называются КИХ-фильтрами?
6. Найти передаточную функцию $H(z)$ трехзвенного КИХ-фильтра второго порядка, выполняющего функцию скользящего среднего (рис. 11.1).
7. Найти выражение для комплексного коэффициента передачи $H(j\omega T)$ фильтра рис. 11.1 и построить графики АЧХ — $|H(j\omega T)|$ и ФЧХ — $\arg[H(j\omega T)]$ от частоты $\omega T \in [0, 2\pi]$ ($T = \text{const}$ — интервал дискретизации по времени) данного фильтра.
8. Получить реакцию КИХ-фильтра (рис. 11.1) на единичное ступенчатое воздействие (рис. 11.6). Построить ее график.

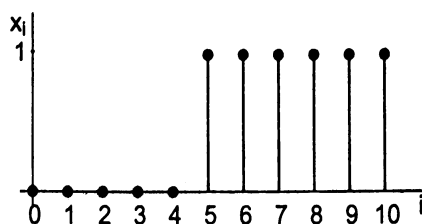


Рисунок 11.6 — Единичное ступенчатое воздействие

9. Получить импульсную характеристику данного фильтра (реакцию фильтра на единичное импульсное воздействие, рис. 11.7). Построить ее график.

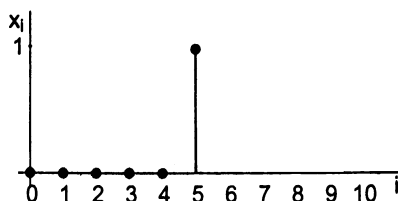


Рисунок 11.7 — Единичное импульсное воздействие

10. Какому типу фильтров соответствуют частотные характеристики, полученные в пп. 4, 5 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
11. Какому типу фильтров соответствуют частотные характеристики, полученные в пп. 6, 7 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
12. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 8 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
13. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 9 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
14. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 12, 13, 14 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
15. Какова будет переходная характеристика (реакция на единичный скачок) фильтра скользящего среднего по 5 отсчетам (п. 11)?
16. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 15, 16, 17 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
17. Какова будет переходная характеристика (реакция на единичный скачок) цифрового нерекурсивного фильтра п. 15?
18. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 18, 19 рабочего задания. До какой частоты фильтр сохраняет названные свойства?

19. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 20, 21 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
20. Что изменится в результатах (АЧХ, ФЧХ фильтров) при выполнении пп. 12-21, если частоту дискретизации уменьшить в 2 раза, увеличить в 2 раза?
21. Какова будет переходная характеристика (реакция на единичный скачок) фильтра рис. 11.3?
22. Объяснить отличия в напряжениях на выходе цифрового фильтра для результатов выполнения пп. 28-30.
23. Какой фильтр (аналоговый или цифровой) и в каком случае (пп. 28-30) будет обладать лучшей фильтрующей способностью и почему?
24. Как связано отношение средних мощностей шума на входе и выходе цифрового однородного фильтра с его порядком (п. 33 рабочего задания).

11.6 Краткие теоретические сведения

Цифровые фильтры обладают рядом преимуществ по сравнению с аналоговыми фильтрами:

- нет дрейфа из-за отсутствия реактивных компонентов;
- могут быть изготовлены в виде интегральных микросхем;
- легко программируются;
- могут перестраиваться путем изменения тактовой частоты;
- имеют высокую стабильность.

Рассмотрим структурную схему КИХ-фильтра (рис. 11.8).

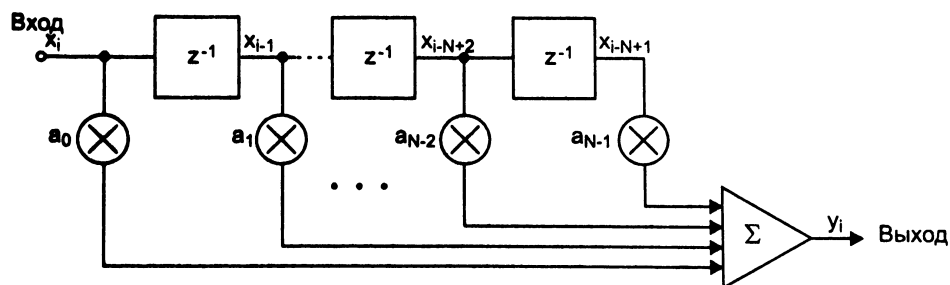


Рисунок 11.8 — Структурная схема нерекурсивного цифрового фильтра

Входные отсчеты x_i подаются на элементы задержки. Каждый отсчет умножается на коэффициенты фильтра a_i , и результаты умножения суммируются для получения выходных отсчетов y_i .

Данный КИХ-фильтр работает в соответствии со следующим алгоритмом:

$$y_i = \sum_{k=0}^{N-1} a_k x_{i-k} ,$$

где N — число звеньев КИХ-фильтра;

a_k — коэффициенты (веса) фильтра; x_i — входные отсчеты;

y_i — выходные отсчеты;

$m = N - 1$ — порядок КИХ-фильтра.

Как видно из этого алгоритма, КИХ-фильтр проводит взвешенное суммирование предшествующих отсчетов входного сигнала.

Передаточная функция такого фильтра может быть выражена следующей формулой:

$$H(z) = a_0 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_{N-1} z^{-(N-1)}$$

Для получения частотных характеристик в $H(z)$ сделаем подстановку

$$z = e^{j\omega T}.$$

В результате частотный коэффициент передачи будет выражаться следующей формулой:

$$H(j\omega T) = a_0 + a_1 e^{-j\omega T} + a_2 e^{-j2\omega T} + \dots + a_{N-1} e^{-j(N-1)\omega T},$$

где T — интервал дискретизации по времени.

Частотный коэффициент передачи в этом случае есть комплексная функция, поэтому ее можно представить в виде

$$H(j\omega T) = |H(j\omega T)| e^{j \arg[H(j\omega T)]},$$

где $|H(j\omega T)|$ — АЧХ фильтра и $\arg[H(j\omega T)]$ — ФЧХ фильтра.

Для реализации фильтра скользящего среднего выходные отсчеты вычисляются по следующему алгоритму:

$$y_i = \frac{1}{N} \sum_{k=0}^{N-1} x_{i-k}.$$

Передаточная функция такого фильтра выражается следующей формулой:

$$H(z) = \frac{1}{N} \sum_{k=0}^{N-1} z^{-k}.$$

Частотная характеристика данного фильтра представляется следующей формулой:

$$H(\omega T) = \frac{1}{N} \sum_{k=0}^{N-1} e^{-jk\omega T}.$$

Можно получить АЧХ КИХ-фильтра скользящего среднего и с помощью программы схемотехнического анализа, введя схему фильтра и запустив ее

частотный анализ. На нижеприведенном рисунке (рис. 11.9) показано 2 способа моделирования цифровых фильтров: слева — с помощью основных блоков (задержки, усилителя, сумматора); справа — с помощью передаточной функции в z -области (источника z transform ZVofV).

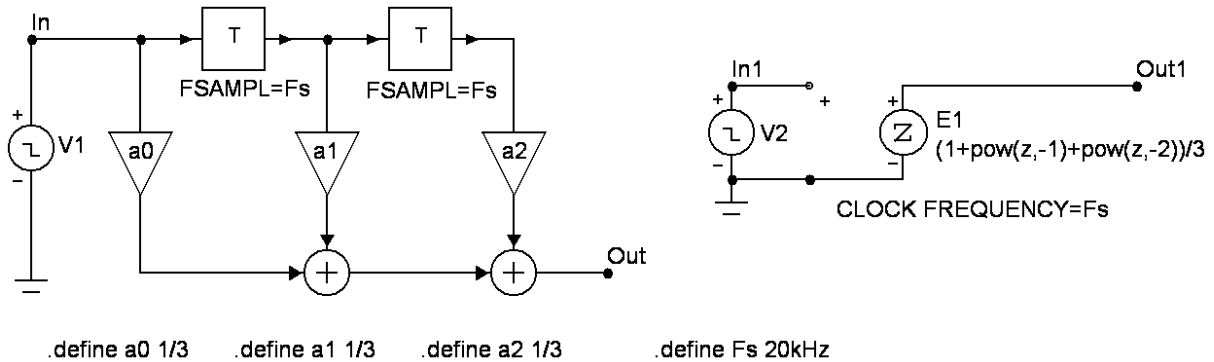


Рисунок 11.9 — Способы моделирования цифровых фильтров в программе Micro-CAP

Следует отметить, что при использовании первого способа моделирования цифровых фильтров (рис. 11.9, слева) для реализации многовходового сумматора приходится использовать последовательные соединения двух-входовых сумматоров.

ЛАБОРАТОРНАЯ РАБОТА №12

ИССЛЕДОВАНИЕ БИХ-ФИЛЬТРОВ. БИЛИНЕЙНОЕ ПРЕОБРАЗОВАНИЕ

12.1 Цель работы

Познакомиться с принципом действия рекурсивных цифровых фильтров (фильтров с бесконечной импульсной характеристикой).

12.2 Подготовка к работе

Получить представление о принципах преобразования сигнала в цифровых рекурсивных фильтрах, об их основных характеристиках, о билинейном преобразовании аналогового фильтра-прототипа в цифровой рекурсивный фильтр [11].

12.3 Рабочее задание

1. Запустить программу Micro-CAP
2. В окне схемного редактора собрать схему для исследования характеристик рекурсивного (БИХ) цифрового фильтра 1-го порядка (рис. 12.1). На вход фильтра следует подключить источник импульсного сигнала Pulse, в окне задания параметров которого задается импульсный сигнал со следующими параметрами: P1=50U P2=50.01U P3=2500U P4=2500.01U P5=5000U VONE=1. В дальнейшем при анализе переходных процессов данный сигнал играет роль единичной ступенчатой функции. Для упрощения последующей модификации исследуемого фильтра коэффициенты умножителей и частоту дискретизации элементов задержки следует ввести как переменные, например d0, d1, c1,...FS (рис. 12.1). Конкретные значения указанным переменным назначаются с помощью директивы .define (рис. 12.1) на поле схемы.

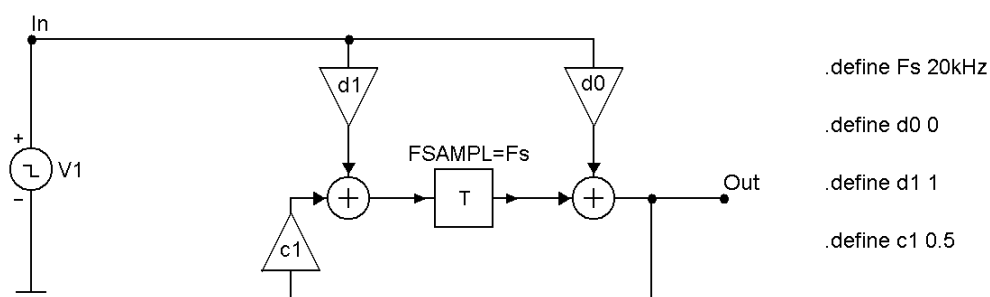


Рисунок 12.1 — Схема цифрового рекурсивного фильтра 1-го порядка для моделирования в среде программы Micro-CAP

Источник импульсного сигнала Pulse находится в библиотеке компонентов по адресу *Component\Analog Primitives\Waveform Sources\Pulse Source*. Структурные элементы цифровых фильтров (элемент задержки Z, усилитель multi, сумматор Add2) находятся в библиотеке компонентов по адресу *Component\Digital Primitives\Digital Filter Macros*.

3. Задать с помощью текстовой директивы .define следующие значения коэффициентов фильтра $d0=0$, $d1=1$, $c1=0.5$; частоты дискретизации $FS=20$ кГц (рис. 12.1).
4. Запустить частотный (AC) анализ. Задать частотный диапазон анализа Frequency Range: Linear 40k,1. Задать количество расчетных точек Number of Points=5000. Задать в разных графических окнах вывод следующих частотных характеристик с линейным масштабом по оси частот:
 - Зависимости модуля коэффициента передачи фильтра от частоты $V(out)$ или $MAG(V(out))$;
 - Зависимость фазы коэффициента передачи в градусах от частоты $Phase(V(out))$.

В позиции *X range* для всех графиков рекомендуется выбрать из раскрывающегося списка Fmax,Fmin,10k а в позиции *Y range* — Auto Always. Затем при необходимости позицию *Y range* можно заполнить числовыми значениями, исходя из наибольшей наглядности отображаемых характеристик.

5. Построить амплитудно- и фазочастотные характеристики коэффициента передачи цифрового фильтра, нажав на панель RUN. Отобразить их в отчете для заданных значений коэффициентов фильтра $d0$, $d1$, $c1$,... По виду частотных характеристик сделать вывод о типе исследуемого фильтра (нижних частот ФНЧ, верхних частот ФВЧ, полосно-пропускающий ФПП, полосно-заграждающий ФПЗ).
6. Запустить анализ переходных процессов Transient. Задать в окне параметров анализа следующие значения: Time Range=1m, Maximum Time Step=1E-6. Задать в разных графических окнах с масштабом по оси абсцисс X Range=Tmax,Tmin,50U; по оси ординат Y Range=Auto Always вывод следующих графиков:
 - Зависимости напряжения на входе цифрового фильтра $V(In)$ от времени T;
 - Зависимости напряжения на выходе цифрового фильтра $V(Out)$ от времени T;

Запустить моделирование, нажав панель RUN. Отобразить получившиеся графики в отчете для заданных значений коэффициентов фильтра $d0$, $d1$, $c1$,...

7. Изменить значения коэффициентов цифрового фильтра 1-го порядка на $d0=0$, $d1=1$, $c1=-0.5$. Повторить выполнение пп. 5, 6.
8. В окне схемного редактора собрать схему для исследования характеристик рекурсивного (БИХ) цифрового фильтра 2-го порядка (рис. 12.2). На вход фильтра следует подключить источник импульсного сигнала Pulse, параметры которого задаются, как указано в п. 2.

Присвоить коэффициентам цифрового фильтра заданные значения ($d0=1$, $d1=1$, $d2=-2$, $c1=0.2$, $c2=-0.4$) с помощью текстовых директив .define, вводимых на поле схемы в текстовом режиме. Аналогичным образом задать частоту дискретизации $F_s=20$ кГц (рис. 12.2).

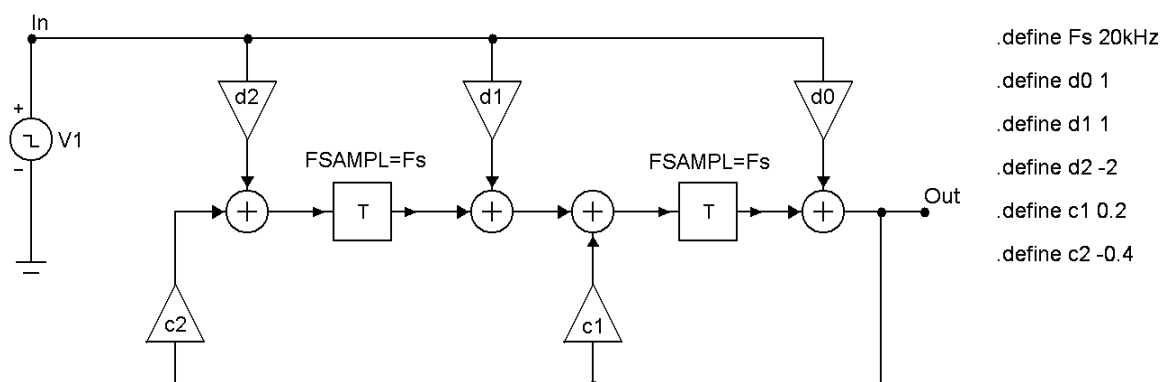


Рисунок 12.2 — Схема цифрового рекурсивного фильтра 2-го порядка для моделирования в среде программы Micro-CAP

9. Выполнить пп. 4–6 для заданного БИХ-фильтра 2-го порядка.
10. Провести синтез цифрового рекурсивного полосового фильтра Баттерворта по аналоговому фильтру-прототипу со следующими параметрами:
 - Ослабление в полосе задержания *Stopband Attenuation* $A=12$ dB;
 - Центральная частота полосы пропускания *Center frequency* $F_c=3000$ Гц;
 - Полоса пропускания *Passband* $PB=2000$ Гц;
 - Полоса задержания *Stopband* $SB=5000$ Гц.

Для этого выполнить следующие действия.

- а) Провести синтез аналогового пассивного фильтра прототипа с заданными параметрами.
- б) Проверить частотную характеристику синтезированного идеального аналогового фильтра-прототипа, запустив для него частотный АС анализ и сняв частотные характеристики для идеальной передаточной функции (в данном случае ВР).
- в) Создать новый схемный файл для синтезируемого цифрового фильтра, назвать его, например, Filter_Dig.cir.

г) Скопировать из схемы аналогового синтезированного фильтра на поле нового файла *Filter_Dig.cir* текстовые директивы *.Define*, определяющие нормированную частотную переменную *U* и синтезированный аналоговый фильтр прототип (в данном случае *BP* — полосно-пропускающий).

д) Определить на поле схемы *Filter_Dig.cir* с помощью 2-х операторов *.Define* характерную частоту синтезируемого фильтра F_c , и частоту дискретизации $F_0=20$ кГц. Точное значение характерной частоты аналогового фильтра прототипа находится в директиве, определяющей нормированную частотную переменную *U*. Оно может незначительно отличаться от заданного при синтезе значения характерной частоты.

е) Определить на поле схемы *Filter_Dig.cir* оператором *.Define* переменную *P*, задаваемую билинейным преобразованием:

$$.DEFINE P \cot(\pi F_c/F_0) * (z-1)/(z+1)$$

ж) Скопировать 2-ой раз на поле схемы *Filter_Dig.cir* директиву *.Define* с идеальной передаточной функцией аналогового фильтра-прототипа (в данном случае для *BP*). Отредактировать скопированную директиву заменив *BP* — скажем на *BPZ*, *U* — на *P*. При этом получается передаточная функция в *Z*-области *BPZ(P(Z))* синтезируемого цифрового фильтра.

з) Собрать на поле схемного файла *Filter_Dig.cir* схему, состоящую из двух изменяющихся в частотной области зависимых источников *LfVofV* и *ZVofV* и источника импульсного сигнала, подключенного к управляющим зажимам обоих источников (рис. 12.3). Лапласов источник *LfVofV* находится в библиотеке компонентов по адресу *Component\Analog Primitives\Laplace Sources*, источник *Z Transform* — *Component\Analog Primitives\Z transform Sources*.

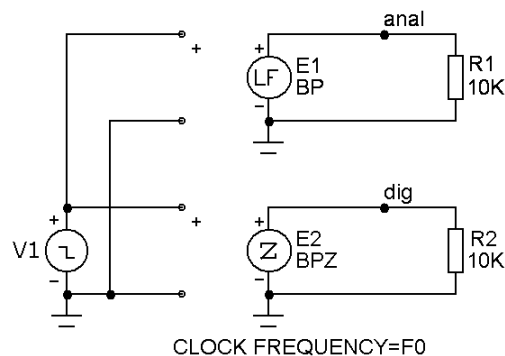


Рисунок 12.3 — Схема для исследования двух фильтров: аналогового и подобного ему цифрового

В окне задания параметров лапласова источника *E1* в позиции *Laplace* задать передаточную функцию аналогового фильтра-прототипа (в данном случае *BP*). В окне задания параметров источника *Z Transform* *E2* в позиции *Zexp* задать передаточную функцию цифрового фильтра в *z*-области (в дан-

ном случае BPZ), в позиции частоты дискретизации Clock Frequency — F_0 (рис. 12.3).

Для импульсного сигнала источника V1 необходимо задать следующие параметры: $P1=50U$ $P2=50.01U$ $P3=2500U$ $P4=2500.01U$ $P5=5000U$ $VONE=1$.

11. Запустить частотный АС анализ. Задать диапазон анализа *Frequency Range* — Linear, 50k, 0.1k; количество точек *Number of Points* — 10000. В 3-х различных графических окнах (*XRange=Fmax,Fmin*; *Yrange=Auto Always*) задать вывод с линейным масштабом по оси частот следующих графиков:

- Зависимости модулей коэффициента передачи аналогового и цифрового фильтров от частоты $V(\text{anal})$, $V(\text{dig})$;
- Зависимости модулей коэффициента передачи в децибелах аналогового и цифрового фильтров от частоты $DB(V(\text{anal}))$, $DB(V(\text{dig}))$;
- Зависимость фазы коэффициента передачи в градусах аналогового и цифрового фильтров от частоты $PH(V(\text{anal}))$, $PH(V(\text{dig}))$.

Нажать на панель RUN. Зафиксировать в отчете полученные графики и сделать выводы.

12. Уменьшить частоту дискретизации в 2 раза, $F_0=10$ кГц. Повторить выполнение пункта 11. *Сделать вывод* по результатам частотного анализа.

13. Увеличить частоту дискретизации в 2 раза, $F_0=40$ кГц. Повторить выполнение пункта 11. *Сделать вывод* по результатам частотного анализа.

14. Исследовать реакцию цифрового фильтра на импульсный сигнал. Для этого запустить анализ переходных процессов Transient. Установить диапазон времени анализа *Time Range=5m*, максимальный шаг расчета *Maximum Time Step=2E-7*. В одном графическом окне (*XRange=Tmax,Tmin*; *Yrange=Auto Always*) задать вывод двух графиков $V(\text{anal})$, $V(\text{dig})$. Провести анализ переходных процессов в фильтрах при 3-х значениях частоты дискретизации цифрового фильтра 10 кГц, 20 кГц, 40 кГц. *Сделать выводы*.

15. Синтезировать цифровой фильтр с параметрами индивидуального задания (табл. 12.1). Выполнить для него и аналогового фильтра прототипа пункты 10–14 текущей лабораторной работы. При выполнении следует в соответствии с параметрами синтезируемого фильтра выбрать начальную частоту дискретизации цифрового рекурсивного фильтра. Она выбирается в 5-10 раз выше верхней граничной частоты полосы пропускания фильтра. Соответствующим образом следует скорректировать параметры тестового импульсного сигнала типа меандр — его частота должна быть в 10-50 раз меньше нижней (для ФВЧ и ФПП) или верхней (для ФНЧ) граничной частоты полосы пропускания.

Таблица 12.1 — ЛАБОРАТОРНАЯ РАБОТА №12 (Индивидуальные задания)

№	Тип фильтра	Тип полиномиальной аппроксимации фильтра (Response)	Значения параметров фильтра					
			К-нт передачи в полосе пропускания (Passband Gain) (дБ)	Пульсации коэффициента передачи (Passband Ripple) (дБ)	Ослабление в полосе задержания Stopband attenuation (дБ)	Центральная частота полосы Central frequency (Гц)	Полоса пропускания Passband (Гц)	Полоса задержания Stopband (Гц)
1.	ФНЧ (LP)	Чеб.	0	3	40	–	0–1Е3	2Е3–∞
2.	ФНЧ (LP)	Бат.	0	–	20	–	0–2Е3	3Е3–∞
3.	ФНЧ (LP)	Элл.	0	3	40	–	0–2.5Е3	5Е3–∞
4.	ФНЧ (LP)	Бат.	0	–	20	–	0–1Е3	3Е3–∞
5.	ФНЧ (LP)	Чеб.	0	3	40	–	0–1Е3	2Е3–∞
6.	ФНЧ (LP)	Элл.	0	3	20	–	0–5Е2	7Е2–∞
7.	ФНЧ (LP)	Чеб.	0	3	40	–	0–1Е2	1,5Е2–∞
8.	ФНЧ (LP)	Бат.	0	–	20	–	0–2Е3	2,5Е3–∞
9.	ФВЧ (HP)	Элл.	0	3	60	–	1Е2–∞	0–50
10.	ФВЧ (HP)	Бат.	0	–	40	–	2Е2–∞	0–100
11.	ФВЧ (HP)	Чеб.	0	3	40	–	1Е2–∞	0–50
12.	ФВЧ (HP)	Элл.	0	3	40	–	50–∞	0–30
13.	ФВЧ (HP)	Чеб.	0	3	60	–	2Е2–∞	0–100
14.	ФВЧ (HP)	Бат.	0	–	40	–	5Е2–∞	0–300
15.	ФВЧ (HP)	Элл.	0	3	60	–	1Е3–∞	0–500
16.	ФВЧ (HP)	Бат.	0	–	80	–	1Е3–∞	0–200
17.	ФПЗ (BR)	Чеб.	0	3	40	500	200	100
18.	ФПЗ (BR)	Элл.	0	3	20	500	200	100
19.	ФПЗ (BR)	Чеб.	0	3	40	1000	400	200
20.	ФПЗ (BR)	Бат.	0	–	20	1000	400	200
21.	ФПЗ (BR)	Элл.	0	3	40	3000	2000	1000
22.	ФПЗ (BR)	Бат.	0	–	20	3000	2000	1000
23.	ФПЗ (BR)	Чеб.	0	3	40	2000	2000	1000
24.	ФПЗ (BR)	Элл.	0	3	20	2500	3000	1000
25.	ФПП (BP)	Чеб.	0	3	40	100	20	40
26.	ФПП (BP)	Бат.	0	–	20	100	20	40
27.	ФПП (BP)	Элл.	0	3	40	500	100	200
28.	ФПП (BP)	Бат.	0	–	20	500	100	200
29.	ФПП (BP)	Чеб.	0	3	20	2000	200	400
30.	ФПП (BP)	Элл.	0	3	20	2000	200	400
31.	ФПП (BP)	Чеб.	0	3	20	2000	2000	3000
32.	ФПП (BP)	Бат.	0	–	20	2000	2000	3000

ПРИМЕЧАНИЕ. Принятые в таблице сокращения:

Чеб. — фильтр Чебышева;
Бат. — фильтр Баттерворта;
Элл. — эллиптический фильтр

ФНЧ — фильтр нижних частот (пропускает низкие частоты);
ФВЧ — фильтр верхних частот (пропускает высокие частоты);
ФПЗ — фильтр полосно-заграждающий (задерживает сигналы в полосе частот, а пропускает за ее пределами);
ФПП — фильтр полосно-пропускающий (пропускает сигналы в полосе частот, а задерживает за ее пределами).

12.4 Требования к отчету

1. Название группы и номер варианта задания студента следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования, и демонстрировать соответствующие скриншоты в отчете (см. образец ПРИЛОЖЕНИЕ В).
2. Отчет должен содержать:
 - Схемы, по которым проводилось моделирование;
 - Диаграммы моделирования
 - Выводы из результатов моделирования

12.5 Контрольные вопросы и задания

1. Какие фильтры называются БИХ-фильтрами?
2. Приведите условие устойчивости БИХ-фильтров.
3. Дайте определение импульсной характеристики цифрового фильтра.
4. Дайте определение переходной характеристики цифрового фильтра.
5. Дайте определение передаточной функции цифрового фильтра?
6. Какова связь между импульсной и частотной характеристиками цифрового фильтра?
7. Найти передаточную функцию $H(z)$ типового звена БИХ-фильтра первого порядка (рис. 12.4), где $y_i = d_0x_i + d_1x_{i-1} + c_1y_{i-1}$ — алгоритм работы цифрового фильтра первого порядка; d_0, d_1, c_1 — коэффициенты.

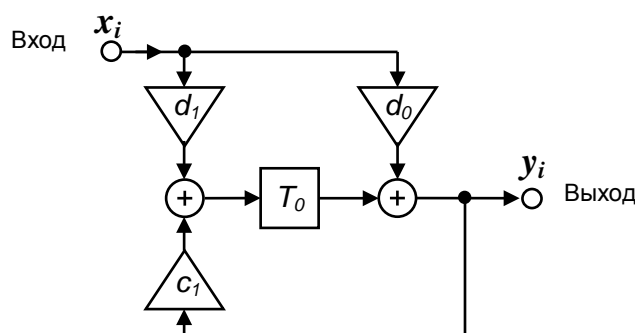


Рисунок 12.4 — Цифровой рекурсивный фильтр первого порядка

8. Проверить реализацию фильтра рис. 12.4 (при $d_0 = 0, d_1 = 1, c_1 = 0,5$) на устойчивость.
9. Рассчитать и построить импульсную характеристику фильтра рис. 12.4 при $d_0 = 0, d_1 = 1, c_1 = 0,5$.
10. Рассчитать и построить переходную характеристики фильтра рис. 12.4 при $d_0 = 0, d_1 = 1, c_1 = 0,5$.
11. Найти выражение для комплексного коэффициента передачи $H(j\omega T)$ фильтра рис. 12.4. Построить графики АЧХ — $|H(j\omega T)|$ от частоты

$\omega T \in [0, 2\pi]$ ($T = \text{const}$ — интервал дискретизации по времени) данного фильтра для двух значений коэффициента c_1 ($c_1 = 0.5$, $c_1 = -0.5$). Коэффициенты $d_0 = 0$, $d_1 = 1$ в обоих случаях.

12. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 5 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
13. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 7 рабочего задания. До какой частоты фильтр сохраняет названные свойства?
14. Покажите с помощью графиков переходных процессов пп. 6, 7 рабочего задания, что переходные характеристики фильтра рис. 12.1 являются бесконечными.
15. Имеют ли цифровые фильтры, исследуемые в пп. 4–7 рабочего задания подобные аналоговые фильтры (так называемые прототипы)?
16. Найти передаточную функцию $H(z)$ типового звена БИХ-фильтра второго порядка (рис. 12.5). Где $y_i = d_0x_i + d_1x_{i-1} + d_2x_{i-2} + c_1y_{i-1} + c_2y_{i-2}$ — алгоритм работы цифрового фильтра второго порядка; d_0, d_1, d_2, c_1, c_2 — его коэффициенты.

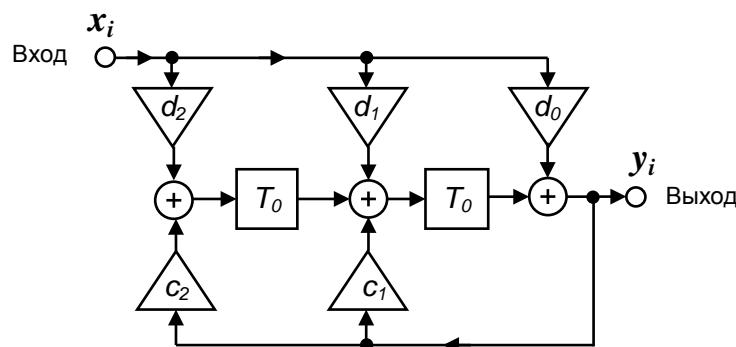


Рисунок 12.5 — Цифровой рекурсивный фильтр 2-го порядка

17. Проверить фильтр рис. 12.5 при $d_0 = 1$, $d_1 = 1$, $d_2 = -2$, $c_1 = 0,2$, $c_2 = -0,4$ на устойчивость.
18. Рассчитать и построить импульсную характеристику фильтра рис. 12.5 при $d_0=1$, $d_1=1$, $d_2= -2$, $c_1=0,2$, $c_2= -0,4$.
19. Найти выражение для комплексного коэффициента передачи $H(j\omega T)$. Построить (качественно) графики АЧХ — $|H(j\omega T)|$ от частоты $\omega T \in [0, 2\pi]$ ($T = \text{const}$ — интервал дискретизации по времени) фильтра рис. 12.5 при $d_0=1$, $d_1=1$, $d_2= -2$, $c_1=0,2$, $c_2= -0,4$.
20. Какому типу фильтров соответствуют частотные характеристики, полученные в п. 9 рабочего задания. До какой частоты фильтр сохраняет названные свойства?

21. Имеет ли цифровой фильтр, исследуемый в п. 9 рабочего задания подобный аналоговый фильтр (так называемый прототип)?
22. Что представляет собой билинейное преобразование. Для чего оно используется?
23. В каком случае (пп. 11–13) характеристики цифрового фильтра наиболее близки к характеристикам аналогового фильтра прототипа? Почему?
24. В каком случае (п. 14) переходная характеристика цифрового фильтра наиболее близка к переходной характеристике аналогового фильтра прототипа? Почему?

12.6 Краткие теоретические сведения

БИХ-фильтры обладают рядом свойств:

- имеют обратную связь (рекурсия);
- импульсная и переходная характеристики имеют бесконечную длительность;
- потенциально нестабильны;
- в общем случае имеют нелинейную фазочастотную характеристику;
- более эффективны, чем КИХ-фильтры;
- могут проектироваться по характеристикам аналоговых прототипов.

Рассмотрим структурную схему БИХ-фильтра (рис. 12.6).

Входные отсчеты x_i и выходные отсчеты y_i подаются на элементы задержки. Каждый отсчет умножается на соответствующие коэффициенты фильтра d_k или c_k . Результаты умножения суммируются для получения выходных отсчетов.

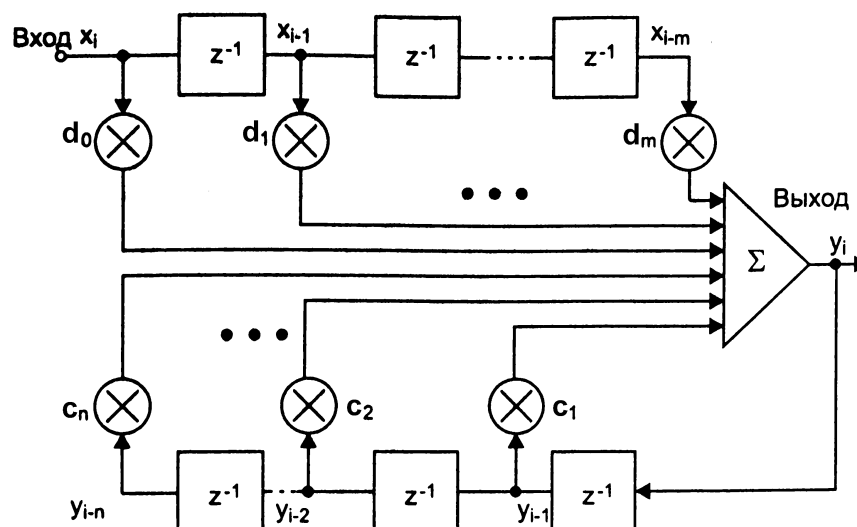


Рисунок 12.6 — Структурная схема рекурсивного цифрового фильтра

Данный БИХ-фильтр работает в соответствии со следующим алгоритмом:

$$y_i = \sum_{k=0}^m d_k x_{i-k} + \sum_{k=1}^n c_k y_{i-k} .$$

где d_k — коэффициенты (веса) прямой связи;
 c_k — коэффициенты (веса) обратной связи;
 x_i — входные отсчеты;
 y_i — выходные отсчеты.

Как видно из этого алгоритма, БИХ-фильтр проводит взвешенное суммирование предшествующих отсчетов не только входного, но и выходного сигнала.

Передаточная функция такого фильтра может быть выражена следующей формулой:

$$H(z) = \frac{\sum_{k=0}^m d_k z^{-k}}{1 - \sum_{k=1}^n c_k z^{-k}} .$$

Например, для БИХ-фильтра первого порядка ($m=n=1$) передаточная функция будет иметь следующий вид

$$H(z) = \frac{d_0 + d_1 z^{-1}}{1 - c_1 z^{-1}} .$$

БИХ-фильтр второго порядка ($m=n=2$) будет иметь передаточную функцию следующего вида

$$H(z) = \frac{d_0 + d_1 z^{-1} + d_2 z^{-2}}{1 - c_1 z^{-1} - c_2 z^{-2}} .$$

Для получения частотных характеристик в $H(z)$ сделаем подстановку $z = e^{j\omega T}$, где T — интервал дискретизации по времени.

Частотный коэффициент передачи в этом случае есть комплексная функция, поэтому ее можно представить в виде

$$H(j\omega T) = |H(j\omega T)| e^{j \arg[H(j\omega T)]} ,$$

где $|H(j\omega T)|$ — АЧХ фильтра и $\arg[H(j\omega T)]$ — ФЧХ фильтра.

БИХ-фильтр будет устойчивым, если полюсы его передаточной функции, определяемые из уравнения:

$$1 - \sum_{k=1}^n c_k z^{-k} = 0 ,$$

лежат внутри единичной окружности z -плоскости (рис. 12.7).

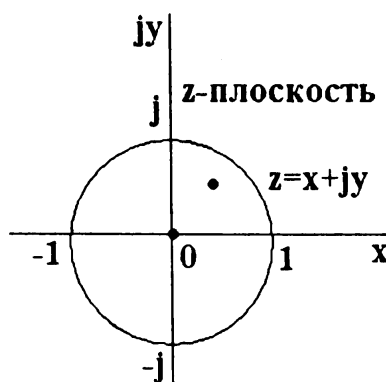


Рисунок 12.7 — К анализу устойчивости цифрового рекурсивного фильтра

Следовательно, БИХ-фильтра первого порядка ($m=n=1$) будет устойчивым, если $|c_1| < 1$.

АЧХ и ФЧХ БИХ-фильтра можно получить и с помощью программы схемотехнического анализа Micro-CAP, введя на поле схемного редактора схему фильтра и запустив ее частотный анализ. Существуют 2 способа моделирования цифровых фильтров (см. рис. 11.9).

Расчет цифровых фильтров на заданную частотную характеристику проводится довольно просто с использованием билинейного преобразования. Для этого в передаточную функцию $H(U)$ аналогового фильтра-прототипа вместо нормированной частотной переменной $U=s/(2\pi \cdot F_c)$ подставляется переменная P , определяемая формулой билинейного преобразования:

$$P = \operatorname{ctg} \left[\pi \cdot \frac{F_c}{F_0} \right] \cdot \frac{z-1}{z+1} , \quad (12.1)$$

где F_0 – частота дискретизации, F_c – характерная частота аналогового фильтра (частота среза ФНЧ и ФВЧ, резонансная частота полосно-пропускающего, частота подавления полосно-заграждающего фильтра).

В результате получается передаточная функция $H_c(z)$ цифровой системы. Так аналоговый фильтр n -го порядка преобразуется в рекурсивный цифровой фильтр того же порядка. Заметим при этом, что частотная характеристика аналогового фильтра в области $0 \leq f_a \leq \infty$ неравномерно отображается при реализации соответствующего цифрового фильтра на область $0 \leq f_c \leq f_0/2$ (здесь f_0 – частота дискретизации), т.е. частотные характеристики аналогового и соответствующего ему цифрового фильтров оказываются различными, особенно в области верхних частот (а точнее при частотах приближающихся к половине частоты дискретизации). Если передаточная функция фильтра $H_c(z)$

определена, то реализовать ее можно с использованием разных схемных структур.

Для синтеза цифровых рекурсивных фильтров можно использовать возможности модуля синтеза фильтров программы Micro-CAP. С помощью программы синтеза фильтров получается нормированная передаточная характеристика аналогового фильтра прототипа $H(U)$, определенная несколькими операторами `.define` на поле синтезированной схемы. Далее для синтеза цифровой системы по аналоговому прототипу используется функция $H(U)$. Для этого в выражение $H(U)$ вместо U подставляется новая переменная P , которая в свою очередь определяется по формуле билинейного преобразования (12.1).

Результирующее выражение в конечном итоге будет являться функцией новой переменной z и являться передаточной функцией цифровой системы. Ее характеристики в частотной и временной областях могут быть получены как характеристики источника Z transform $ZVofV$ с соответствующей функцией передачи ($H(P(z))$). Аналогично характеристики аналогового фильтра прототипа могут быть получены как характеристики источника Laplace Source $LfVofV$ с соответствующей функцией передачи $H(U(s))$.

ЛАБОРАТОРНАЯ РАБОТА №13

СИНТЕЗ АСИНХРОННЫХ АВТОМАТОВ НА ОСНОВЕ RS-ТРИГГЕРОВ

13.1 Цель работы

- а) Изучение принципа действия асинхронных автоматов;
- б) овладение методами синтеза асинхронных автоматов на основе RS-триггеров;
- в) знакомство с методикой тестирования асинхронных автоматов.

13.2 Подготовка к работе

1. Изучить методы синтеза асинхронных автоматов на основе RS-триггеров [1, 4, 5].
2. Ознакомиться с разновидностями асинхронных RS-триггеров, имеющих в составе библиотеки программы Micro-Cap [1, 2].
3. Произвести синтез асинхронного автомата, указанного в рабочем задании п. 13.3 на RS-триггерах (номер варианта определяется порядковым номером студента в журнале посещаемости).
4. Синтезировать схему на микросхемах ТТЛ (ТТЛШ), входящих в состав библиотеки цифровых компонентов программы Micro-Cap. В качестве асинхронных RS-триггеров можно использовать JK-триггера (K555TB9, K155TB1) или D-триггера (K155TM2) с асинхронными входами сброса и установки R и S.
5. Разработать методику контроля правильности функционирования синтезированных устройств с учетом возможностей программы Micro-Cap.

13.3 Рабочее задание

Используя элементы, входящие в состав библиотеки цифровых компонентов программы Micro-Cap, синтезировать, а затем и протестировать в режиме анализа переходных процессов TRANSIENT следующие асинхронные автоматы (номер задания определяется порядковым номером студента в журнале посещаемости).

1. Синхронный RS-триггер, переключение состояния которого в соответствии с управляющими сигналами производится по переднему фронту синхросигнала (при переходе из 0 в 1).
2. Синхронный RS-триггер, переключение состояния которого в соответствии с управляющими сигналами производится по заднему фронту синхросигнала (при переходе из 1 в 0).

3. Синхронный D-триггер (типа «прозрачная защелка» или «Latch»), установка которого в соответствии с сигналом на D-входе производится при высоком уровне синхросигнала.
4. Синхронный D-триггер (типа «прозрачная защелка» или «Latch»), установка которого в соответствии с сигналом на D-входе производится при низком уровне синхросигнала.
5. Синхронный DV-триггер (типа «прозрачная защелка» или «Latch»), устанавливающийся в соответствии с сигналом на D-входе при высоком уровне синхросигнала. V — дополнительный сигнал, разрешающий работу триггера [17].
6. Синхронный DV-триггер (типа «прозрачная защелка» или «Latch») [17], устанавливающийся в соответствии с сигналом на D-входе при высоком уровне синхросигнала, имеющим асинхронный вход сброса R с активным низким уровнем.
7. T-триггер, изменяющий состояние по положительному перепаду синхроимпульса (переход синхросигнала из низкого состояния в высокое).
8. T-триггер, изменяющий состояние по отрицательному перепаду синхроимпульса (переход синхросигнала из высокого состояния в низкое).
9. JK-триггер (Master-slave), запоминающий состояние J и K входов при высоком уровне синхроимпульса и меняющий состояние на выходе по отрицательному перепаду синхроимпульса (переход из высокого в низкое состояние).
10. JK-триггер (Master-slave), запоминающий состояние J и K входов при низком уровне синхроимпульса и меняющий состояние на выходе по положительному перепаду синхроимпульса (переход из низкого в высокое состояние).
11. JK-триггер, устанавливающийся в соответствии с управляющими сигналами на J и K входах по положительному перепаду синхроимпульса (переход из низкого в высокое состояние).
12. JK-триггер, устанавливающийся в соответствии с управляющими сигналами на J и K входах по отрицательному перепаду синхроимпульса (переход из высокого в низкое состояние).
13. D-триггер, запоминающий состояние D-входа при низком уровне синхроимпульса и меняющий состояние на выходе по положительному перепаду синхроимпульса (переход из низкого в высокое состояние).
14. D-триггер, запоминающий состояние D-входа при высоком уровне синхроимпульса и меняющий состояние на выходе по отрицательному перепаду синхроимпульса (переход из высокого в низкое состояние).
15. D-триггер, передающий состояние D-входа на выход по положительному перепаду синхроимпульса (аналог шестиэлементного D-триггера).

16. D-триггер, передающий состояние D-входа на выход по отрицательному перепаду синхроимпульса (аналог шестиэлементного D-триггера).
17. Асинхронный автомат для выделения первого полного импульса $U_{И1}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (рис. 13.1).

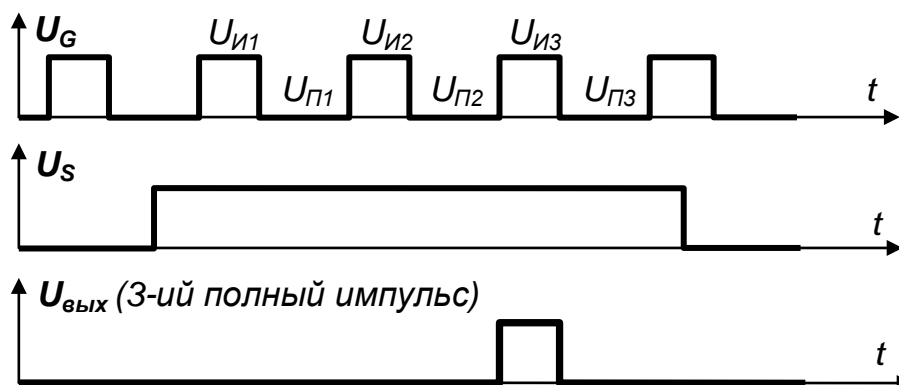


Рисунок 13.1 — Временные диаграммы работы асинхронного автомата (показано выделение 3-го полного импульса)

18. Асинхронный автомат для выделения первой полной паузы $U_{П1}$, следующей за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 13.1).
19. Асинхронный автомат для выделения второго полного импульса $U_{И2}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 13.1).
20. Асинхронный автомат для выделения второй полной паузы $U_{П2}$, следующей за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 13.1).
21. Асинхронный автомат Мили, выделяющий первый полный импульс из последовательности $U_{И1}$, если приходит сигнал запуска U_S ; и второй полный импульс $U_{И2}$, если приходит сигнал запуска U_Z (см. рис. 13.1).
22. Асинхронный автомат Мили, выделяющий первый полный импульс из последовательности $U_{И1}$, если приходит сигнал запуска U_S ; и первую полную паузу $U_{П1}$, если приходит сигнал запуска U_Z (см. рис. 13.1).
23. Асинхронный автомат Мили, выделяющий первую полную паузу из последовательности $U_{П1}$, если приходит сигнал запуска U_S ; и вторую полную паузу $U_{П2}$, если приходит сигнал запуска U_Z (см. рис. 13.1).
24. Асинхронный автомат Мура, выделяющий первый полный импульс из последовательности $U_{И1}$, если приходит сигнал запуска U_S ; и первую полную паузу $U_{П2}$, если приходит сигнал запуска U_Z (см. рис. 13.1).
25. Асинхронный автомат для выделения двух первых полных импульсов $U_{И1}$, $U_{И2}$, следующих за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 13.1).

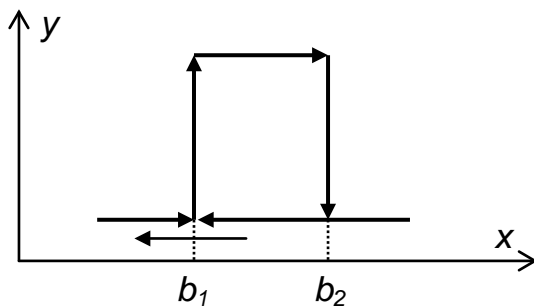
26. Асинхронный автомат для выделения двух первых полных пауз $U_{П1}$, $U_{П2}$, следующих за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 13.1).
27. Автомат, заданный следующей таблицей (табл. 13.1) переходов и выходов:

Таблица 13.1 — Таблицы переходов и выходных сигналов цифрового автомата

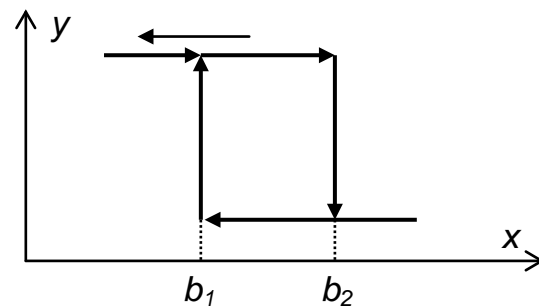
$x_1x_0 \backslash a_i$	a_0	a_1	a_2	a_3
00	a_0	a_1	a_3	a_3
01	a_1	a_1	a_2	a_3
10	a_0	a_2	a_2	a_0
11	a_3	a_2	a_2	a_3

$x_1x_0 \backslash a_i$	a_0	a_1	a_2	a_3
00	z_1z_2			
01		z_2		z_2
10		z_1		
11				

28. JK-триггер (Master-slave), запоминающий состояние J и K входов при высоком уровне синхроимпульса и меняющий состояние на выходе по отрицательному перепаду синхроимпульса (переход из высокого в низкое состояние) с асинхронными установочными входами R и S.
29. Автомат, реализующий следующую нелинейность (рис. 13.2, а). При этом входной сигнал X представляет собой трехразрядную двоичную кодовую комбинацию, выходной сигнал Y принимает значения 0 или 1, значения пороговых кодов b_1 и b_2 выбираются по усмотрению студента.



а



б

Рисунок 13.2 — Графики гистерезисных зависимостей

30. Автомат, реализующий следующую нелинейность (рис. 13.2, б). При этом входной сигнал X представляет собой трехразрядную двоичную кодовую комбинацию, выходной сигнал Y принимает значения 0 или 1, значения пороговых кодов b_1 и b_2 выбираются по усмотрению студента.
31. Автомат, реализующий нелинейность (см. рис. 13.2, а). Входной сигнал X представляет собой двухразрядную двоичную кодовую комбинацию, вы-

ходной сигнал Y принимает значения 0 или 1, значения пороговых кодов $b_1=01$ и $b_2=10$.

32. Автомат, реализующий нелинейность (см. рис. 13.2, б). Входной сигнал X представляет собой двухразрядную двоичную кодовую комбинацию, выходной сигнал Y принимает значения 0 или 1, значения пороговых кодов $b_1=01$ и $b_2=10$.

13.4 Требования к отчету

1. Отчет о проделанной работе должен содержать:
 - Рабочее задание.
 - Граф переходов заданного асинхронного автомата.
 - Описание синтеза асинхронного автомата.
 - Принципиальную схему устройства на основе RS-триггеров.
 - Методику тестирования правильности работы устройства.
 - Временные диаграммы автомата, полученные путем моделирования.
2. Название группы и номер варианта следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования и демонстрировать соответствующие скриншоты в отчете (см. ПРИЛОЖЕНИЕ В).

13.5 Контрольные вопросы

1. Последовательностные устройства (цифровые автоматы). Общая структура автомата. Состояния, входы, выходы, переходы.
2. Описание работы автомата в виде алгоритма, графа, таблиц выходов и переходов.
3. Триггеры. R-S, D, J-K триггеры. Таблицы функционирования, возбуждения, графы переходов.
4. Внутренняя структура триггеров. Триггер-защелка (latch), Master-Slave и шестиэлементный триггеры.
5. Триггеры, переключаемые уровнем синхроимпульса; перепадом (положительным, отрицательным) синхроимпульса. Явления прозрачности и проницаемости триггеров.
6. Выбор элементной базы для построения цифрового автомата.
7. Асинхронные цифровые автоматы. Автоматы на RS триггерах. Правила кодирования переходов.
8. Основные виды неисправностей в цифровых устройствах.
9. Методы проверки правильности синтеза и работы цифровых устройств.
10. Временные параметры последовательностных устройств.

13.6 Методические указания

Методика синтеза асинхронных автоматов на основе RS-триггеров состоит в следующем [1, 4, 5].

Для заданного последовательностного устройства (асинхронного автомата) составляется граф переходов. При этом для кодирования состояний применяется метод противогоночного кодирования (соседние состояния кодируются с использованием кода Грея).

Охватываются замкнутой линией все состояния на графе переходов, в которых значения одной и той же переменной равны 1.

Поскольку вход в подобную замкнутую область и выход из нее требуют линий сигналов возбуждения, обозначаются соответствующие сигналы возбуждения. Стрелками, входящими в область, указывают возбуждение установки (присваивающее переменной единичное значение), а стрелками, выходящими из области, – возбуждение сброса (присваивающее ей нулевое значение).

Составляются два выражения в форме ДНФ (суммы произведений): одно для функции возбуждения установки, а другое для функции возбуждения сброса. Каждое произведение должно содержать входные переменные (сигналы по которым совершается переход) и вторичные переменные, связанные с данным переходом, но не меняющие свои значения. В качестве вторичных переменных выступают двоичные разряды кода состояния в коде Грея. Включение вторичных переменных гарантирует выполнение переходов в правильной последовательности.

Строится схема на основе асинхронных RS-триггеров, реализующая полученные логические выражения.

Рассмотрим пример синтеза асинхронного автомата, выделяющего 3-ий полный импульс ($U_{из}$) из последовательности U_G при подаче сигнала запуска U_S (см. рис. 13.1).

Т.к. необходимо выделить 3-ий импульс полной длительности, то при возникновении запуска привязку необходимо осуществлять к паузе между импульсами (т.е. к конъюнкции сигналов \overline{U}_G и U_S). Следовательно, по данной конъюнкции сигналов будет осуществляться начальный переход в графе переходов (рис. 13.3).

Используя временные диаграммы асинхронного автомата (см. рис. 13.1), построим его граф переходов, используя противогоночное (в коде Грея) кодирование состояний (рис. 13.3). Охватим замкнутыми линиями все состояния на графе, в которых значение одной и той же переменной (Q_2 , Q_1 или Q_0) равны единице. Эти замкнутые кривые показаны сплошной, штрихпунктирной и пунктирной линиями соответственно.

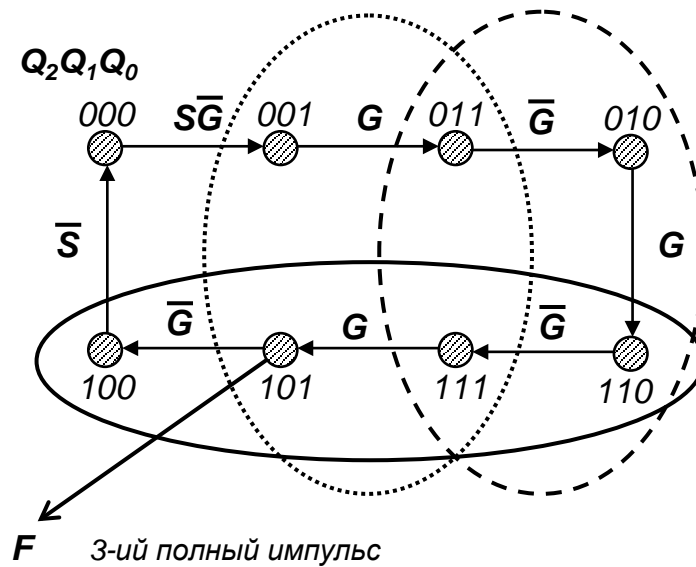


Рисунок 13.3 — Граф переходов асинхронного автомата

Составим логические выражения для функций возбуждения установки (S_n) и сброса (R_n) каждого разряда кода состояния (Q_n) или соответствующего RS-триггера:

$$S_2 = Q_1 \bar{Q}_0 G$$

$$R_2 = \bar{Q}_1 \bar{Q}_0 \bar{S}$$

$$S_1 = \bar{Q}_2 Q_0 G$$

$$R_1 = Q_2 Q_0 G$$

$$S_0 = \bar{Q}_2 \bar{Q}_1 \cdot (S\bar{G}) \vee Q_2 Q_1 \bar{G} \quad R_0 = \bar{Q}_2 Q_1 \bar{G} \vee Q_2 \bar{Q}_1 \bar{G}$$

При этом выходной сигнал (соответствующий 3-ему полному импульсу) может быть образован из кода состояния 101 (см. рис. 13.3). Таким образом, выражение для выходной функции F записывается в следующем виде:

$$F = Q_2 \bar{Q}_1 Q_0$$

В соответствии с полученными логическими выражениями строится принципиальная схема на основе 3-х асинхронных RS-триггеров, в качестве которых используется асинхронная часть установки-сброса синхронного JK-триггера (К155ТВ1) или D-триггера (К155ТМ2). При этом необходимо учесть, что асинхронные входы R и S имеют активный низкий уровень, что влечет за собой общую инверсию приведенных логических выражений, или использование (в первых 4-х выражениях) вместо элемента «И» элемента «И-НЕ». Последние два выражения преобразуются с использованием правила де Моргана:

$$S_0 = \bar{Q}_2 \bar{Q}_1 \cdot (S\bar{G}) \vee Q_2 Q_1 \bar{G} = \overline{(\bar{Q}_2 \bar{Q}_1 \cdot (S\bar{G}))} \cdot \overline{(Q_2 Q_1 \bar{G})}$$

$$R_0 = \bar{Q}_2 Q_1 \bar{G} \vee Q_2 \bar{Q}_1 \bar{G} = \overline{(\bar{Q}_2 Q_1 \bar{G})} \cdot \overline{(Q_2 \bar{Q}_1 \bar{G})}$$

Принципиальная схема синтезированного асинхронного автомата и результаты ее анализа в среде пакета программ MICRO-CAP приведены на рис. 13.4 и 13.5 соответственно.

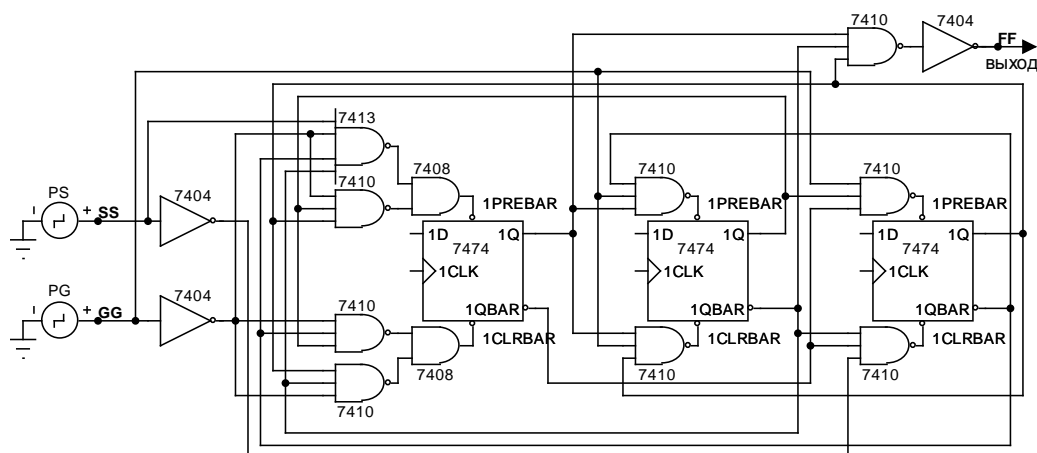


Рисунок 13.4 — Имитационная модель асинхронного автомата в среде MICRO-CAP (LR_03-1.cir)

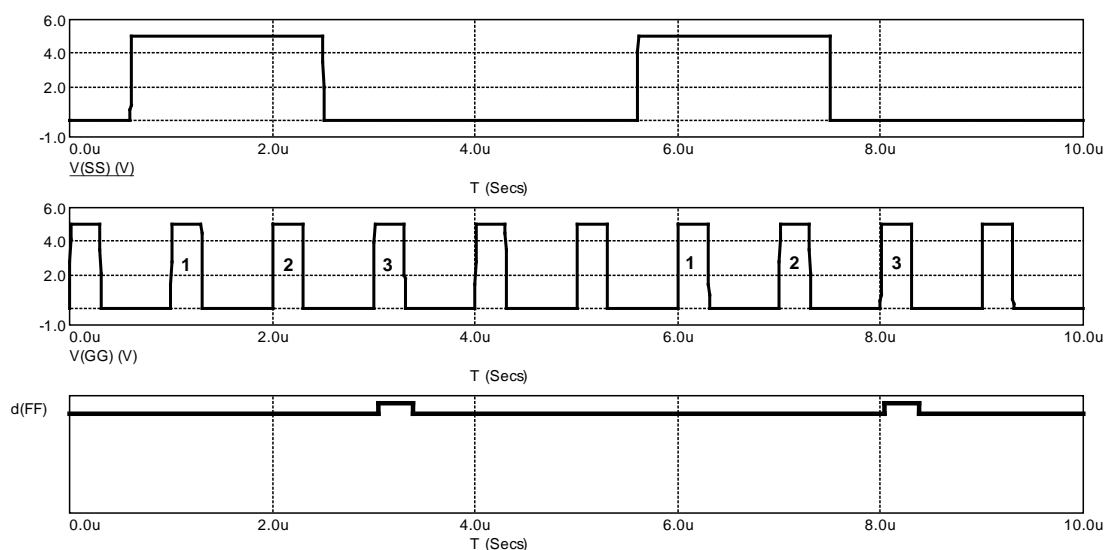


Рисунок 13.5 — Результаты имитационного моделирования асинхронного автомата

ЛАБОРАТОРНАЯ РАБОТА №14

СИНТЕЗ АСИНХРОННЫХ И СИНХРОННЫХ АВТОМАТОВ НА ОСНОВЕ МУЛЬТИПЛЕКСОРОВ

14.1 Цель работы

- а) Изучение принципа действия асинхронных и синхронных автоматов;
- б) овладение методами синтеза цифровых автоматов на основе мультиплексоров;
- в) знакомство с методикой тестирования цифровых синхронных и асинхронных автоматов на основе мультиплексоров.

14.2 Подготовка к работе

1. Изучить методы синтеза асинхронных и синхронных автоматов на основе мультиплексоров [1, 4, 5].
2. Ознакомиться с моделями цифровых мультиплексоров в составе библиотеки компонентов программы Micro-Cap.
3. Произвести синтез асинхронного (синхронного) автомата, указанного в рабочем задании п. 14.3 на основе мультиплексоров с обратными связями (номер варианта определяется порядковым номером студента в журнале посещаемости).
4. Разработать и нарисовать в схемном редакторе программы Micro-Cap принципиальную схему синтезированного автомата на основе компонентов, входящих в состав библиотеки моделей программы.
5. Разработать методику контроля правильности функционирования синтезированных цифровых автоматов с учетом возможностей программы Micro-Cap.

14.3 Рабочее задание

Синтезировать и протестировать с помощью программы Micro-Cap следующие цифровые автоматы (номер задания определяется порядковым номером студента в журнале посещаемости).

1. Асинхронный автомат для выделения первого полного импульса $U_{И1}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (рис. 14.1).
2. Асинхронный автомат для выделения первой полной паузы $U_{П1}$, следующей за сигналом запуска U_S , из периодической импульсной последовательности U_G (рис. 14.1).

3. Асинхронный автомат для выделения второго полного импульса $U_{И2}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (рис. 14.1).
4. Асинхронный автомат для выделения второй полной паузы $U_{П2}$, следующей за сигналом запуска U_S , из периодической импульсной последовательности U_G (рис. 14.1).
5. Асинхронный автомат для выделения третьего полного импульса $U_{И3}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (рис. 14.1).

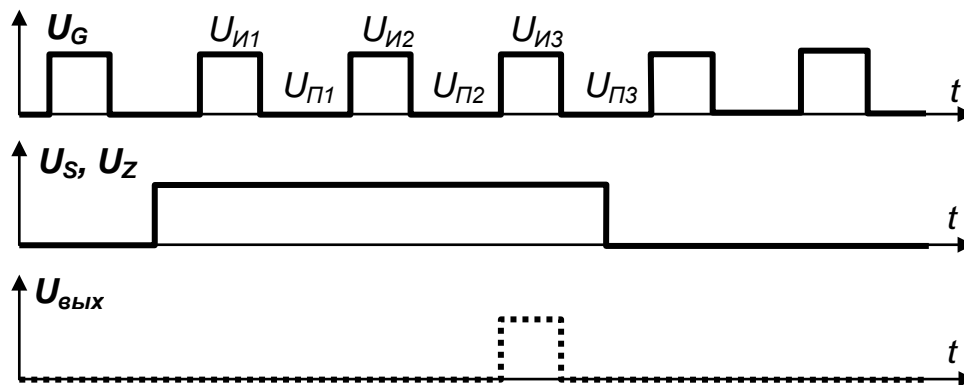


Рисунок 14.1 — Временные диаграммы работы автомата

6. Синхронный автомат для выделения первого полного импульса $U_{И1}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).
7. Синхронный автомат для выделения первой полной паузы $U_{П1}$, следующей за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).
8. Синхронный автомат для выделения второго полного импульса $U_{И2}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).
9. Синхронный автомат для выделения второй полной паузы $U_{П2}$, следующей за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).
10. Синхронный автомат для выделения третьего полного импульса $U_{И3}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).
11. Асинхронный автомат Мили [1, 4, 5], выделяющий первый полный импульс из последовательности $U_{И1}$, если приходит сигнал запуска U_S ; и второй полный импульс $U_{И2}$, если приходит сигнал запуска U_Z (см. рис. 14.1).
12. Асинхронный автомат Мили [1, 4, 5], выделяющий первый полный импульс из последовательности $U_{И1}$, если приходит сигнал запуска U_S ; и первую полную паузу $U_{П1}$, если приходит сигнал запуска U_Z (см. рис. 14.1).

- 13.** Асинхронный автомат Мили [1, 4, 5], выделяющий первую полную паузу из последовательности $U_{П1}$, если приходит сигнал запуска U_S ; и вторую полную паузу $U_{П2}$, если приходит сигнал запуска U_Z (см. рис. 14.1).
- 14.** Асинхронный автомат Мили [1, 4, 5], выделяющий второй полный импульс из последовательности $U_{И2}$, если приходит сигнал запуска U_S ; и вторую полную паузу $U_{П2}$, если приходит сигнал запуска U_Z (см. рис. 14.1).
- 15.** Асинхронный автомат Мура [1, 4, 5], выделяющий первый полный импульс из последовательности $U_{И1}$, если приходит сигнал запуска U_S ; и первую полную паузу $U_{П1}$, если приходит сигнал запуска U_Z (см. рис. 14.1).
- 16.** Асинхронный автомат Мура [1, 4, 5], выделяющий второй полный импульс из последовательности $U_{И2}$, если приходит сигнал запуска U_S ; и вторую полную паузу $U_{П2}$, если приходит сигнал запуска U_Z (см. рис. 14.1).
- 17.** Программно-управляемый счетчик, обеспечивающий следующие последовательности счета:

$a=0; b=0$

→ 0, 1, 2, 3, 4, 5, 6, 7 →

$a=1; b=0$

→ 0, 3, 4, 6, 7 →

$a=1; b=1$

→ 0, 5, 6, 7 →

$a=0; b=1$

→ 0, 5, 6, 7 →

- 18.** Программно-управляемый счетчик, обеспечивающий следующие последовательности счета:

$a=1; b=0$

→ 0, 1, 2, 3, 4, 5, 6, 7 →

$a=0; b=1$

→ 0, 1, 2, 5, 6, 7 →

$a=0; b=0$

→ 0, 1, 6, 7 →

- 19.** Программно-управляемый счетчик, обеспечивающий следующие последовательности счета:

$a=0; b=1$

→ 0, 1, 2, 3 →

$a=1; b=0$

→ 0, 1, 2, 3, 4, 5 →

$a=0; b=0$

→ 0, 1, 2, 5, 6, 7 →

- 20.** Программно-управляемый счетчик, обеспечивающий следующие последовательности счета

$a=1$

→ 0, 1, 2, 3, 4, 5, 6, 7 →

$a=0$

→ 0, 1, 2, 5, 6, 7 →

21. Асинхронный автомат, заданный графом переходов рис. 14.2 ($Y_1 \dots Y_5$ – состояния системы).
22. Синхронный автомат, заданный графом переходов рис. 14.2 ($Y_1 \dots Y_5$ – состояния системы).
23. Асинхронный автомат, заданный графом переходов рис. 14.3 ($Y_1 \dots Y_5$ – состояния системы).
24. Синхронный автомат, заданный графом переходов рис. 14.3 ($Y_1 \dots Y_5$ – состояния системы).

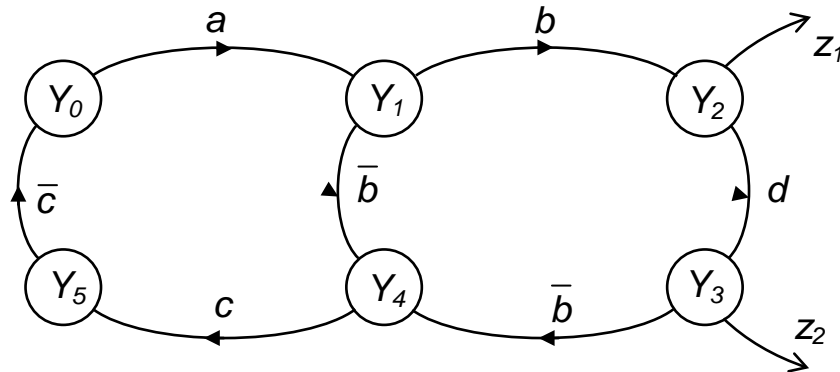


Рисунок 14.2 — Граф переходов автомата

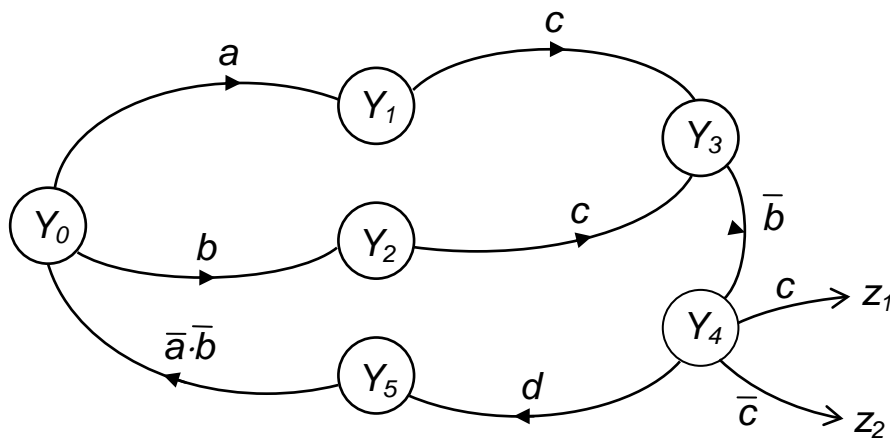


Рисунок 14.3 — Граф переходов автомата

25. Асинхронный автомат, заданный блок-схемой алгоритма рис. 14.4 ($Y_1 \dots Y_5$ – состояния системы; Z_1, Z_2 – выходные сигналы; a, b, c, d – входные сигналы).
26. Синхронный автомат, заданный блок-схемой алгоритма рис. 14.4 ($Y_1 \dots Y_5$ – состояния системы; Z_1, Z_2 – выходные сигналы; a, b, c, d – входные сигналы).

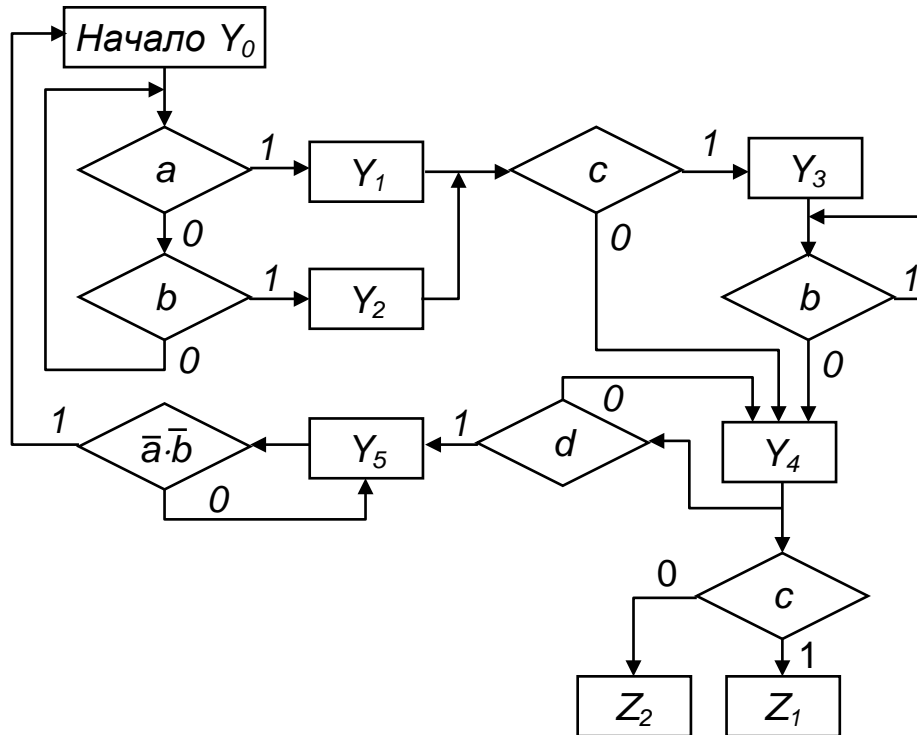


Рисунок 14.4 — Блок-схема алгоритма автомата

- 27.**Автомат, реализующий нелинейность рис. 14.5, а. При этом входной сигнал X представляет собой трехразрядную двоичную кодовую комбинацию, выходной сигнал Y принимает значения 0 или 1, значения пороговых кодов b_1 и b_2 выбираются по усмотрению студента.
- 28.**Автомат, реализующий нелинейность рис. 14.5, б. При этом входной сигнал X представляет собой трехразрядную двоичную кодовую комбинацию, выходной сигнал Y принимает значения 0 или 1, значения пороговых кодов b_1 и b_2 выбираются по усмотрению студента.

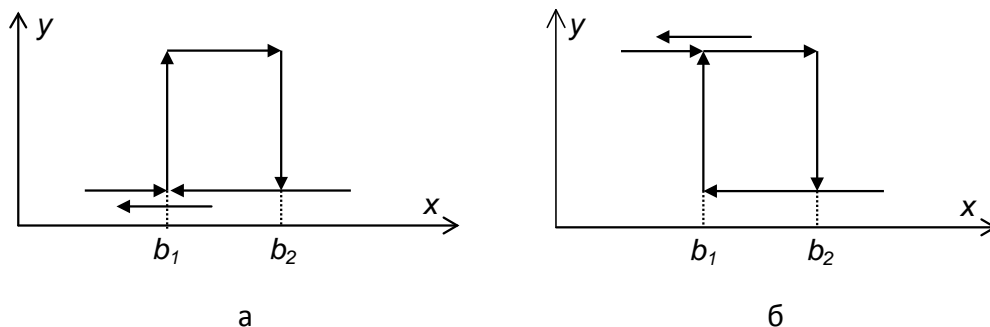


Рисунок 14.5 — два вида гистерезисной нелинейности

- 29.**Синхронный автомат для выделения четвертого полного импульса $U_{И4}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).

- 30.** Синхронный автомат для выделения четвертой полной паузы $U_{П4}$, следующей за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).
- 31.** Синхронный автомат для выделения пятого полного импульса $U_{И5}$, следующего за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).
- 32.** Синхронный автомат для выделения пятой полной паузы $U_{П5}$, следующей за сигналом запуска U_S , из периодической импульсной последовательности U_G (см. рис. 14.1).

14.4 Требования к отчету

1. Отчет о проделанной работе должен содержать:
 - Рабочее задание.
 - Граф переходов заданного автомата.
 - Описание синтеза автомата.
 - Принципиальную схему устройства на основе мультиплексоров.
 - Методику тестирования правильности работы устройства.
 - Временные диаграммы автомата, полученные путем моделирования.
2. Название группы и номер варианта следует выводить на поле всех схемных файлов и всех временных диаграмм моделирования и демонстрировать соответствующие скриншоты в отчете (см. ПРИЛОЖЕНИЕ В).

14.5 Контрольные вопросы

1. Последовательностные устройства (цифровые автоматы). Общая структура автомата. Состояния, входы, выходы, переходы.
2. Описание работы автомата в виде алгоритма, графа, таблиц выходов и переходов.
3. Асинхронные автоматы. В каких случаях целесообразно использование асинхронных автоматов?
4. Каковы недостатки асинхронных автоматов?
5. Для чего производится противогоночное кодирование состояний? В чем его суть?
6. Синтезируйте асинхронный автомат для выделения из последовательности кодовых посылок комбинации 101 (110, 111).
7. Какой счетчик требуется для реализации синхронного последовательностного устройства, имеющего 9 устойчивых состояний? Какие мультиплексоры необходимы для построения этого устройства?
8. Для чего в асинхронных автоматах предусматриваются принудительные переходы из неиспользуемых состояний?

9. Из каких соображений следует выбирать частоту следования тактовых импульсов в синхронных автоматах?
10. Как наиболее целесообразно производить кодирование состояний в синхронных автоматах?
11. Каковы достоинства и недостатки синхронных автоматов. Назовите области применения синхронных автоматов.
12. Выбор элементной базы для построения цифрового автомата.
13. Основные виды неисправностей в цифровых устройствах.
14. Методы проверки правильности синтеза и работы цифровых устройств.
15. Временные параметры последовательностных устройств.

14.6 Методические указания

Методика синтеза асинхронных автоматов на основе мультиплексоров подробно рассмотрена в [1, 4, 5]. Покажем ее использование на примере синтеза асинхронного автомата выделения третьей полной паузы из периодической импульсной последовательности U_G при поступлении сигнала запуска U_S (см. рис. 14.1).

Т.к. необходимо выделить 3-ю паузу полной длительности, то при возникновении запуска привязку необходимо осуществлять к фронту импульса периодической последовательности (т.е. к конъюнкции сигналов U_G и U_S). Следовательно, по данной конъюнкции сигналов будет осуществляться начальный переход в графе переходов (рис. 14.6).

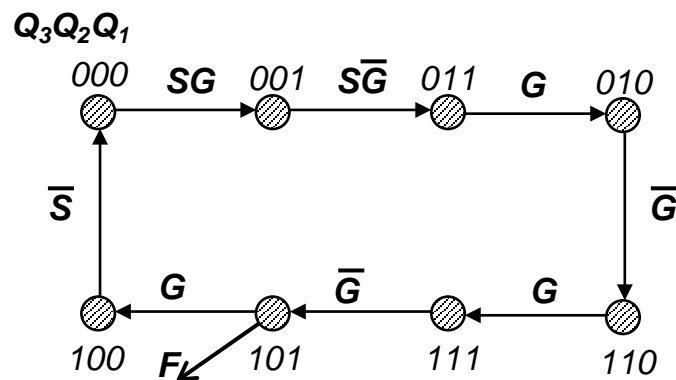


Рисунок 14.6 — Граф переходов асинхронного автомата

Используя временные диаграммы асинхронного автомата (см. рис. 14.1), построим его граф переходов, используя противогоночное (в коде Грея) кодирование состояний (см. рис. 14.6).

При этом выходной сигнал (соответствующий 3-ей полной паузе) может быть образован из кода состояния $Q_3Q_2Q_1=101$ (см. рис. 14.6). Таким образом, выражение для выходной функции F записывается в следующем виде:

$$F = Q_3\bar{Q}_2Q_1$$

В соответствии с графом переходов ($8=2^3$ устойчивых состояний) для синтеза устройства понадобится 3 мультиплексора из 8 в 1.

Составим таблицу программирования мультиплексоров по следующим правилам:

В первой строке таблицы указываются коды состояний автомата $Q_3Q_2Q_1$, которые соответствуют кодам на селектирующих входах мультиплексоров;

Во второй строке таблицы указываются значения сигналов на информационных входах всех 3-х мультиплексоров $D_0...D_7$, которые формируются по следующим правилам:

а) в столбце соответствующем i -ому ($i=0...7$) состоянию автомата значения сигналов D_j^i ($j=1...3$) равны Q_j для тех разрядов, которые остаются неизменными при переходе в следующее (соседнее) состояние. Отметим, что в случае если из данного состояния возможно несколько переходов, D_j^i копирует те разряды Q_j (в рассматриваемом примере $Q_3Q_2Q_1$), которые остаются неизменными при всех возможных переходах из данного состояния.

б) остальным информационным сигналам D_j^i , подаваемым на i -ые входы j -ых мультиплексоров, присваиваются значения переменных, вызывающих данный переход по следующим правилам. Если переход сопровождается изменением значения разряда кода состояния с 0 на 1, то переменная подается на соответствующий вход без инверсии, при изменении с 1 на 0 — переменная, подаваемая на вход, инвертируется.

В соответствии с вышеприведенными правилами таблица программирования мультиплексоров (табл. 14.1) имеет вид:

Таблица 14.1 — Таблица программирования мультиплексоров

i	0	1	3	2	6	7	5	4
$Q_3 Q_2 Q_1$	000	001	011	010	110	111	101	100
$D_3^i D_2^i D_1^i$	$00(GS)$	$0(\overline{GS})1$	$01\overline{G}$	$\overline{G}10$	$11G$	$1G1$	$10\overline{G}$	$S00$

Принципиальная схема синтезированного в соответствии с табл. 14.1 асинхронного автомата и результаты ее анализа в среде пакета программ MICRO-CAP приведены на рис. 14.7 и 14.8 соответственно.

Следует отметить одну особенность моделирования цифровых устройств на основе мультиплексоров с обратными связями, которым является и рассмотренный асинхронный автомат. Сигнал логической 1, на информационных входах мультиплексоров должен подаваться от источника аналогового напряжения соответствующего уровня (5V, см. рис. 14.7). При подаче фиксированного цифрового сигнала логической единицы с помощью компонента *Fixed Digital*, автомат работать не будет. Данное ограничение

связано с особенностями построения SPICE-макромodelей цифровых мультиплексоров.

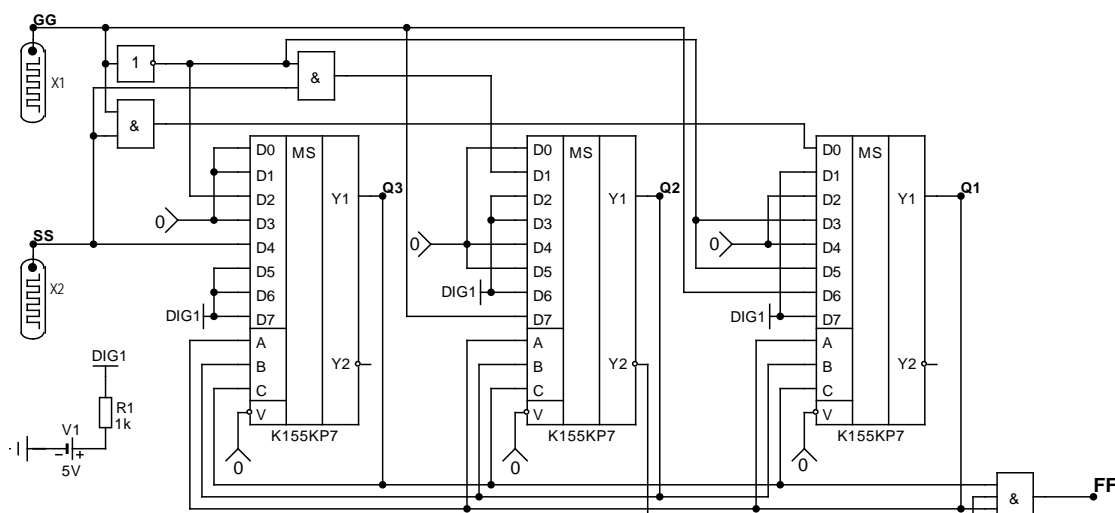


Рисунок 14.7 — Имитационная модель асинхронного автомата на мультиплексорах в среде программы Micro-Cap (LR_05-1.CIR)

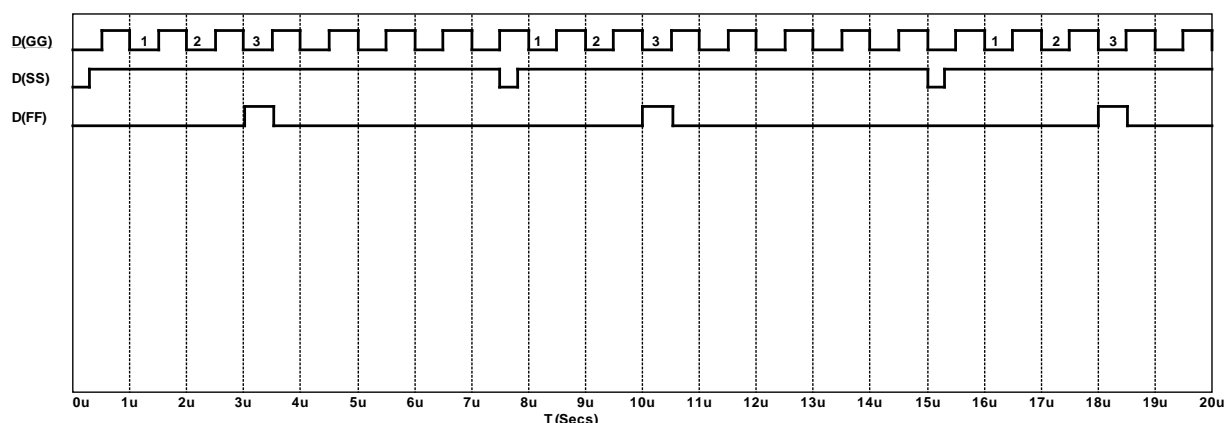


Рисунок 14.8 — Результаты моделирования асинхронного автомата на мультиплексорах

Рассмотрим реализацию того же самого устройства (схемы выделения третьей полной паузы) в виде синхронного автомата. В таких автоматах алгоритмические переходы осуществляются только по фронту (срезу) синхронизирующих импульсов. Это исключает возможность критических гонок в системе, в связи с чем не требуется противогоночное кодирование состояний. В таких автоматах смена состояний, кодируемых последовательными двоичными числами, наиболее просто осуществляется с помощью двоичного счетчика. Недвоичный переход (переход между состояниями, кодируемыми непоследовательными двоичными числами) может быть реализован с помощью параллельной загрузки счетчика. Таким образом синхронный автомат включает в себя [1, 4, 5] (рис. 14.9):

а) двоичный счетчик СТ2, выходные сигналы которого кодируют номер состояния автомата и заводятся на селектирующие входы двух мультиплексов условий (для двоичных и недвоичных переходов);

б) мультиплексор условий для двоичных переходов MS1, на информационные входы которого подаются сигналы, обеспечивающие последовательные (двоичные переходы), выход данного мультиплексора управляет разрешением последовательного счета двоичного счетчика.

в) мультиплексор условий для недвоичных переходов MS2, на информационные входы которого подаются сигналы, вызывающие недвоичные (непоследовательные) переходы, выход данного мультиплексора управляет разрешением параллельной записи счетчика.

г) комбинационную схему KC1, на вход которой подается код номера состояния с выхода счетчика и выходы которой подключаются ко входам параллельной загрузки счетчика. Она осуществляет преобразование текущего кода состояния в код последующего состояния для недвоичных переходов.

д) Комбинационную схему KC2, осуществляющую преобразование кода состояния и входных сигналов в заданные выходные сигналы автомата.

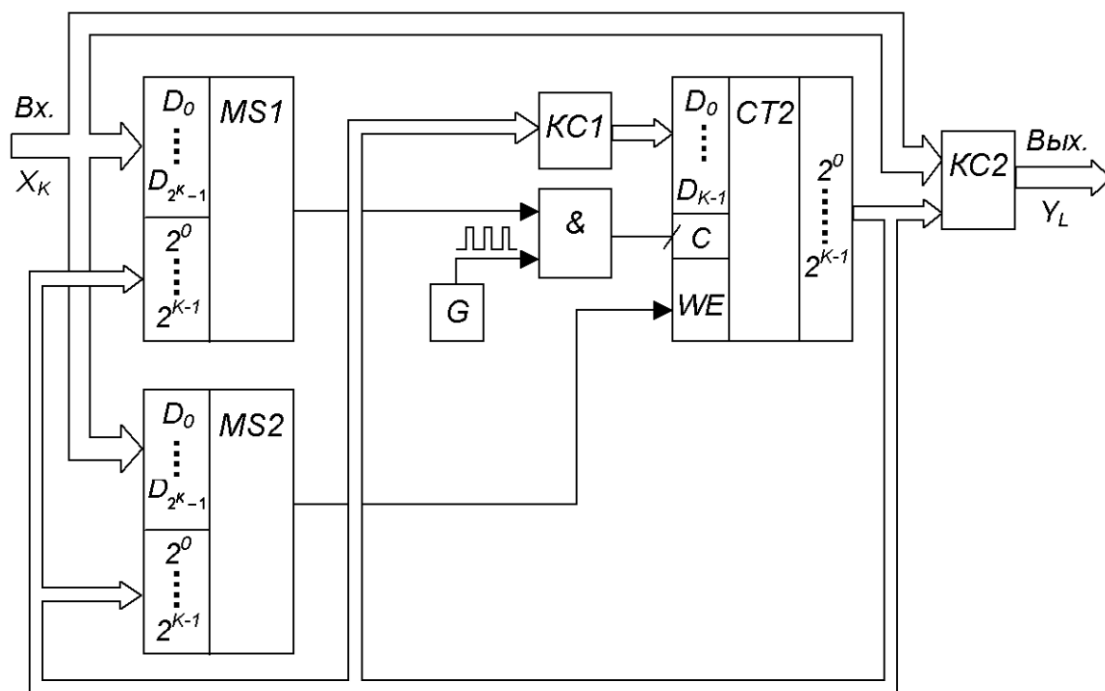


Рисунок 14.9 — Структурная схема синхронного автомата

Устройство и методика синтеза синхронных автоматов с наглядными примерами, изложены в [1, 4, 5]. В настоящем пособии остановимся лишь на подробностях построения синхронного автомата для выделения 3-ей полной паузы из импульсной последовательности U_G (см. рис. 14.1). Т. к. данный автомат необходимо построить по синхронному принципу и требуется выде-

лечь определенный фрагмент из периодической импульсной последовательности, то в качестве тактовых импульсов обязательно должен использоваться сигнал U_G . В противном случае привязка к фронтам (срезам) входной импульсной последовательности для выходных сигналов автомата будет потеряна.

Согласно [4], граф рассматриваемого автомата имеет вид рис. 14.10. При этом состояние $Q_3Q_2Q_1=001$ соответствует первому полному периоду сигнала U_G после прихода фронта U_S (первый импульс + первая пауза); состояние $Q_3Q_2Q_1=010$ – второму полному периоду сигнала U_G ; состояние $Q_3Q_2Q_1=011$ – третьему полному периоду сигнала U_G . Таким образом, выходной сигнал автомата (3-я пауза) формируется при его нахождении в состоянии $Q_3Q_2Q_1=011$. Т.к. необходимо выделить 3-ю паузу, то выходной сигнал автомата $F = \overline{Q_3}Q_2Q_1\overline{G}$.

Отметим, что для выделения полной паузы, необходимо, чтобы переключение автомата происходило по окончании паузы, или в момент начала действия импульса с генератора, т.е. по фронту сигнала с генератора G . Это осуществляется подачей на счетный вход приращения UP счетчика сигнала G . (Для выделения же с помощью синхронного автомата полного импульса, необходимо, чтобы его переход в новое состояние осуществлялся бы в момент среза импульса с генератора, т.е. по заднему фронту G . Это осуществляется подачей на счетный вход приращения UP счетчика сигнала \overline{G}).

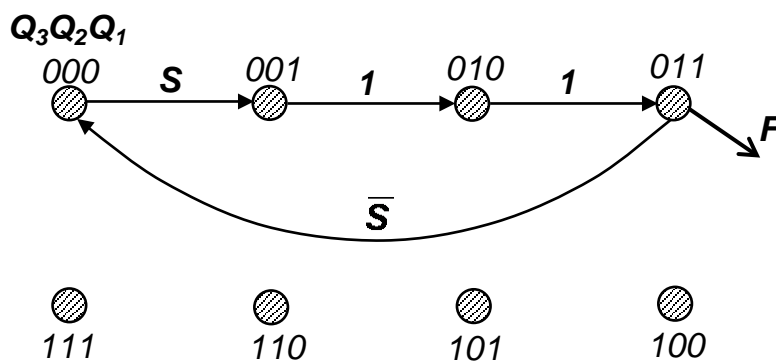


Рисунок 14.10 — Граф переходов синхронного автомата

Как видно из графа переходов синхронного автомата рис. 14.10, в нем присутствует один недвоичный переход: из состояния 011 в состояние 000. Остальные переходы двоичные (последовательные). Причем первый двоичный переход в автомате (из состояния 000 в состояние 001) осуществляется при возникновении управляющего сигнала S . В соответствии с методикой, изложенной в [1, 4, 5], на селектирующие входы двух мультиплексоров подается двоичный код номера состояния с выхода счетчика, а на входы данных – сигналы по которым осуществляется переход в графе ($S, 1, 1, 1$ — для входов $D_0...D_3$ мультиплексора двоичных переходов; $0, 0, 0, 0, \overline{S}$ — для вхо-

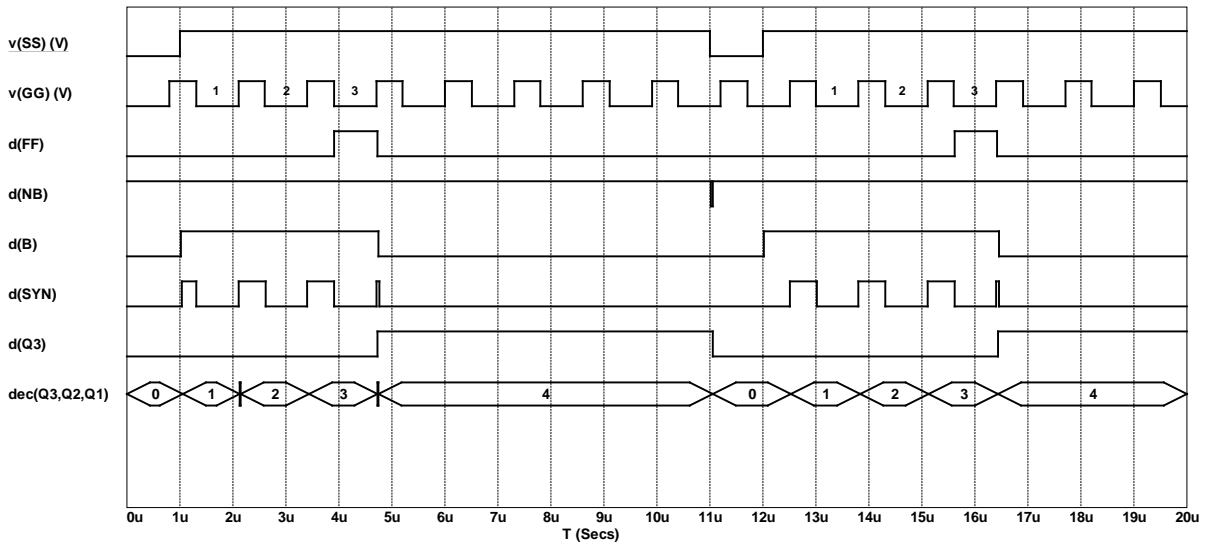


Рисунок 14.12 — Результаты имитационного моделирования синхронного автомата с недвоичными переходами (LR_05-2.CIR)

Рассматриваемое устройство (выделения 3-ей полной паузы при воздействии управляющего сигнала S) можно реализовать и как синхронный автомат с одними лишь двоичными (последовательными) переходами. При этом граф переходов будет иметь вид рис. 14.13.

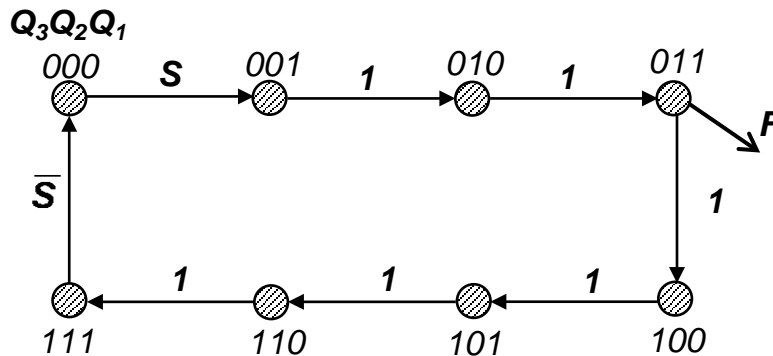


Рисунок 14.13 — Граф переходов синхронного автомата с одними лишь двоичными переходами

Сразу же следует оговорить следующее. Построенный по данному графу переходов автомат будет выделять третью полную паузу после каждого момента возникновения сигнала S в том лишь случае, если период сигнала S будет не меньше 8 периодов сигнала генератора G . Это необходимо для последовательного прохождения автомата через все состояния на графе переходов и возврата при снятии сигнала S (\bar{S}) в исходное нулевое состояние.

В соответствии с графом переходов (рис. 14.13) в автомате можно использовать лишь один мультиплексор двоичных переходов (рис. 14.14), на входы данных которого $D_0...D_7$ следует подать $S, 1, 1, 1, 1, 1, 1, \bar{S}$.

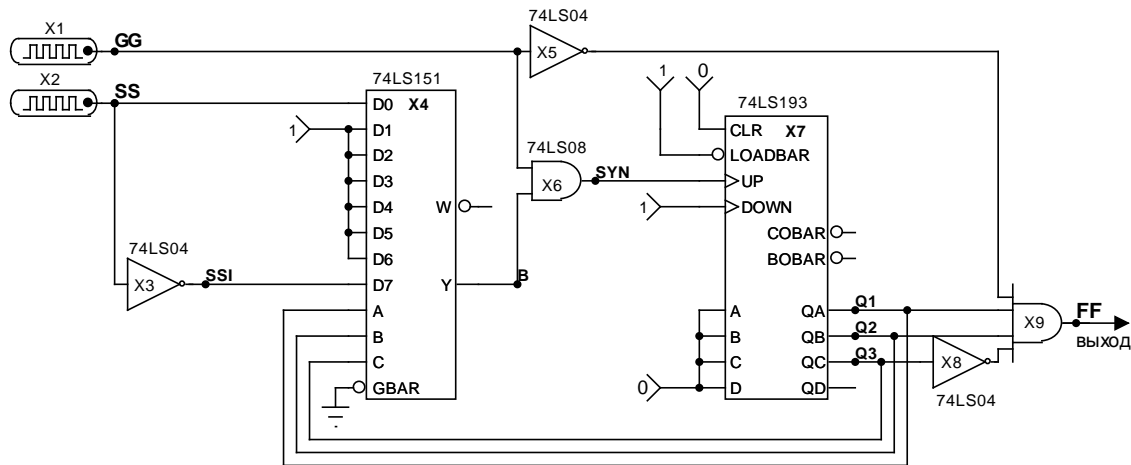


Рисунок 14.14 — Имитационная модель синхронного автомата с одними лишь двоичными переходами (LR_05-3.CIR)

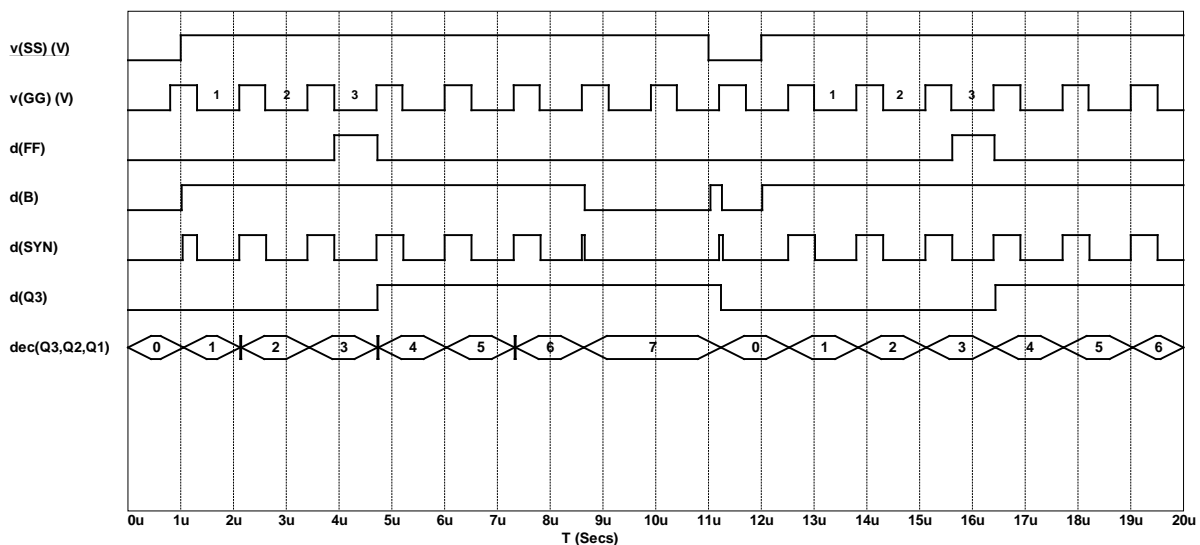


Рисунок 14.15 — Результаты имитационного моделирования синхронного автомата с одними лишь двоичными переходами (LR_05-3.CIR)

Следует отметить, что зачастую при построении автоматов с более сложным алгоритмом (графом переходов), чем рассмотренный выше, требуется вводить укоротитель импульса, подаваемого на инверсный вход разрешения параллельной загрузки счетчика *LoadBar* во избежание записи в него неправильного кода недвоичного перехода. Такие формирователи коротких импульсов, создаваемых из перепадов цифрового сигнала на выходе мультиплексора недвоичных переходов могут быть выполнены по схеме рис. 14.16, а, б. Обе схемы формируют короткий (длительностью примерно 25 нс) импульс низкого уровня, который может быть использован для сигнала разрешения параллельной загрузки счетчика. Первая схема создает короткий импульс из отрицательного перепада, а вторая — из положительного. Соответственно схемы могут быть подключены либо к инверсному

(рис. 14.16, а), либо к прямому (рис. 14.16, б) выходу мультиплексора недвоичных переходов.

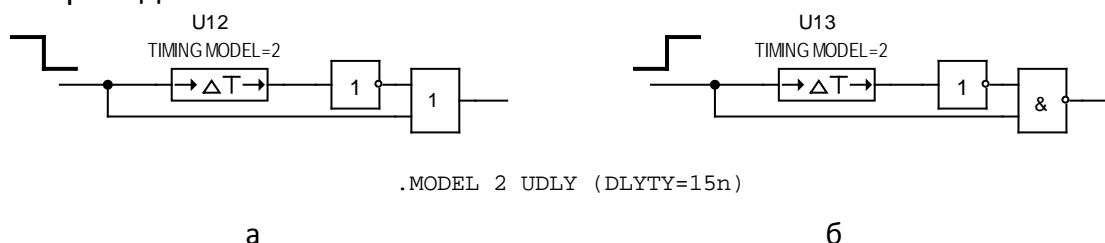


Рисунок 14.16 — Формирователи коротких импульсов низкого уровня:

а — из отрицательного перепада; б — из положительного перепада

Также иногда бывает необходимо вводить небольшую задержку (порядка 30-50 нс) для сигналов параллельного загружаемого в счетчик кода $P_N \dots P_1 P_0$, снимаемых с выходов комбинационной схемы КС1 (см. структурную схему синхронного автомата на рис. 14.9). Задержка необходима для того, чтобы необходимый код параллельной загрузки счетчика при недвоичном переходе не изменился раньше прихода короткого импульса параллельной загрузки с выхода мультиплексора недвоичных переходов.

Задержка цифрового сигнала выполняется цифровым компонентом Delay1, расположенном в библиотеке компонентов по адресу *Digital Primitives>Delay>Delay1*. Для задания необходимой задержки в окне атрибутов этого компонента необходимо задать имя модели (строка MODEL), а затем внизу в параметрах модели в позиции DLYTY — необходимое время задержки.

ЛИТЕРАТУРА

1. М.А. Амелина Конспект лекций по курсу «Цифровая техника» полный [ЦТ Лекции Амелина.pdf](#) и слайд [ЦТ Sliders Amelina.pdf](#) варианты. Комплект схем для моделирования в Micro-Cap, иллюстрирующий конспект лекций [ЦТ схемы.rar](#).
2. Амелина М.А., Амелин С.А. Программа схемотехнического моделирования Micro-Cap. Версии 9, 10. – Смоленск, СФ МЭИ, 2012. – 617 с., ил. [МС9-10 СФМЭИ.pdf](#).
3. Комплект схем для программы Micro-Cap решенных примеров из методических указаний лабораторного практикума [ЭПУ мет 2013 схемы.rar](#).
4. Троицкий Ю.В. Проектирование схем управления на базе микросхем повышенной степени интеграции. /Под ред. В.А. Циганкова. – М.: Моск. Энерг. ин-т, 1989. – 80 с.
5. Хоуп Г. Проектирование цифровых вычислительных устройств на интегральных схемах: Пер. с англ. М.: Мир, 1984.
6. Опадчий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника (полный курс): Учебник для вузов. Под ред. О.П. Глудкина. – М.: Горячая линия–Телеком, 2003. – 768 с.: ил.
7. Марченко А.Л. Основы электроники. Учебное пособие для вузов / Марченко. – М.: ДМК Пресс, 2008. – 296 с., ил.
8. Амелина М.А., Амелин С.А. Программа схемотехнического моделирования Micro-Cap 8. – М.: Горячая линия-Телеком, 2007. – 464 с.: ил.
9. Новожилов О.П. Основы цифровой техники / Учебное пособие. – М.: ИП РадиоСофт, 2004. – 528 с.: ил.
10. Угрюмов Е.П. Цифровая схемотехника: Учеб. Пособие для вузов. – СПб.: БХВ-Петербург, 2004. – 528 с.: ил.
11. Конспект лекций по курсу ЭПУ за 7-ой семестр полный [ЭПУ Лекции Амелина 1.pdf](#) и слайд [ЭПУ Sliders Amelina 1.pdf](#) варианты. Комплект схем для моделирования в Micro-Cap, иллюстрирующий конспект лекций [ЭПУ схемы.rar](#).
12. Цифровая обработка сигналов /А.Б. Сергиенко — СПб: Питер, 2003. — 608 с.: ил.
13. С.И. Баскаков Радиотехнические цепи и сигналы. Изд-е 3, перераб. и доп. – М.: Высшая школа, 2000.

14. Гоноровский И.С. Радиотехнические цепи и сигналы: Учебник для вузов. — 4-е изд. Перераб. и доп. — М.: Радио и связь, 1986. — 512 с.: ил.
15. Основы цифровой обработки сигналов: Курс лекций / Авторы: А. И. Соломина, Д. А. Улахович, С. М. Арбузов, Е. Б. Соловьева / Изд. 2-е испр. и перераб. — СПб.: БХВ-Петербург, 2005. — 768 с: ил.
16. В.Н. Гололобов Экскурсия по электронике: Москва 2008 [Гололобов 518-586 \(Proteus\).pdf](#).
17. Потемкин И.С. Функциональные узлы цифровой автоматики. — М.: Энергоатомиздат, 1988. — 320 с.: ил.
18. В.Л. Шило. Популярныe цифровые микросхемы: Справочник. — М.: Радио и связь, 1987. — 352 с.: ил.
19. В.Л. Шило. Популярныe микросхемы КМОП. Справочник. — М.: Издательство «Ягуар», 1993. — 64 с.: ил.
20. Таблица аналогов цифровых ИС [ЦИС аналоги обозначения.doc](#).
21. Сборник (ver1.0) Help & Manual Proteus в файле [Proteus Help.chm](#).
22. Ознакомительная информация по программе PROTEUS в файле [PROTEUS система моделирования схем.pdf](#).
23. Краткое описание примеров моделирования для программы PROTEUS, представленных фирмой-разработчиком (вложенных в инсталлятор) [Примеры PROTEUS \(SAMPLES\).doc](#)
24. Информация по PROTEUS с сайта KAZUS.RU в виде pdf и chm файлов см. архив [Help Proteus & PIC.rar](#).
25. Программа схемотехнического моделирования Micro-CAP, демо-версия: для диска C: [MC9 for C](#), [mc10 for C](#); для диска D: [MC9 for D](#), [mc10 for D](#).
26. Программа PROTEUS, демо-версия [Proteus.rar](#) (пароль архива ЭИМТ).

ПРИЛОЖЕНИЕ А

МИКРОСХЕМЫ СЕРИЙ КР1533 И КР1554 И ИХ АНАЛОГИ

Серия 1533	Аналог SN74
ЛА1	ALS20
ЛА2	ALS30
ЛА3	ALS00
ЛА4	ALS10
ЛА7	ALS22
ЛА8	ALS01
ЛА9	ALS03
ЛА10	ALS12
ЛЕ1	ALS02
ЛЕ4	ALS27
ЛИ1	ALS08
ЛИ2	ALS09
ЛИ3	ALS11
ЛИ4	ALS15
ЛИ6	ALS21
ЛЛ1	ALS32
ЛН1	ALS04
ЛН2	ALS05
ЛП5	ALS86
ЛП12	ALS136
ЛР4	LS55
ЛР11	LS51
ЛР13	LS54
ЛА21	ALS1000
ЛА22	ALS1020
ЛА23	ALS1003
ЛА24	ALS1010
ЛЕ10	ALS1002
ЛЕ11	ALS33
ЛИ8	ALS1008
ЛИ10	ALS1011
АП3	ALS240
АПМ	ALS241
АП3	ALS244
АП6	ALS245
АП9	ALS640
АП14	ALS465

Серия 1533	Аналог SN74
ЛЛ4	ALS1032
ЛН8	ALS1004
ЛН10	ALS1005
ЛП8	LS125
ЛП16	ALS1034
ЛП17	ALS1035
ТВ6	LS107
ТВ9	ALS112
ТВ10	ALS113
ТВ11	ALS114
ТВ15	ALS109
ТЛ2	LS14
ТМ2	ALS74
ТМ7	LS75
ТМ8	ALS175
ТМ9	ALS174
ТР2	LS279
ИЕ2	LS90
ИЕ5	LS93
ИЕ6	ALS192
ИЕ7	ALS193
ИЕ9	ALS160
ИЕ10	ALS161
ИЕ11	ALS162
ИЕ12	ALS190
ИЕ13	ALS191
ИЕ18	ALS163
ИЕ19	LS393
ИР8	ALS164
ИР9	ALS165
ИР10	ALS166
АП15	ALS466
АП16	ALS643
ИП6	ALS242
ИП7	ALS243
ЛН7	ALS368
АГ3	LS123

Серия 1533	Аналог SN74
ИР13	198
ИР15	LS173
ИР16	LS295
ИР22	ALS373
ИР23	ALS374
ИР24	ALS299
ИР26	LS670
ИР27	LS377
ИР29	ALS323
ИР30	ALS259
ИР32	LS170
ИР33	ALS573
ИР34	ALS873
ИР35	ALS273
ИР37	ALS574
ИР38	ALS874
КП2	ALS153
КП7	ALS151
КП11А	ALS257
КП12	ALS253
КП13	LS298
КП14А	ALS258
КП15	ALS251
КП16	ALS157
КП17	ALS353
КП18	ALS158
КП19	ALS352
ИД3	LS154
ИД4	LS155
ИД7	ALS138
ИД14	ALS139
ИП3	LS181
ИП4	S182
ИП5	LS280
СП1	LS85
ЛП3	-
ИР39	-

Серия 1554	Аналог
ЛА1	74АС20
ЛА3	74АС00
ЛА4	74АС10
ЛЕ1	74АС02
ЛЕ4	74АС27
ЛИ1	74АС08
ЛИ6	74АС21
ЛИ9	74АС34
ЛЛ1	74АС32
ЛН1	74АС04
ЛП5	74АС86
АП3	74АС240
АП4	74АС241
АП5	74АС244
АП6	74АС245

Серия 1554	Аналог
АП10	74АС640
АП20	74АС646
КП2	74АС153
КП11	74АС257
КП12	74АС253
КП14	74АС258
КП16	74АС157
КП18	74АС158
ИР22	74АС373
ИР23	74АС374
ИР24	74АС299
ИР29	74АС323
ИР35	74АС273
ИР40	74АС533
ИР41	74АС534

Серия 1554	Аналог
ИР46	НС4015
ИР47	НС4006
ИР51	НС4035
ТВ9	74АС112
ТВ15	74АС109
ТМ2	74АС74
ТМ8	74АС175
ТМ9	74АС174
ИЕ6	74АС192
ИЕ7	74АС193
ИЕ10	74АС161
ИЕ18	74АС163
ИЕ23	НС4520
ИД14	74АС139
ИП5	74АС280

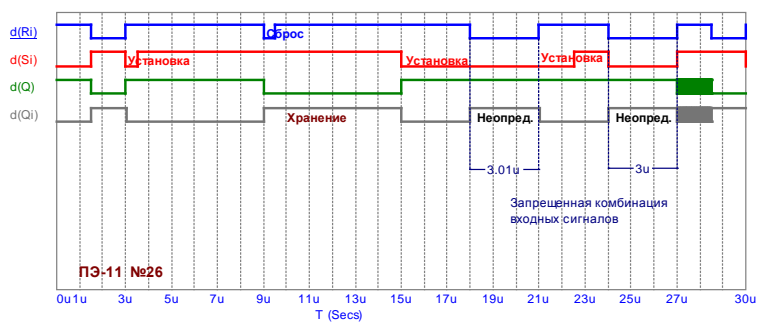
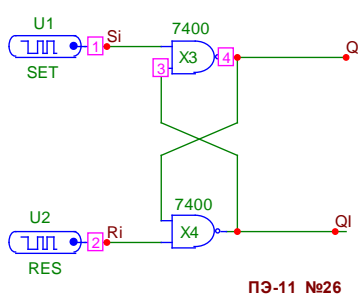
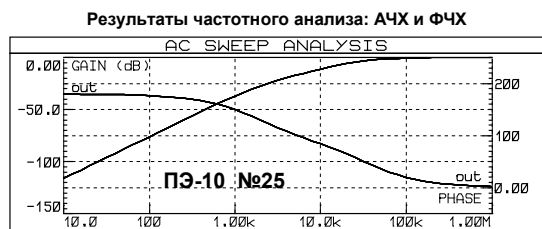
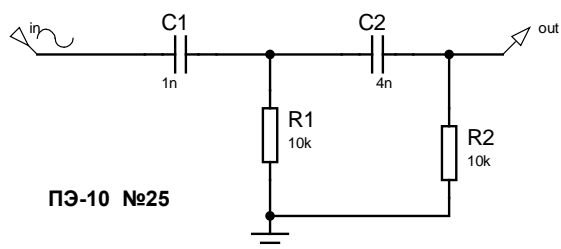
ПРИЛОЖЕНИЕ Б

Коды

Десятичное число	Шестнадцатичное число	Двоично-десятичные эквиваленты в различных кодах								Двоичный код 8-4-2-1	Код Грея
		Несамодополняющиеся двоично-десятичные коды					Самодополняющиеся двоично-десятичные коды				
		Код 8-4-2-1	Код 2-4-2-1	Код 4-2-2-1	Код 5-2-1-1	Код 5-4-2-1	Код 2-4-2-1	Код 4-2-2-1	код с избытком 3		
0	0	0000	0000	0000	0000	0000	0000	0000	0011	0000	0000
1	1	0001	0001	0001	0001	0001	0001	0001	0100	0001	0001
2	2	0010	0010	0010	0011	0010	0010	0010	0101	0010	0011
3	3	0011	0011	0011	0101	0011	0011	0101	0110	0011	0010
4	4	0100	0100	0110	0111	0100	0100	0110	0111	0100	0110
5	5	0101	0101	0111	1000	1000	1011	1001	1000	0101	0111
6	6	0110	0110	1010	1001	1001	1100	1010	1001	0110	0101
7	7	0111	0111	1011	1011	1010	1101	1101	1010	0111	0100
8	8	1000	1110	1110	1101	1011	1110	1110	1011	1000	1100
9	9	1001	1111	1111	1111	1100	1111	1111	1100	1001	1101
10	A									1010	1111
11	B									1011	1110
12	C									1100	1010
13	D									1101	1011
14	E									1110	1001
15	F									1111	1000

ПРИЛОЖЕНИЕ В

ОБРАЗЦЫ ОФОРМЛЕНИЯ РЕЗУЛЬТАТОВ МОДЕЛИРОВАНИЯ



Учебно-методическое издание

*Амелина Марина Аркадьевна
Троицкий Юрий Валентинович*

АНАЛИЗ И СИНТЕЗ ЦИФРОВЫХ И СМЕШАННЫХ
АНАЛОГО-ЦИФРОВЫХ УСТРОЙСТВ

Лабораторный практикум
по курсу
«Электронные промышленные устройства»

Технический редактор М.А. Андреев
Корректор Л.И. Чурлина

Темплан издания филиала МЭИ в г. Смоленске, 2016 г., учебн.
Подписано в печать . 2016
Формат бумаги 60×84 1/16. Тираж 30 экз. Печ. л. 7,8. Усл. печ. л. 7,27.

Издательский сектор филиала МЭИ в г. Смоленске
214013 г. Смоленск, Энергетический проезд, 1