Universidad de San Carlos de Guatemala Facultad de Ingeniería Escuela de Ciencias y Sistemas Organización Computacional

Ing. Fernando Paz

Auxiliar: BrayanPrado

PRACTICA 2 LogicCalc

Sergio Emilio de León Búcaro 201800673

Claudia Paola Alonzo Hernández 201902246

Alberto Josué Hernandez Armas 201903553

Jennifer Yulissa Lourdes Taperio Manuel 202103763

Melvin Alexander Valencia Estrada 202111556

Harold Alejandro Sánchez Hernández 202200100

INTRODUCCION

En el ámbito de la electrónica digital, los bloques MSI (Medium Scale Integration) desempeñan un papel crucial en la construcción de circuitos complejos. En particular, los bloques MSI tipo aritmético son esenciales para realizar operaciones básicas eficientes y confiables. Este proyecto, encomendado por Intel Corporation, tiene como objetivo construir una Unidad Aritmética Lógica Básica (ALU) para una calculadora llamada "LogicCalc".

La ALU debe ser capaz de realizar operaciones aritméticas y lógicas con números binarios de 4 bits. Los bloques digitales combinacionales MSI tipo aritmético serán diseñados para realizar operaciones matemáticas utilizando compuertas lógicas, registros y otros componentes digitales. establecen objetivos específicos, como aprender Multiplexores, Demultiplexores, funcionamiento de Comparadores y Decodificadores, así como construir un diseño óptimo utilizando la menor cantidad de dispositivos posible.

La descripción detalla las operaciones que la ALU debe llevar a cabo, incluyendo suma, resta, multiplicación, elevar al cuadrado o al cubo, y operaciones lógicas como AND, OR, XOR, y NOT. También se especifican requisitos como la presentación de resultados en Displays de 7 Segmentos y LEDs, según la unidad (aritmética, lógica o comparativa) que esté ejecutando la operación.

La metodología de trabajo establece pautas para la documentación, simulación en Proteus, implementación física en placa, y la presentación de la práctica. Se enfatiza la importancia del orden y claridad en el circuito, y se establecen consideraciones sobre penalizaciones por incumplimiento de reglas o normativas

OBJETIVOS

General:

Desarrollar una Unidad Aritmética Lógica Básica (ALU) eficiente y versátil, cumpliendo con los requisitos especificados para la calculadora "LogicCalc" de Intel Corporation.

Específicos:

Aprender el funcionamiento detallado de los Multiplexores, Demultiplexores, Comparadores y Decodificadores en el contexto de la electrónica digital, para optimizar su implementación en la ALU.

Construir un diseño óptimo de la ALU, minimizando la cantidad de dispositivos utilizados, para lograr eficiencia y reducir la complejidad del circuito.

Comprender y aplicar de manera efectiva las funciones booleanas y los Mapas de Karnaugh en la formulación de las operaciones aritméticas y lógicas, garantizando una implementación coherente y precisa en la ALU.

DESCRIPCION DEL PROBLEMA

En el marco de la electrónica digital, se plantea el desarrollo de una Unidad Aritmética Lógica Básica (ALU) para la calculadora "LogicCalc", bajo el encargo de Intel Corporation. La ALU debe ser capaz de ejecutar operaciones aritméticas y lógicas con números binarios de 4 bits, desempeñando un papel fundamental en la construcción de circuitos complejos. Este proyecto se presenta como un desafío técnico y conceptual, con requisitos específicos para garantizar la eficiencia y confiabilidad de las operaciones.

La necesidad de construir un diseño óptimo, minimizando la cantidad de dispositivos, agrega un nivel adicional de complejidad y desafío al proyecto.

Los requisitos detallados incluyen la implementación de operaciones como suma, resta, multiplicación, elevar al cuadrado o al cubo, y operaciones lógicas como AND, OR, XOR y NOT. Además, se especifica la presentación de resultados en Displays de 7 Segmentos y LEDs, según la unidad (aritmética, lógica o comparativa) que esté ejecutando la operación. La ALU debe ser capaz de manejar la validación de resultados, considerando condiciones especiales para la resta y la multiplicación, y mostrar mensajes de error en caso necesario.

La unidad comparativa, encargada de realizar cálculos comparativos entre las entradas de la ALU, añade otra dimensión al proyecto. La presentación visual mediante LEDs de diferentes colores para cada unidad operativa (aritmética, lógica) agrega una capa adicional de complejidad y requerimientos estéticos.

PROCESO TEORICO

1. Diseño de Operaciones:

Para cada operación (suma, resta, multiplicación, etc.), realizar un análisis teórico de las funciones booleanas y las operaciones lógicas involucradas. Utilizar Mapas de Karnaugh para simplificar y optimizar las expresiones booleanas.

2. Selección de Componentes:

Elegir los componentes adecuados para cada operación, como compuertas lógicas, registros, multiplexores, demultiplexores, comparadores, decodificadores, displays de 7 segmentos y LEDs. Asegurarse de que estos componentes cumplan con los requisitos del proyecto y estén permitidos según las especificaciones.

3. Diseño de Circuitos:

Utilizar diagramas de bloques y esquemas para representar visualmente la estructura del ALU. Diseñar subcircuitos para cada operación, asegurándose de que los resultados se direccionen correctamente hacia los displays y LEDs según las especificaciones.

4. Implementación de Controladores:

Diseñar controladores que manejen la selección de operaciones según la tabla de control proporcionada. Estos controladores deben dirigir las señales y habilitar los subcircuitos correspondientes en el momento adecuado.

Simulación en Proteus:

Realizar simulaciones detalladas en Proteus para verificar el funcionamiento teórico del circuito. Asegurarse de que los resultados sean coherentes con las expectativas y que se cumplan los requisitos del proyecto.

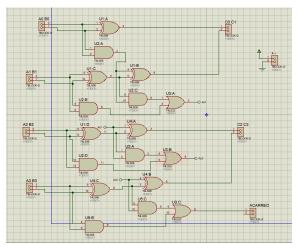
6. Construcción en Placa de Circuito:

Implementar físicamente el circuito en una placa de circuito, asegurándose de seguir el diseño teórico. Construir circuitos específicos, como sumadores y restadores, y conectarlos según el esquema general del ALU.

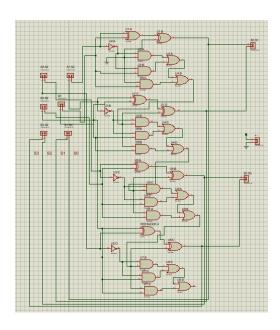
DIAGRAMAS DE CIRCUITOS

Circuitos Unidad Aritmética

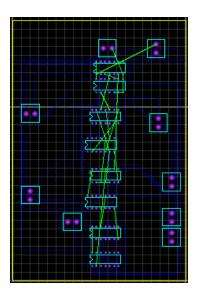
Suma:

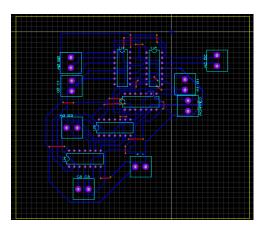


Resta:

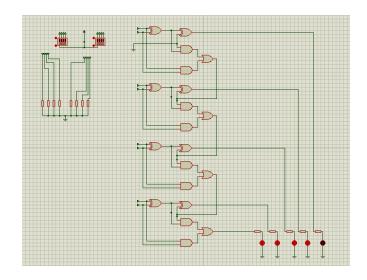


Circuito de las Placas Suma y Resta

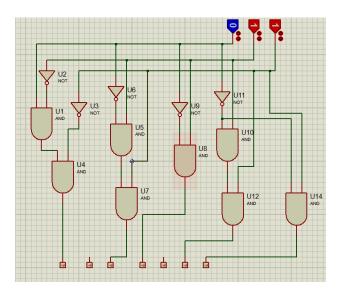




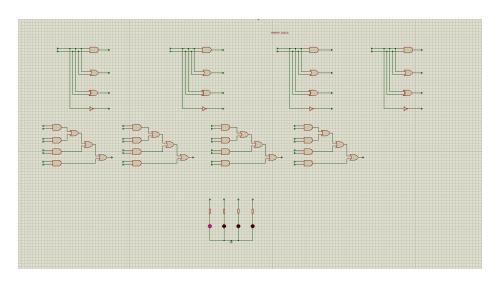
Multiplicación:



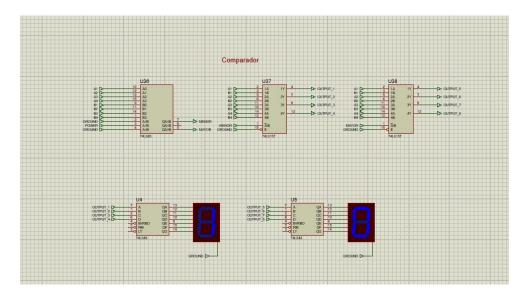
Número Elevado:



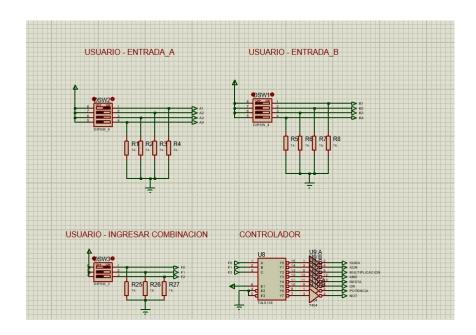
Circuitos Unidad Lógica



Unidad Comparativa



Controlador



EQUIPO UTILIZADO

Cantidad	Equipo (Componente)	
18	Placas de Prueba	
20	Leds	
25 mts	Cable	
6	Compuerta Lógica AND	
3	Compuerta Lógica OR	
3	Compuerta Lógica NOT	
3	Compuerta Lógica XOR	
5	Dipswitch	
3	Comparador	
2	Decoder	
7	Sumador	
2	Multiplexores	
2	Demultiplexores	

PRESUPUESTO

Cantidad	Precio unitario	Cantidad	Total
Placa de pruebas	Q35	8	Q280.00
Leds	Q1	30	Q30
Cable	Q3	30 mts	Q90
Compuerta Lógica AND	Q5	10	Q50
Compuerta Lógica OR	Q5	10	Q50
Compuerta Lógica NOT	Q5	10	Q50
Compuerta Lógica XOR	Q5	5	Q25
Dipswitch	Q3	5	Q15
Comparador 7485	Q14	3	Q42
Decoder 7447	Q11	2	Q22
Sumador 7483	Q13	11	Q143
Multiplexores 74157	Q7	2	Q14
Demultiplexores 74138	Q7	4	Q28
Total en componentes electrónicos			Q839

APORTE DE CADA INTEGRANTE

ESTUDIANTE	APORTE		
Sergio Emilio de León	Compra de componentes,		
Búcaro	realizo diagrama en		
	proteus, segmentos en		
	protoboard, trabajo escrito y		
	placas		
Claudia Paola Alonzo	Compra de componentes,		
Hernández	realizo diagrama en		
	proteus, segmentos en		
	protoboard, trabajo escrito		
Alberto Josué Hernández	Compra de componentes,		
Armas	realizo diagrama en		
	proteus, segmentos en		
	protoboard, trabajo escrito y		
Jennifer Yulissa Lourdes	placas		
	Compra de componentes, realizo diagrama en		
Taperio Manuel	realizo diagrama en proteus, segmentos en		
	protoboard, trabajo escrito		
Melvin Alexander Valencia	Compra de componentes,		
Weiviii / tiexariaei vaieriola	realizo diagrama en		
	proteus, segmentos en		
	protoboard, trabajo escrito y		
	placas		
Harold Alejandro Sanchez	Compra de componentes,		
Hernandez	realizo diagrama en		
	proteus, segmentos en		
	protoboard, trabajo escrito y		
	placas		

CONCLUSIONES

- Se destaco la importancia de combinar conocimientos en electrónica digital, lógica booleana y diseño de circuitos para desarrollar una Unidad Aritmética Lógica (ALU) efectiva. La comprensión detallada de componentes y funciones booleanas es clave.
- Se logro construir circuitos específicos en placa y la implementación total del ALU a la simulación y la implementación física.
- La coherencia entre la simulación en Proteus y la implementación física en placa es crucial. En el circuito se destaca la importancia de una aproximación práctica.

ANEXOS

Video del Circuito
 https://www.youtube.com/watch?si= zSc8tf0LZyljHRX&v=hJc5sGwgws0&feature=youtu.b
 <u>e</u>

Fotografías del Circuito

