

Introducción a los Sistemas Operativos / Conceptos de Sistemas Operativos

Administración de Memoria – I



- ❑ Versión: Agosto 2025
- ❑ Palabras Claves: Procesos, Espacio de Direcciones, Memoria, Seguridad, Paginación, Segmentación Fragmentación

Algunas diapositivas han sido extraídas de las ofrecidas para docentes desde el libro de Stallings (Sistemas Operativos) y el de Silberschatz (Operating Systems Concepts). También se incluyen diapositivas cedidas por Microsoft S.A.



Memoria

- ❑ La organización y administración de la “*memoria principal*” es uno de los factores más importantes en el diseño de los S. O.
- ❑ Los programas y datos deben estar en el almacenamiento principal para:
 - ❑ Poderlos ejecutar.
 - ❑ Referenciarlos directamente.



Memoria *(cont.)*

- ❑ El SO debe:
 - ❑ Llevar un registro de las partes de memoria que se están utilizando y de aquellas que no.
 - ❑ Asignar espacio en memoria principal a los procesos cuando estos la necesitan.
 - ❑ Libera espacio de memoria asignada a procesos que han terminado.
- ❑ Se espera de un S.O. un uso eficiente de la memoria con el fin de alojar el mayor número de procesos



Memoria *(cont.)*

- ❑ El S.O. debe:
 - ❑ Lograr que el programador se abstraiga de la
alocación de los programas
 - ❑ Brindar seguridad entre los procesos para que
unos no accedan a secciones privadas de otros
 - ❑ Brindar la posibilidad de acceso compartido a
determinadas secciones de la memoria (librerías,
código en común, etc.)
 - ❑ Garantizar la performance del sistema



Administración de Memoria

- División Lógica de la Memoria Física para alojar múltiples procesos
 - Garantizando protección
 - Depende del mecanismo provisto por el HW
- Asignación eficiente
 - Contener el mayor numero de procesos para garantizar el mayor uso de la CPU por los mismos



Requisitos

□ Reubicación

- ✓ El programador no debe ocuparse de conocer donde será colocado en la Memoria RAM
- ✓ Mientras un proceso se ejecuta, puede ser sacado y traído a la memoria (swap) y, posiblemente, colocarse en diferentes direcciones.
- ✓ Las referencias a la memoria se deben “traducir” según ubicación actual del proceso.



Requisitos (cont).

□ Protección

- ✓ Los procesos NO deben referenciar – acceder – a direcciones de memoria de otros procesos
 - Salvo que tengan permiso
- ✓ El chequeo se debe realizar durante la ejecución:
 - ♦ NO es posible anticipar todas las referencias a memoria que un proceso puede realizar.



Requisitos (cont).

□ Compartición

- ✓ Permitir que varios procesos accedan a la misma porción de memoria.
 - ♦ Ej: Rutinas comunes, librerías, espacios explícitamente compartidos, etc.
- ✓ Permite un mejor uso – aprovechamiento – de la memoria RAM, evitando copias innecesarias (repetidas) de instrucciones

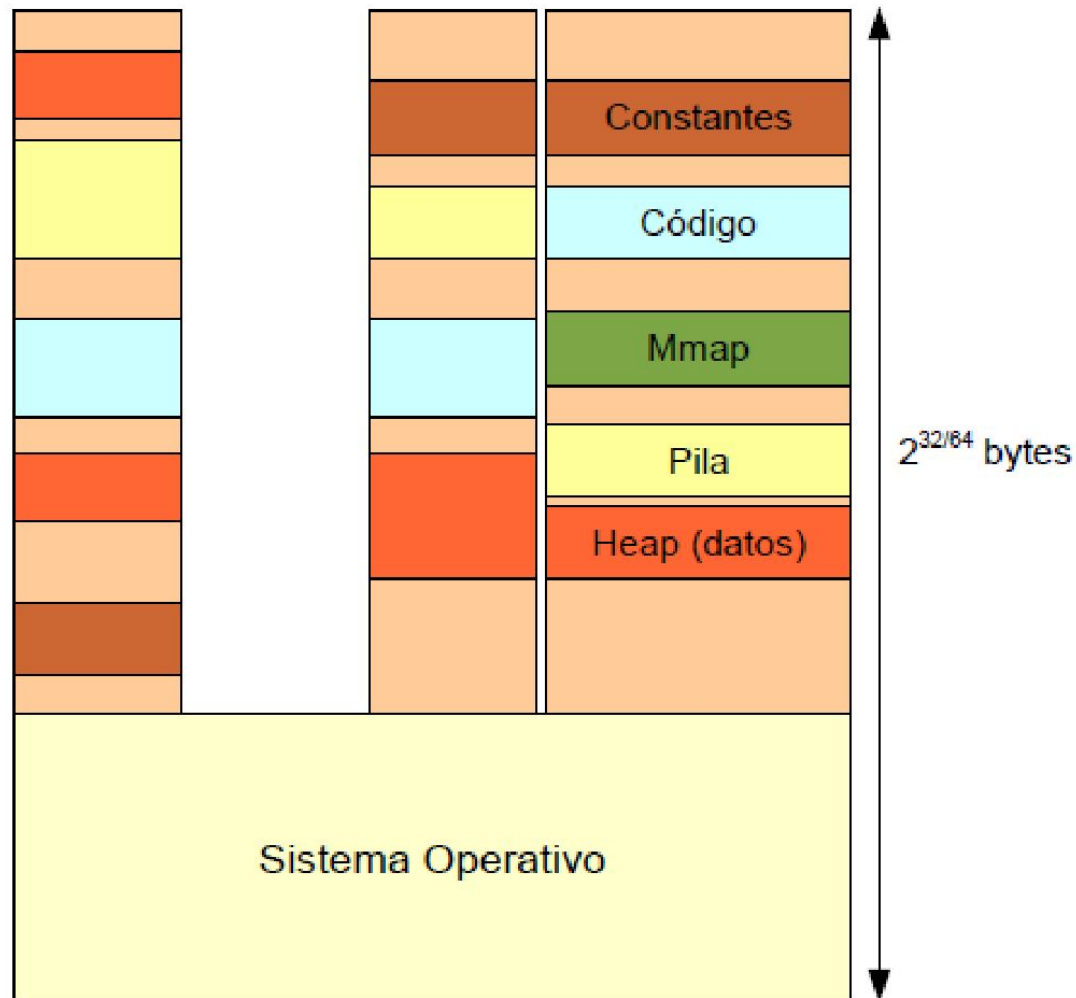


Abstracción - Espacio de Direcciones

- Rango de direcciones (a memoria) posibles que un proceso puede utilizar para direccionar sus instrucciones y datos.
- El tamaño depende de la Arquitectura del Procesador
 - ✓ 32 bits: $0 \dots 2^{32} - 1$
 - ✓ 64 bits: $0 \dots 2^{64} - 1$
- Es independiente de la ubicación “real” del proceso en la Memoria RAM



Abstracción -Espacio de Direcciones (cont.)



Direcciones

□ Lógicas

- ✓ Referencia a una localidad de memoria independiente de la asignación actual de los datos en la memoria.
- ✓ Representa una dirección en el “Espacio de Direcciones del Proceso”

□ Físicas

- ✓ Referencia una localidad en la Memoria Física (RAM)
 - Dirección absoluta

En caso de usar direcciones Lógicas, es necesaria algún tipo de conversión a direcciones Físicas.



Conversión de Direcciones

Una forma simple de hacer esto es utilizando registros auxiliares

- ❑ Registro Base

- ✓ Dirección de comienzo del Espacio de Direcciones del proceso en la RAM

- ❑ Registro Limite

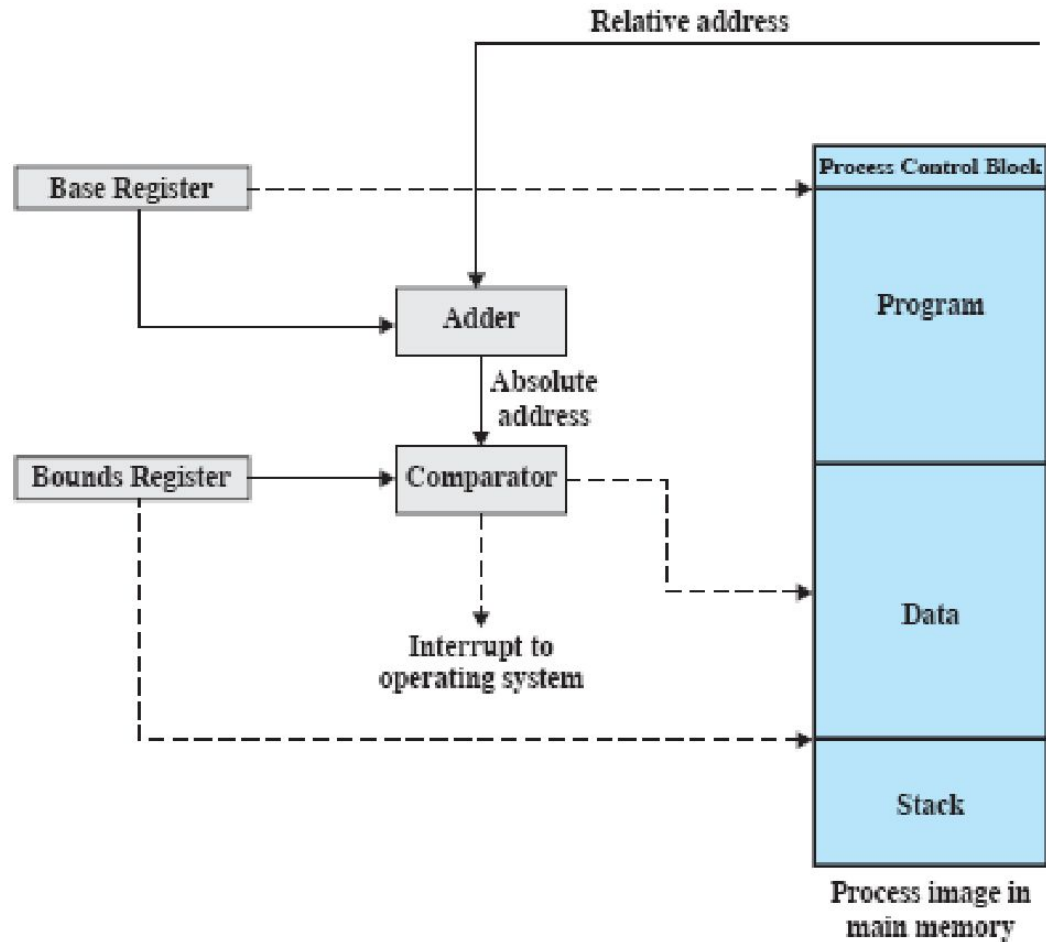
- ✓ Dirección final del proceso o medida del proceso – Tamaño de su Espacio de Direcciones

- ❑ Ambos valores se fijan cuando el espacio de direcciones del proceso es cargado a memoria.

- ❑ Varían entre procesos (Context Switch)



Direcciones (cont.)



Dir. Lógicas vs. Físicas

- Si la CPU trabaja con direcciones lógicas, para acceder a memoria principal, se deben transformar en direcciones físicas.
 - Resolución de direcciones (address-binding): transformar la dirección lógica en la dirección física correspondiente

- Resolución en momento de compilación (Archivos .com de DOS) y en tiempo de carga
 - ✓ Direcciones Lógicas y Físicas son idénticas
 - ✓ Para reubicar un proceso es necesario recompilarlo o recargarlo.



Dir. Lógicas vs. Físicas

- Resolución en tiempo de ejecución
 - ✓ Direcciones Lógicas y Físicas son diferentes
 - ✓ Direcciones Lógicas son llamadas “Direcciones Virtuales”
 - ✓ La reubicación se puede realizar fácilmente
 - ✓ El mapeo entre “Virtuales” y “Físicas” es realizado por hardware
 - Memory Management Unit (MMU)

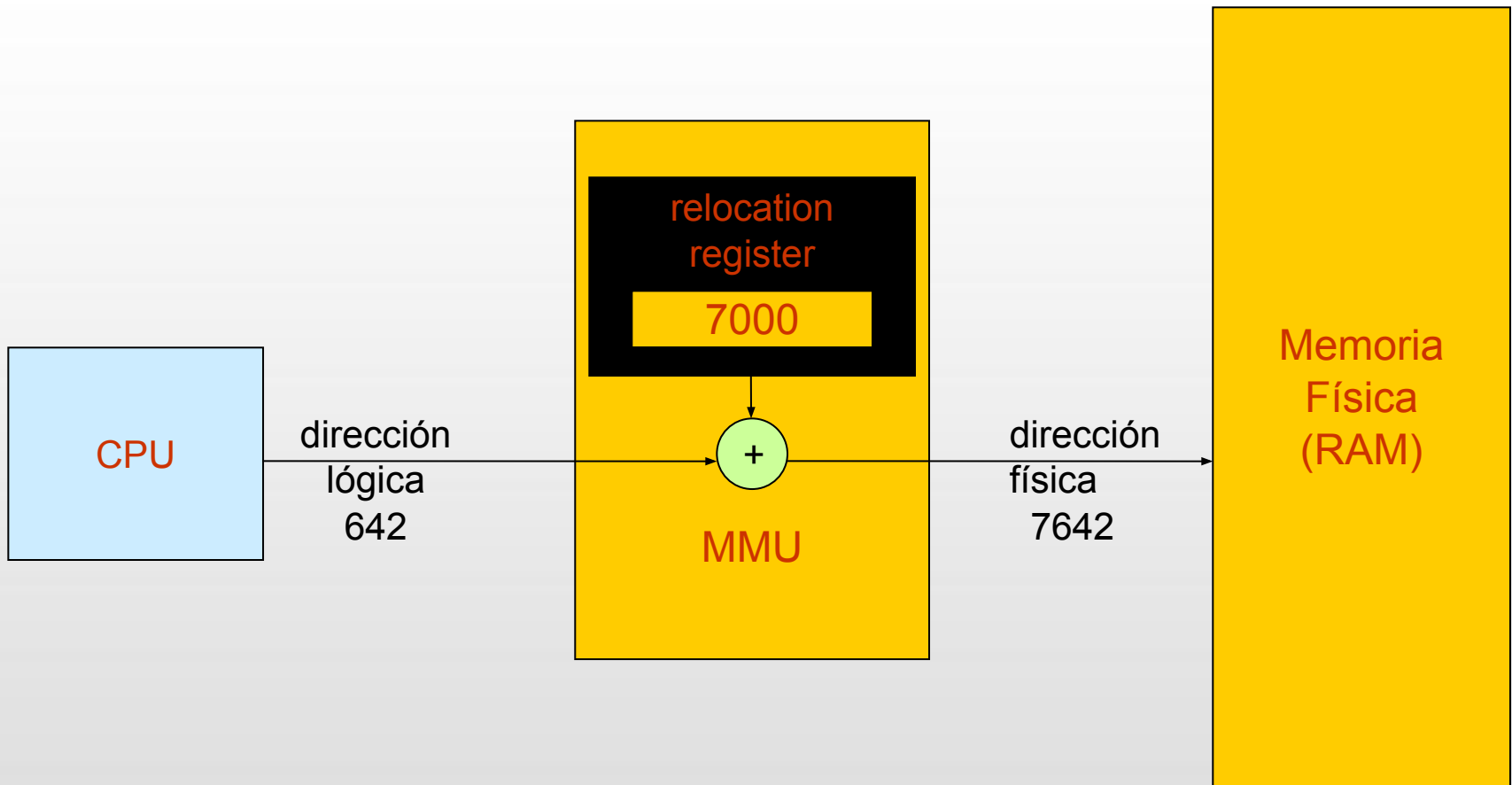


Memory Management Unit (MMU)

- Dispositivo de Hardware que mapea direcciones virtuales a físicas
 - ✓ Es parte del Procesador
 - ✓ Re-programar el MMU es una operación privilegiada
 - solo puede ser realizada en Kernel Mode
- El valor en el “registro de realocación” es sumado a cada dirección generada por el proceso de usuario al momento de acceder a la memoria.
 - ✓ Los procesos nunca usan direcciones físicas



MMU



Mecanismos de asignación de memoria

- Particiones Fijas: El primer esquema implementado
 - ✓ La memoria se divide en particiones o regiones de tamaño Fijo (pueden ser todas del mismo tamaño o no)
 - ✓ Alojan un proceso cada una
 - ✓ Cada proceso se coloca de acuerdo a algún criterio (First Fit, Best Fit, Worst Fit, Next Fit) en alguna partición
- Particiones dinámicas: La evolución del esquema anterior
 - ✓ Las particiones varían en tamaño y en número
 - ✓ Alojan un proceso cada una
 - ✓ Cada partición se genera en forma dinámica del tamaño justo que necesita el proceso

¿Qué problemas se generan en cada caso?



Fragmentación

- ❑ La fragmentación se produce cuando una localidad de memoria no puede ser utilizada por no encontrarse en forma contigua
- ❑ **Fragmentación Interna:**
 - ✓ Se produce en el esquema de particiones Fijas
 - ✓ Es la porción de la partición que queda sin utilizar
- ❑ **Fragmentación Externa:**
 - ✓ Se produce en el esquema de particiones dinámicas
 - ✓ Son huecos que van quedando en la memoria a medida que los procesos finalizan
 - ✓ Al no encontrarse en forma contigua puede darse el caso de que tengamos memoria libre para alojar un proceso, pero que no la podamos utilizar
 - ✓ Para solucionar el problema se puede acudir a la compactación, pero es muy costosa



Problemas del esquema

- El esquema de Registro Base + Limite presenta problemas:
 - Necesidad de almacenar el Espacio de Direcciones de forma continua en la Memoria Física
 - Los primeros SO definían particiones fijas de memoria, luego evolucionaron a particiones dinámicas
 - Fragmentación
 - Mantener “partes” del proceso que no son necesarias
 - Los esquemas de particiones fijas y dinámicas no se usan hoy en día
- Solución:
 - Segmentación
 - Paginación

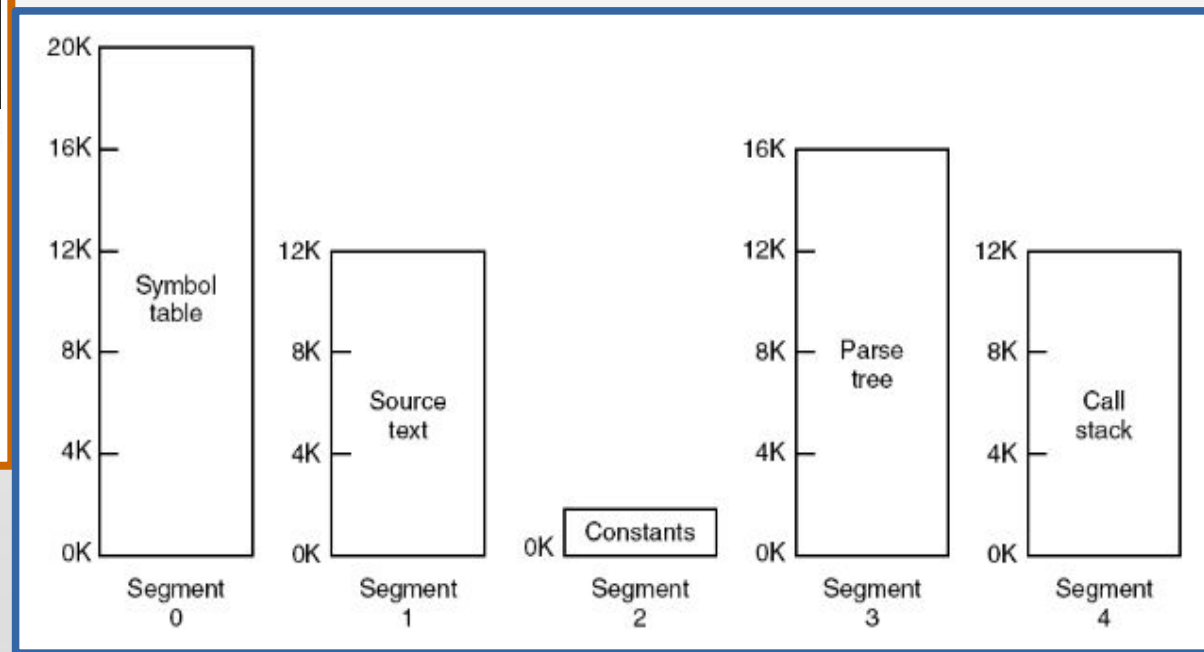
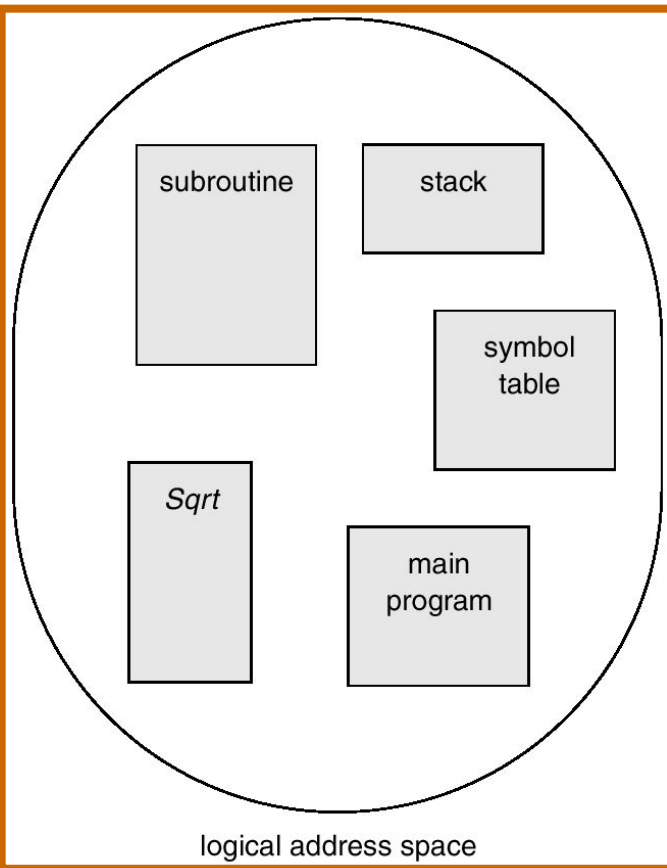


Segmentación

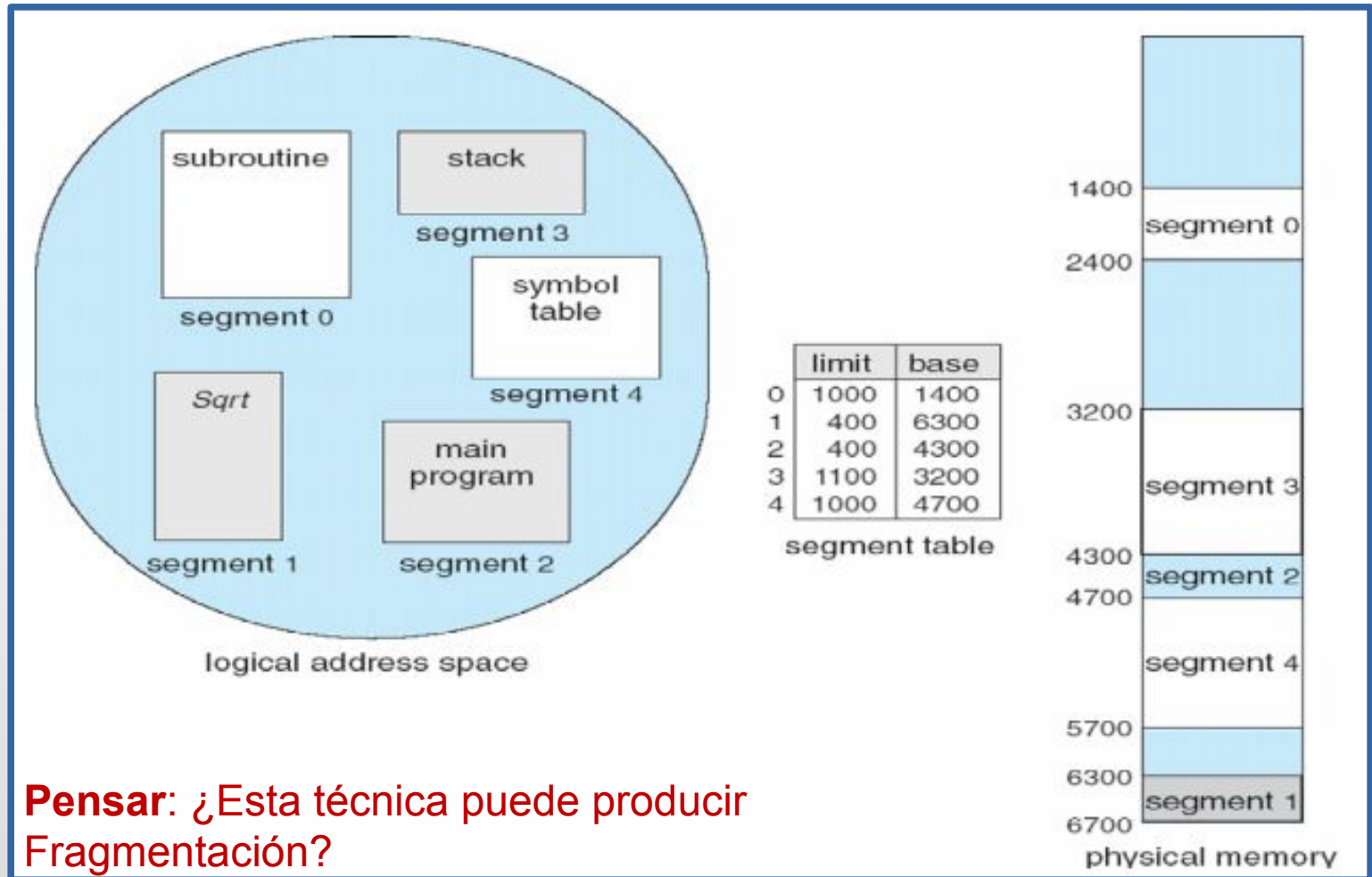
- ❑ Esquema que se asemeja a la “visión del usuario”. El programa se divide en partes/secciones
- ❑ Un Proceso es una colección de segmentos. Un segmento es una unidad lógica como:
 - ✓ Programa Principal, Procedimientos y Funciones, variables locales y globales, stack, etc.
- ❑ Puede causar Fragmentación



Programa desde la visión del usuario



Ejemplo de Segmentación



Segmentación (cont.)

- Todos los segmentos de un programa pueden no tener el mismo tamaño (código, datos, rutinas).
- Las direcciones Lógicas consisten en 2 partes:
 - ✓ Selector de Segmento
 - ✓ Desplazamiento dentro del segmento



Segmentación (cont.) - Arquitectura

□ Tabla de Segmentos (por proceso!)

✓ Permite mapear la dirección lógica en física. Cada entrada contiene:

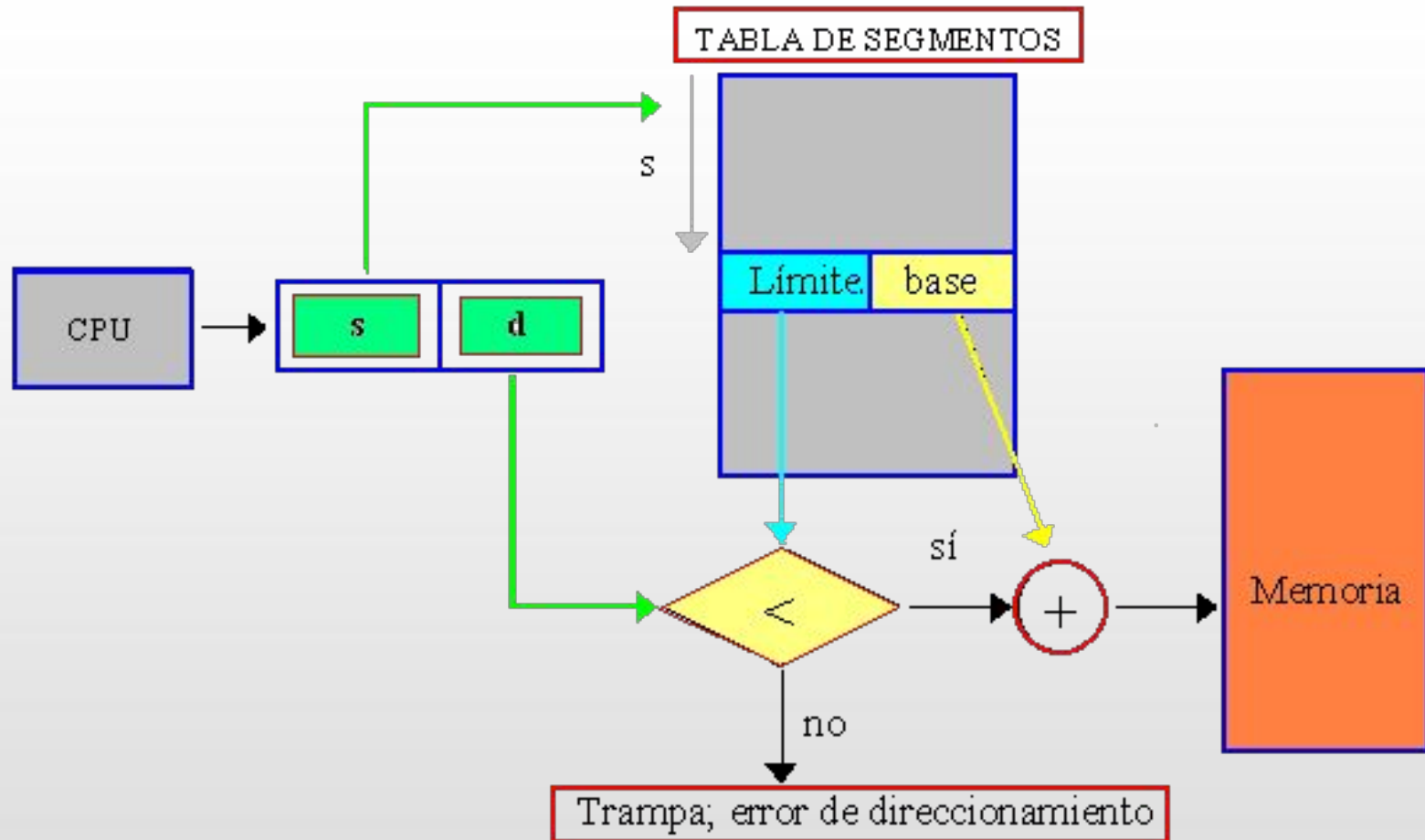
- ◆ Base: Dirección física de comienzo del segmento en RAM
- ◆ Limit: Longitud del Segmento

□ *Segment-table base register (STBR)*: apunta a la ubicación de la tabla de segmentos.

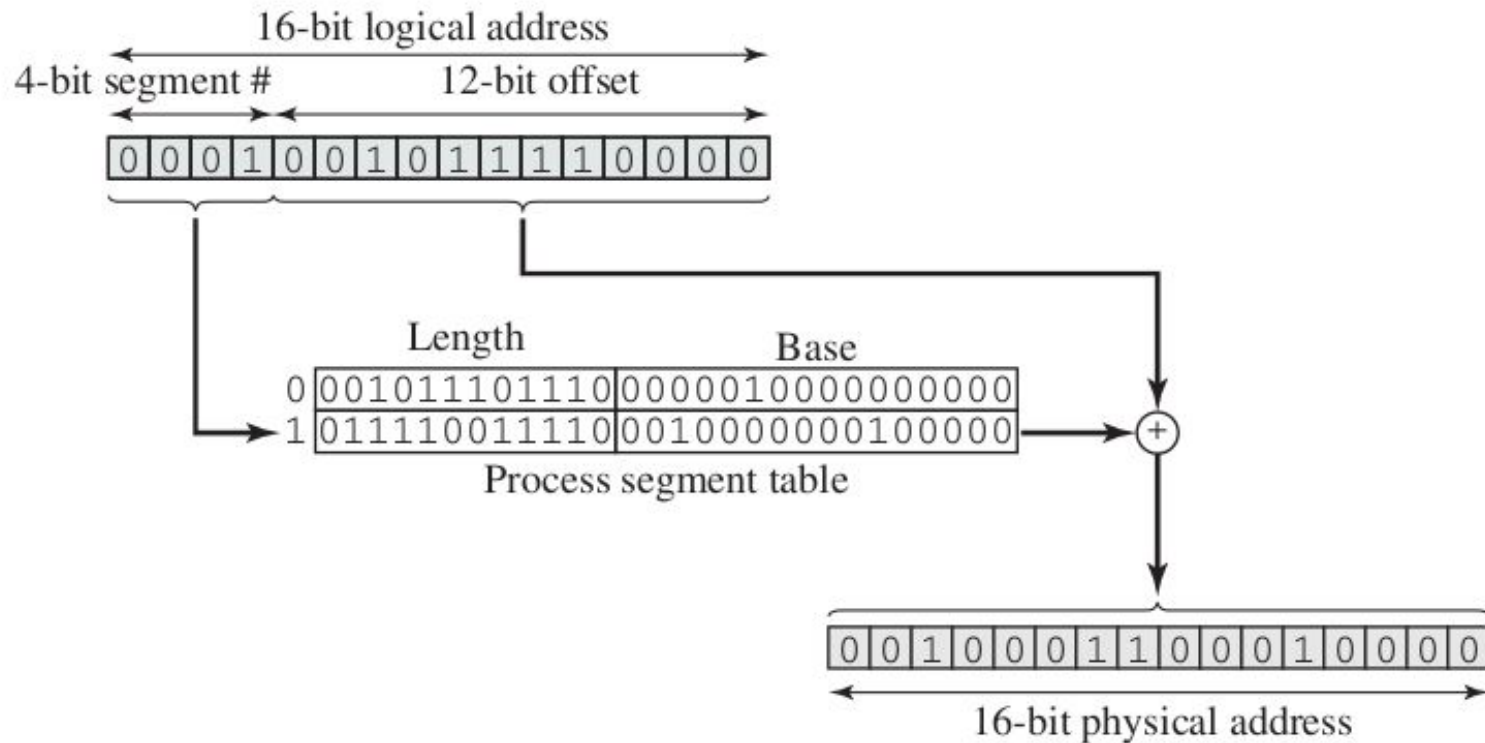
□ *Segment-table length register (STLR)* : cantidad de segmentos de un programa



Segmentación (cont.)



Segmentación - Direcciones (cont.)



(b) Segmentation



Paginación

- Memoria Física es dividida lógicamente en pequeños trozos de igual tamaño □ **Marcos**
- Memoria Lógica (espacio de direcciones) es dividido en trozos de igual tamaño que los marcos □ **Paginas**
- El SO debe mantener una tabla de paginas por cada proceso, donde cada entrada contiene (entre otras) el **Marco** en la que se coloca cada pagina.
- La dirección lógica se interpreta como:
 - un numero de pagina y un desplazamiento dentro de la misma.



Paginación – Ejemplo I

Pagina 0
Pagina 1
Pagina 2
Pagina 3

Memoria
Lógica
(Espacio de Direcciones)

0	4
1	1
2	6
3	3

Tabla de
Paginas

Marco

0	
1	Pagina 1
2	
3	Pagina 3
4	Page 0
5	
6	Pagina 2
7	

Memoria Física
(RAM)

Pensar: ¿Esta técnica puede producir
Fragmentación?



Paginación – Ejemplo II

Frame number	Main memory	Main memory	Main memory
0		A.0	A.0
1		A.1	A.1
2		A.2	A.2
3		A.3	A.3
4			B.0
5			B.1
6			B.2
7			
8			
9			
10			
11			
12			
13			
14			

0	0
1	1
2	2
3	3

Process A
page table

0	—
1	—
2	—

Process B
page table

0	7
1	8
2	9
3	10

Process C
page table

0	4
1	5
2	6
3	11
4	12

Process D
page table

13
14

Free frame
list

Main memory	
0	A.0
1	A.1
2	A.2
3	A.3
4	B.0
5	B.1
6	B.2
7	C.0
8	C.1
9	C.2
10	C.3
11	
12	
13	
14	

Main memory	
0	A.0
1	A.1
2	A.2
3	A.3
4	
5	
6	
7	C.0
8	C.1
9	C.2
10	C.3
11	
12	
13	
14	

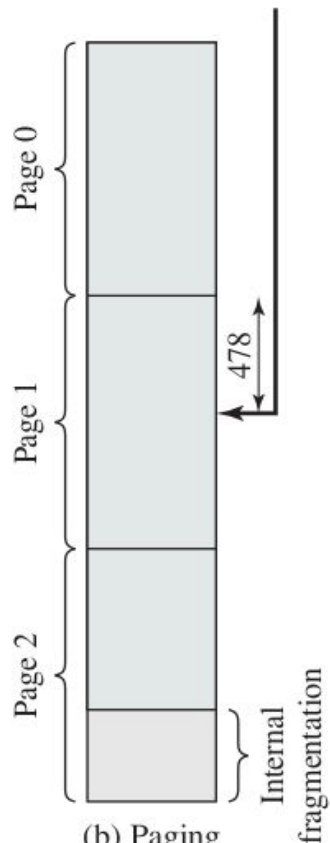
Main memory	
0	A.0
1	A.1
2	A.2
3	A.3
4	D.0
5	D.1
6	D.2
7	C.0
8	C.1
9	C.2
10	C.3
11	D.3
12	D.4
13	
14	



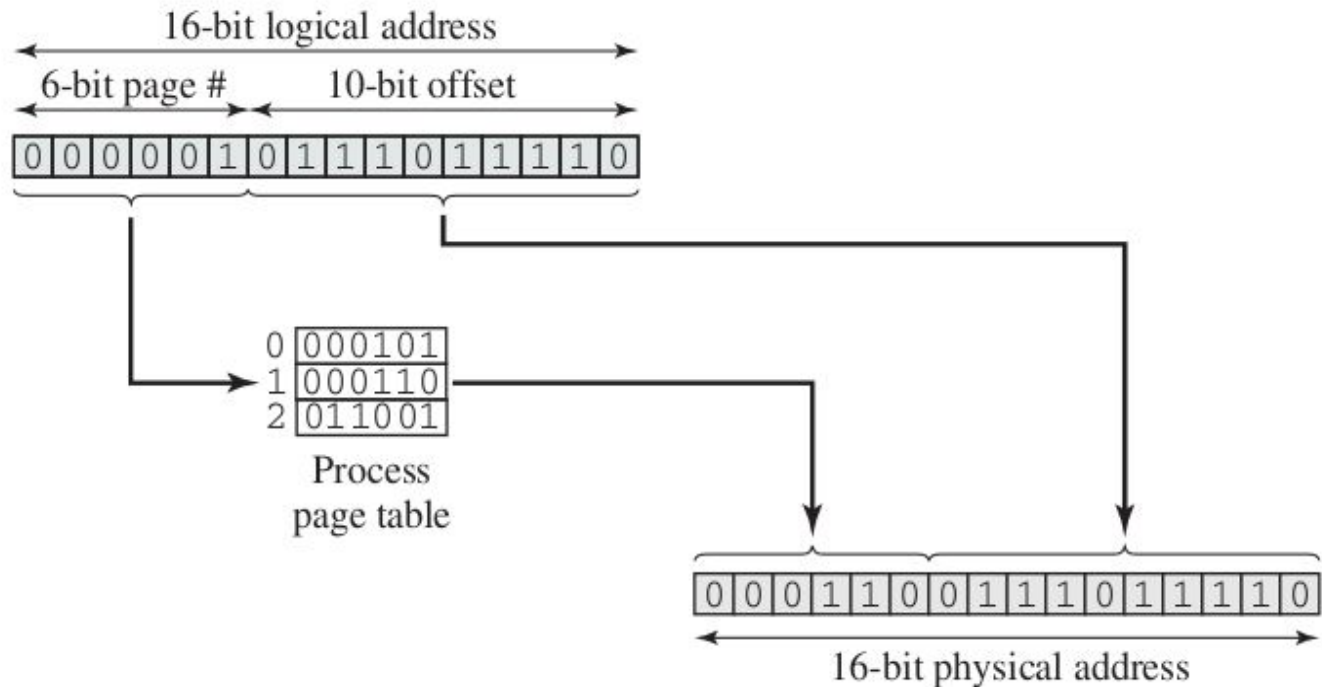
Paginación – Direcciones Lógicas

Logical address =
Page# = 1, Offset = 478

0000010111011110



(b) Paging
(page size = 1K)



(a) Paging



Traducción de direcciones

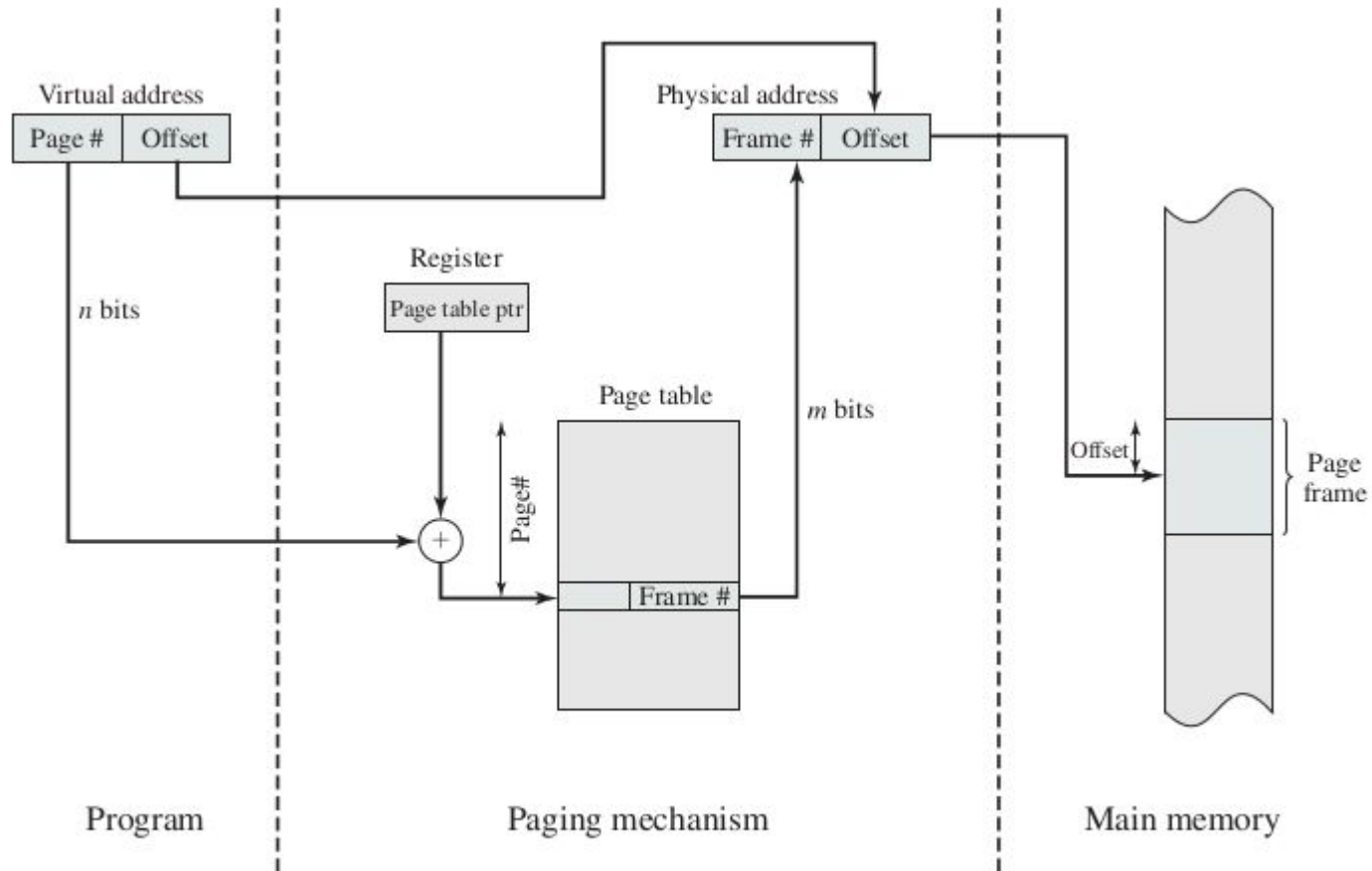


Figure 8.3 Address Translation in a Paging System



Tabla de Páginas

- ❑ Cada proceso tiene su tabla de páginas
- ❑ Debe Residir siempre en RAM
- ❑ El tamaño de la tabla de páginas NO depende del espacio de direcciones del proceso.
- ❑ Puede alcanzar un tamaño considerable



Tabla de 1 nivel (lineal) – 32 bits

□ Direcciones de 32bits



□ Ejemplo

- ✓ Cantidad de Page Table Entries (PTEs) máximas que puede tener un proceso = 2^{20} (1.048.576)
- ✓ El tamaño de cada página es de 4KB (2^{12})
- ✓ El tamaño de cada PTE es de 4 bytes
 - ✓ Cantidad de PTEs que entran en un marco: $4\text{KB}/4\text{B} = 2^{10}$
- ✓ Tamaño de tabla de páginas
 - ◆ Cantidad de marcos necesarios para todas las PTEs de la tabla de páginas de un proceso = $2^{20}/2^{10} = 2^{10}$
 - ◆ Tamaño tabla de páginas del proceso:
 $2^{10} * 4\text{bytes} = 4\text{MB}$ por proceso



Tabla de 1 nivel (lineal) – 64 bits

□ Direcciones de 64bits



□ Ejemplo

- ✓ Cantidad de Page Table Entries (PTEs) máximas que puede tener un proceso = 2^{52}
- ✓ El tamaño de cada página es de 4KB
- ✓ El tamaño de cada PTE es de 4 bytes
 - ♦ Cantidad de PTEs que entran en un marco: $4\text{KB}/4\text{B} = 2^{10}$
- ✓ Tamaño de tabla de páginas
 - ♦ Cantidad de marcos necesarios para todas las PTEs de la tabla de páginas de un proceso = $2^{52}/2^{10} = 2^{42}$
 - ♦ Tamaño tabla de páginas del proceso = $2^{42} * 4\text{bytes} = 2^{54}$
Más de 16.000GB por proceso!!!



Tabla de páginas (cont.)

□ Formas de organizar:

- ✓ Tabla de 1 nivel: Tabla única lineal
- ✓ Tabla de 2 niveles (o más, multinivel)
- ✓ Tabla invertida: Hashing

□ La forma de organizarla depende del HW subyacente

- ✓ La usa la MMU para traducir, el Kernel se debe ajustar al HW.



Tabla de páginas - Tabla de 2 niveles

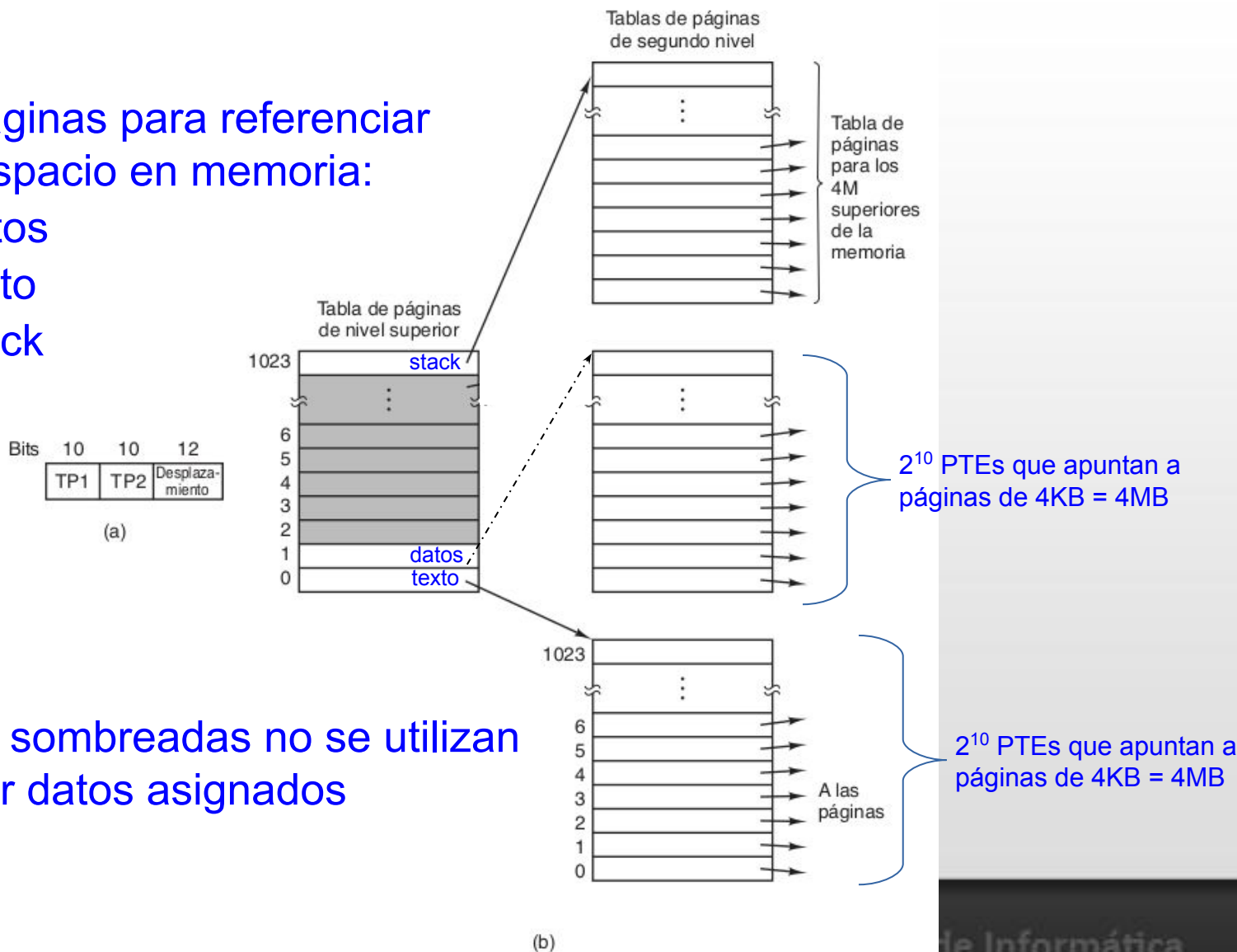
- El propósito de la tabla de páginas multinivel es dividir la tabla de páginas lineal en múltiples tablas de páginas
- Cada tabla de páginas suele tener el mismo tamaño pero se busca que tengan un menor número de páginas por tabla
- La idea general es que cada tabla sea más pequeña
- Se busca que la tabla de páginas se ajuste a lo requerido por el espacio de direcciones del proceso
 - Mejor consumo de RAM
- Existe un esquema de direccionamientos indirectos



Ejemplo: mapeo en memoria de tabla de páginas de 2 niveles

Se usan 3 páginas para referenciar
12MB de espacio en memoria:

- 4MB de datos
- 4MB de texto
- 4MB de stack

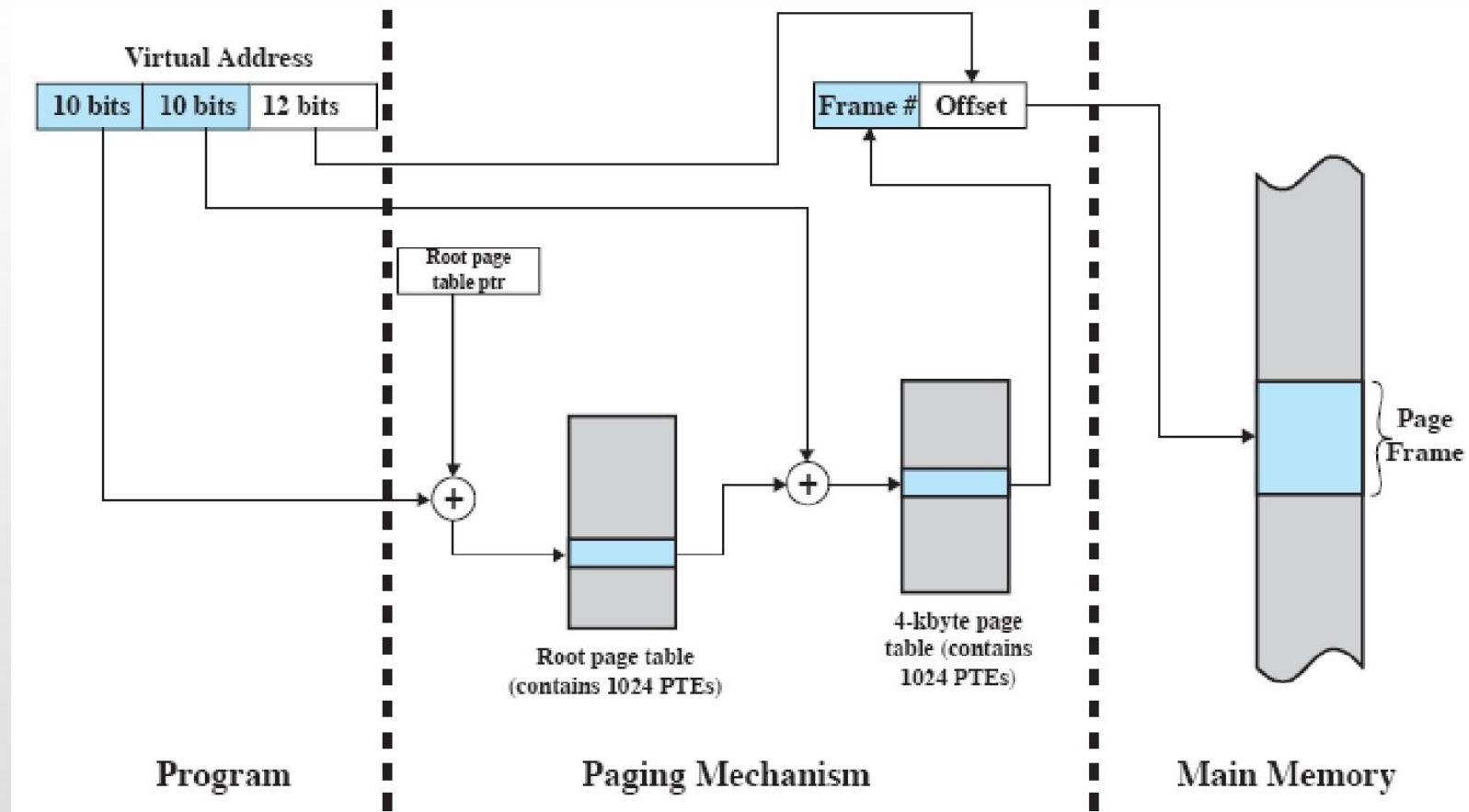


Las entradas sombreadas no se utilizan
por no tener datos asignados

Figura 3-13. (a) Una dirección de 32 bits con dos campos de tablas de páginas.
(b) Tablas de páginas de dos niveles.



Tabla de Páginas - Tabla de 2 niveles



Tablas de Páginas - x64

- Se usan 47 bits para direccionar
- Usa tabla de páginas de 4 niveles

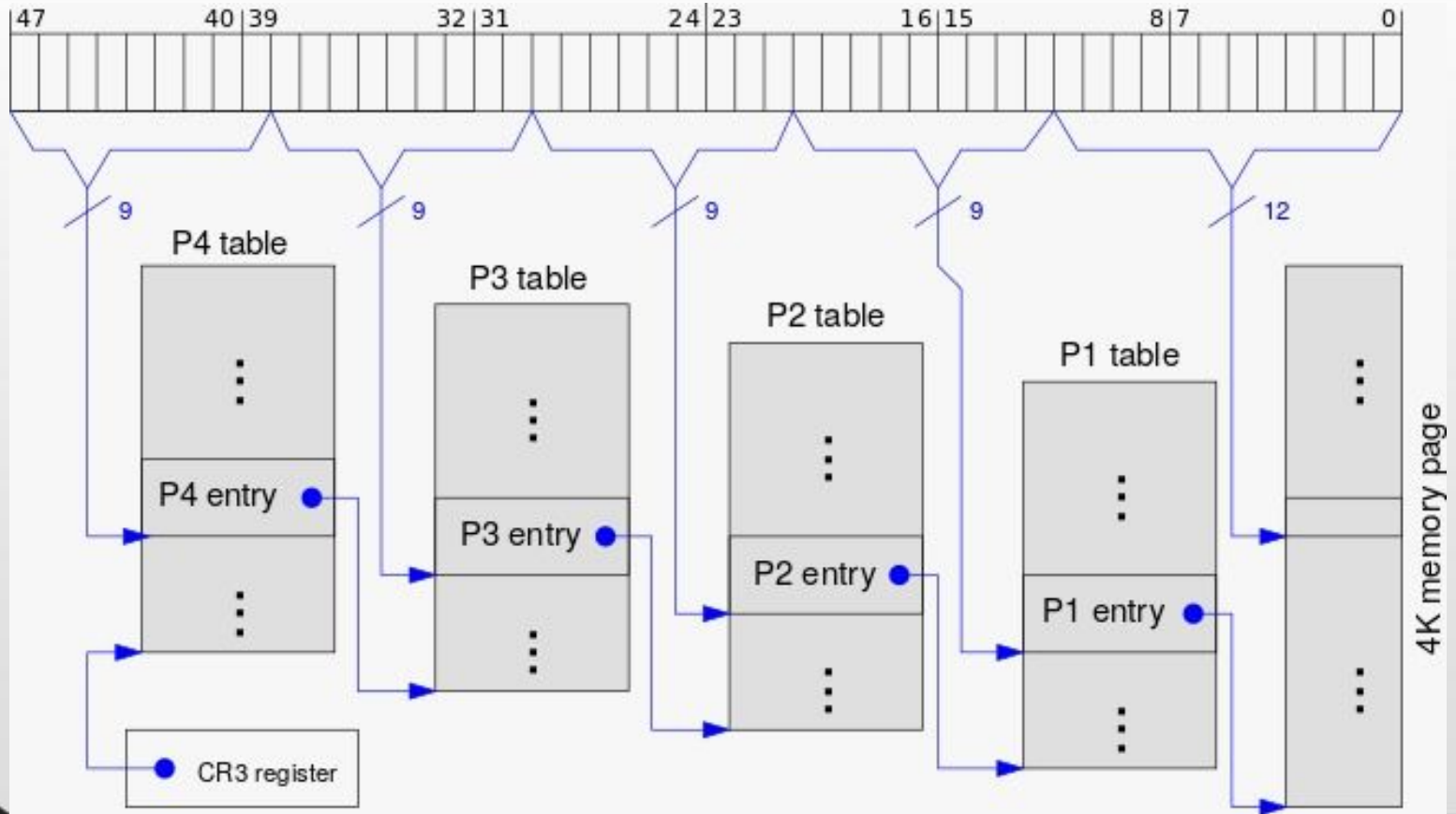


Tabla de Paginas (cont.) - Tabla invertida

- Utilizada en Arquitecturas donde el espacio de direcciones es muy grande
 - ✓ Las tablas de páginas ocuparían muchos niveles y la traducción sería costosa
 - ✓ Por esta razón se adopta esta técnica
- Por ejemplo, si el espacio de direcciones es de 2^{64} bytes, con páginas de 4 KB, necesitamos una tabla de páginas con 2^{52} entradas
- Si cada entrada es de 8 bytes, la tabla es de más de 30 millones de Gigabytes (30 PB)



Tabla de Paginas (cont.) - Tabla invertida

- ❑ Hay una entrada por cada marco de página en la memoria real. Es la visión inversa a la que veníamos viendo
- ❑ Hay una sola tabla para todo el sistema
- ❑ El espacio de direcciones de la tabla se refiere al espacio físico de la RAM, en vez del espacio de direcciones virtuales de un proceso
- ❑ Usada en PowerPC, UltraSPARC, y IA-64
- ❑ El número de página es transformado en un valor de HASH
- ❑ El HASH se usa como índice de la tabla invertida para encontrar el marco asociado
- ❑ Se define un mecanismo de encadenamiento para solucionar colisiones (cuando el hash da igual para 2 direcciones virtuales)

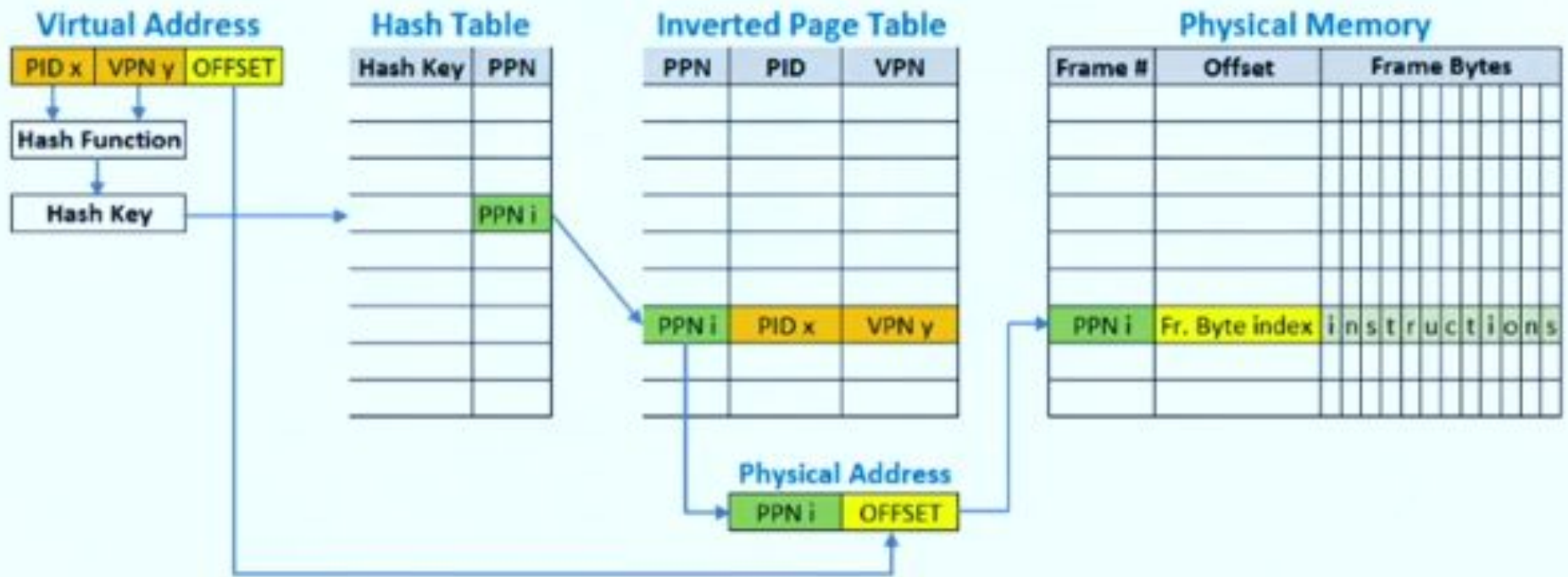


Tabla de Paginas (cont.) - Tabla invertida

- Sólo se mantienen los PTEs de páginas presentes en memoria física
- ✓ La tabla invertida es organizada como tabla hash en memoria principal
 - ◆ Se busca indexadamente por número de página virtual
 - ◆ Si está presente en tabla, se extrae el marco de página y sus protecciones
 - ◆ Si no está presente en tabla, corresponde a un fallo de página



Tabla de Paginas (cont.) - Tabla invertida



<https://www.youtube.com/watch?v=2zEGiZga04g>



Tamaño de la Pagina

□ Pequeño

- ✓ Menor Fragmentación Interna.
- ✓ Más páginas requeridas por proceso □ Tablas de páginas más grandes.
- ✓ Más páginas pueden residir en memoria

□ Grande

- ✓ Mayor Fragmentación interna
- ✓ La memoria secundaria está diseñada para transferir grandes bloques de datos más eficientemente □ Más eficiente mover páginas hacia la memoria principal.



Tamaño de la Pagina (cont.)

□ Relación con la E/S

✓ Vel. De transferencia: 2 Mb/s

✓ Latencia: 8 ms

✓ Búsqueda: 20 ms

□ Pagina de 512 bytes

– 1 pagina → total: 28,2 ms

– Solo 0,2 ms de transferencia (1%)

– 2 paginas → 56,4 ms

□ Pagina de 1024 bytes

– total: 28,4 ms

– Solo 0,4 ms de transferencia



Tamaño de la Pagina (cont)

Table 8.2 Example Page Sizes

Computer	Page Size
Atlas	512 48-bit words
Honeywell-Multics	1024 36-bit word
IBM 370/XA and 370/ESA	4 Kbytes
VAX family	512 bytes
IBM AS/400	512 bytes
DEC Alpha	8 Kbytes
MIPS	4 kbytes to 16 Mbytes
UltraSPARC	8 Kbytes to 4 Mbytes
Pentium	4 Kbytes or 4 Mbytes
PowerPc	4 Kbytes
Itanium	4 Kbytes to 256 Mbytes



Translation Lookaside Buffer

- Cada referencia en el espacio virtual puede causar 2 (o más) accesos a la memoria física.
 - ✓ Uno (o más) para obtener la entrada en tabla de páginas
 - ✓ Uno para obtener los datos
- Para solucionar este problema, una memoria cache de alta velocidad es usada para almacenar entradas de páginas
 - ✓ TLB



Translation Lookaside Buffer (cont.)

- El buffer de traducción adelantada contiene las entradas de la tabla de páginas que fueron usadas más recientemente.
- Dada una dirección virtual, la MMU examina la TLB
- Si la entrada de la tabla de páginas se encuentra en la TLB (hit), es obtenido el frame y resuelve la dirección lógica.

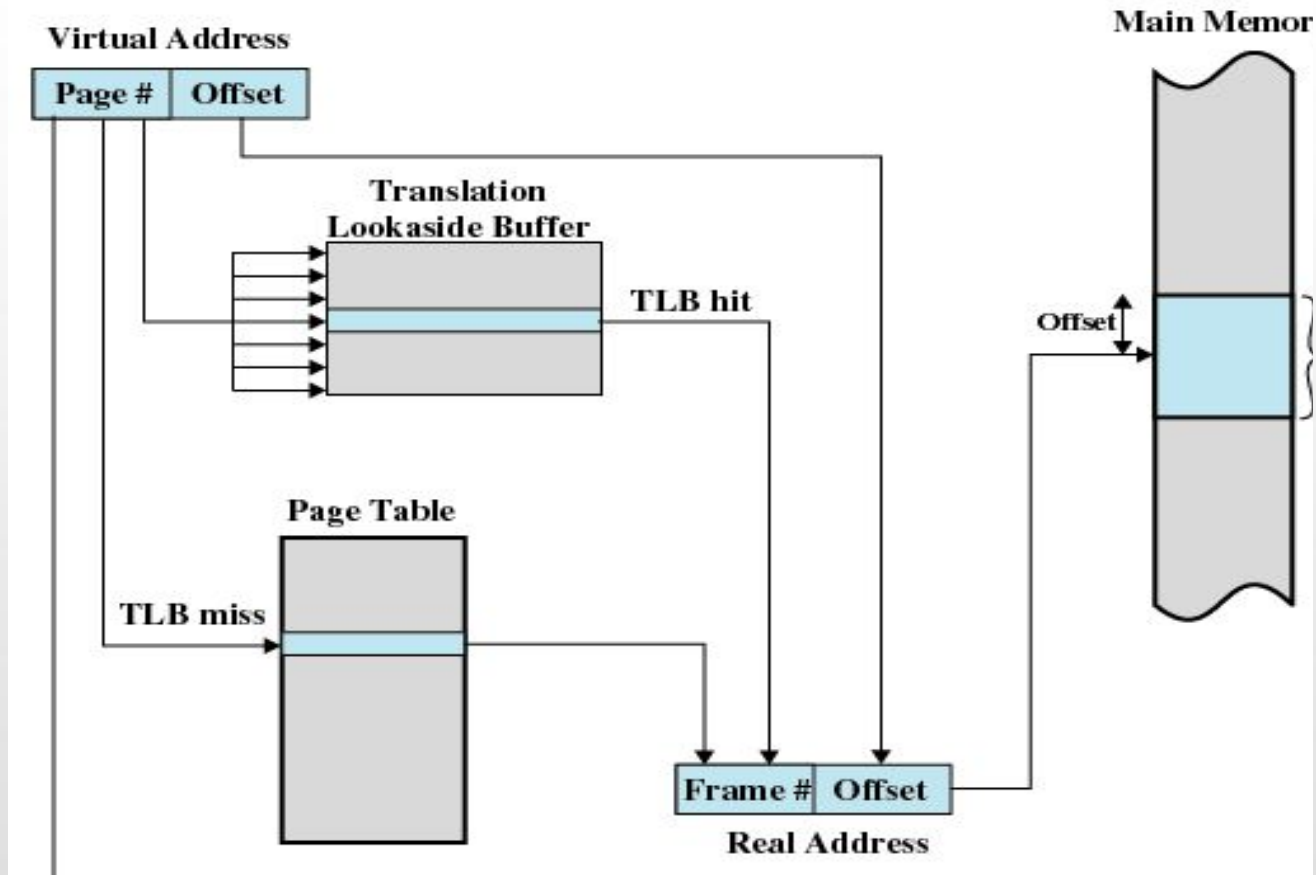


Translation Lookaside Buffer (cont.)

- Si la entrada no es encontrada en la TLB (miss), el número de página es usado como índice en la tabla de páginas del proceso.
 - ✓ La TLB es actualizada para incluir la nueva entrada
- El cambio de contexto genera la invalidación de las entradas de la TLB □ Analizar. ¿Qué ocurre si el Quantum en Round Robin es chico? ¿y al contrario?



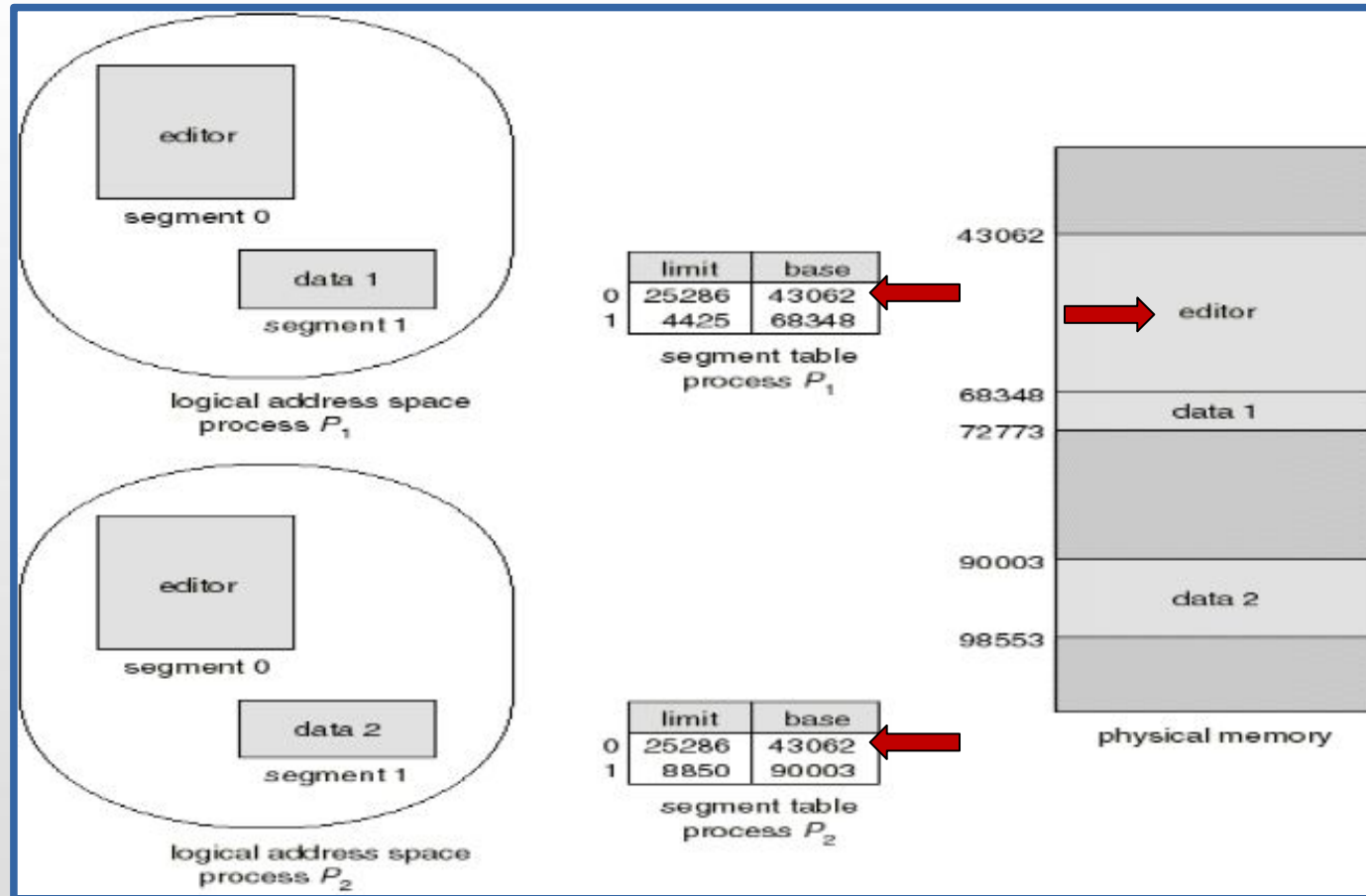
Translation Lookaside Buffer (cont.)



Segmentación VS Paginación

□ Compartir

□ Proteger



Segmentación Paginada

- La paginación
 - ✓ Transparente al programador
 - ✓ Elimina Fragmentación externa.
- Segmentación
 - ✓ Es visible al programador
 - ✓ Facilita modularidad, estructuras de datos grandes y da mejor soporte a la compartición y protección
- Segmentación Paginada: Cada segmento es dividido en páginas de tamaño fijo.



Segmentación Paginada (cont.)

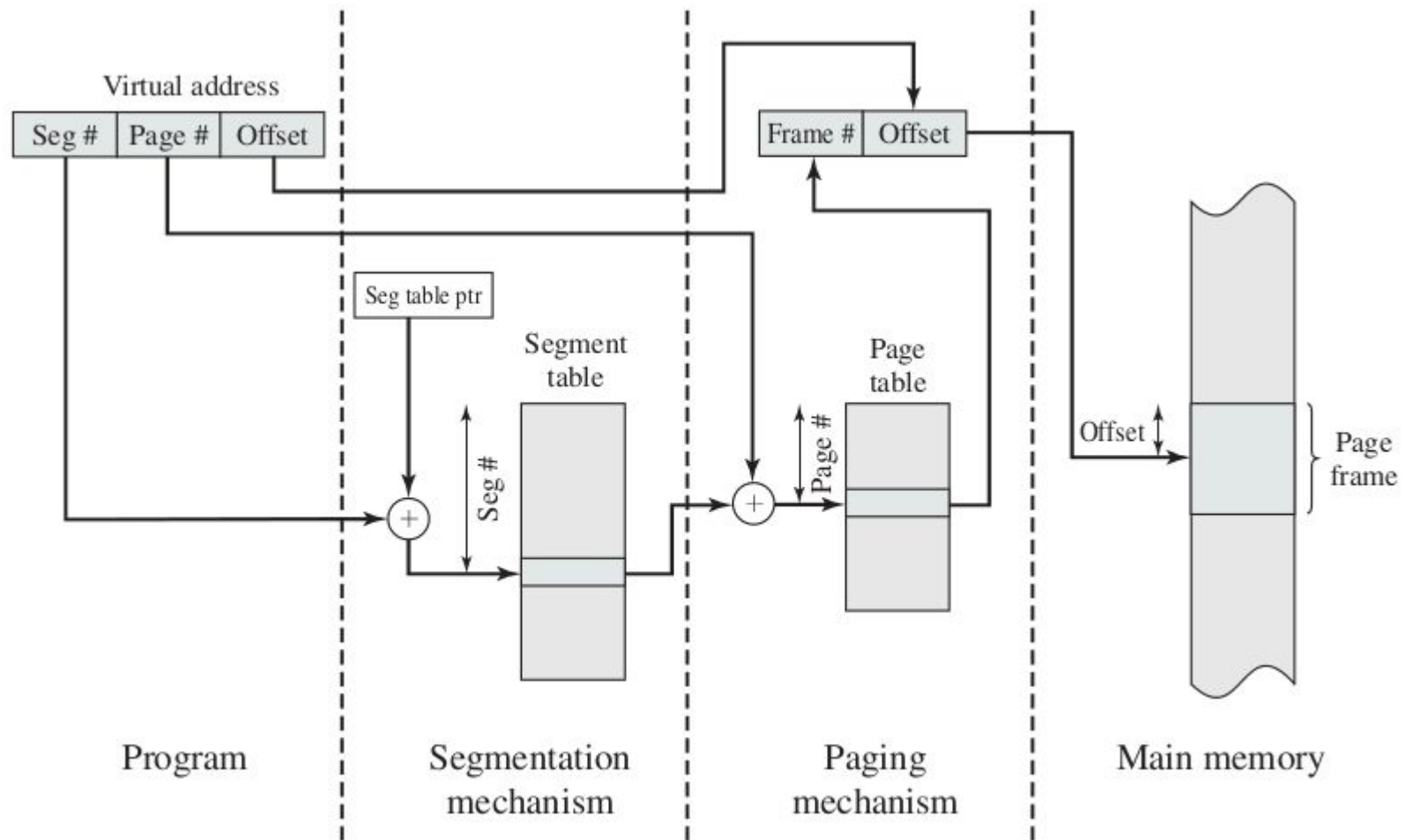
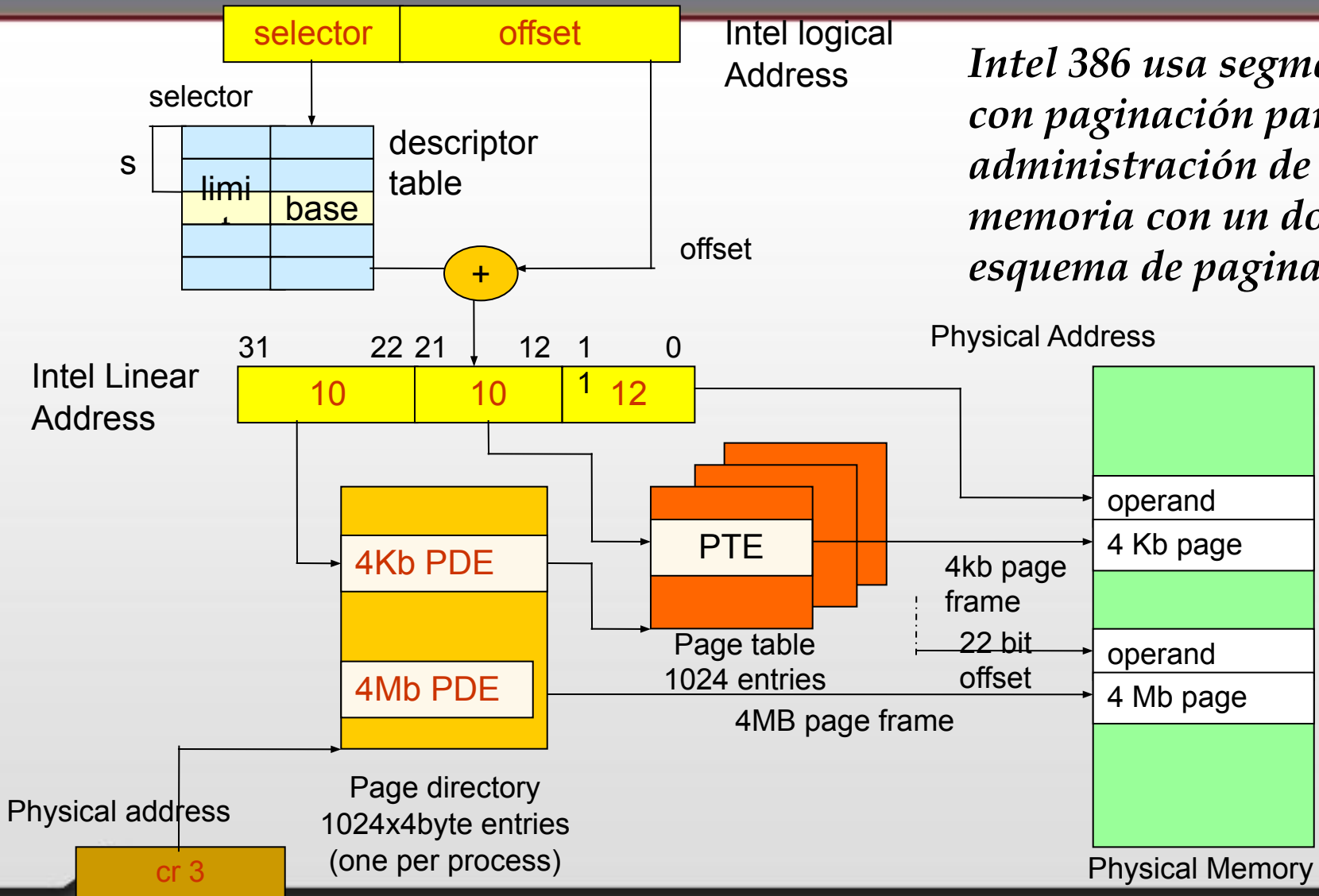


Figure 8.13 Address Translation in a Segmentation/Paging System



Intel x386



Intel 386 usa segmentación con paginación para la administración de la memoria con un doble esquema de paginación.

