单选题

1. 某SRAM芯片，其容量为1024×4位，则地址和数据引脚的数目分别为（ B ）。

A. 10，4 B. 5，4 C. 10，8 D. 5，8

1. 某计算机字长16位，主存地址空间大小是64KB，按字节编址，则寻址范围是（ A ）。

A. 0～(64K-1) B. 0～(32K-1) C. 0～(64KB-1) D. 0～(32KB-1)

1. 下列几种存储器中，（ A ）是易失性存储器。

A. cache B. EPROM C. Flash Memory D. CD-ROM

1. 假定主存地址空间大小为1024MB，按字节编址，每次读写操作最多可以一次存取32位。不考虑其它因素，则存储器地址寄存器MAR和存储器数据寄存器MDR的位数至少应分别为（ A ）。

A. 30，8 B. 30，32 C. 28，8 D. 28，32

1. 需要定时刷新的半导体存储器芯片是（ B ）。

A. SRAM B. DRAM C. EPROM D. Flash Memory

1. 假定用若干（25）个16K×1（214）位的存储器芯片组成一个64K×8（219）位的存储器，芯片内各单元连续编址，则地址BFF0H所在的芯片的最小地址为（ C ）。

A. 4000H B. 6000H C. 8000H D. A000H

1. 假定用若干（4）个16K×8位（217）的存储器芯片组成一个64K×8（219）位的存储器，芯片各单元交叉编址，则地址BFFFH所在的芯片的最小地址为（ C ）。

A. 0000H B. 0001H C. 0002H D. 0003H

简答题

1. 某计算机主存最大寻址空间为4GB，按字节编址，假定用64M×8位的具有8个位平面的DRAM芯片组成容量为512MB、传输宽度为64位的内存条。回答下列问题：
2. 每个内存条需要多少个DRAM芯片？

64个

1. 构建容量为2GB的主存时，需要几个内存条？

2GB/512MB=4个

1. 主存地址共有多少位？其中哪几位用作DRAM芯片内地址？哪几位为DRAM芯片内的行地址？哪几位为DRAM芯片内的列地址？哪几位用于选择芯片？

因为按字节编址，所以主存地址有32位A31A30……A2A1A0。其中26根(A25A24……A2A1A0)用作DRAM芯片内地址，A25A24……A14A13为行地址，A12A11……A1A0为列地址，A31A30……A27A26用于选择芯片

1. 假定某计算机的主存地址空间大小为64KB，按字节编址；cache采用4-路组相联映射、LRU替换和写回（Write Back）策略，能存放4KB数据，主存与cache之间交换的主存块的大小为64字节。请回答下列问题：
2. 主存地址字段如何划分？要求说明每个字段的含义、位数和在主存地址中的位置。

cache中有4KB/64=25行

每组有4行，共25/4=23组

主存地址空间64KB=216B=210块\*64字/块=27组群\*23块/组群\*26字/块

主存地址应有16位，其中前7位标记位，表示组群编号；中间3位组号，表示在第几组；后6位是块内地址位，表示在每一块中的编号，即如果没有命中，最终到该主存地址字段所在主存的以后6位数字为编号的块中寻找数据，并将数据复制到cache中。

1. cache的总容量有多少位？

25行\*（（标记位）7+（数据位）6）=13\*25位

1. 若cache初始为空，CPU依次从0号地址单元顺序访问到4344号单元，共重复访问16次。cache存取时间为20ns，主存存取时间为200ns，试估计CPU访存的平均时间。

一共交换4344/64=67……..56，所以访问过程实际上是对前68块连续访问16次

每次循环都只有第一个字不命中，所以访存时间共20\*16\*4344+16\*68\*200=1607680ns

CPU平均访存时间 1607680/(4344\*16)=23ns

1. 以下是计算两个向量点积的程序段：

float dotproduct (float x[8], float y[8])

{

float sum = 0.0;

int i;

for (i = 0; i < 8; i++)

sum += x[i] \* y[i];

return sum;

}

请回答下列问题。

1. 访问数组x和y时的时间局部性和空间局部性各如何？你能否推断出命中率的高低？

每个元素都访问一次，没有时间局部性；按顺序访问各元素，空间局部性好

命中率和块的大小以及映射方式相关，无法推断

1. 假定数据cache采用直接映射方式，数据区容量为32字节，每个主存块大小为16字节；编译器将变量sum和i分配在寄存器中，数组x存放在00000040H开始的32字节的连续存储区中，数组y则紧跟在x后进行存放。该程序数据访问的命中率是多少？要求说明每次访问时cache的命中情况。

Cache有32/16=2行

00000040H开始32字节共2个主存块，其中x[0]-x[3]在第2块，相应映射到第0行，x[4]-x[7]在第3块，相应映射到第1行，y[0]-y[3]在第4块，相应映射到第0行，y[4]-y[7]在第5块，相应映射到第1行，在访存过程中，每次循环都先把相应x数组加载进cache后，紧接着y数组就替换掉x数组，故命中率为0

|  |  |  |
| --- | --- | --- |
|  | 0-3次循环 | 4-7次循环 |
| 第一行 | x[0-3],y[0-3]（交替） |  |
| 第二行 |  | x[4-7],y[4-7]（交替） |

1. 将上述（2）中的数据cache改用2-路组相联映射方式，块大小改为8字节，其他条件不变，则该程序数据访问的命中率是多少？

数据cache改用2-路组相联映射方式，块大小改为8字节之后cache将分成2组，每组2行

|  |  |  |
| --- | --- | --- |
| Cache | 第0行 | 第1行 |
| 第0组 | x[0,1],x[4,5] | y[0,1],y[4,5] |
| 第1组 | x[2,3],x[6,7] | y[2,3],y[6,7] |

每组第一个数不命中，故命中率50%

1. 在上述（2）中条件不变的情况下，将数组x定义为float[12]，则数据访问的命中率是多少？

命中率不变，还是50%