

Architetture degli elaboratori
Prova pratica 14-Set-2018 (90 minuti)

Matricola: _____
Cognome: _____ **Nome:** _____

1) Data la seguente espressione:

$$(\overline{AB} + \overline{AB})B + [(A + B)(C + A(A + B))](\overline{AB})(\overline{AB}) + \overline{DB}A(\overline{A} + BD)(\overline{DE} + \overline{ED}) + B \oplus (\overline{D} \oplus B)$$

si ricavi un'espressione booleana semplificata equivalente e si disegni il relativo circuito digitale.

Procedimento

Espressione booleana semplificata

Circuito digitale semplificato

2) Siano x , y e z le ultime tre cifre della propria matricola in base 10 (esempio: matricola 3465 $\rightarrow x=5$, $y=6$ e $z=4$).

Si converta il seguente numero esadecimale in base 2:

D	$(x+6)_{16}$	$(y+4)_{16}$	$(z+2)_{16}$
---	--------------	--------------	--------------

 $_{16} =$

Si converta il seguente numero decimale in base 2:

8	x	z	y
---	-----	-----	-----

 $=$

Riportare il risultato ottenuto mettendo in XOR (bit a bit) i due risultati precedentemente ottenuti:

3) Si converta in base dieci il numero, rappresentato in formato IEEE 754 singola precisione, ottenuto ponendo nelle caselle x , y , z e w le quattro cifre meno significative della propria matricola. (esempio: matricola 3465 $\rightarrow x=5$, $y=6$, $z=4$, $w=3$).

Numero formato IEEE (in esadecimale)

4	4	x	z	w	y	0	0
---	---	-----	-----	-----	-----	---	---

 $=$ _____

4) Dato il seguente programma in linguaggio assembly, indicare (in esadecimale) il valore delle variabili Ris1, Ris2, Ris3, Ris4 e Ris5 al termine dell'esecuzione. Il programma è suddiviso in 5 frammenti tra loro indipendenti.

```
unsigned short int Mat=....;      //INSERIRE QUI LE 4 CIFRE MENO SIGNIFICATIVE DELLA
                                  PROPRIA MATRICOLA (trattandole come numero decimale)
```

```
unsigned char Vet [100];          // Vettore di 100 BYTE
unsigned short Ris1,Ris2,Ris3,Ris4,Ris5;      // WORD
```

```
MOV    CX,Mat
AND     CX,00FFh
PUSH    CX
OR      CX,1000h
PUSH    CX
OR      CX,0303h
POP     BX
ADD     CX,BX
POP     BX
XOR     CX,BX
MOV     Ris1,CX
```

Ris1=

```
// -----
```

```
MOV AX,Mat
XOR AH,AL
TEST AH,4
JNZ L1
SUB AH,3
JMP L2
```

```
L1:  INC AH
L2:  MOV Ris2,AX
```

Ris2=

```
// -----
```

```
MOV AX,Mat
MOV BYTE PTR Vet[10],AL
MOV BYTE PTR Vet[15],23
MOV BYTE PTR Vet[20],AH
MOV BYTE PTR Vet[25],49
LEA ESI,Vet
ADD ESI,8
XOR EBX,EBX
MOV ECX,4
L3:  XOR BL,[ESI+2]
     ADD ESI,5
     LOOP L3
MOV Ris3,BX
```

Ris3=

```
// -----
```

```
MOV AX,Mat
OR EAX,0000FFF1h
MOV BL,-3
IDIV BL ; Divis. con segno di AX per r/m8: ris. in AL, resto in AH
MOV Ris4,AX
```

Ris4=

```
// -----
```

```
MOV AX,Mat
MOV BL,4
SHL AX,1
JC L4
INC BL
```

```
L4:  MUL BL ; Multiplic. senza segno di AL per r/m8: ris. in AX
MOV Ris5,AX
```

Ris5=

```
// -----
```

1) Definire le architetture superscalari e indicarne i principali vantaggi.

2) Quante linee di uscita ha un decoder che possiede 2 linee di input? Disegnare il circuito mediante porte logiche e riportare la tabella di verità.

3) Cosa si intende per ordinamento Big Endian e Little Endian?

4) Cosa si intende con il termine 'maschera di bit' e in quali casi può essere utile?

5) Discutere PRO e CONTRO di bus sincroni e asincroni.

6) Discutere pro e contro delle tecnologie RISC e CISC.