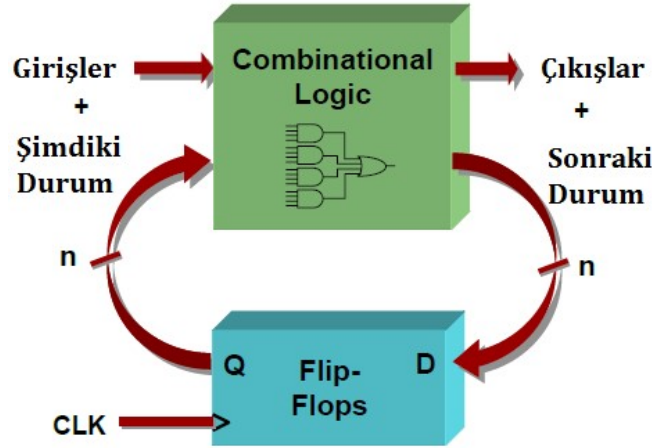


## SENKRON ARDIŞIL LOJİK

Şimdiye kadar incelenen devrelerde çıkışlar o anki girişlerin değerlerine bağlıydı. Her sayısal sistem bir kombinezonal devre içermesine rağmen genellikle bellek elemanları ile birlikte kullanılırlar. Bu yapıdaki sistemler *ardışıl lojik* olarak adlandırılır.



Ardışıl bir devreye ait blok diyagramı yukarıda görüldüğü gibidir. Bir kombinezonal devre ve buna geri besleme yolu ile bağlı bir bellek elemanından oluşur. Bellek elemanları ikili bilgiyi saklama yeteneğine sahip devre elemanlarıdır. Burada çıkışlar sadece kombinezonal devrenin girişleri ile değil bellek elemanının o anki değerleri ile birlikte belirlenir.

İşaretlerin zamanlanmasına göre ardışıl devreler senkron ve asenkron olarak ikiye ayrılırlar. Bir senkron ardışıl devre davranışı zamanın ayırık anlarında işaretlerinin içerdiği bilgiden tanımlanan bir sistemdir. Asenkron ardışıl devre ise giriş işaretlerinin değişme ve belli bir anda etkileşimi sırasına dayanır. Asenkron ardışıl devre elemanları genellikle zaman gecikmeli elemanlardır.

Senkron ardışıl devrelerde kapı girişlerine gelen işaretler lojik 1 ya da lojik 0 olarak belirtilir. Farklı kaynaklardan gelen farklı gerilim seviyelerindeki işaretler arasında bir gecikme olabilir. Bu durumda devrede bir senkronizasyon sorunu çıkar ki bu da devrenin çıkışının kararsız olmasına sebep olur. Bu durumu önlemek için kapı girişlerine ve bellek elemanına dışarıdan bir saat işareti uygulanır. Bu saat işareti sürekli olarak değişen bir kare dalgadır. Bu kare dalga aynı zamanda girişteki VE kapılarına ve bellek elemanına da uygulandığı düşünülürse her bir darbesinde VE kapısının çıkışı değer alacak ve bu darbelerle bellek elemanı işlev görecektir ve tüm işlemler bu saat darbelerine bağlı olarak yapılacaktır.

Pratikte senkron ardışıl devreler bu saat darbeleri ile birlikte kullanılırlar. Bu tip devrelere saat girişli ardışıl devreler denir. Burada incelenecek devreler bu saat girişli devrelerdir.

Saat girişli ardışıl devrelerde kullanılan bellek elemanları flip-flop olarak adlandırılır. Bu devreler 1 bitlik bilgiyi saklama yeteneğine sahip ikili hücrelerdir. Bir flip-flop devresinin iki çıkışı vardır. Biri saklanan değerin normal değeri diğeri de tümleyenidir.

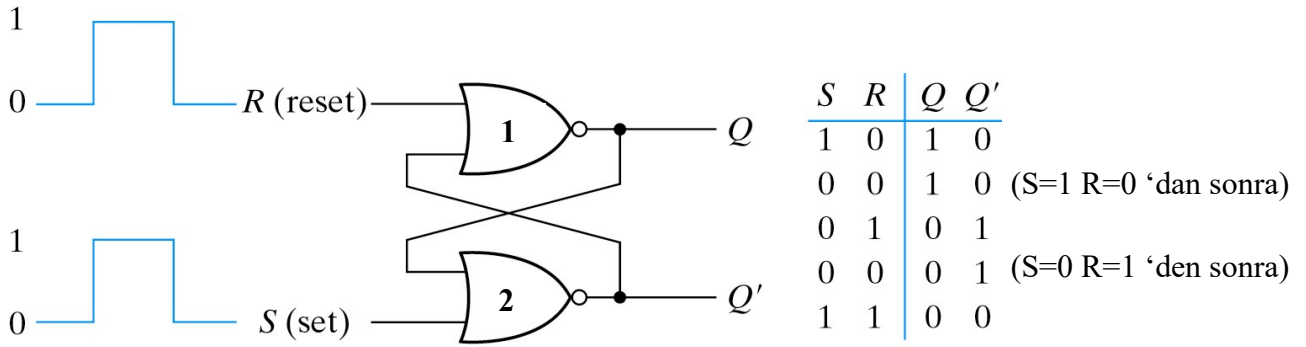
### **FLİP-FLOPLAR**

Bir flip-flop girişindeki işaret değişinceye kadar çıkışındaki işaretin değerini koruyabilir.

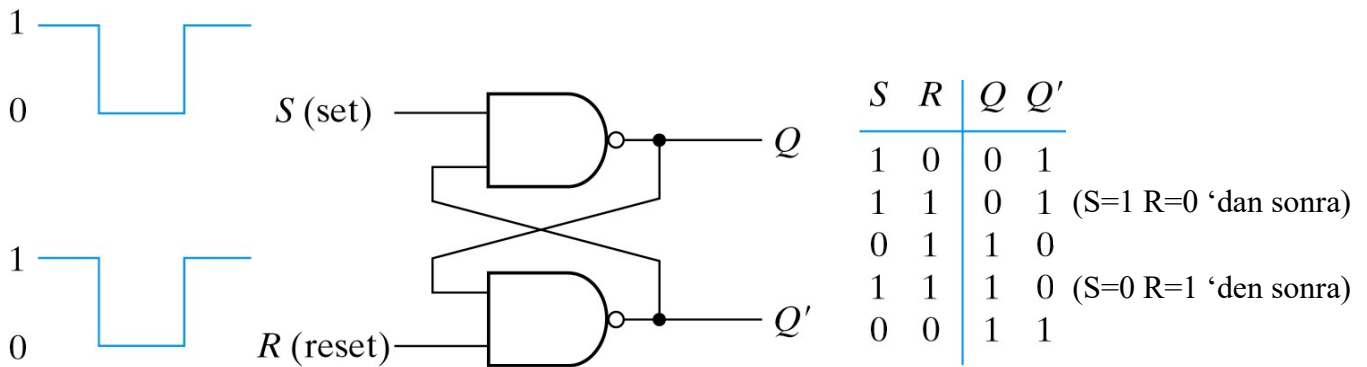
#### **Basit Bir Flip-flop Devresi**

Aşağıda VEDEĞİL ve VEYADEĞİL kapıları ile tasarlanmış iki farklı flip-flop devresi görülmektedir. Bir kapının çıkışı diğeri bir kapının girişine geribesleme yolu ile bağlanmıştır. Bu nedenle bu devreler asenkron ardışıl devreler olarak sınıflandırılabilir. Her bir flip-flop'un Q ve Q' şeklinde iki çıkış ucu vardır. Set(kurma) ve Reset(yeniden başlatma) şeklinde iki tane de çıkış ucu vardır. Bu flip-floplar bazen doğrudan kuplajlı RS flip-flobu ve SR tutucu (latch) olarak da adlandırılırlar.

VEYADEĞİL kapıları ile tasarlanmış aşağıdaki flip-flop devresinin çalışmasını anlamaya çalışalım. VEYADEĞİL kapısının girişlerinden en az bir tanesi 1 olduğunda çıkışın 0 olduğunu biliyoruz. 1 nolu kapıya 0, 2 nolu kapıya 1 geldiği durumu göz önüne alalım. Bu durumda 2 nolu kapının çıkışının 0 olacağı kesindir. Q' 0 olduğuna göre 1 nolu kapının her iki girişi de 0 olduğundan Q çıkışı 1 değerini alacaktır. S kurma ucu 0 değerine gittiğinde ve R ucu değerini değiştirmedikçe yani 00 girişi uygulandığında çıkışlar konum değiştirmezler. Kurma ucu değer değiştirmeyip sadece yeniden başlatma ucu değer R değer değiştirirse yani S=0 ve R 0'dan 1'e değişirse Q ucu girişinde bir 1 olduğu için 0'da Q' ucu ise 1 değerine gider. Bu değerden sonra S ucu 0'da tutulurken R ucu da 0 değerine gelirse bir önceki çıkışlar değerini korur. Her iki giriş de 1 değeri uygulanırsa tüm çıkışlar 0 değerine gider. Bu durumda Q ile Q' arasındaki tümleyen olma özelliğini bozar ki normal çalışmada bu çelişen durum engellenmelidir.

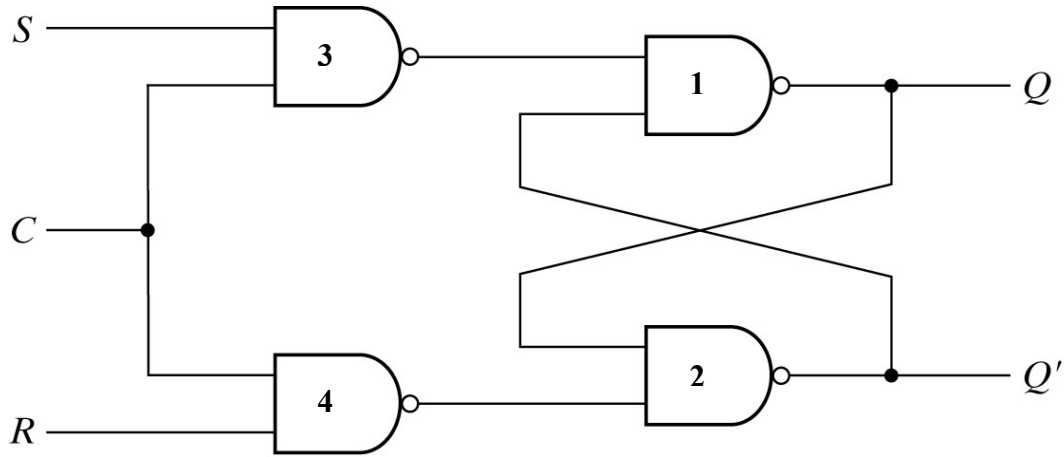


Flip-flobun durumları değiştirilmeyecekse girişlerinin her ikisi de 0 konumunda tutulmalıdır. Kurma durumu için S=1 ve R=0 konumuna alınmalıdır. Yeniden başlatma için S=0 ve R=1 olmalıdır.



### RS Flip-Flobu

Flip-floba bir saat girişi aşağıdaki gibi bağlanırsa bu saat girişine 1 geldiğinde flip-flobun çalışmasına izin verilmiş olur. Flip-flobun kurma durumuna CP=1, S=1 ve R=0 olduğu durumda ulaşılır. Bu durumda 3 nolu kapının çıkışı 0'a gider. 4 nolu kapının çıkışı 1'e gider. Bu durumda Q çıkışı 1 durumunu alır. Yeniden başlatma için S=0, R=1 ve CP=1 olmalıdır. Devrenin her iki girişine de 0 uygulandığında çıkışlar değişmez. CP 1 iken her iki girişe de 1 uygulandığı durumda belirsiz bir durum ortaya çıkar. Bu istenmeyen bir durumdur çünkü her iki çıkışta 1 değerine gider ki çıkışlar bir birinin tümleyeni olma özelliğini kaybeder. Bu nedenle bu flip-flobun yönetimi zordur çünkü böyle bir durumda bir sonraki çıkışın ne olacağına girişlerin hangisinin önce 1 değerini aldığı belirler ki istenmeyen bir durumdur. Ama diğer tüm flip-floplar bu flip-floptan elde edildiği için önemli bir flip-floptur.

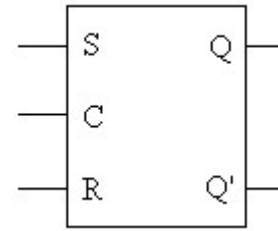


Bu flip-flopun çalışması aşağıdaki tabloda gösterilmiştir. Q, Q(t)'yi göstermekte olup CP girişi uygulanmadan önceki flip-flopun durumunu gösterir. Q(t+1) ise girişler uygulandıktan sonraki duruma karşılık gelir. Q şu anki durum, Q(t+1) sonraki durum olarak da adlandırılır.

Q	S	R	Q(t+1)
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	Belirsiz
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	Belirsiz

		SR			
		00	01	11	10
Q	0			X	1
	1	1		X	1

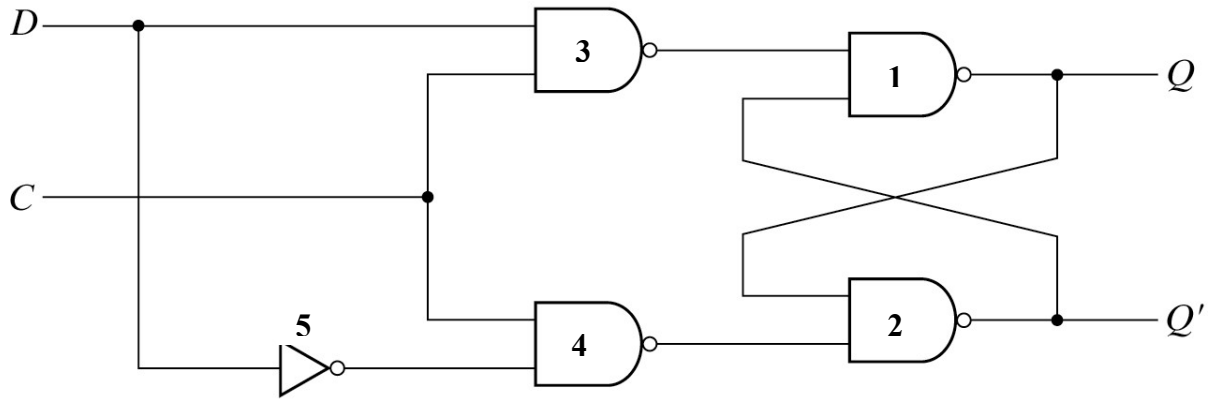
$Q(t+1) = S + R'Q$   
SR=0



Grafik Sembolü

### D Flip-Flobu

RS flip-flobunda istenmeyen durumlardan bir tanesi aynı anda iki girişin 1 olmasıydı. Bu durum aşağıdaki bağlantı kullanılarak engellenebilir. Bu flip-flop türüne D tipi Flip-flop denir. Biri saat biri de D olmak üzere iki girişi vardır. D girişi doğrudan S'ye bağlıyken tümleyenini alınıp R girişine bağlanmıştır. Bu nedenle hiç bir zaman aynı anda iki girişin 1 olması gibi bir durum söz konusu değildir. Saat girişi yoksa devrenin durumu D girişine göre değiştirilemez. CP=1 olduğu zaman devre durumunu D girişine göre değiştirir. Eğer D=1 ise 3 nolu kapının çıkışı 1, 4 nolu kapının 0 olur. Bu durumda, kurma durumuna geçilmiş olur ki Q çıkışı 1 olur. D girişi 0 olursa devre yeniden başlatma durumuna geçer ve Q çıkışı 0 olur.

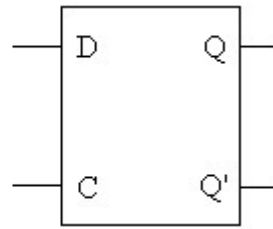


D tipi flip-flop geçitli D tutucusu (gated D latch) olarak da adlandırılır. CP girişi genellikle geçit(gate) anlamına gelen G ile gösterilir. CP girişi 1'den 0'a geçiş yaptığı andaki D veri girişi tarafından belirlenen Q çıkışındaki ikili bilgi CP 1 oluncaya kadar Q çıkışında korunur.

Q	D	Q(t+1)
0	0	0
0	1	1
1	0	0
1	1	1

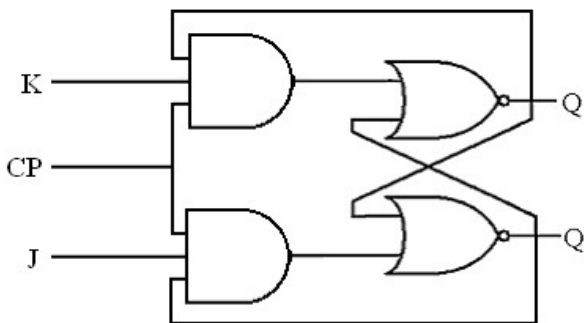
	D	0	1
Q	0		1
1	1		1

$Q(t+1)=D$



### JK ve T Flip-Flopları

JK flip-flobu RS flip-flobu gibidir. J ve K, S ve R'ye karşılık gelir. Yani J girişi kurma ve K girişi de yeniden başlatmaya karşılık gelir. Fakat RS flip-flobunda belirsiz olan durumlar burada tanımlı bir durumdur. J ve K girişlerinin her ikisinin de 1 olduğu durumda flip-flop bir önceki durumun tümleyenini alır.  $Q=1$  ise 0 olur.



Bir JK flip-flobu iki çapraz bağlı VEYADEĞİL ve VE kapılarından oluşur. J ve K 1 iken CP saat girişi 1'de kaldığı sürece çıkışın tümleyenini sürekli olarak alınır. Bu istenen bir durum değildir. Bu nedenle CP saat girişinin 1'de kalma süresi kullanılan kapıların yayılma gecikmesinden daha kısa olmalıdır. Bu durum ana-uydu ya da kenar tetiklemeli bir yapı oluşturularak giderilebilir.

Q	J	K	Q(t+1)
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

JK	00	01	11	10
Q				
0			1	1
1	1			1

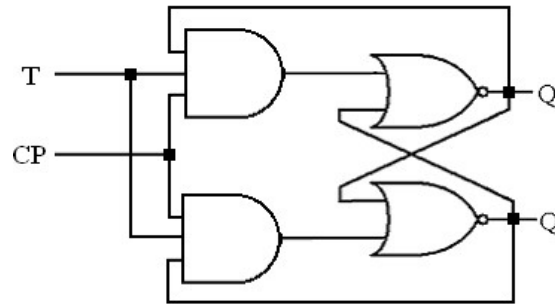
$Q(t+1) = JQ' + K'Q$

T flip-flobu JK flip-flobunun tek girişli halidir. Bu flip-flobun tümleme (toggle) özelliğinden yararlanılabilir. Eğer T girişi 1 ise bir önceki durumun tümleyenini alır.

Q	T	Q(t+1)
0	0	0
0	1	1
1	0	1
1	1	0

T	0	1
Q		
0		1
1	1	

$Q(t+1) = TQ' + T'Q$



### Flip-Flop'ların Tetiklenmesi

Flip-Flop'lar kullanılırken girişlerine uygulanan saat işaretleri ile tetiklenirler. Bu saat işaretleri ani bir sıçrama ile lojik 1 ve ani bir düşüş ile lojik 0'a iner. 0'dan 1'e yükselme pozitif kenar, 1'den 0'a düşüş ise negatif kenar olarak adlandırılır. Bu saat işareti lojik 1'de kaldığı sürece flip-flop girişleri değişir ise çıkış değişebilir. Bu durumda bir flip-flop başka bir flip-flop'a bağlanamaz ve aynı saat darbesi başka bir flip-flob'a uygulanamaz. Bu nedenle flip-flop'lar darbe süresi yerine pozitif veya negatif darbe değişimine göre tetiklenirse bu durumlar ortadan kaldırılabilir. Bunun için kenar tetiklemeli flip-flop'lar kullanılır. Bu kenar tetiklemesini elde etmek için ana-uydu ya da kenar tetiklemeli yapılar kullanmak gereklidir.

### Saat Girişli Ardışıl Devrelerin Analizi

Ardışıl devrelerin davranışını girişleri, çıkışları ve flip-flop'ların durumları belirler. Çıkışlar ve sonraki durumlar, girişlerin ve şimdiki durumların bir fonksiyonudur. Ardışıl bir devrenin analizi, girişlerin, çıkışların ve iç durumların zaman dizisinde elde edilen bir diyagramdan veya bir tablodan oluşur. Ayrıca ardışıl devrenin davranışını belirleyen Boole ifadelerini yazmak da mümkündür.

Bir lojik devre flip-flop içeriyorsa saat girişli ardışıl devre olarak adlandırılır. Flip-flop herhangi bir türde olabildiği gibi ardışıl devre lojik kapılar içerebilir de içermeyebilir de.

### Ardışıl Devre Örneği

Aşağıdaki şekilde gösterilen ardışıl devre A ve B gibi iki D flip-flobu, bir x girişi ve bir de y çıkışından oluşmaktadır. D flip-flobunun girişleri devrenin sonraki durumunu belirlediğinden dolayı devrenin sonraki durumuna ilişkin aşağıdaki denklem gruplarını yazmak mümkündür.

$$A(t+1)=A(t)x(t)+B(t)x(t)$$

$$B(t+1)=A'(t)x(t)$$

(t) gösterimlerini atarak daha özlü bir ifade ile aşağıdaki gibi yazılabilir.

$$A(t+1)=Ax+Bx$$

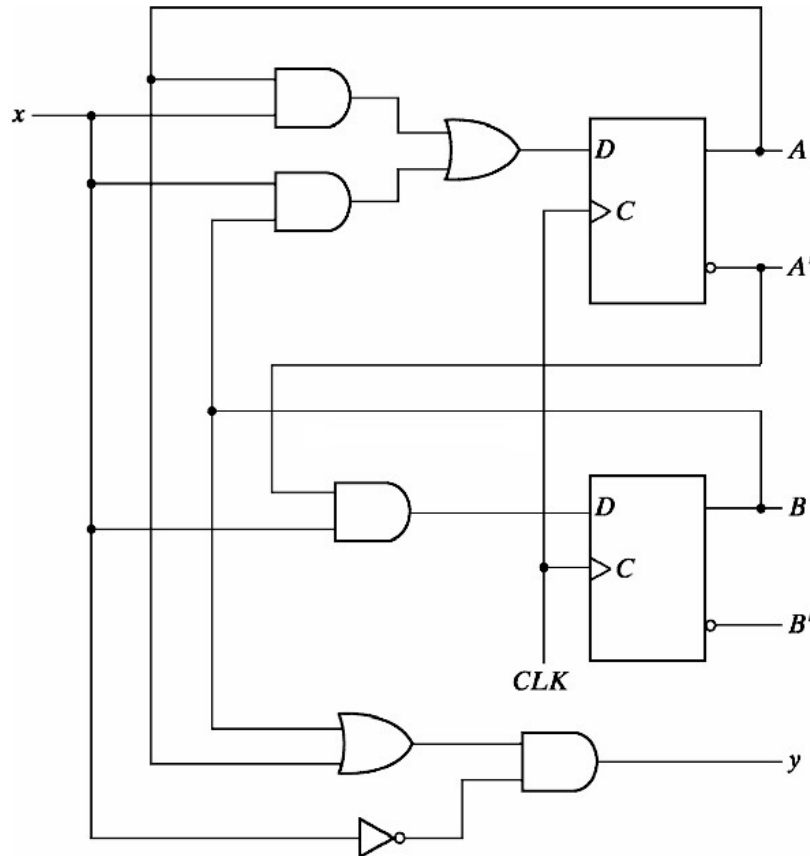
$$B(t+1)=A'x$$

y çıkışı için ise

$$y(t)=[A(t)+B(t)]x'(t) \text{ yazılabilir. } t \text{ gösterimi çıkartılarak}$$

$$y=(A+B)x'$$

elde edilir.



Bir ardışıl devre örneği

### Durum Tablosu

Durum tablosu, Şimdiki durum, Giriş, Sonraki durum ve Çıkış olarak dört kısımdan oluşur. Şimdiki durum sütunu flip-flop'ların o an ki giriş durumlarını, x giriş sütunu x girişinden uygulanan değeri, y sütun şimdiki her durum için y'nin aldığı durumu, sonraki durum sütunu ise flip-flop'un saat darbesi sonra t+1 zamanındaki durumunu gösterir.

Durum tablosunun türetilmesi şimdiki durum ve girişlerin olası tüm ikili kombinasyonlarını listelemekten ibarettir. A ve B gibi iki flip-flop girişi ve bir x girişi olduğuna göre 000'dan 111'e kadar toplam 8 kombinasyonu vardır. Böylece sonraki durum devreleri lojik devreden veya durum denkleminde elde edilir. Flip-flop'un sonraki durumu A, aşağıdaki durum denklemini sağlamalıdır.

$$A(t+1)=Ax+Bx$$

Benzer şekilde B flip-flobunu sonraki durumu

$$B(t+1)=A'x$$

Durum denklemi ile elde edilir

$$\text{Ve y çıkışı da } y=(A+B)x'$$

Denklemler ile elde edildikten sonra aşağıdaki durum tablosu oluşturulur.

Şimdiki Durum		Giriş x	Sonraki Durum		Çıkış
A	B		A	B	y
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	1
0	1	1	1	1	0
1	0	0	0	0	1
1	0	1	1	0	0
1	1	0	0	0	1
1	1	1	1	0	0

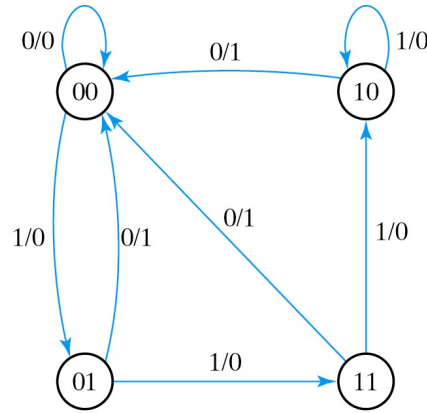
Bu durum tablosunun bir başka şekli daha mevcuttur. Bu şekil bir öncekine göre daha kullanışlıdır. Kullanım kolaylığına bağlı olarak iki yapıdan biri seçilebilir.

Şimdiki Durum AB	Sonraki Durum		Çıkış	
	x=0 AB	x=1 AB	x=0 y	x=1 y
00	00	01	0	0
01	00	11	1	0
10	00	10	1	0
11	00	10	1	0

### Durum Diyagramı



Durum tablosundan elde edilen bilgi grafik olarak gösterilebilir. Durum diyagramında her bir durum bir daireyle temsil edilebilir. Durumlar arasındaki geçiş dairelere bağlanan yönlü hatlarla temsil edilebilir.



Dairelerin içerisindeki rakamlar flip-flop'un durumunu belirtir. Oklar ise o durumdan hangi duruma geçildiğini belirtir. Okların ortalarındaki “/” ile ayrılmış sayılardan ilk x giriş değişkenini diğeri ise o y çıkış değişkenini temsil eder. Ardışıl devre 00 durumundayken x girişine 1 geldiğinde bir saat darbesi sonra 01 konumuna geçer ve çıkış 0 olur. Gösterim açısından durum tablosu ile durum diyagramı arasında herhangi bir farklılık yoktur. Durum diyagramı durum geçişlerini grafik olarak gösterir ve devrenin çalışmasını anlamak açısından daha uygun bir gösterimdir.

Flip-floplar eğer birden fazla ise öncelikle bu flip-floplar A, B, C,... şeklinde isimlendirilirler. Girişlerine ilişkin durum denklemleri yazılırken JA, JB, KA, KB... gibi önce flip-flobun girişi sonra adı şeklinde isimlendirmek uygun olacaktır.

### Karakteristik Tablolar

D tipi dışındaki flip-floplu ardışıl devre dışındaki devrelerin analizi, flip-flop girişleriyle sonraki durum arasındaki ilişkinin kolay anlaşılır olmaması nedeniyle bir hayli karmaşıktır. Bu ilişkiyi tanımlamanın en iyi yolu durum denklemleri yerine karakteristik tabloları kullanmaktır. Daha önce flip-floplara ilişkin karakteristik tablolar verilmişti. Aşağıdaki tabloda dört tip flip-flobun değiştirilmiş yapıdaki karakteristik tabloları görülmektedir. Q(t) şimdiki durum, Q(t+1) bir saat darbesi sonraki durumu belirtmektedir. Bilindiği üzere saat darbesinin t zamanı ile t+1 zamanı arasında gelmektedir.

Flip-Flop karakteristik tabloları

JK Flip-Flobu				RS Flip-Flobu			
J	K	Q(t+1)		S	R	Q(t+1)	
0	0	Q(t)	Değişim yok	0	0	Q(t)	Değişim yok

0	1	0	Yeniden başlatma
1	0	1	Kurma
1	1	$Q'(t)$	Tümleyen

0	1	0	Yeniden başlatma
1	0	1	Kurma
1	1	?	Tanımsız

D Flip-Flobu		
D	$Q(t+1)$	
0	0	Yeniden başlatma
1	1	Kurma

T Flip-Flobu		
T	$Q(t+1)$	
0	$Q(t)$	Değişim yok
1	$Q'(t)$	Tümleyen

Görüldüğü üzere flip-flop girişindeki değere bağlı olarak bir sonraki durum bulunabilir. Örneğin girişteki kapıların durum denklemlerine bağlı olarak JK flip-flop'u için 01 değeri geldiğini düşünelim bu durumda bir sonraki durum bulunurken karakteristik tablodan flip-flop'un yeniden başlatma durumuna geçtiği görülür ve çıkış değeri 0'a gider. 11 değeri gelirse eğer bir sonraki durum şimdiki durumun tümleyeni olur.