

Fondamenti di Elettronica

Cheat Sheet

MOSFET

$$\begin{cases} i_D = k_n \frac{W}{L} \left(V_{GS} - |V_{TN}| - \frac{|V_{DS}|}{2} \right) |V_{DS}| & \text{se } 0 \leq |V_{DS}| \leq |V_{GS}| - |V_{TN}| \\ i_D = \frac{k_n W}{2} \left(V_{GS} - |V_{TN}| \right)^2 & \text{se } |V_{DS}| \geq |V_{GS}| - |V_{TN}| \end{cases}$$

se PMOS

$$V_{TN} = V_{TO} + \sqrt{\left(4V_{SD} + 2\phi_F \right) - \sqrt{2\phi_F}}$$

INVERTER

$$\left(\frac{W}{L}\right)' = \left(\frac{W}{L}\right) \frac{r_o}{r_p} \frac{C_L}{C_i}$$

$$P = f C V_{DD}^2$$

AMPLIFICATORI

	COMMON-SOURCE ($R_S = 0$)	COMMON-DRAIN	COMMON-GATE
Terminal voltage gain	$-g_m R_L \cong -V_{DD}$	1	$+g_m R_L \cong +V_{DD}$
$A_{vT} = \frac{V_o}{V_i}$	(moderate)	(low)	(moderate)
Input terminal resistance	∞ (high) +	∞ (high) +	$1/g_m$ (low) -
Output terminal resistance	r_o (moderate) -	$1/g_m$ (low) +	$\mu_f / (R_L \parallel R_o)$ (high) -
Current gain	∞ (high) +	∞ (high) +	1 (low) -

cavico in saturazione $\rightarrow V_{GS} = V_{TN}$

$$\frac{1}{CR} = \omega \quad \omega = 2\pi f$$

0. Introduzione

0.1 Storia dell'elettronica

1906 - DeForest inventa il triodo a vuoto (valvola)

1925 - Lilienfeld brevetta il dispositivo ad effetto di campo (transistor),
ma non riesce ad implementarlo.

1947 - Bardeen, Shockley e Brattain inventano il transistore bipolare al Germanio (laboratorio Bell)

1952 - Texas Instruments commercializza prodotti che utilizzano transistori bipolaris.

1956 - Bardeen, Shockley e Brattain vincono il premio Nobel

1957 - 8 scienziati lasciano il gruppo di ricerca di Shockley (formato per trovare applicazioni dei transistori) e fondono un'azienda che diventerà il primo incubatore della Silicon Valley

1958 - Kilby e Noyce sviluppano i circuiti integrati

1959 - Viene sviluppato il primo transistor al Silicio con una tecnica che ne permette la produzione di massa

1963 - Si forma l'IEEE

1968 - Primo amplificatore operazionale integrato

1970 - Cella DRAM e un transistore (inventato da Dennard, IBM)

1971 - Presentazione del primo microprocessore, l'Intel 4004



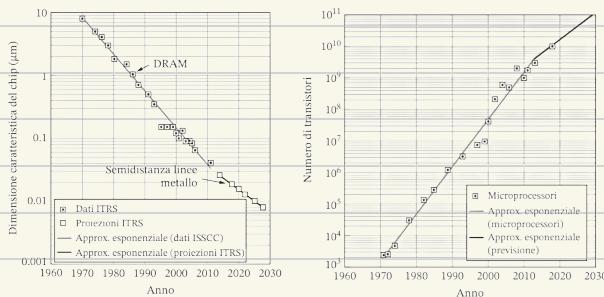
Bardeen, Shockley e Brattain
foto che pubblicizza la startup

single transistor
per pezzo di Silicio

transistor
più

0.2 Legge di Moore

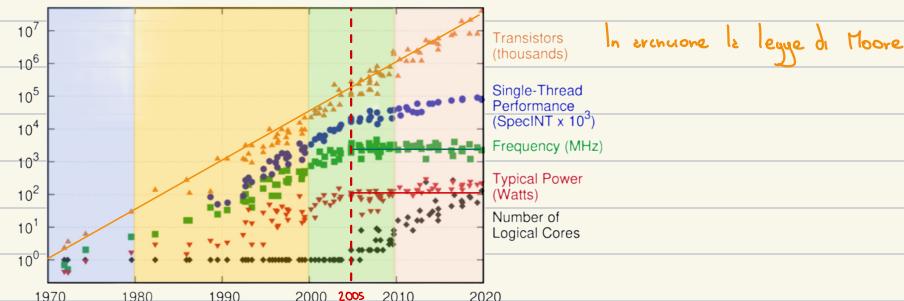
Dagli anni 60 ad oggi, innovazioni produttive hanno consentito una riduzione esponenziale delle dimensioni caratteristiche dei dispositivi, portando così i transistori più compatti e più veloci.



Questo viene predetto da Gordon Moore nel 1965, previsione che si avvera e nel 1975 diventa una legge.

"Il numero di transistori per chip raddoppia ogni 18 mesi"

Per trarre il miglioramento delle tecnologie dei transistor in prestazioni sono state usate varie tecniche



primi del ~2005: la miniaturizzazione venne sfruttata per aumentare le frequenze di clock

Ma questo aumenta anche la potenza richiesta, nel 2005 si è raggiunto il limite pratico dei 100 W

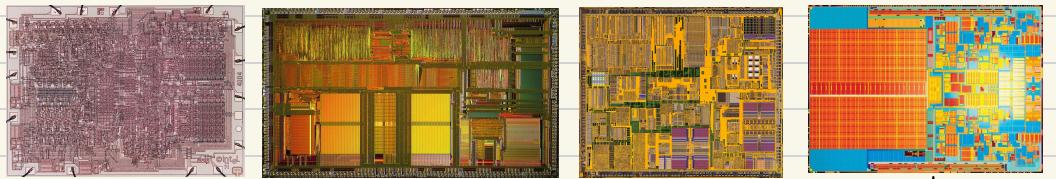
dopo il ~2005: Vengono inseriti più core in un singolo chip, l'aumento di prestazioni del singolo core rallenta.

0.2.1 Tecnologie

Negli anni sono state necessarie varie tecnologie per implementare la legge di Moore

1960-1990: Scaling

Una riduzione delle dimensioni che porta a maggiori prestazioni del transistor e maggior numero di elementi.



1971: Intel 4004
10 μm, 2250 transistor

1989 Intel 80486
1 μm, > 1'000'000 transistors

1993 Intel Pentium I
250 nm, ~30'000'000 trans.

2003 Intel Centrino
-30nm, ~100'000'000 transistor

1940-2020: Nuovi Metodi

Per continuare e restituire i componenti è necessario usare altri materiali, portando però a tensioni geopolitiche in quanto questi materiali sono spesso rari e si trovano in pochi luoghi.

In rosso i materiali usati prima degli anni '90, in blu quelli usati oggi

2020-... : Architettura 3D

Ci stiamo scontrando con dei limiti fisici (gli isolanti non possono scendere sotto lo spessore di un singolo atomo). Stiamo quindi sperimentando con architetture 3D spostandoci in verticale.



0.2.2 Comprendere la Legge di Moore

Può essere difficile comprendere le conseguenze di una crescita esponenziale per 60 anni.

Ecco alcuni esempi:

- Con stesse crescite nell'efficienza dei motori e combustione ora un'auto potrebbe coprire la distanza tra la terra e il sole con un goccia di benzina
- Con stesse crescite nell'efficienza dell'agricoltura ora potremmo sfamare l'intero pianeta con un campo di 1 km^2
- Con stesse crescite nelle velocità delle navicelle spaziali ora potremmo viaggiare ad una velocità di 300c

1. Elettronica dello Stato Solido

L'elettronica dello stato solido studia il movimento degli elettroni nei solidi, i quali vengono categorizzati in:

- Isolanti $\rho > 10^3 \Omega \cdot \text{m}$
- Semiconduttori $10^5 \Omega \cdot \text{m} < \rho < 10^3 \Omega \cdot \text{m}$
- Conduttori $\rho < 10^{-5} \Omega \cdot \text{m}$

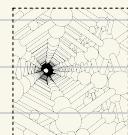
1.1 Semiconduttori

Siamo particolarmente interessati alle proprietà dei semiconduttori, i quali si dividono in 2 categorie:

- elementari formati da atomi di un solo tipo (Silicio, Germanio), hanno 4 elettroni nel livello esterno. Appartengono quindi tutti alla III colonna.
- composti formati dalla combinazione di elementi della III e IV colonna o della II e VI.
Se messi assieme hanno una media di 4 elettroni nel livello esterno.

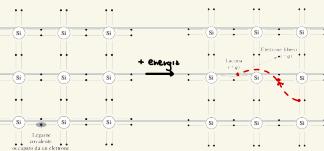
	13 III	14 IV	15 V	16 VI
5	B	C	N	O
12	Carbonio	Germanio	Antimonio	Ossigeno
13	Al	Si	P	S
14	Aluminio	Silicio	Fosforo	Zolfo
30	Zn	Ga	Ge	As
31	Zinco	Gallio	Germanio	Arsenico
48	Cd	In	Sn	Sb
49	Cadmio	Indio	Sodio	Antimoni
50				Te
51				
52				
80	Hg	Tl	Pb	Po
81	Mercurio	Tellurio	Rame	Polonio
82				
83				
84				
2010	2020	2030	2040	2050

I semiconduttori creano un particolare reticolo cristallino che fornisce le loro proprietà il reticolo del diamante. (la sabbia è silicio con una disposizione non cristallina)



Vicino allo zero assoluto tutti i legami sono soddisfatti. Ogni atomo contribuisce i suoi 4 elettroni e ne riceve altri 4.

All'aumentare della temperatura (aumento di energia) alcuni elettroni si liberano (diventando portatori) e lasciano una lacuna (che può anch'essa portare della carica)



Questi elettroni liberi da un aumento di energia sono detti portatori intrinseci

$$La loro densità è \ n_i^2 = BT^3 e^{-\frac{E_G}{kT}} \quad [n_i] = \frac{1}{cm^3}$$

dove K costante di Boltzmann ($1.39 \cdot 10^{-23} J/K$),

B parametro caratteristico del materiale ($1.08 \cdot 10^{31} k^3 cm^{-6}$ per Si),

T temperatura, K

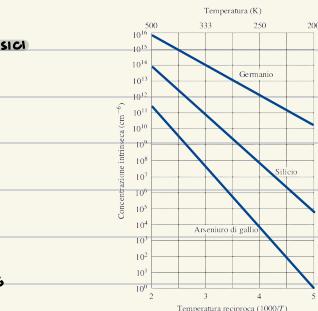
oss Direttamente proporzionale alla temperatura, inversamente proporzionale a E_G

1.1.1 Modello a Bande di Energia

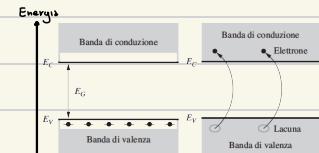
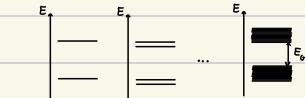
Ogni orbitale di ogni atomo ha un livello di energia.

Dato che in un solido troviamo un numero enorme di atomi si formano

delle bande di energia.



Siamo interessati all'ultima banda (banda di conduzione), alle penultimate (bande di valenza) e all'energia necessaria ad un'elettrone per passare dalle bande di valenza a quelle di conduzione (diciamo E_G l'ampiezza delle bande proibite)



Se un materiale ha molti elettroni in bande di conduzione è un conduttore, altrimenti è un isolante. I semiconduttori possono cambiare il loro stato.

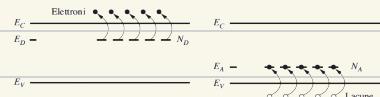
Sceglieremo il semiconduttore in base alle bande proibite E_G richieste dell'applicazione

Carbonio	5.47 eV	Nitruro di Gallo	3.49 eV
Silicio	1.12 eV	Nitruro di Boro	7.50 eV
Germanio	0.66 eV	Carburo di Silicio	3.26 eV

In un semiconduttore possono essere inseriti atomi estranei.

Se sono droganti di tipo n hanno elettroni liberi con energie E_D vicine ad E_c .

Al contrario i droganti di tipo p hanno legami covalenti con energie E_A vicine ad E_v .



1.1.2 Portatori e Lacune

Def n sta per negativo ed indica la densità degli elettroni liberi

Prop Per un materiale intrinseco (ovvero non contenente impurità) $n = n_i$

Quando si rompe un legame covalente rimane una lacuna (o vacanza)

Def p sta per positive ed indica la densità delle lacune

Prop Per il silicio intrinseco $n = n_i = p \Leftrightarrow pn = n_i^2$

1.2 Corrente di Deriva e Mobilità

Le particelle caricate si muovono o derivano sotto l'influenza del campo elettrico applicato.

La corrente risultante è detta corrente di deriva la cui densità è:

$$j = Qv \quad [A/cm^2]$$

dove Q è la carica in un volume e v le velocità delle cariche.

Def Per piccoli campi è possibile approssimare le velocità di deriva come proporzionale al campo elettrico. La costante di proporzionalità è detta mobilità μ .

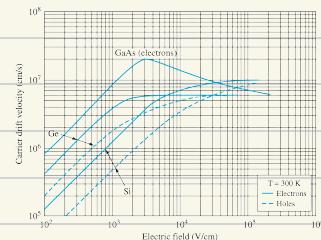
Diciamo quindi $v_n = -\mu_n E$ le velocità degli elettroni

e $v_p = -\mu_p E$ le velocità delle lacune

Oss $\mu_n > \mu_p$ questo perché la mobilità delle lacune richiede la rottura di più legami covalenti.

Oss Il Germanio è più mobile del Silicio, si potrebbe usare una tensione minore e generare un clock maggiore. Purtroppo non ha un buon ossido.

Oss Le linearietà si interrompe per campi superiori ai 5000 V/cm, le velocità cresce meno fino a raggiungere una v_{sat}



Riassumendo

$$\begin{cases} j_n^{drift} = Q_n v_n = (-qn)(-\mu_n E) = qn\mu_n E \\ j_p^{drift} = Q_p v_p = (qp)(u_p E) = qpu_p E \end{cases} \Rightarrow j_{Tot}^{drift} = j_n + j_p = q(n\mu_n + p\mu_p)E = \sigma E$$

Possiamo così definire la conducibilità elettrica σ e, quindi, la resistività elettrica ($\rho = \frac{1}{\sigma}$)

$$\sigma = q(n\mu_n + p\mu_p)$$

1.3 Semiconduttori drogati

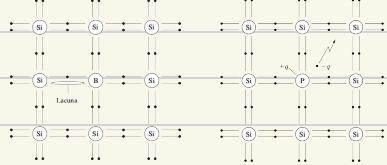
Il drogaggio (o doping) è il processo con cui si aggiungono piccole quantità di impurità in un semiconduttore.

Questo processo permette di controllare alcune proprietà (es. resistività) in un intervallo molto ampio di valori.

Il materiale così ottenuto si dice semiconduttore estrinseco

OSS Nel caso del silicio il droeggiaggio viene effettuato con atomi che appartengono alla III o IV colonne.

- Con un atomo di Boro (III colonna) si forma una lacuna
- Con un atomo di Fosforo (IV colonna) ci sarà un elettrone "extra"



Def Se $n > p$ il materiale è di tipo n (negativo)

Se $p > n$ il materiale è di tipo p (positivo)

Def N_D è la concentrazione donori [atomi/m³]

N_A è la concentrazione accettori [atomi/m³]

PROP Il materiale resta sempre neutro in cricca, quindi: $q(N_D + p - N_A - n) = 0$

PROP Si può mostrare che $p_n = n^2$ anche per semiconduttori drogati in equilibrio termico.

Dalle due proprietà precedenti si ottiene che:

- per materiali di tipo n: $n \approx (N_D - N_A)$

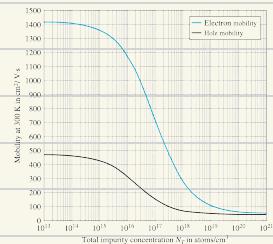
- per materiali di tipo p: $p \approx (N_A - N_D)$

I valori usuali di droeggiaggio (valori di N_A o N_D) vanno da 10^{14} atomi/cm³ a 10^{17} atomi/cm³

OSS

L'aggiunta di impurità porta però anche degli svantaggi, come la riduzione delle mobilità di elettroni e lacune.

Questo rallentamento avviene perché si modifica la struttura cristallina



1.4 Corrente di Diffusione

Nel semiconduttori è possibile (e, in alcuni casi, desiderabile) ottenere gradienti di concentrazione dei portatori ottenuti da variazioni nella concentrazione del drogante.

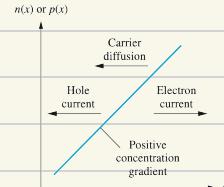
Per questo motivo si ottiene una corrente di diffusione provocata dalla tendenza dei portatori a spostarsi dalle zone a più alta concentrazione verso quelle a bassa concentrazione.

Questo per arrivare all'entropia massima.

$$j_p^{diff} = (+q) D_p \left(-\frac{\partial p}{\partial x} \right) = -q D_p \frac{\partial p}{\partial x}$$

$$j_n^{diff} = (-q) D_n \left(-\frac{\partial n}{\partial x} \right) = -q D_n \frac{\partial n}{\partial x}$$

dove D_p e D_n sono le diffusività delle lacune e degli elettroni.



Le diffusività e le mobilità sono legate dalla relazione di Einstein:

$$\frac{D_n}{\mu_n} = \frac{D_p}{\mu_p} = \frac{kT}{q} \Rightarrow D_n = \mu_n V_T, \quad D_p = \mu_p V_T$$

dato che $\mu_n > \mu_p$ allora $D_n > D_p$. $V_t = 0.025V$ a temperatura ambiente.

1.5 Corrente Totale

La corrente totale è la somma delle correnti di deviazione e diffusione:

$$j_n^{Tot} = q\mu_n n E + qD_n \frac{\partial n}{\partial x} \Rightarrow j_n^{Tot} = q\mu_n n \left(E + V_T \frac{1}{n} \frac{\partial n}{\partial x} \right)$$

$$j_p^{Tot} = q\mu_p p E - qD_p \frac{\partial p}{\partial x} \Rightarrow j_p^{Tot} = q\mu_p p \left(E - V_T \frac{1}{n} \frac{\partial p}{\partial x} \right)$$

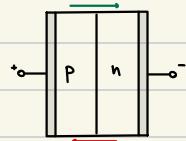
indotto dal campo elettrico indotto dal gradiente

2. Diodo

Il diodo è componente elettronico che fa passare la corrente in un solo verso.



Si forma unendo un semiconduttore tipo n ad uno tipo p, è una giunzione pn.



→ In questa direzione è possibile far scorrere una corrente, gli elettroni passano da n a p.

Applicare una tensione + alla regione p riduce la regione di svolamento.

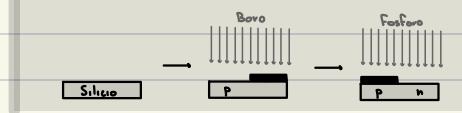
→ In questa direzione non è possibile far scorrere una corrente,

Applicare una tensione - alla regione p aumenta la regione di svolamento.

ES-applicazioni

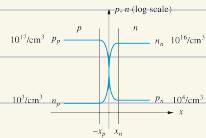
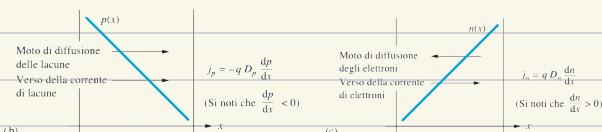
- corrente alternata-continua
- sensore di temperatura
- LED
- celle Fotovoltaiche

COSTRUZIONE DI UN DIODO



2.1 Elettrostatica della Giunzione pn

Dopo aver messo a contatto un semiconduttore di tipo p e uno di tipo n si ha un moto di diffusione di elettroni e lacune.

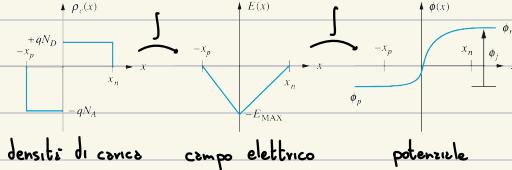
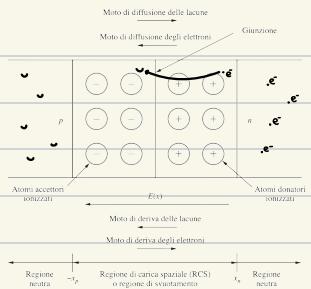


I moti di diffusione hanno versi opposti, ma il verso della corrente è concorde visto che elettroni e lacune hanno carica opposta. Se nulla impedisse questo processo esso continuerebbe fino a rendere uniforme la distribuzione di elettroni e lacune.

Questo non avviene perché le lacune assorbono gli elettroni liberi in questo modo

si forma una regione priva di portatori e elettricamente carica.

Queste carene generano un campo elettrico che si oppone alla diffusione portando così la giunzione all'equilibrio.



$$qN_A x_p = qN_D x_n = E_{MAX} \epsilon_s \quad \phi_j = - \int E(x) dx = V_T \ln \left(\frac{N_A N_D}{n_i^2} \right)$$

La dimensione della regione di svuotamento è $\omega_d = (x_n + x_p) = \sqrt{\frac{2\epsilon_s}{q} \left(\frac{1}{N_A} + \frac{1}{N_D} \right) \phi_j}$ (ϵ_s permittività del materiale)
 j_n^{tot} e j_p^{tot} sono nulli a regime elettrostatico.

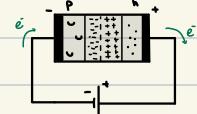
2.2 Elettrodinamica della Giunzione pn

2.2.1 Tensione Inversa

Applicando una differenza di potenziale inversa la regione di svuotamento si ingrandisce

In questo caso $E(v_0 > 0) > E(v_0 = 0)$

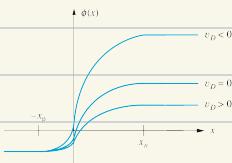
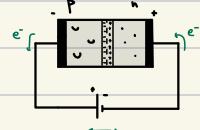
$$\omega_d = \sqrt{\frac{2\epsilon_s}{q} \left(\frac{1}{N_A} + \frac{1}{N_D} \right) (\phi_i + v_R)} \quad \omega_d = \omega_{d0} \sqrt{1 + \frac{v_R}{\phi_i}}$$



2.2.2 Tensione Diretta

Al contrario applicando una differenza di potenziale diretta la regione di svuotamento

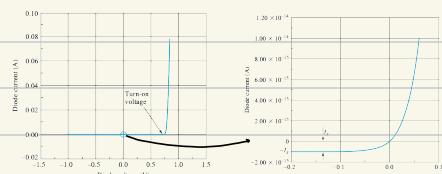
si restringe, in questo caso $E(v_0 < 0) < E(v_0 = 0)$



2.2.3 Equazione del Diodo

Diciamo tensione di accensione il punto in cui il diodo inizia a condurre in modo significativo.

Diciamo I_S la corrente di saturazione inversa.

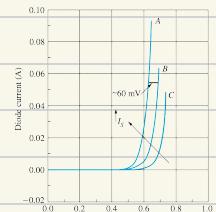


La corrente pessente per il diodo è:

$$i_D = I_s \left[e^{\frac{v_D}{nV_T}} - 1 \right]$$

dove n è il fattore di non idealità (tipicamente vicino ad 1, assumeremo 1 se non specificato)

I_s è tipicamente tra 10^{-18} e 10^{-3} A



$$I_{s,A} = 10 I_{s,B} = 100 I_{s,C}$$

La tensione pessente per il diodo è:

$$v_D = nV_T \ln \left(\frac{i_D}{I_s} + 1 \right) = n \frac{kT}{q} \ln \left(\frac{i_D}{I_s} + 1 \right) \approx \frac{kT}{q} \ln \left(\frac{i_D}{I_s} \right)$$

$$\frac{dv_D}{dT} = \frac{k}{q} \ln \left(\frac{i_D}{I_s} \right) - \frac{kT}{q} \frac{1}{I_s} \frac{dI_s}{dT} = \frac{v_D}{T} - V_T \frac{1}{I_s} \frac{dI_s}{dT} = \frac{v_D - V_{GO} - 3V_T}{T}$$

dove V_{GO} è il potenziale corrispondente alla banda proibita nel silicio e 0K

2.2.4 Rottura della Giunzione pn

L'aumento delle tensione inverse può portare il diodo nella regione di rottura.

Dove la corrente aumenta rapidamente.

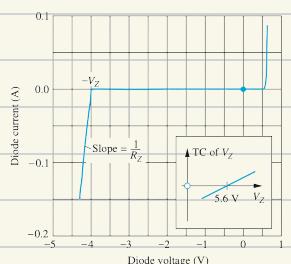
La rottura è solo temporanea e non danneggia il componente.

ROTTURA PER EFFETTO VALANGA

Al crescere delle tensione i portatori sono più energetici (veloci).

Quando raggiungono una velocità tale da ionizzare gli atomi che incontrano,

inizia un effetto crescente che crea sempre più portatori.



ROTTURA PER EFFETTO ZENER

Quando viene applicata una polarizzazione inversa gli elettroni possono passare dalla banda di valenza e quelle di conduzione per effetto tunnel.

In particolare l'effetto avviene quando il livello energetico superiore della banda di valenza della regione tipo p supera il livello energetico inferiore della banda di conduzione della regione tipo n.

In diodi molto drogati, quindi con un piccolo spessore della regione di svolgimento questo effetto avviene a tensioni inferiori rispetto a quelle necessarie per l'effetto valanga.

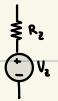
OSS

La tensione di rottura per effetto valanga cresce al crescere delle temperature.

Mentre quella per effetto zener diminuisce con le temperature.



diodo Zener



In condizioni di rottura il diodo può essere rappresentato da un generatore di tensione e una resistenza in serie.

2.3 Capacità della Giunzione pn

Se viene applicata una tensione al diodo esso acquisisce una capacità che varia con le istantanee del voltaggio.

2.3.1 Capacità in Polarizzazione Inversa

Si mostra che $Q_n = qN_D x_n A = q \left(\frac{N_A N_D}{N_A + N_D} \right) w_d A$ dove A è l'area della giunzione del diodo

quindi $C_D = \frac{dQ_n}{dv_R} = \frac{C_{D0} A}{\sqrt{1 + \frac{v_R}{\phi_j}}}$ dove $C_{D0} = \frac{\epsilon_s}{\omega_{d0}}$ (capacità del diodo in polarizzazione nulla)

È possibile progettare diodi per funzionare come condensatori e capacità variabili, varactor, controllati in tensione.

2.3.2 Capacità in Polarizzazione Diretta

In polarizzazione diretta una carica viene immagazzinata in prossimità della regione di svuotamento

$$Q_D = i_D \tau_T$$

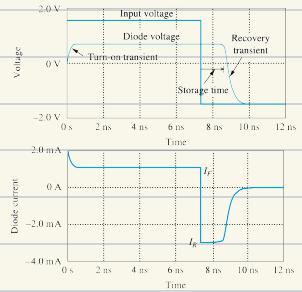
$$C_D = \frac{dQ_D}{dv_D} = \frac{(i_D + I_s)\tau_T}{V_T} \approx \frac{i_D \tau_T}{V_T}$$

2.3.3 Commutazione del Diodo

Le capacità interne del diodo ne impediscono la variazione istantanea di stato.

τ_r è il tempo di accensione/spegnimento, τ_s è il tempo di immagazzinamento.

$$\tau_s = \tau_r \ln\left(1 - \frac{I_F}{I_R}\right)$$



2.4 Diodo a Barriera Schottky

Nel diodo a barriera Schottky una delle regioni del diodo viene sostituita da un metallo (spesso quello di tipo p in quanto è più semplice)



Questo tipo di diodo ha tensione di accensione minore, ma ha altri svantaggi.

2.5 Applicazioni

Illuminando la regione di svolamento con una radiazione è possibile fornire energie sufficiente affinché alcuni elettroni passino alla banda di conduzione.

Queste correnti può essere usate per rilevare una luce (fotorelevatore) o per generare potenze (celle solari).

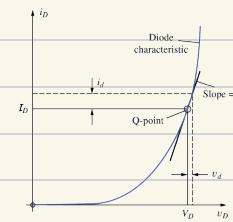
I diodi emettitori (LED) utilizzano l'energia rilasciata da un elettrone che si ricombina con una lacuna per produrre luce.

2.6 Modello Diodo a Piccoli Segnali

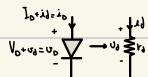
Se la tensione in ingresso al diodo è un segnale con ampiezze piccole possiamo approssimare il diodo ad una resistenza.

In particolare la pendenza delle caratteristica del diodo nel punto di lavoro (punto Q) è la conduttanza.

$$g_d = \frac{\partial i_d}{\partial v_o} \Big|_{\text{punto Q}} = \frac{i_s}{V_T} e^{\frac{v_o}{V_T}} = \frac{i_s + i_o}{V_T} \approx \frac{i_o}{V_T} \approx \frac{i_o}{25mV}$$
$$\therefore g_d = I_o \left[e^{\frac{V_o}{V_T}} - 1 \right] \Rightarrow I_o + I_s - I_s \in \frac{V_o}{V_T}$$



La resistenza differenziale (la resistenza del resistore equivalente ai piccoli segnali) è $r_d = \frac{1}{g_d} \approx \frac{25mV}{I_o}$



Per poter usare questa approssimazione $v_o \leq 0.05V$

3. Transistori a Effetto di Campo

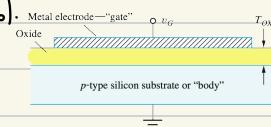
3.1 Condensatore MOS

Il condensatore Metal Oxide Semiconductor (MOS)

- Il primo elettrodo (gate) è realizzato con materiali a basse resistività (metallo o silicio policristallino).

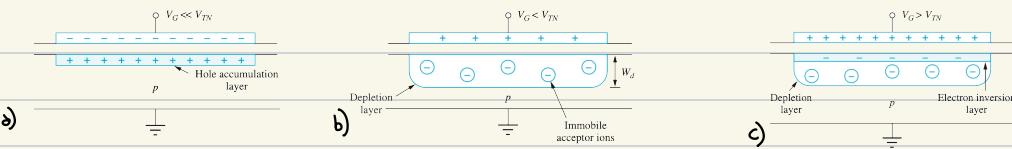
- Il secondo elettrodo (body) è realizzato con un semiconduttore di tipo n o p.

- Il dielettrico tra i due elettrodi è realizzato in diossido di silicio.



oss Il vantaggio del silicio su altri semiconduttori è proprio l'alta qualità del suo ossido.

→ potto che esso venga prodotto in una camera pulita.



Diciamo V_{TN} il voltaggio necessario per iniziare il processo di inversione.

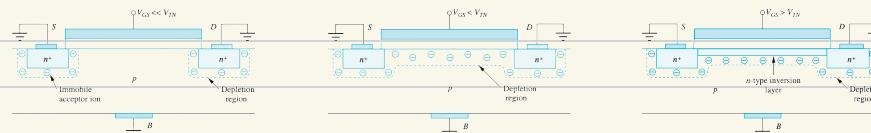
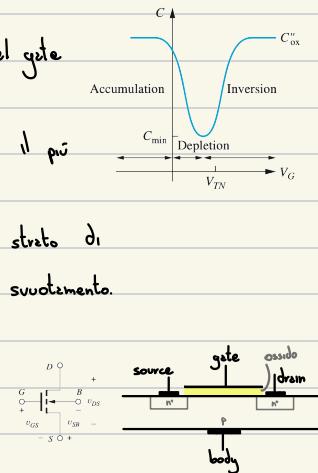
Nella figura a) $V_G \ll V_{TN}$ è una situazione di accumulazione, le cariche negative del gate attirano le lacune nel body.

Nella figura b) $V_G < V_{TN}$ è una situazione di svuotamento, le lacune si allontanano il più possibile dal gate.

Nella figura c) $V_G > V_{TN}$ è una situazione di inversione, si viene a creare uno strato di carica negativa generato dalla creazione di coppie elettrone-lacuna nella regione di svuotamento.

3.2 MOSFET

Il Metal Oxide Semiconductor Field Effect Transistor (MOSFET) è un dispositivo a 4 terminali: Gate, Drain, Source e Body.



Se $V_{GS} \ll V_{TN}$ pasce solamente una corrente di saturazione inversa.

Se $V_{GS} < V_{TN}$ si forma una regione di svuotamento sotto il gate che unisce quelle di source e drain, ma non scorre corrente.

Se $V_{GS} > V_{TN}$ si forma un canale tra source e drain nel quale può scorrere una corrente.

V_{TN} è quindi la tensione di soglia.

3.2.1 Equazione del MOSFET

Quando $V_{GS} > V_{TN}$ $i_s = i_0$

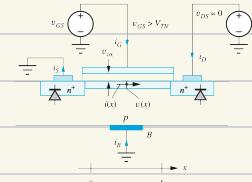
La carica per unità di lunghezza del canale (ovvero quanti elettroni possono portare corrente) è:

$$Q'(x) = -W C_{ox}'' (V_{ox}(x) - V_{TN}) \quad \text{dove } C_{ox}'' = \frac{\epsilon_{ox}}{T_{ox}} \quad (\epsilon_{ox} \text{ permittività elettrica, } T_{ox} \text{ spessore dell'ossido})$$

W è la profondità del transistor

v_{ox} è il voltaggio nell'ossido $v_{ox}(x) = V_{GS} - v(x)$, dove $0 \leq x \leq L$

la tensione varia nel canale
il transistor è una resistenza
dato un V_{GS} fisso



La corrente è quindi:

$$i(x) = Q'(x) v_s(x) = [-W C_{ox}'' (v_{ox}(x) - V_{TN})] [-\mu_n E_x] \quad v_s(x) \text{ è la velocità dei portatori e } E_x = -\frac{dv(x)}{dx}$$

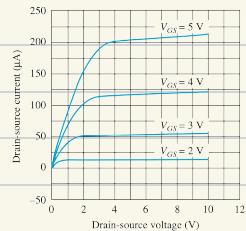
$$\Rightarrow i_d(x) = -\mu_n C_{ox} W [v_{ds} - v(x) - V_{TN}] \frac{dv(x)}{dx} \Rightarrow \int_0^L i_d(x) dx = -\int_0^L \mu_n C_{ox} W [v_{ds} - v(x) - V_{TN}] dv(x)$$

$$\Rightarrow i_d L = \mu_n C_{ox} W (v_{ds} - V_{TN} - \frac{v_{ds}}{2}) v_{ds} \Rightarrow i_d = K_n \frac{W}{L} (v_{ds} - V_{TN} - \frac{v_{ds}}{2}) v_{ds}$$

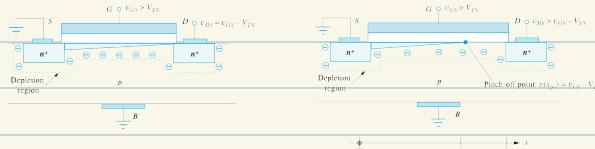
pongo $K_n = \mu_n C_{ox}$

$$\Rightarrow i_d = K_n (v_{ds} - V_{TN} - \frac{v_{ds}}{2}) v_{ds} \quad \text{se } 0 \leq v_{ds} \leq v_{ds} - V_{TN}$$

pongo $K_n = K_n \frac{W}{L}$



SATURAZIONE



Si assume che source e body siano connessi allo stesso voltaggio, questo non è ovviamente vero per il drain. Quando $v_{ds} \geq v_{ds} - V_{TN} \geq 0$ la tensione tra drain e gate non è più sufficiente per tenere aperto il canale del drain.

Il canale si assottiglia e poi si chiude, ma in quelle regioni nulla vieta il passaggio di elettroni ed è presente un campo elettrico che spinge gli elettroni, quindi la corrente non smette di scorrere.

In saturazione i_d rimane quasi costante (aumenta leggermente perché $L (\ln \frac{W}{L})$ non è più costante). Questo comportamento può essere modellato dal parametro I_{amb})

$$i_d = \frac{K_n W}{2} \left(v_{ds} - V_{TN} \right)^2 \left(1 + \frac{1}{v_{ds}} \right) \quad \text{se } v_{ds} \geq v_{ds} - V_{TN} \geq 0$$

RESISTENZA DI ON

Def La resistenza quando il transistore è attivo è:

$$R_{on} = \left[\frac{\partial i_d}{\partial v_{ds}} \right]_{v_{ds} \rightarrow \infty}^{-1} = \frac{1}{K_n \frac{W}{L} (v_{ds} - V_{TN})}$$

OSS $v_{ds} = i_d R_{on}$

OSS Questa formula funziona solo in linearità ($v_{ds} \ll v_{ds} - V_{TN}$), altrimenti va ricalcolata con i_d di saturazione.

TRASCONDUTTANZA

Def La trasconduttanza lega i cambiamenti nella corrente di drain a variazioni nella tensione gate-source

$$g_m = \frac{\partial i_d}{\partial v_{ds}} \Big|_{Q-pt} = K_n V_{ds} = \frac{i_d}{v_{ds} - V_{TN} - \frac{v_{ds}}{2}}$$

A regime di saturazione: $g_m = \frac{2 i_d}{V_{ds} - V_{TN}}$

OSS Posso usare la trasconduttanza per legare v_{ds} e i_d

$$v_{ds} = i_d \cdot g_m$$

3.2.2 MOSFET a Svuotamento

Un transistor MOSFET è svuotamento. Ovvero un transistor a tensione di soglie negativa.

Questo significa che serve una tensione di soglie negativa per chiudere il canale.

Con $v_{GS}=0V$ il gate è aperto

3.3 Effetto Body

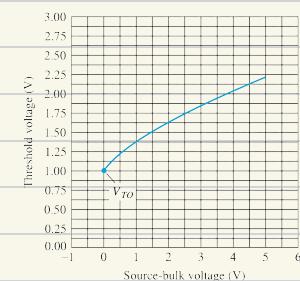
Quando più transistor condondono lo stesso substrato è necessario tenere conto

del fatto che $v_{SB} \neq 0$.

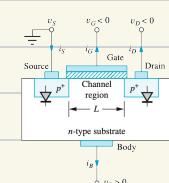
Questo modifica la tensione di soglie che diventa:

$$V_{TN} = V_{TO} + \gamma (\sqrt{v_{SG} + 2\phi_F} - \sqrt{2\phi_F}) \quad \text{dove } V_{TO} \text{ è il valore di soglie iniziale}$$

γ è il parametro relativo all'effetto body
 $2\phi_F$ una costante



3.4 Transistori PMOS

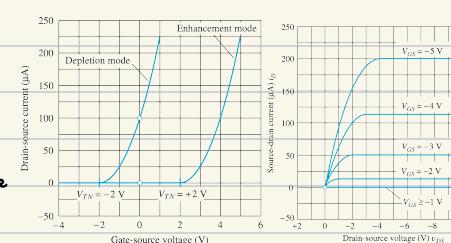


Sono transistor del tutto simili agli NMOS, ma utilizzano un substrato

di tipo n e regioni source e drain di tipo p.

In questi transistor è necessario che $v_{GS}<0$ per far passare una corrente

È inoltre necessario che $v_{SG}<0$ e $v_{DB}<0$



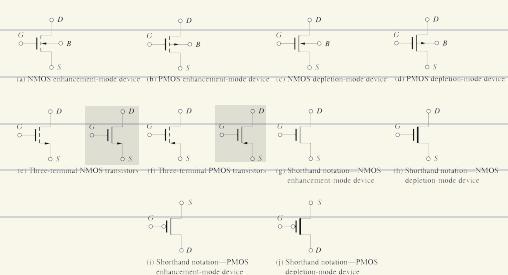
oss I dispositivi MOS sono simmetrici. Negli NMOS il drain corrisponde alla regione n+ e potenziale maggiore

Negli PMOS il drain corrisponde alla regione p+ e potenziale minore

3.5 Simboli Circuituali

Sono evidenziate le notazioni che useremo nel resto del corso

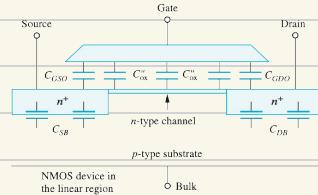
Le frecce e del lato del source e indice la direzione del corrente positiva.



3.6 Capacità nei Transistori MOS

Ogni dispositivo elettronico ha delle capacità che limitano:

- il tempo di commutazione dei circuiti
- l'intervallo di frequenze a cui gli amplificatori assumono valori adeguati



IN REGIONE DI TRIODO

Nel modello di Meyer le capacità si dividono in due parti uguali: $C_{GS} = C_{GD}$

$$C_{\text{Gate-Source}} = \frac{C_{\text{Gate-Channel}}}{2} + C_{\text{Gate-Source-Overlap}} \quad W = C_{\text{ox}}^* \frac{WL}{2} + C_{\text{Gate-Source-Overlap}} \quad W$$

$$C_{\text{Gate-Drain}} = \frac{C_{\text{Gate-Channel}}}{2} + C_{\text{Gate-Drain-Overlap}} \quad W = C_{\text{ox}}^* \frac{WL}{2} + C_{\text{Gate-Drain-Overlap}} \quad W$$

C_{ox}^* è la capacità gate-channel per unità di area

$$C_{\text{Source-Body}} = C_J A_s + C_{\text{SSW}} P_s \quad \text{dove } A_s, A_p \text{ aree di diffusione di source e drain}$$

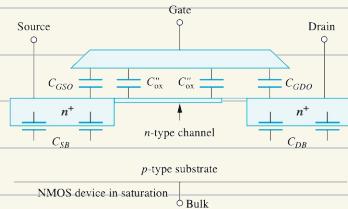
$$C_{\text{Drain-Body}} = C_J A_d + C_{\text{SSW}} P_d \quad P_s, P_d \text{ perimetro di source e drain}$$

C_J, C_{SSW} costanti

IN REGIONE DI SATURAZIONE

$$C_{\text{Gate-Source}} = \frac{2}{3} C_{\text{Gate-Channel}} + C_{\text{Gate-Source-Overlap}} \quad W$$

$$C_{\text{Gate-Drain}} = C_{\text{Gate-Drain-Overlap}} \quad W$$



oss. La regione di overlap esiste per ridurre gli errori di produzione

3.7 Riduzione delle Dimensioni

Scalando le dimensioni del transistore cambiano anche alcune sue proprietà.

Riducendo di un fattore λ le dimensioni del transistore ((W, L, T_{ox})) otteniamo:

CORRENTE DI DRAIN

$$K_n^* = \mu_n \frac{E_{\text{ox}}}{T_{\text{ox}}/\lambda} \frac{W/\lambda}{L/\lambda} = \lambda K_n$$

$$i_D^* = \mu_n \frac{E_{\text{ox}}}{T_{\text{ox}}/\lambda} \frac{W/\lambda}{L/\lambda} \left(\frac{V_{DS}}{\lambda} - \frac{V_{TN}}{\lambda} - \frac{V_{DS}}{2\lambda} \right) \frac{W/\lambda}{\lambda} = \frac{i_D}{\lambda}$$

CAPACITÀ

$$C_{GC}^* = \frac{E_{\text{ox}}}{T_{\text{ox}}/\lambda} \frac{W L}{L/\lambda} = \frac{C_{GC}}{\lambda}$$

$$\tau^* = \frac{C_{GC}}{\lambda} \frac{\Delta V/\lambda}{i_D/\lambda} = \frac{\tau}{\lambda} \quad (\text{ritardo di commutazione di gate})$$

POTENZA

$$P^* = \frac{V_{DD}}{\delta} \cdot i_D = \frac{P}{\delta^2}$$

$$\frac{P^*}{A^*} = \frac{P^*}{W^* L^*} = \frac{P}{A}$$

PRODOTTO POTENZA-RITARDO

$$PDP^* = P^* \tau^* = \frac{DOP}{\delta^3}$$

FREQUENZA DI CUTOFF

$$f_T = \frac{1}{2\pi} \frac{g_m}{C_{OC}} = \frac{1}{2\pi} \frac{\mu_n}{L^2} (V_{GS} - V_{TN}) \quad (\text{al di sopra di questo il transistor non amplifica})$$

Le formule scritte sopre assumono campi elettrici costanti. Ma per zone 5V sono rimasti costanti, aumentando i campi elettrici nei transistor che si restinguono.

Questo comporta una rottura della relazione lineare $v = \mu E$ arrivando alla saturazione delle velocità dei portatori.

Inoltre riduce l'effidabilità dei transistor per la rottura del dielettrico di gate o delle giunzioni pn.

L' tensione di soglia non diminuisce al diminuire delle dimensioni.

4. Elettronica Digitale

L'elettronica digitale si occupa di gestire ed elaborare informazioni di tipo digitale (0,1).

Studia il comportamento delle porte logiche, le più comuni sono quelle binarie che trattano valori LOW oppure HIGH.

Def V_L e V_H come le tensioni ideali di livello basso ed alto.

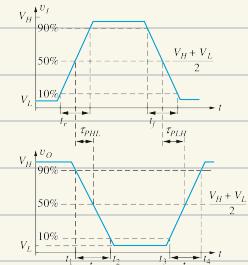
Def V_{IL}, V_{IH} e V_{OL}, V_{OH} come tensioni massime/minime riconosciute come livello basso/alto

Def Diciamo margine di rumore $NM_L = V_{IL} - V_{OL}$ $NM_H = V_{OH} - V_{IH}$ (oppure $NM_L = V_{IL} - V_L$ e $NM_H = V_H - V_{IH}$)

oss Come regole generali vogliamo massimizzare i margini di rumore (e quindi minimizzare l'intervallo in cui il comportamento è indefinito), prende schierze in input e ritorna un output buono.

Def I tempi di salita (t_r) e di discesa (t_f) sono misurati a $V_{10\%}$ ed a $V_{90\%}$.

dove $V_{10\%} = V_L + 0.1 \Delta V$ e $V_{90\%} = V_H - 0.1 \Delta V$ dove $\Delta V = V_H - V_L$



Def Il ritardo di propagazione viene definito come la differenza fra gli istanti

in cui i segnali di ingresso ed uscita raggiungono $V_{50\%}$.

dove $V_{50\%} = \frac{V_H + V_L}{2}$

oss Il ritardo di propagazione alto-basso (τ_{PLH}) e quello basso-alto (τ_{PHL}) sono generalmente diversi.

Def Il ritardo di propagazione è la media aritmetica di τ_{PLH} e τ_{PHL} $\tau_p = \frac{\tau_{PLH} + \tau_{PHL}}{2}$

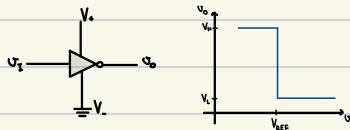
oss Il clock non può superare il ritardo di propagazione più lento.

Def Il prodotto ritardo-potenza descrive l'energia richiesta per eseguire un'operazione logica.

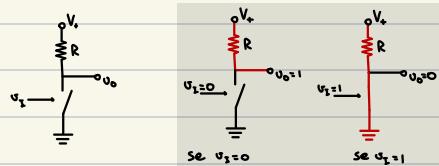
$PDP = P \tau_p$, dove P è l'energia media dissipata dalle porte logiche

4.1 Invertitore

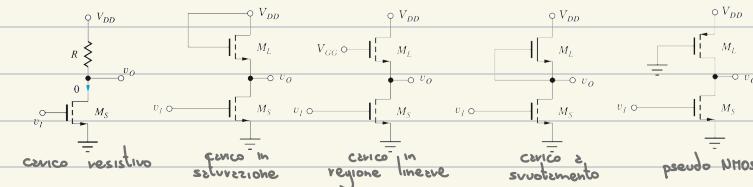
L'invertitore è un componente che invierte il valore fornito in input all'output.



L'invertitore ideale si può implementare nel seguente modo:

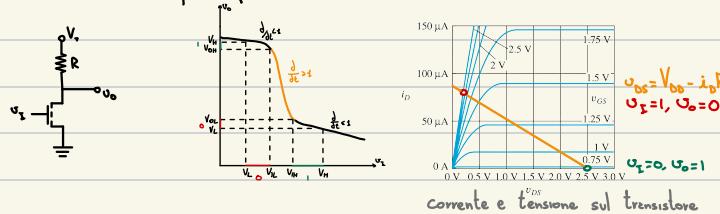


Le implementazioni reali sono:



4.1.1 Invertitore a Carico Resistivo

L'invertitore reale si può implementare con un transistor e un resistore.

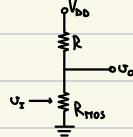


OSS La resistenza è necessaria perché quando $u_I = V_D$, la resistenza e $R_{DS(on)}$ del transistor formano un partitore di tensione.

$$u_O = V_{DD} \frac{R_{DS(on)}}{R_{DS(on)} + R} \quad (\text{formula partitore di tensione})$$

OSS $R_{DS(on)} \ll R$ per far sì che $u_O \approx 0$.

OSS poco consumo in condizioni statiche \leftrightarrow velocità in condizioni dinamiche



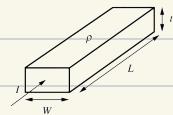
MARGINI DI ERRORE

posso calcolare i margini di rumore dell'inverter:

$$V_{IL} = V_{TN} + \frac{1}{K_n R} \quad V_{IH} = V_{TN} - \frac{1}{K_n R} + 1.63 \sqrt{\frac{V_{DD}}{K_n R}}$$

$$V_{OL} = \sqrt{\frac{2V_{DD}}{3K_n R}} \quad V_{OH} = V_{DD} - \frac{1}{2K_n R}$$

L'implementazione a canale resistivo richiede una resistenza che non può essere facilmente realizzata, infatti per ottenere un resistore di $28.8\text{k}\Omega$ in un tipico processo produttivo $\frac{L}{W} \approx \frac{2880}{1}$



Esercizio 1: disegnare lo schema e dimensionare un inverter NMOS (ovvero determinare il rapporto W/L di tutti i transistor e resistenze utilizzati) con carico resistivo, avente le seguenti specifiche: $V_{DD}=3.3\text{V}$, $P=0.3\text{mW}$, $V_t=0.15\text{V}$, $K_n'=60\ \mu\text{A/V}^2$, $V_{TN}=0.75\text{V}$, $\gamma=0.5\text{V}^{0.5}$, $2\phi_f=0.6\text{V}$. Dire qual è il principale svantaggio di questo tipo di inverter.

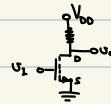
$$\text{se } V_o = V_L \quad (V_s = V_H): \quad I_{DD} = \frac{P}{V_{DD}} = 90.9\ \mu\text{A}$$

$$R_{DD} = (V_{DD} - V_L) \Rightarrow R = 34.7\ \text{k}\Omega$$

$$V_{DS} = 0.15\text{V} \quad V_{GS} - V_{TN} = 3.3 - 0.75 = 2.55\text{V}$$

$$0 < V_{DS} < V_{GS} - V_{TN} \rightarrow \text{regione di triodo}$$

$$\text{L} \quad I_{DD} = K_n' \frac{W}{L} (V_{GS} - V_{TN} - \frac{V_{DS}}{2}) V_{DS} \Rightarrow \frac{W}{L} = 4.08$$



L'invertitore richiede molto spazio per implementare la resistenza, $\frac{L}{W} = \frac{3470}{1}$ per un tipico processo produttivo

4.1.2 Invertitore a Carico in Saturazione

Esercizio 2: disegnare lo schema e dimensionare un inverter NMOS (ovvero determinare il rapporto W/L di tutti i transistor utilizzati) con carico in saturazione, avente le seguenti specifiche: $V_{DD}=3.3\text{V}$, $V_t=0.15\text{V}$, $I_{DD}=60\ \mu\text{A}$, $K_n'=50\ \mu\text{A/V}^2$, $V_{TN}=0.75\text{V}$, $\gamma=0.5\text{V}^{0.5}$, $2\phi_f=0.6\text{V}$. Dire qual è il principale svantaggio di questo tipo di inverter.

$$\text{se } V_s = V_L, \quad V_o = V_H:$$

Load transistor:

$$V_{GS} = V_{TH} \Rightarrow V_{DD} - V_H = V_{TN} + \gamma (\sqrt{V_H + 2\phi_f} - \sqrt{2\phi_f}) \quad (\text{USO SHIFT} \rightarrow \text{CALC SU calcolatrice})$$

$$V_H = 2.11\text{V}$$

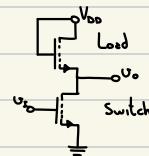
$$\text{se } V_s = V_H, \quad V_o = V_L:$$

Load transistor:

$$V_{DS} = 3.15\text{V} \quad V_{GS} = 3.15\text{V} \quad V_{TN} = 0.7557$$

$$V_{GS} > V_{DS} - V_{TN}$$

$$I_{DD} = K_n' \frac{W}{L} (V_{GS} - V_{TN})^2 \Rightarrow \left(\frac{W}{L}\right)_L = 0.433$$



Switch transistor:

$$V_{GS} = 0.15\text{V} \quad V_{DS} = 2.11\text{V} \quad V_{TN} = 0.75$$

$$V_{DS} < V_{GS} - V_{TN} \rightarrow \text{triodo}$$

$$I_{DD} = K_n' \frac{W}{L} (V_{GS} - V_{TN} - \frac{V_{DS}}{2}) V_{DS} \Rightarrow \left(\frac{W}{L}\right)_S = 6.23$$

Ha lo svantaggio di avere $V_H < V_{DD}$

4.1.3 Invertitore a Carico in Regione Lineare

Esercizio 3: disegnare lo schema e dimensionare un inverter NMOS (ovvero determinare il rapporto W/L di tutti i transistor utilizzati) con carico in regione lineare, avente le seguenti specifiche: $V_{DD}=3.3V$, $V_{GG}=4.5V$, $V_L=0.15V$, $I_{DD}=75\ \mu A$, $K_n'=50\ \mu A/V^2$, $V_{T0}=0.6V$, $\gamma=0.5V^{0.5}$, $2\phi=0.6V$. Dire qual è il principale svantaggio di questo tipo di inverter.

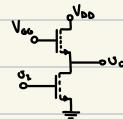
se $V_i = V_H$, $V_o = V_L$:

Load transistor:

$$V_{DS} = 3.15V \quad U_{GS} = 0.35V \quad V_{TN} = 0.6457V$$

$$U_{DS} < U_{GS} - V_{TN} \rightarrow \text{tr. modo}$$

$$I_{DD} = K_n \frac{W}{L} (U_{GS} - V_{TN} - \frac{U_{DS}}{2}) U_{DS} \Rightarrow \left(\frac{W}{L}\right)_L = 0.223$$



Switch transistor:

$$V_{DS} = 0.15V \quad U_{GS} = 3.3V \quad V_{TN} = 0.6V$$

$$U_{DS} < U_{GS} - V_{TN} \rightarrow \text{tr. modo}$$

$$I_{DD} = K_n \frac{W}{L} (U_{GS} - V_{TN} - \frac{U_{DS}}{2}) U_{DS} \Rightarrow \left(\frac{W}{L}\right)_S = 3.81$$

Ha lo svantaggio di richiedere un'altra tensione dell'esterno, aumentando la complessità.

4.1.3 Invertitore a Carico a Svuotamento

Esercizio 4: disegnare lo schema e dimensionare un inverter NMOS (ovvero determinare il rapporto W/L di tutti i transistor utilizzati) con carico a svuotamento, avente le seguenti specifiche: $V_{DD}=3.3V$, $V_L=0.25V$, $P = 0.3\text{ mW}$, $K_n'=50\ \mu A/V^2$, $V_{T0,L}=-1V$ per il MOSFET di commutazione e $V_{T0,I}=-1V$ per il MOSFET di carico, $\gamma=0.5V^{0.5}$, $2\phi=0.6V$. Dire qual è il principale svantaggio di questo tipo di inverter.

$$I_{DD} = \frac{P}{V_{DD}} = 90.4\ \mu A$$

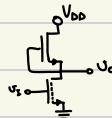
se $V_i = V_H$, $V_o = V_L$:

Load transistor:

$$U_{DS} = 3.05V \quad U_{GS} = 0V \quad V_{TN} = -0.926$$

$$U_{DS} > U_{GS} - V_{TN} \rightarrow \text{in saturazione}$$

$$I_{DD} = \frac{K_n'}{2} \frac{W}{L} (U_{GS} - V_{TN})^2 \Rightarrow \left(\frac{W}{L}\right)_L = 4.24$$



Switch transistor:

$$U_{DS} = 0.25V \quad U_{GS} = 3.3V \quad V_{TN} = 0.6$$

$$U_{DS} < U_{GS} - V_{TN} \rightarrow \text{tr. modo}$$

$$I_{DD} = K_n' \frac{W}{L} (U_{GS} - V_{TN} - \frac{U_{DS}}{2}) U_{DS} \Rightarrow \left(\frac{W}{L}\right)_S = 2.82$$

Utilizzare un transistore a svuotamento con $V_{TN,I}$ di più complesse realizzazioni.

4.1.4 Invertitore pseudo NMOS

Esercizio 5: disegnare lo schema e dimensionare un inverter pseudo NMOS (ovvero determinare il rapporto W/L di tutti i transistor utilizzati), avente le seguenti specifiche: $V_{DD}=3.3V$, $V_L=0.25V$, $I_{DD}=75\ \mu A$, $K_n'=50\ \mu A/V^2$, $K_p'=20\ \mu A/V^2$, $V_{IOH}=0.6V$, $V_{IOL}=-0.7V$, $\gamma=0.5V^{0.5}$, $2\phi_0=0.6V$. Dire qual è il principale svantaggio di questo tipo di inverter.

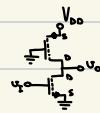
se $v_s = V_H$, $v_o = V_L$:

load transistor:

$$v_{DS} = -3.05V \quad v_{OS} = -3.3V \quad V_{TN} = -0.7V \quad (\text{no effetto body}, \quad B = V_H, \quad S = V_H, \quad U_{SB} = 0)$$

$$|U_{DS}| / |U_{OS} - V_{TN}| \rightarrow \text{saturazione}$$

$$I_{DD} = \frac{K_n' W}{L} (v_{OS} - V_{TN})^2 \Rightarrow \left(\frac{W}{L}\right)_L = 1.11$$



switch transistor:

$$v_{OS} = 0.25 \quad v_{DS} = 3.3V \quad V_{TN} = 0.6V$$

$$v_{DS} < v_{OS} - V_{TN} \rightarrow \text{triodo}$$

$$I_{DS} = K_n' \frac{W}{L} (v_{OS} - V_{TN} - \frac{v_{DS}}{2}) v_{DS} \Rightarrow \left(\frac{W}{L}\right)_S = 2.33$$

Lo svantaggio principale è I_S corrente di drain se $v_s = V_H$.

4.1.5 Confronto degli invertitori NMOS

Tabella 6.10 Caratteristiche degli invertitori

	Invertitore con carico resistivo	Invertitore con carico in saturazione	Invertitore con carico in regione lineare	Invertitore con carico a svuotamento	Invertitore pseudo NMOS
V_H	2.50 V	1.55 V	2.50 V	2.50 V	2.50 V
V_L	0.20 V	0.20 V	0.20 V	0.20 V	0.20 V
NM_i	0.25 V	0.22 V	0.12 V	0.43 V	0.46 V
NM_d	0.96 V	0.33 V	0.96 V	0.90 V	0.75 V
Area	2880 μm^2	6.39 μm^2	7.94 μm^2	4.03 μm^2	3.33 μm^2

TEMPI DI RISPOSTA

Tabella 6.14 Tempi di salita e discesa e ritardi di propagazione dell'invertitore NMOS

	t_{PHL}	t_{PLH}	t_f	t_r
Carico resistivo	$1.2R_{onS}C$	$0.69RC$	$3.7R_{onS}C$	$2.2RC$
Pseudo NMOS	$1.2R_{onS}C$	$1.2R_{onL}C$	$3.7R_{onS}C$	$3.7R_{onL}C$
Carico a svuotamento	$1.2R_{onS}C$	$3.6R_{onL}C$	$3.7R_{onS}C$	$8.1R_{onL}C$
Carico in saturazione	$1.2R_{onS}C$	$3.0R_{onL}C$	$3.7R_{onS}C$	$11.9R_{onL}C$
Carico in regione lineare	$1.2R_{onS}C$	$0.69R_{onL}C$	$3.7R_{onS}C$	$3.7R_{onL}C$

ES

Tabella 6.13 Tempi di salita e discesa e ritardi di propagazione dell'invertitore NMOS* (ns)

	t_{PHL}	t_{PLH}	t_f	t_r
Carico resistivo	0.35	2.0	0.72	6.3
Pseudo NMOS	0.31	13	0.84	3.0
Carico a svuotamento	0.33	2.0	0.73	4.6
Carico in regione lineare	0.32	18	0.83	9.6
Carico in saturazione	0.33	1.6	0.65	14.2

OSS High to low è sempre più veloce di Low to High.

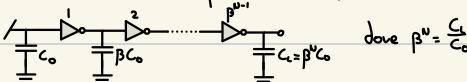
4.1.6 Stadi di Buffer per Pilotare Carichi Capacitivi

Per pilotare un carico grande mi serve un inverter grande, ma esso è a sua volta difficile da pilotare.

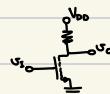
Per questo si utilizzano più invertitori in cascata con dimensioni crescenti.

Questo può migliorare anche i tempi di risposta.

Per trovare il numero perfetto di stadi si utilizzi la derivata.



Esercizio 6: calcolare V_H , V_L e la dissipazione di potenza statica per un inverter con carico resistivo avente $R_L = 102 \text{ k}\Omega$
 $(W/L)_S = 2$, $V_{DD} = 3.3V$, $K_n' = 120 \mu\text{A}/V^2$, $V_{TO} = 0.75V$, $\gamma = 0.5V^{0.5}$, $2\phi_f = 0.6V$. Dire qual è il principale svantaggio di questo tipo di inverter.



$$V_H = V_{DD}$$

$$\text{se } V_S = V_H, V_o = V_L$$

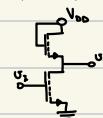
$$V_{DS} = V_L \quad V_{DS} = 3.3V \quad V_{TN} = 0.75V$$

$$V_{DS} < V_{DS} - V_{TN} \rightarrow \text{triodo}$$

$$\begin{cases} I_{DD} = K_n' \frac{W}{L} (V_{DS} - V_{TN} - \frac{V_L}{2}) V_L \Rightarrow I_{DD} = 3.25 \cdot 10^{-5} = 32.5 \mu\text{A} \\ R I_{DD} = (V_{DD} - V_L) \Rightarrow V_L = R I_{DD} - V_{DD} = 0.05 V \end{cases}$$

$$P = 0.105 \text{ mW}$$

Esercizio 7: calcolare V_H , V_L e la dissipazione di potenza statica per un inverter con carico in saturazione avente $(W/L)_S = 1$
 $(W/L)_L = 8$, $V_{DD} = 3.3V$, $K_n' = 50 \mu\text{A}/V^2$, $V_{TO} = 0.75V$, $\gamma = 0.5V^{0.5}$, $2\phi_f = 0.6V$. Dire qual è il principale svantaggio di questo tipo di inverter. Trascurare l'effetto body.



$$V_{DS} - V_{TN} \Rightarrow V_{DD} - V_H = V_{TN} \Rightarrow V_H = 2.55 V$$

$$\text{se } V_S = V_H, V_o = V_L$$

$$V_{DS} = V_{DD} - V_L \quad V_{DS} = V_{DD} - V_L \quad V_{TN} = 0.75V$$

$$V_{DS} > V_{DS} - V_{TN} \rightarrow \text{saturazione}$$

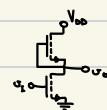
$$\begin{cases} I_{DD} = \frac{K_n' W}{2} (V_{DD} - V_L - V_{TN})^2 \Rightarrow V_L = 0.20 V \\ I_{DD} = K_n' \frac{W}{L} (V_{DS} - V_{TN} - \frac{V_L}{2}) V_L \Rightarrow I_{DD} = 133.7 \mu\text{A} \end{cases}$$

$$V_{DS} = V_L \quad V_{DS} = V_H \quad V_{TN} = 0.75$$

$$V_{DS} < V_{DS} - V_{TN} \rightarrow \text{triodo}$$

$$P = 0.455 \text{ mW}$$

Esercizio 8: calcolare V_H , V_L e la dissipazione di potenza statica per un inverter con carico a svuotamento avente $(W/L)_S = 1$
 $(W/L)_L = 2$, $V_{DD} = 3.3V$, $K_n' = 50 \mu\text{A}/V^2$, $V_{TO,L} = -0.75V$, $V_{TO,H} = 0.75V$, $\gamma = 0.5V^{0.5}$, $2\phi_f = 0.6V$. Dire qual è il principale svantaggio di questo tipo di inverter. Trascurare l'effetto body.



$$V_H = V_{DD}$$

$$\text{se } V_S = V_H, V_o = V_L$$

$$\text{(caso)} \quad V_{DS} = V_{DD} - V_L \quad V_{DS} = 0 V \quad V_{TN} = 0.75V$$

$$V_{DS} > V_{DS} - V_{TN} \rightarrow \text{saturazione}$$

$$I_{DD} = \frac{K_n' W}{2} (-V_{TN})^2 = 14.1 \mu\text{A}$$

$$\text{(caso)} \quad V_{DS} = V_L \quad V_{DS} = 3.3V \quad V_{TN} = 0.75V$$

$$V_{DS} < V_{DS} - V_{TN} \rightarrow \text{triodo}$$

$$I_{DD} = K_n' \frac{W}{L} (V_{DS} - V_{TN} - \frac{V_L}{2}) V_L \Rightarrow V_L = 0.06 V$$

$$P = 0.0465 \text{ mW}$$

Esercizio 9: trovare i livelli logici alto e basso e la corrente di alimentazione di un invertitore NMOS con carico in saturazione con $(W/L)_S = 10/1$ e $(W/L)_L = 1/1$, $V_{DD} = 2.5V$, $K_n' = 100 \mu A/V^2$, $V_{IO} = 0.60V$, $\gamma = 0.5V^{0.5}$, $2\phi_i = 0.6V$. Trascurare l'effetto body.

$$U_{GS} = V_{IN} \Rightarrow U_{DD} - V_H = V_{TN} \Rightarrow V_H = 1.5V$$

$$U_L = V_H, \quad U_O = V_L$$

$$\left| \begin{array}{l} U_{DS} = V_{DD} - V_L \\ U_{GS} = V_{DD} - V_L \\ V_{TN} = 0.60V \\ U_{DS} > U_{GS} - V_{TN} \rightarrow \text{saturazione} \end{array} \right.$$

$$\left| \begin{array}{l} U_{DS} = V_L \\ U_{GS} = V_H \\ V_{TN} = 0.60V \end{array} \right.$$

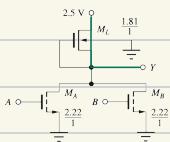
$$\left| \begin{array}{l} U_{DS} < U_{GS} - V_{TN} \rightarrow \text{triodo} \end{array} \right.$$

$$\left\{ \begin{array}{l} I_{DD} = \frac{K_n'(W)}{2(L)} (V_{DD} - V_L - V_{TN})^2 \\ I_{DD} = K_n'(W) (V_H - V_{TN} - \frac{V_L}{2}) V_L \end{array} \right. \Rightarrow \left\{ \begin{array}{l} V_L = 0.127V \\ I_{DD} = 157 \mu A \end{array} \right.$$

4.2 Porte Logiche

4.2.1 Porta NOR

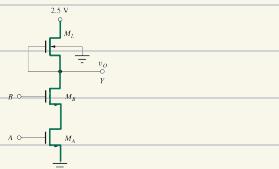
A	B	$\bar{A} \bar{B}$
0	0	1
1	0	0
0	1	0
1	1	0



OSS $R_{ON,A} = R_{ON,B} = R_{ON,S}$

4.2.2 Porta NAND

A	B	$\bar{A} \bar{B}$
0	0	0
1	0	0
0	1	0
1	1	1



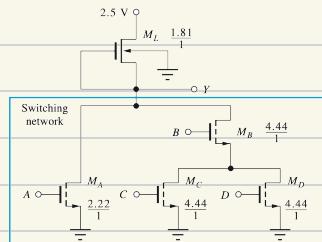
OSS $R_{ON,A} + R_{ON,B} \approx R_{ON,S}$ (non importa con che proporzionalità)

4.2.3 Porte Complesse

Possiamo costruire circuiti più complessi aggiungendo transistor in specifiche configurazioni nelle reti di pull-down.

Il circuito in figura equivale a $Y = \overline{A+B(C+D)}$

OSS $R_{ON,S} = R_{ON,eq}$ (dei transistor cerchiati in blu)



4.2.3 Potenza Dissipata

Def Diciamo potenza statica dissipata la media delle potenze dissipate al livello HIGH e LOW

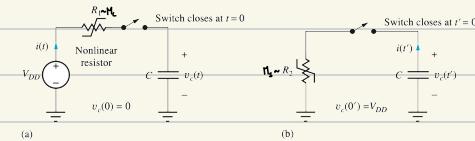
$$P_{ZV} = \frac{V_{DD} I_{DDH} + V_{DD} I_{DDL}}{2}$$

dove I_{DD} è la corrente passante da V_{DD} , nei nostri circuiti $I_{DDH}=0$

$$\text{quindi } P_{av} = \frac{V_{DD} I_{DDL}}{z}$$

Def Diciamo potenze dissipate in dinamica

$$E_D = V_{DD} \int_0^{\infty} i(t) dt = C V_{DD}^2 \xrightarrow[2d]{\text{ogni}} \begin{matrix} \text{energy} \\ \text{dissipazione} \end{matrix} \text{ di commutazione}$$



Quindi, se il dispositivo comunica ad una frequenza f

$$P_D = C V_{DD}^2 f$$

oss Se aumento la resistenza (riducendo $\frac{W}{L}$) riduce la potenza dissipata. $\frac{W}{L}$ e P_0 sono direttamente proporzionali.

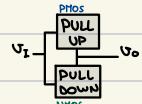
$$ES \frac{W}{L} \cdot \frac{1}{3} \Rightarrow P_0 \quad e \quad \frac{W}{L} \cdot 2 \Rightarrow P_0 \cdot 2$$

Def 11 Fan-out è il numero di porte logiche collegate all'uscita di una porta.

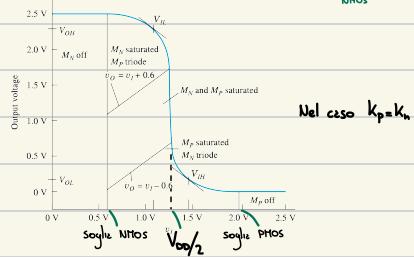
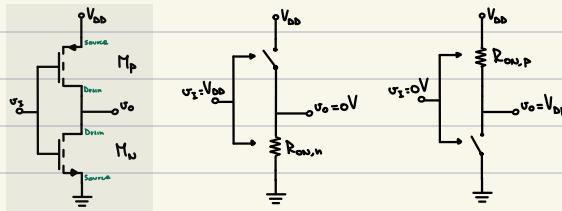
All'aumentare del fin-out le capacità aumentano e i tempi di risposta peggiorano

4.3 Circuiti MOS Complementari

Sono i circuiti che ad oggi dominano l'elettronica digitale. I circuiti CMOS utilizzano sia NMOS e PMOS e utilizzano il v_{DD} sia nella rete di pull-up che in quelle di pull-down.



4.3.1 Invertitore



Oss. In questa implementazione dell'inverter $V_H = V_{DD}$ e $V_L = 0V$. Inoltre a regime $I_{DD} = 0$ sia con $v_1 = 0$ che con $v_1 = 1$.

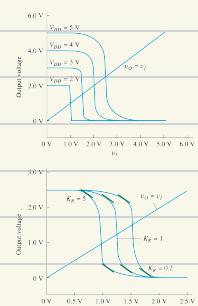
oss Le risposte dell'inverter si avvicina all'ideale al diminuire di V_{DD}

Iz V_{on} minimiz è inoltre molto basso, $V_{on} = zV_T \ln(z) \approx 18 \text{ mV}$

DIMENSIONAMENTO K_n e K_p

Oss Non è necessario che $k_2 = \frac{k_1}{k_0} = 1$, e destra il grafico che mostra come cambia

I caratteristiche dell'inverter si verificheranno di K.

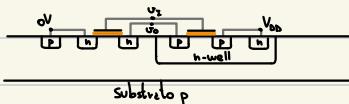


oss Come messo in evidenza (in verde) i punti in cui il grafico ha derivata -1 (ovvero i margini di rumore) si spostano al vertere di K_R

oss La mobilità delle lacune è minore di quella degli elettroni. Dobbiamo quindi dimensionare adeguatamente il PMOS.

$$\text{Se vogliamo } k_p = k_n \Rightarrow k_p' \left(\frac{w}{L} \right)_p = k_n' \left(\frac{w}{L} \right)_n \Rightarrow \mu_p \cancel{\left(\frac{w}{L} \right)_p} = \mu_n \cancel{\left(\frac{w}{L} \right)_n} \Rightarrow \frac{\mu_n}{\mu_p} = \frac{(w/L)_p}{(w/L)_n}$$

FABBRICAZIONE



RITARDI DI PROPAGAZIONE

$$t_{PHL} = t_{PLH} \approx 1.2 R_{on,N} C$$

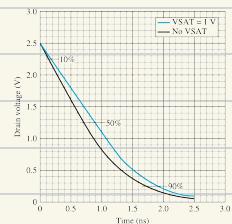
$$e \quad t_r = 2 t_{PLH} \quad e \quad t_f = 2 t_{PHL}$$

oss Questi valori assumono che l'ingresso sia il segnale ideale. Nel caso reale le prestazioni sono inferiori.

SATURAZIONE DELLA VELOCITÀ

Nei transistori moderni i campi elettrici sono così elevati da far raggiungere v_{sat} .

In particolare questo riduce le prestazioni di ~10%.



SCALAMENTO DELLE PRESTAZIONI

Dato una parte di riferimento con le caratteristiche $(\frac{w}{l})_r, r_p, C_L$

Se si richiedono le prestazioni $\frac{w}{l}', r'_p, C'_L$

$$\text{Allora } \left(\frac{w}{l} \right)' = \left(\frac{w}{l} \right) \frac{r_p'}{r_p} \cdot \frac{C'_L}{C_L}$$

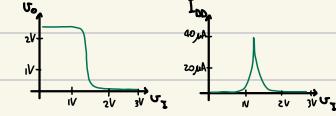
DISSIPAZIONE DI POTENZA STATICIA

Assumeremo che le logiche CMOS non presenti dissipazione di potenza statica.

Nel caso reale i transistori MOS hanno correnti di leakage, ma stanno migliorando con il maturare della tecnologia.

DISSIPAZIONE DI POTENZA DINAMICA

Durante la commutazione dei transistor può scorrere delle correnti a terra.



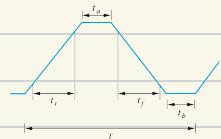
$$P_d = C V_{DD}^2 f, \quad f = \frac{1}{T}$$

Sappiamo che potenza e ritardo sono inversamente proporzionali, è comodo avere un numero che li riassume:

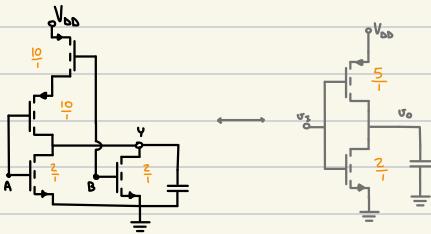
$$PDP = P_d \cdot \tau_p = \frac{C V_{DD}^2}{T} \tau_p$$

Vogliamo che $T \geq t_r + t_z + t_f + t_b = 5\tau_p$ quindi:

$$PDP \geq \frac{C V_{DD}^2}{5\tau_p} \cancel{\checkmark}$$



4.3.2 Porta NOR

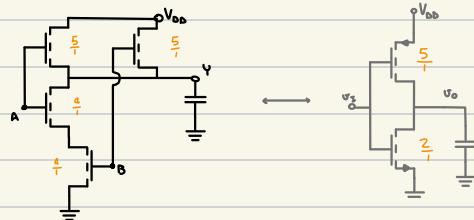


OSS Vogliamo che le R_{on} delle reti di pull-up e pull-down siano equivalenti

$$R_{on,A} \propto \frac{1}{G_A} \quad R_{on,B} \propto \frac{1}{G_B} \rightarrow R_{on,ep} = \frac{1}{G_A} + \frac{1}{G_B} = \frac{1}{5} \quad \checkmark$$

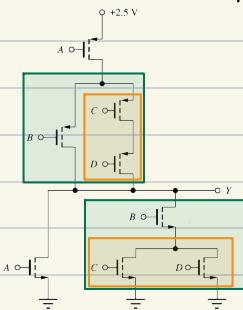
$$R_{on,A} \propto \frac{1}{2} \quad R_{on,B} \propto \frac{1}{2} \rightarrow R_{on,ep} = \frac{1}{2} \leftarrow \text{voglio } \frac{1}{2} \text{ nel caso } A=1, B=0$$

4.3.3 Porta NAND



4.3.4 Porta Complesse

Osserviamo che la rete di pull-up è il doppio della rete di pull-down. Questo vale in generale.



$$\text{STEP 1: } A/\text{VERDE} \longleftrightarrow A+\text{VERDE}$$

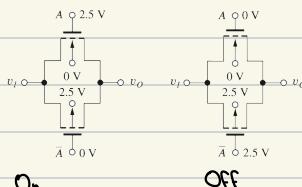
$$\text{STEP 2: } B+\text{ARANCIO} \longleftrightarrow B/\text{ARANCIO}$$

$$\text{STEP 3: } C//D \longleftrightarrow C+D$$

4.3.5 Porta di Trasmissione

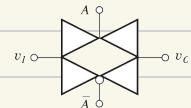
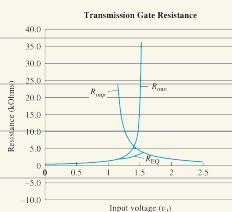
È un circuito che lascia passare corrente solo quando è in On ($A=2.5V$).

Mentre se è in Off ($A=0$) $v_o = 0V$.

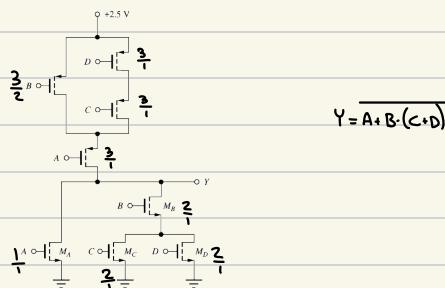


On

La sua resistenza si varrà di v_i in modalità On è:

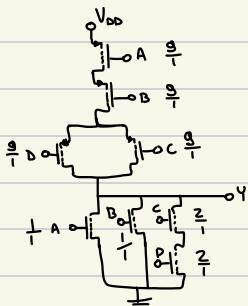


Esercizio 10: trovare l'espressione logica per la porta mostrata in figura. Progettare i rapporti W/L dei transistori per ottenere gli stessi tempi di propagazione di un inverter di riferimento avente $(W/L)_{NMOS} = (W/L)_{PMOS} = 1$ a parità di carico capacitivo esterno, ignorando l'impatto dell'effetto body e delle capacità dei MOSFET.



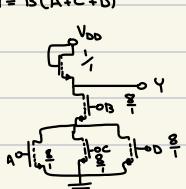
$$Y = \overline{A+B \cdot (C+D)}$$

Esercizio 11: progettare una porta CMOS, fornendo schema e dimensionamento per ottenere gli stessi tempi di propagazione di un inverter di riferimento avente $(W/L)_{NMOS} = 1$ e $(W/L)_{PMOS} = 3$ a parità di carico capacitivo esterno, ignorando l'effetto body e le capacità dei MOSFET, che realizzzi la funzione logica $Y = \overline{A + B + CD}$



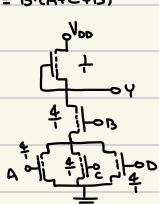
Esercizio 12: progettare una porta NMOS con carico in saturazione, fornendo schema e dimensionamento per ottenere gli stessi tempi di propagazione di un inverter di riferimento avente $(W/L)_{LOAD} = 1$ e $(W/L)_{SWITCHING}=4$ a parità di carico capacitivo esterno, ignorando l'effetto body e le capacità dei MOSFET, che realizzzi la funzione logica $Y = AB + BC + BD$

$$Y = \overline{B(A+C+D)}$$



Esercizio 13: progettare una porta NMOS con carico a svuotamento, fornendo schema e dimensionamento per ottenere gli stessi tempi di propagazione di un inverter di riferimento avente $(W/L)_{LOAD} = 1$ e $(W/L)_{SWITCHING}=2$ a parità di carico capacitivo esterno, ignorando l'effetto body e le capacità dei MOSFET, che realizzzi la funzione logica $Y = AB + BC + BD$

$$Y = \overline{B(A+C+D)}$$



Esercizio 14: progettare un invertitore con carico in saturazione, fornendo schema e dimensionamento, con un ritardo di propagazione di 2 ns, dovendo pilotare una capacità di 10 pF e utilizzando una tensione di alimentazione di 3.3V, sapendo che l'invertitore di riferimento $(W/L)_{LOAD} = 1$ e $(W/L)_{SWITCHING}=4$ ha un ritardo di 3 ns quando pilota un carico da 5 pF. Discutere se l'invertitore usa potenza statica e calcolare la potenza dinamica con una frequenza di commutazione di 50 MHz (i.e. una transizione alto basso e una transizione basso alto ogni 20 ns).

$$(W/L)' = (W/L) \cdot \frac{t_p}{t_p'} \cdot \frac{C_L}{C_L'}$$

$$(W/L)' = 1 \cdot \frac{3}{2} \cdot \frac{10}{5} = 3$$

$$(W/L)' = 4 \cdot 3 = 12$$

Sì, l'invertor usa potenza statica se $V_i = V_h$

$$P = f C V_{DD}^2 = 5.445 \text{ mW}$$

Esercizio 15: progettare un invertitore con carico a svuotamento, fornendo schema e dimensionamento, con un ritardo di propagazione di 2 ns, dovendo pilotare una capacità di carico di 5 pF e utilizzando una tensione di alimentazione di 3.3V, sapendo che l'inverter di riferimento con $(W/L)_{LOAD} = 1$ e $(W/L)_{SWITCHING}=2$ ha un ritardo di 3 ns quando pilota un carico da 10 pF. Discutere se l'inverter usa potenza statica e calcolare la potenza dinamica con una frequenza di commutazione di 50 MHz (i.e. una transizione alto basso e una transizione basso alto ogni 20 ns).

$$\left(\frac{W}{L}\right)_L = \left(\frac{W}{L}\right)_L \cdot \frac{v_p}{v_p} \cdot \frac{C_L}{C_L} = 1 \cdot \frac{3}{2} \frac{5}{10} = 1 \cdot \frac{3}{4} = \frac{3}{4}$$

$$\left(\frac{W}{L}\right)_S = 2 \cdot \frac{3}{4} = \frac{3}{2}$$

$$P = fCV_{DD}^2 = 2.72 \text{ mW}$$

Sì, l'invertitore usa potenza statica se $v_S = V_H$

Esercizio 16: progettare un invertitore CMOS con un ritardo di propagazione di 2 ns, dovendo pilotare una capacità di carico di 10 pF e utilizzando una tensione di alimentazione di 3.3V, sapendo che l'inverter CMOS di riferimento avente $(W/L)_{NMOS} = (W/L)_{PMOS} = 1$ ha un ritardo di 3 ns quando pilota un carico da 5 pF. Discutere se l'invertitore usa potenza statica e calcolare la potenza dinamica con una frequenza di commutazione di 50 MHz (i.e. una transizione alto basso e una transizione basso alto ogni 20 ns).

$$\left(\frac{W}{L}\right)_L = \left(\frac{W}{L}\right)_L \cdot \frac{v_p}{v_p} \cdot \frac{C_L}{C_L} = 1 \cdot \frac{3}{2} \frac{10}{5} = 3$$

$$\left(\frac{W}{L}\right)_S = 3$$

L'invertitore non usa potenza statica

$$P = fCV_{DD}^2 = 5.45 \text{ mW}$$

Esercizio 17: un microprocessore in tecnologia CMOS dissipava 100 W alla frequenza di funzionamento di 4 GHz e alla tensione di 1 V con un certo carico di lavoro. Qual è la dissipazione con lo stesso carico di lavoro

- a. alla frequenza di 1 GHz ($V_{DD}=1V$)
- b. alla tensione di 0.75V ($f=4$ GHz)
- c. alla frequenza di 1 GHz e alla tensione di 0.75V

$$C = \frac{P}{fV_{DD}^2} = 2.5 \cdot 10^{-8} \text{ F}$$

a. $P = 25 \text{ W}$

b. $P = 56.25 \text{ W}$

c. $P = 14.06 \text{ W}$

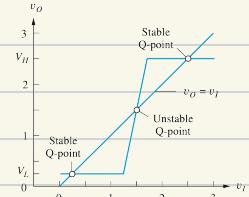
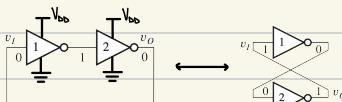
4.4 Circuiti Bistabili

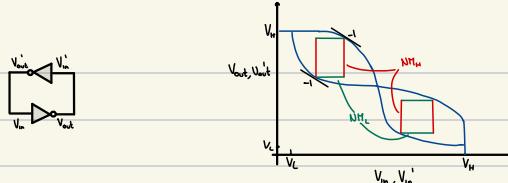
Sono strumenti che permettono la memorizzazione dei dati.

4.4.1 Flip-Flop

Un semplice dispositivo di memorizzazione è il latch bistabile, o flip-flop.

Utilizziamo due invertitori in retroazione.





Il circuito può operare in uno dei 3 Q-points, solo 2 sono stabili.

4.4.2 Flip-Flop RS

Le memorie Reset-Set si può realizzare con 2 NOR o 2 NAND.

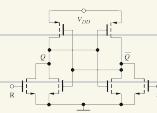
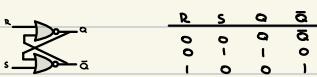
Se $\text{Reset} = 0 \wedge \text{Set} = 0 \rightarrow$ mantiene l'output precedente

Se $\text{Reset} = 1 \rightarrow \text{output} = 0$

Se $\text{Set} = 1 \rightarrow \text{output} = 1$

Se $\text{Reset} = 1 \wedge \text{Set} = 1 \rightarrow$ comportamento ignoto

NOR RS flip-flop

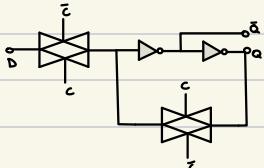


NAND RS flip-flop

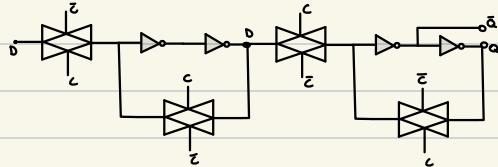


4.4.3 Latch D

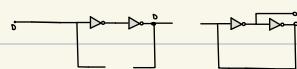
È un latch bistabile sincronizzato da un clock C



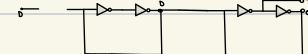
4.4.4 Flip-Flop D



C=1



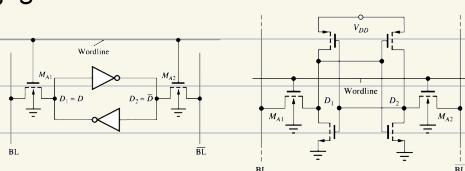
C=0



4.4.5 Implementazioni

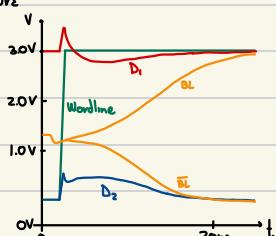
CELLE A 6 TRANSISTORI

Aggiungiamo al latch 2 transistori zonati da una wordline che controllano l'output (e la sua negazione)

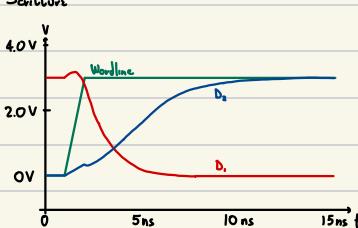


La lettura e scrittura sono controllati dalla wordline

Lettura



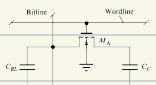
Scrittura



Questi latch hanno buone prestazioni ed errori relativamente elevati.

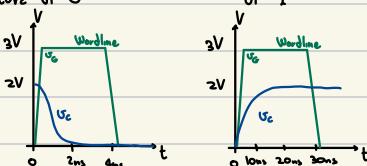
CELLE A 1 TRANSISTORE

Utilizza un condensatore come elemento di memoria, il dato è rappresentato dalla presenza o assenza di carica



Essa deve essere periodicamente riscritta per evitare perdita di informazioni.

Scrittura di "0"

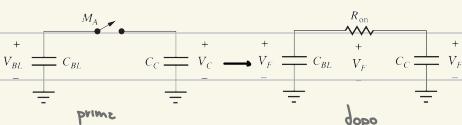


di "1"

$$U_C = U_G - V_{TN} = U_G - \left[V_{TO} + \sqrt{(\varphi_F + 2\varphi_F) - \sqrt{2\varphi_F}} \right]$$

Lettura

Le bitline è precaricata a V_{DD} o $V_{DD}/2$. Quando la wordline va ad 1 la carica si distribuisce sui due condensatori

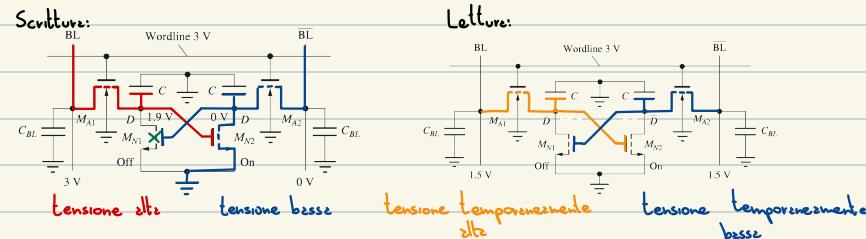


Questo permette di leggere il contenuto delle memorie (in base alle variazioni $V_{ao} - V_F$). Distruggendo però il contenuto delle celle.

Le celle occupano uno piccolo spazio, ma costruire il circuito in grado di rilevare le piccole variazioni di V_{ao} non è semplice. Solitamente $C_{BL} \gg C_C$, mantenendo così i tempi di lettura e scrittura di "0" e "1" costanti.

CELLE A 4 TRANSISTORI

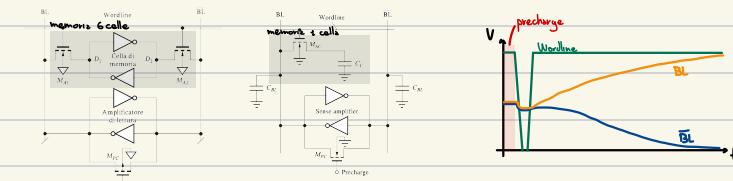
L'informazione viene memorizzata nelle capacità.



Ha il vantaggio che non deve essere rinfrescato.

AMPLIFICATORI DI LETTURA

Hanno il compito di amplificare le piccole correnti che fluiscono attraverso i transistori di accesso delle celle.



oss Alcune memorie prevedono delle tensioni maggiori per la wordline, migliorando così le prestazioni.

4.5 Memorie MOS

I sistemi digitali richiedono due tipi di memorie, random access memory (RAM) e read only memory (ROM).

A sua volta le memorie RAM si dividono in SRAM e DRAM.

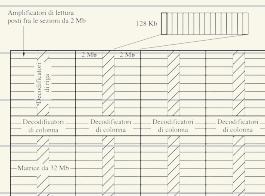
- Le Static RAM memorizzano l'informazione finché è applicata una alimentazione.
- Le Dynamic RAM deve essere rinfrescato periodicamente. Il dato inoltre viene perso alla lettura.

Le SRAM occupa 4 volte l'area delle DRAM, per questo viene usato poco.

Le memorie sono matrici, viene indicizzate da righe e colonne.

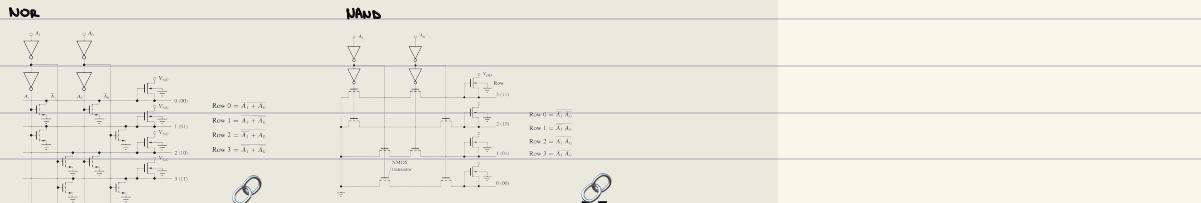
Internamente è suddivisa in sottomatrici, e loro volta suddivisi in sezioni.

Vengono utilizzati decodificatori per selezionare righe e colonne.

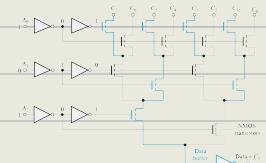


DECODIFICATORI

Sono dei circuiti che trasformano n bit di ingresso in 2^n output, ognuno elencato da una specifica sequenza di bit di ingresso.

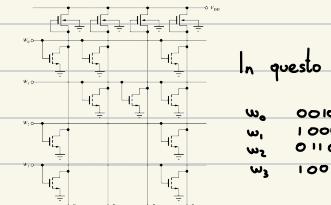


I decoder/inator sono usati per leggere delle memorie.



4.5.1 Memorie Read Only

Sono memorie molto usate nei sistemi digitali, memorizzano firmware, BIOS, parti del sistema operativo.



In questo caso la presenza di un transistore indica uno "o"

È possibile aggiungere dei transistor che effettuano la memoria solo se $\text{clock} = 1$ per ridurre i consumi statici.

Le memorie ROM devono essere progettate a livello di maschera (costoso).

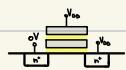
In seguito sono nate le programmable ROM (PROM), poi le erasable PROM (EPROM) ovvero memorie eliminabili con la luce UV.

Infine sono state introdotte le electronically erasable PROM (EEPROM), queste memorie flash sono utilizzate in quasi tutti i dispositivi elettronici.

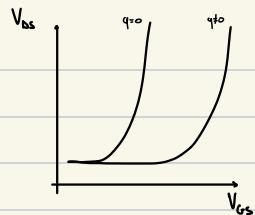
Le tecnologie che permette la creazione delle memorie flash sono i MOSFET a gate flottante

Il dato è memorizzato dal livello di cricca presente nel gate flottante.

Ogni transistor può memorizzare 2/3 bit, è sufficiente modulare le cinice nel yste.

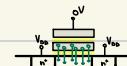
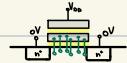


È possibile leggere il dato perché la curva negativa del gate currente la tensione di soglia, quindi è possibile applicare una certa tensione di gate e leggere quanto corrente passa dal transistor.



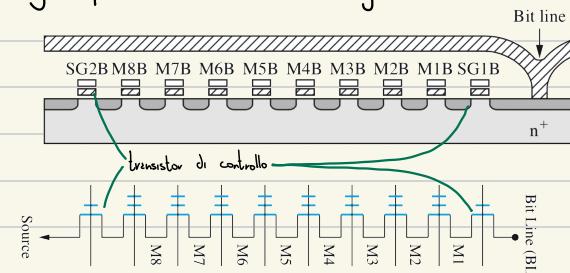
Per aumentare la curva nel gate flottante è sufficiente porre a 0V source e drain e avere a tensione elevata il gate.

All contrario per ridurre la curva nel gate flottante è necessario impostare a 0V il gate e a tensione elevata source e drain.



ES - memoria flash NAND

Vengono posti in serie 8 MOSFET a gate flottante

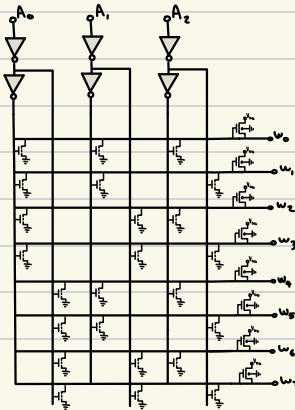
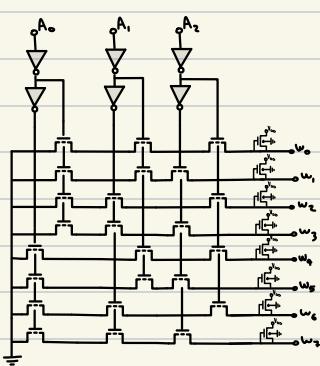


Per leggere/scrivere uno specifico bit pongo a ~5V il gate di tutti gli altri transistor (la tensione che fa sempre passare la corrente).

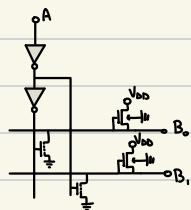
Poi per leggere un certo bit ne imposto il gate a ~2V (se passa corrente = 1 altrimenti = 0)

Per scrivere un certo bit ne imposto il gate a ~20V per sfruttare l'effetto tunnel

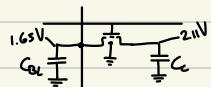
Esercizio 18: disegnare lo schema di un decoder di riga di tipo NAND capace di gestire 8 wordline. Definire e indicare chiaramente i segnali di ingresso e uscita nello schema. Discutere limiti o vantaggi dello schema proposto.



Esercizio 19: disegnare lo schema di una memoria di sola lettura di tipo NOR da 4 bit con due righe e due colonne, avente ingresso A e uscita B₁B₀, con contenuto B₁B₀ = 01 all'indirizzo A = 0, e B₁B₀ = 10 all'indirizzo A = 1. Indicare chiaramente i segnali di ingresso e uscita A, B₁B₀ nello schema.



Esercizio 20: disegnare lo schema di una cella di memoria dinamica a 1 transistor e precarica a V_{DD}/2, determinando i livelli alto e basso e il segnale utile in lettura (variazione di tensione sulla bitline), supponendo di avere V_{DD} = 3.3 V, K_n=50 μ A/V², V_{T0,S}=0.75V, V_{T0,L}=-0.75V, γ =0.5V^{0.5}, 2 ϕ_f =0.6V, C_G=10 fF, C_B= 1280 fF.



$$V_c = V_{DD} - V_{T0,S} = V_{DD} - \left(V_{T0} + \gamma(\sqrt{V_c + 2\phi_f} - \sqrt{2\phi_f}) \right)$$

$$V_n = 2.11V \quad V_c = 0V$$

$$Q_c = C_c \cdot V_n = 2.11 \cdot 10^{-16} C$$

$$Q_{BL} = C_{BL} \cdot \frac{V_{DD}}{2} = 2.11 \cdot 10^{-16} C$$

$$Q_{TOT} = 2.1331 \cdot 10^{-16} C$$

$$C_{eq} = 1290 \text{ fF}$$

$$V_F = \frac{Q_{TOT}}{C_{eq}} = 1.6536 \text{ V}$$

$$\Delta V = 0.0036 \text{ V}$$

4.6 Fabbricazione Circuiti Integrati

1. Creazione dei wafer di silicio

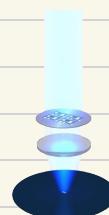
- ↳ Sebbene viene fusa.
- ↳ Viene inserito un seme di silicio cristallino
- ↳ Si estrae un cilindro di silicio cristallino
- ↳ Si tagliano i wafer, dei dischi di 1 mm di spessore e di 300 mm di diametro



2. Fotolitografia

Ovvvero il processo di creazione delle maschere che delimitano le aree p,n...

- ↳ Copertura del wafer con un materiale fotoresistente.
- ↳ Alcune parti vengono indurate con la luce UV
- ↳ Vengono rimosse le parti non indurate



3. Drogaggio

Vengono inseriti gli atomi, il silicio viene poi riscaldato per fissarli nel reticolo cristallino.

4. Aggiunte delle connessioni in rete

5. Il wafer viene effettuato

5. Elettronica Analogica

Utilizziamo ogni giorno sistemi elettronica analogici, in particolare di amplificatori analogici.

Le radio e le cuffie bluetooth sono dispositivi dove gli amplificatori trovano applicazione, sono usati per amplificare segnali a basse potenze per poter alimentare le casse.

Ed in entrambi i casi vogliamo amplificare solo un range di frequenze, dove si trova il segnale che ci interessa.

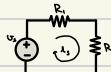
5.0 Prerequisiti - Teoria dei Circuiti

5.0.1 Partitore di Tensione

$$R_{eq} = R_1 + R_2$$

$$i_s = \frac{U_s}{R_{eq}} = \frac{U_s}{R_1 + R_2}$$

$$U_1 = R_1 \cdot i_s = U_s \cdot \frac{R_1}{R_1 + R_2}$$



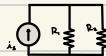
5.0.2 Partitore di Corrente

$$R_{eq} = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2}}$$

$$U_s = R_{eq} \cdot i_s$$

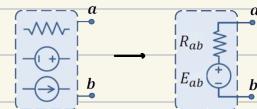
$$i_1 = \frac{U_s}{R_1} = i_s \left(\frac{1}{R_1} + \frac{1}{R_2} \right) R_1 = i_s \frac{1}{1 + \frac{R_2}{R_1}} = i_s \frac{R_1}{R_1 + R_2}$$

$$i_2 = i_s \frac{R_1}{R_1 + R_2}$$



5.0.3 Teoremi di Thévenin e Norton

I due teoremi ci permettono di semplificare una rete complessa in una serie di GIC e resistenze (Thévenin) o in un parallelo di GIC e resistenza (Norton).



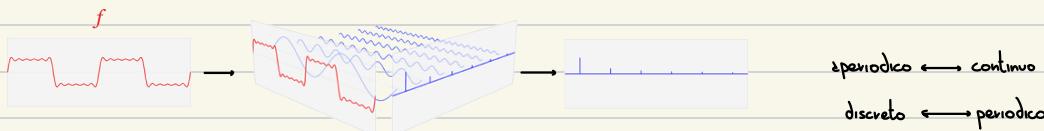
È possibile calcolare la resistenza disattivando i generatori ($\oplus \rightarrow |$ e $| \rightarrow \ominus$) e utilizzando le formule di resistenza equivalente $R_{eq} = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2}}$ $R_1 + R_2 = R_1 + R_2$

La tensione del GIC si calcola dalle differenze di potenziale ai morsetti del circuito, invece la corrente del GIC è la corrente che passa in un filo ideale tra i due morsetti.

5.0 Prerequisiti - Trasformata di Fourier

L'analisi spettrale, o di Fourier mostra che ogni segnale può essere rappresentato come somma di sinusoidi con differente ampiezza, frequenza e fase.

Se il segnale è periodico il suo spettro contiene un insieme discreto di componenti, legati al periodo del segnale.

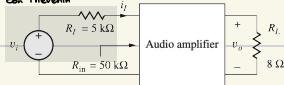


Questo funziona bene con la sovrapposizione degli effetti, possiamo considerare separatamente ogni sinusode.

$$u(t) = V_0 + \frac{V_0}{\pi} (\sin \omega_0 t + \frac{1}{3} \sin 3\omega_0 t + \frac{1}{5} \sin 5\omega_0 t + \dots)$$

5.1 Amplificatori Lineari

Rete complessa semplificata con Thévenin:



Come input dell'amplificatore, è possibile semplificare il segnale v_i in una somma di sinusoidi:

$$v_i = \sum_{j=1}^{\infty} V_j \sin(\omega_j t + \phi_j)$$

Se l'amplificatore è lineare è possibile applicare il principio di sovrapposizione degli effetti, per semplificare da ora in poi analizzeremo la componente j -esima del segnale con $\phi_j = 0$ (lo impostiamo come punto di riferimento per gli altri)

$$v_i = V_i \sin(\omega_i t)$$

$$i_j = I_j \sin(\omega_j t) \quad \text{dove } I_j = \frac{V_i}{R_j + R_m} \quad \text{dove } R_j \text{ è la resistenza di Thévenin e } R_m \text{ è la resistenza di input dell'amplificatore}$$

L'uscita dell'amplificatore è una sinusoidale con le stesse frequenze, ma ampiezze diverse e fase θ

$$v_o = V_o \sin(\omega_i t + \theta)$$

$$i_o = I_o \sin(\omega_i t + \theta) \quad \text{dove } I_o = \frac{V_o}{R_L}$$

$$\text{La potenza di uscita è: } P_o = \left(\frac{V_o}{R_L} \right)^2 \frac{1}{R_L}$$

Il guadagno di tensione dell'amplificatore è:

$$A_v = \frac{v_o}{v_i} = \frac{V_o \angle 0}{V_i \angle 0} = \frac{V_o}{V_i} \angle 0 \Rightarrow |A_v| = \frac{V_o}{V_i} \quad \angle A_v = 0$$

Il guadagno di corrente dell'amplificatore è:

$$A_i = \frac{i_o}{i_i} = \frac{I_o \angle 0}{I_i \angle 0} = \frac{I_o}{I_i} \angle 0 \Rightarrow |A_i| = \frac{I_o}{I_i} \quad \angle A_i = 0$$

Il guadagno di potenza dell'amplificatore è:

$$A_p = \frac{P_o}{P_i} = \frac{V_o I_o}{V_i I_i} = \frac{V_o}{V_i} \cdot \frac{I_o}{I_i} = |A_v| \cdot |A_i|$$

OSS

Visto che spesso sono richieste amplificazioni importanti esse sono misurate in decibel:

$$(A_v)_{dB} = 20 \log_{10} |A_v|$$

$$(A_i)_{dB} = 20 \log_{10} |A_i|$$

$$(A_p)_{dB} = 10 \log_{10} A_p$$

5.1.1 Il Modello a Doppio Bipolo per gli Amplificatori

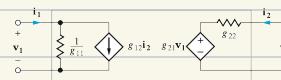
Il modello a doppio bipolo ci permette di incapsulare le complessità dell'amplificatore, infatti i doppi bipoli possono essere descritti da solo 4 parametri (di solito 1 parametri g)

Questa semplificazione vale solo se l'amplificatore è lineare oppure se i segnali sono piccoli (e si può quindi approssimare al lineare)

Diciamo $g_{11}, g_{12}, g_{21}, g_{22}$ tali che:

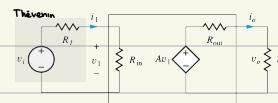
$$\begin{cases} i_1 = g_{11}v_1 + g_{12}i_2 \\ v_2 = g_{21}v_1 + g_{22}i_2 \end{cases}$$

dove $g_{11} = \frac{i_1}{v_1} \Big|_{i_2=0}$ $g_{21} = \frac{v_2}{v_1} \Big|_{i_2=0}$
 $g_{12} = \frac{i_1}{i_2} \Big|_{v_1=0}$ $g_{22} = \frac{v_2}{i_2} \Big|_{v_1=0}$



Questa notazione è generale, ma poco intuitiva. Ponendo $g_{12}=0$ ottengo:

$$\begin{cases} v_1 = i_1 R_{in} \\ v_2 = A v_1 + i_2 R_{out} \end{cases}$$



$$G_o = A v_1 \frac{R_L}{R_{out} + R_L} \quad (\text{partitore di tensione su } R_L)$$

$$V_1 = V_s \frac{R_{in}}{R_s + R_{in}} \quad (\text{partitore di tensione su } R_{in})$$

$$|A_v| = \frac{V_o}{V_s} = A v_1 \frac{R_L}{R_{out} + R_L} \frac{R_{in}}{R_s + R_{in}} \quad |A_i| = \frac{i_o}{i_1} = \frac{\frac{V_o}{R_L}}{\frac{V_s}{R_s + R_{in}}} = \frac{V_o}{V_s} \frac{R_s + R_{in}}{R_L} = A v_1 \frac{V_s}{R_{out} + R_L} \frac{\frac{R_L}{R_s + R_{in}}}{\frac{R_L}{R_s + R_{in}}} = A v_1 \frac{V_s}{R_{out} + R_L}$$

Un amplificatore ideale ha $R_{in} \rightarrow +\infty$ e $R_{out} = 0$.

→ In R_{in} vogliamo che tutte le differenze di potenziale siano in R_{in} e non in R_s

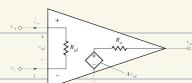
→ Al contrario su R_{out} vogliamo ci sia la minima d.d.p. per averne di più su R_L

5.1.2 Amplificatore Differenziale

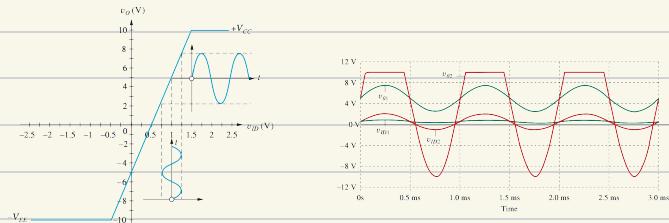
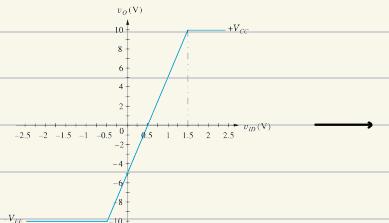
L'amplificatore operazionale (di cui parleremo successivamente) è un tipo di amplificatore differenziale.

L'uscita è proporzionale alla differenza di tensione sui morsetti di ingresso.

L'uscita è sfasata di 180°, l'amplificatore si dice invertente.



La funzione caratteristica di un amplificatore differenziale è:



$$\text{dove } A_v = \left. \frac{\partial V_o}{\partial V_{in}} \right|_{V_{in}=V_{ID}} = V_{ID}$$

$$\text{se } v_{in} = 1 + 0.5 \sin(2000\pi t) \\ \text{allora } v_o = 5 + 2.5 \sin(2000\pi t)$$

Uscendo dalla regione lineare

L'amplificatore tocca il segnale al massimo.

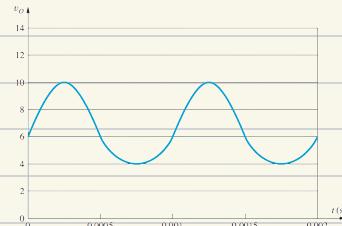
L'amplificatore può avere guadagni diversi per valori di ingresso positivi e negativi.

Questo porta ad ulteriori distorsioni.

Possiamo trovare la distorsione utilizzando la trasformata di Fourier

$$v_o(t) = V_0 + V_1 \sin(\omega_0 t + \phi_1) + V_2 \sin(2\omega_0 t + \phi_2) + V_3 \sin(3\omega_0 t + \phi_3) + \dots$$

DC segnale desiderato Distorsione di seconda armonica Distorsione di terza armonica



Le percentuali di distorsione armonica totale (THD, total harmonic distortion) è:

$$(THD)_x = \frac{\sqrt{\sum_{i=2}^{\infty} V_i^2}}{V_1}$$

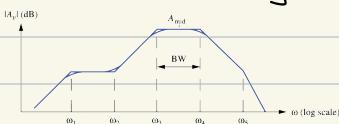
5.1.3 Funzione di Trasferimento dell'Amplificatore

Siamo particolarmente interessati a sapere quali frequenze vengono amplificate.

Ad esempio ogni stazione radio viene trasmessa ad una specifica frequenza, vogliamo poter amplificare solo quelle specifiche frequenze per poterci "sintonizzare".

$$A_v = \frac{V_o}{V_i} \xrightarrow{\text{Trasformata di Laplace}} A_v(s) = \frac{V_o(s)}{V_i(s)} \xrightarrow{\text{Forma di Bode}} A_v(s) = K \frac{(s-z_1) \dots (s-z_n)}{(s-p_1) \dots (s-p_n)}$$

Possiamo ora tracciare il diagramma di Bode della funzione di trasferimento



Come detto sopra siamo interessati all'insieme di frequenze che vengono amplificate al massimo.

Diciamo questo bandwidth (BW) o banda passante, definita da una frequenza di inizio ω_1 e una di fine ω_n .

$$|A_v(j\omega_1)| = |A_v(j\omega_n)| = \frac{A_{mid}}{\sqrt{2}}$$

AMPLIFICATORE PASSA-BASSO

Amplificano le frequenze basse ($\sim \checkmark, \text{M}\text{M}\text{M} \times$), il più semplice amplificatore passa-basso è costituito da un solo polo:

$$A_v(s) = A_0 \frac{1}{1 + \frac{s}{\omega_H}} \quad \text{dove } A_0 \text{ è il guadagno a frequenza bassa e } \omega_H \text{ la frequenza di taglio.}$$

$$|A_v(j\omega)| = \left| \frac{A_0}{1 + \frac{j\omega}{\omega_H}} \right| = \left| \frac{A_0 \omega_H}{\omega_H + j\omega} \right| = \frac{|A_0 \omega_H|}{\sqrt{\omega_H^2 + \omega^2}}$$

Per $\omega \ll \omega_H$ $|A_v(j\omega)| = A_0$

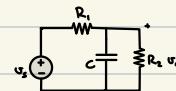
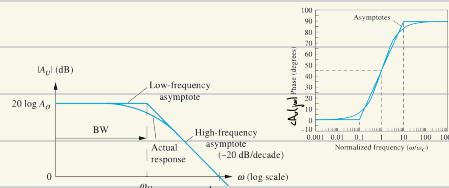
$\omega = \omega_H$ $|A_v(j\omega)| = \frac{A_0}{\sqrt{2}}$

$\omega \gg \omega_H$ $|A_v(j\omega)| = \frac{A_0 \omega_H}{\omega}$

ES

$$\dot{Z}_c = \frac{1}{sC} \quad \dot{Z}_{eq} = \frac{1}{sC + \frac{1}{R_2}} = \frac{R_2}{sCR_2 + 1} = \frac{R_2}{R_2 + \frac{1}{sC}}$$

$$I_s = \frac{V_s}{\dot{Z}_{eq} + R_1} \quad V_o = \dot{Z}_{eq} I_s \\ V_o = \dot{Z}_{eq} \cdot \frac{V_s}{\dot{Z}_{eq} + R_1} \Rightarrow \frac{V_o}{V_s} = \frac{\dot{Z}_{eq}}{\dot{Z}_{eq} + R_1} = \frac{\frac{R_2}{sCR_2 + 1}}{\frac{R_2}{sCR_2 + 1} + R_1} = \frac{R_2}{R_2 + sCR_2 + 1} = \frac{1}{\frac{R_2}{sC} + 1 + R_1}$$



AMPLIFICATORE PASSA-ALTO

Amplificano le frequenze alte ($\text{M}\text{M}\text{M} \checkmark, \sim \times$), il più semplice amplificatore passa-alto è costituito da un solo polo e uno zero all'origine:

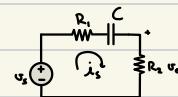
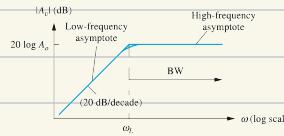
$$A_v(s) = A_0 \frac{s}{s + \omega_L} \quad \text{dove } A_0 \text{ è il guadagno a frequenza alta e } \omega_L \text{ la frequenza di taglio.}$$

$$|A_v(j\omega)| = \left| \frac{A_0 j\omega}{\omega_L + j\omega} \right| = \frac{A_0 \omega}{\sqrt{\omega_L^2 + \omega^2}}$$

Per $\omega \gg \omega_L$ $|A_v(j\omega)| = A_0$

$\omega = \omega_L$ $|A_v(j\omega)| = \frac{A_0}{\sqrt{2}}$

$\omega \ll \omega_L$ $|A_v(j\omega)| = \frac{A_0 \omega}{\omega_L}$



ES

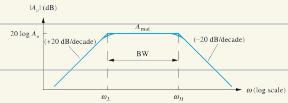
$$\begin{cases} V_s = R_1 i_s + R_2 i_s + V_c \\ j_s = C \frac{dV_c}{dt} \end{cases} \Rightarrow \begin{cases} V_s = sCV_c R_1 + sCV_c R_2 + V_c \Rightarrow V_c = \frac{V_s}{s(CR_1 + sCR_2 + 1)} \\ I_s = sCV_c \Rightarrow I_s = \frac{V_s}{R_1 + R_2 + \frac{1}{sC}} \end{cases}$$

$$V_o = R_2 I_s = V_s \frac{R_2}{R_1 + R_2 + \frac{1}{sC}}$$

AMPLIFICATORE PASSA-BANDA

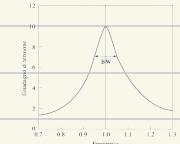
Amplificano un certo insieme di frequenze, il più semplice amplificatore passa-banda è costituito da:

$$A_v(s) = A_0 \frac{s}{s + w_L} \frac{s}{s + w_H}$$
 dove A_0 è il guadagno a frequenze di banda e w_L, w_H sono le frequenze di taglio.



OSS Per ottenere larghezze di bande inferiori può essere necessario introdurre un polo complesso.

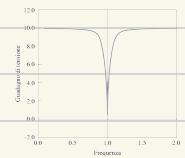
$$A_v(s) = A_0 \frac{s \frac{w_0}{Q}}{s^2 + s \frac{w_0}{Q} + w_0^2}$$
 dove $Q = \frac{w_0}{w_H - w_L}$



AMPLIFICATORE A REIEZIONE DI BANDA

Amplificano tutte le frequenze, tranne una specifica frequenza. Per ottenere queste brusche variazioni è necessario introdurre una coppia di zeri e poli complessi:

$$A_v(s) = A_0 \frac{s^2 + w_0^2}{s^2 + s \frac{w_0}{Q} + w_0^2}$$



AMPLIFICATORE PASSA-TUTTO

Amplificatore costante su tutte le frequenze. Si può anche utilizzare per cambiare la fase di un segnale.

La funzione di trasferimento è dato da: $A_v(s) = A_0 \frac{s - w_0}{s + w_0}$

RIDUZIONE DI BANDA

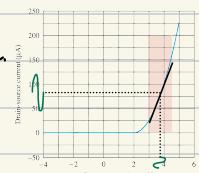
È possibile ottenere amplificatori più precisi è possibile aumentare l'ordine dei poli/zeri della funzione di trasferimento

ES $A_v(s) = A_0 \frac{w_0}{s + w_H} \rightarrow A_0 \frac{w_0^3}{(s + w_H)^3}$

5.2 Il Transistore come Amplificatore

Un transistor MOSFET può essere utilizzato come amplificatore se opera in regione di saturazione.

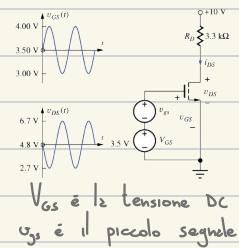
In queste regioni il transistor può fornire elevati guadagni di tensione e corrente.



Per lavorare in regione di saturazione è necessario aggiungere una polarizzazione DC alla sinusoide di input.

L'amplificatore così costruito è invertente:

Tensione gate alta $\rightarrow R_{on}$ più basso \rightarrow tensione DS bassa (R_{on} è inversamente prop. a V_{GS})

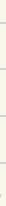
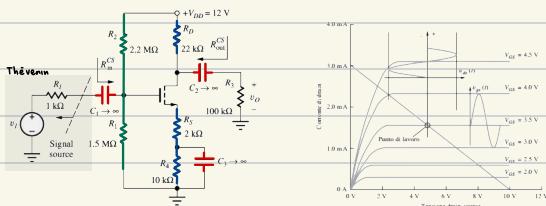


Inoltre per poter approssimare il transistor ad un amplificatore lineare occorre utilizzare Taylor.

Per questo motivo è necessario che il segnale di input sia piccolo, altrimenti l'approssimazione lineare si rivela inaccurata.

oss "piccolo" viene definito in base alle intensità dei segnali dell'amplificatore (es se $V_{GS} = 100V$, $v_{GS} = 1V$ è piccolo)

5.2.1 Condensatori di Accoppiamento e Bypass



In verde il partitore di tensione DC, ci fornisce il V_{GS}

In blu un partitore di tensione variabile che impone il punto di lavoro del mosfet

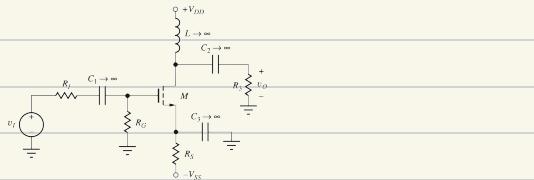
- In DC R_4 è abilitato \rightarrow la retta si abbassa \rightarrow il punto di lavoro si sposta a sinistra \rightarrow minore amplificazione
- In AC R_4 è disabilitato \rightarrow la retta si alza \rightarrow il punto di lavoro si sposta a destra \rightarrow maggiore amplificazione

Così facendo ottengo tensioni medianamente più contenute in output

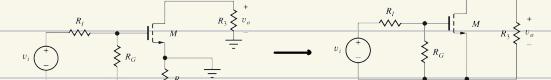
In rosso condensatori di capacità elevate che si comportano come aperti per segnali e frequenze basse

- C_1 limita l'ingresso a segnali sinusoidali
- C_2 blocca il passaggio della corrente DC in uscita
- C_3 bypassa R_4 per i segnali in AC (spostando il punto di lavoro a destra e migliorando il guadagno del segnale AC)

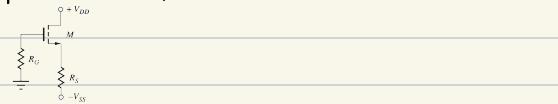
ANALISI AC E DC



per ottenere l'equivalente AC sostituisco i condensatori con dei cortocircuiti



per ottenere l'equivalente DC sostituisco i condensatori con degli aperti



PROGETTAZIONE

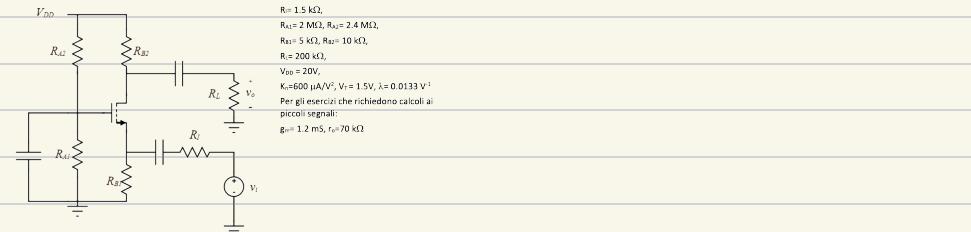
Per poter trascurare un condensatore ad una certa frequenza ω il valore della sua impedenza deve essere molto inferiore alla impedenza di suoi capi.

$$\frac{1}{\omega C} \ll R_A + R_L \Rightarrow C \gg \frac{1}{\omega(R_A + R_L)}$$

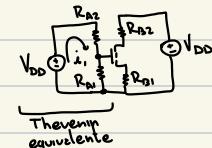
Una tecnica che si può utilizzare per semplificare il calcolo è quella di studiare un condensatore per volta sostituendo gli altri con dei cortocircuiti.

Il valore dei condensatori può anche determinare la frequenza di taglio inferiore f_L .

È anche possibile impostare f_L con un singolo condensatore, gli altri condensatori vengono impostati a frequenze molto più basse.



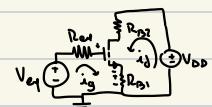
Esercizio 1: calcolare il punto di lavoro DC (I_{DS} e V_{DS}) dell'amplificatore in figura a), trascurando l'effetto di modulazione di lunghezza di canale e l'effetto body. Riportare lo schema equivalente DC e le principali equazioni di Kirchhoff utilizzate per il calcolo. Indicare i punti di forza e debolezza dello schema di amplificatore proposto.



$$R_{EQ} = R_A2 // R_B1 = 1.03 M\Omega$$

$$V_{DS} = i_D R_{A2} + i_D R_{B1} \Rightarrow i_D = 0.54 \cdot 10^{-6}$$

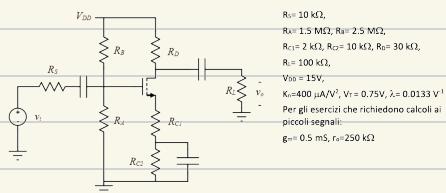
$$V_{GS} = i_D \cdot R_{B1} = 3.05V$$



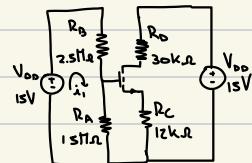
$$\left| \begin{array}{l} V_{GS} = i_D R_{B1} + V_{GS} \Rightarrow V_{GS} = R_{B1} \frac{k_n}{2} (v_{gs} - V_{TN})^2 + v_{gs} \Rightarrow 0 = -\frac{2}{3} V_{GS} + (v_{gs}^2 + V_{TN}^2 - 2v_{gs}V_{TN}) + \frac{2}{3} v_{gs} \\ i_D = \frac{k_n}{2} (v_{gs} - V_{TN})^2 \Rightarrow v_{gs}^2 + V_{TN}^2 - 2v_{gs}V_{TN} = \frac{2}{3} v_{gs} - 3.81V = 0 \end{array} \right. \quad \begin{array}{l} v_{gs} = 3.44V \\ v_{gs} = -1.11V \times v_{gs} < V_{TN} \end{array}$$

$$i_D = 1.13mA$$

$$V_{DD} = R_{B1} i_D + R_{B2} i_D + v_{ds} \Rightarrow v_{ds} = 3.06V$$



Esercizio 2: calcolare il punto di lavoro DC (i_{DS} e V_{DS}) dell'amplificatore in figura b), trascurando l'effetto di modulazione di lunghezza di canale e l'effetto body . Riportare lo schema equivalente DC e le principali equazioni di Kirchhoff utilizzate per il calcolo. Indicare i punti di forza e debolezza dello schema di amplificatore proposto.



Thevenin equivalent rete di uscita

$$R_{out} = R_A // R_B = 937.5 \text{ k}\Omega$$

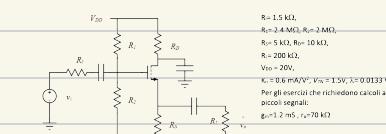
$$V_{DD} = R_A i_d + R_B i_d \Rightarrow i_d = 3.75 \mu\text{A}$$

$$V_{eq} = i_d R_A = 5.63 \text{ V}$$

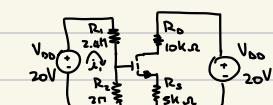


$$\begin{cases} V_{eq} = v_{gs} + R_C i_d \\ i_d = \frac{k_n}{2} (v_{gs} - V_{TN})^2 \end{cases} \Rightarrow V_{eq} = v_{gs} + R_C \frac{k_n}{2} (v_{gs}^2 + \frac{V_{TN}}{2} - 2v_{gs}V_{TN}) \Rightarrow 2.4 v_{gs}^2 - 2.6 v_{gs} - 4.28 = 0 \quad \begin{cases} v_{gs} = 1.48 \text{ V} \\ v_{gs} = -0.9 \text{ V} \end{cases} \quad \times$$

$$V_{DD} = R_D i_d + R_C i_d + V_{DS} \Rightarrow V_{DS} = 2.23 \text{ V}$$



Esercizio 3: calcolare il punto di lavoro DC (i_{DS} e V_{DS}) dell'amplificatore in figura c), trascurando l'effetto di modulazione di lunghezza di canale e l'effetto body . Riportare lo schema equivalente DC e le principali equazioni di Kirchhoff utilizzate per il calcolo. Indicare i punti di forza e debolezza dello schema di amplificatore proposto.

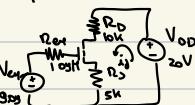


Thevenin equivalente

$$R_{eq} = 1.05 \text{ M}\Omega$$

$$V_{DD} = R_1 i_1 + R_2 i_2 \Rightarrow i_1 = 4.54 \mu\text{A}$$

$$V_{eq} = R_2 i_1 = 9.09 \text{ V}$$

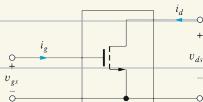


$$\begin{cases} V_{eq} = V_{gs} + i_d R_s \\ i_d = \frac{k_n}{2} (v_{gs} - V_{TN})^2 \end{cases} \Rightarrow \begin{cases} V_{eq} = V_{gs} + R_s \frac{k_n}{2} (v_{gs}^2 + V_{TN}^2 - 2v_{gs}V_{TN}) \\ i_d = 1.13 \text{ mA} \end{cases} \Rightarrow \frac{2}{3} v_{gs} - \frac{2}{3} V_{eq} + v_{gs}^2 + V_{TN}^2 - 2v_{gs}V_{TN} = 0 \Rightarrow v_{gs}^2 - \frac{7}{3} v_{gs} - 3.81 = 0 \quad \begin{array}{l} v_{gs} = 3.44 \text{ V} \\ v_{gs} = -1.10 \text{ V} \end{array}$$

$$V_{DD} = (R_D + R_S) i_d + V_{ds} \Rightarrow V_{ds} = 3.06 \text{ V}$$

5.3 Modello per piccoli segnali MOSFET

Vogliamo rappresentare il MOSFET come un doppio bipolo.



$$i_g = g_{tr} v_{gs} + g_m v_{ds} = 0 \quad \text{dove} \quad g_{tr} = \left. \frac{\partial i_g}{\partial v_{gs}} \right|_{\text{punto O}} = 0 \quad i_g = 0$$

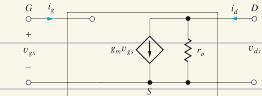
$$i_d = g_m v_{gs} + g_o v_{ds} \quad g_m = \left. \frac{\partial i_d}{\partial v_{gs}} \right|_{\text{punto O}} = 0 \quad i_d = 0$$

$$g_m = \left. \frac{\partial i_d}{\partial v_{gs}} \right|_{\text{punto O}} = k_n (v_{gs} - V_{TN}) / (1 - \lambda v_{ds}) = \frac{2 i_d}{v_{gs} - V_{TN}}$$

$$g_o = \left. \frac{\partial i_d}{\partial v_{ds}} \right|_{\text{punto O}} = \lambda \frac{k_n}{2} (v_{gs} - V_{TN})^2 = \frac{\lambda i_d}{1 + \lambda v_{ds}}$$

$$i_d = \frac{k_n}{2} (v_{gs} - V_{TN})^2 (1 + \lambda v_{ds})$$

Venne tradotto in:



$$r_o = \frac{1}{g_o} = \frac{1 + \lambda v_{ds}}{\lambda i_d} \approx \frac{1}{\lambda i_d} \quad g_m = k_n (v_{ds} - V_{TN}) \quad \text{oppure} \quad g_m \approx \sqrt{2 k_n i_d}$$

L'amplificazione della tensione si può scrivere come

$$\mu_f = g_m r_o \approx \frac{1}{\lambda} \sqrt{\frac{2 k_n}{i_d}}$$

PICCOLO SEGNALE

Possiamo definire piccolo un segnale tale che $v_{gs} \leq 0.2(V_{ds} - V_{TN})$

Quesito Scrivere l'equazione del MOSFET in saturazione:

$$i_d = \frac{k_n}{2} (v_{gs} - V_{TN})^2$$

scompongo i_D e v_{DS} in componenti DC e AC. $i_D = I_D + i_d$ $v_{DS} = V_{DS} + v_{ds}$

$$I_D + i_d = \frac{k_n}{2} (V_{DS} + v_{ds} - V_{TN})^2 \Rightarrow I_D + i_d = \frac{k_n}{2} ((V_{DS} - V_{TN})^2 + 2v_{ds}(V_{DS} - V_{TN}) + v_{ds}^2)$$

so che le componenti DC sono $I_D = \frac{k_n}{2} (V_{DS} - V_{TN})^2$

$$i_d = \frac{k_n}{2} (2v_{ds}(V_{DS} - V_{TN}) + v_{ds}^2)$$

affinché i_d sia lineare con v_{ds} , v_{ds}^2 deve essere trascurabile su $2v_{ds}(V_{DS} - V_{TN})$

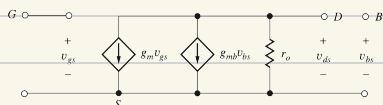
$$v_{ds}^2 \ll 2v_{ds}(V_{DS} - V_{TN}) \Rightarrow v_{ds} \leq 0.2(V_{DS} - V_{TN})$$

EFFETTO BODY

Se il terminale di body non è connesso a source v_B considerarla nelle equazioni.

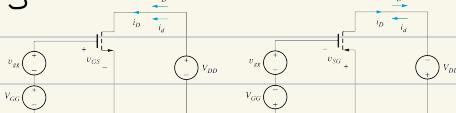
$$g_{mb} = g_{mh}$$
 dove g_{mh} è la trasconduttenza di body

Trasformando così il doppio bipolo in



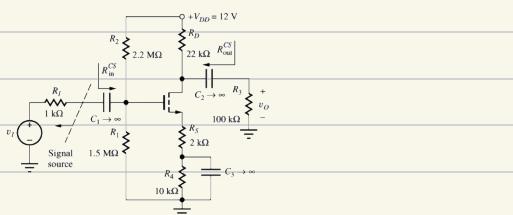
TRANSISTORE PMOS

Vengono invertite le polarizzazioni DC ma non quelle AC.

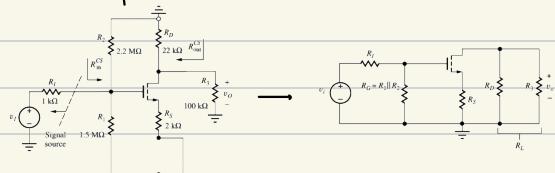


5.4 Implementazioni

5.4.1 Source Comune



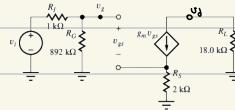
Il circuito equivalente in AC è:



V_{DD} è 0 V come componente AC

i condensatori si comportano come aperti

Il circuito equivalente ai piccoli segnali è:



$$A_v^{CS} = \frac{v_o}{v_i} = \frac{v_o}{v_g} = -\frac{g_m R_L}{v_g} = -\frac{g_m v_{gs} R_L}{v_g}$$

$$v_g = v_{gs} + R_3 g_m v_{gs} \Rightarrow v_{gs} = \frac{v_g}{1 + R_3 g_m}$$

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_g} \frac{v_g}{v_i} = -\frac{g_m R_L}{1 + g_m R_S} \frac{R_L}{R_L + R_0}$$

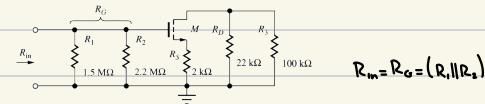
Se $R_3 \ll R_0$ e $R_S = 0$

$$A_v = -g_m R_L = -g_m (r_{0L} \| R_D \| R_3) = -g_m R_D = -\frac{I_D}{(V_{GS} - V_{TN})/2} R_D \approx -V_{DD}$$

soltamente $v_g = 0$
 $\& R_3 \gg R_D$

$$V_{GS} = V_{GS} + R_3 g_m V_{GS} \Rightarrow V_{GS} = \frac{V_{GS}}{1 + R_3 g_m}$$

RESISTENZA DI INGRESSO E USCITA



$$R_{out} = R_0 \| r_{0L} (g_m R_S) \approx R_0$$

ESCURSIONE MASSIMA E MINIMA DELLA TENSIONE DI USCITA

La tensione minima è data dal limite della regione di saturazione

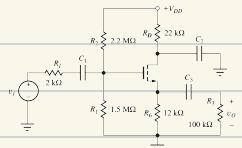
$$V_{DS} \geq V_{DS} - V_{TN} \Rightarrow V_{DS} - V_{DS(\min)} \geq V_{DS} + V_{GS} - V_{TN} \approx V_{GS} - V_{TN} \Rightarrow V_{GS} \leq V_{TN} + V_{DS} - V_{DS}$$

La tensione massima è data dalle cadute di tensione su R_D

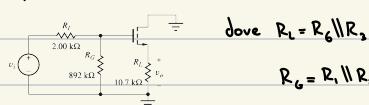
$$V_{GS} \leq I_D R_D$$

$$\text{quindi } V_{GS} \leq \min [I_D R_D, V_{TN} + V_{DS} - V_{DS}]$$

5.4.2 Drain Comune



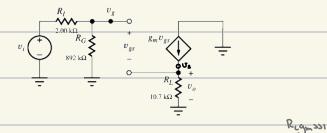
equivalente AC:



$$\text{dove } R_L = R_D \| R_S$$

$$R_D = R_1 \| R_3$$

Il circuito equivalente ai piccoli segnali è:

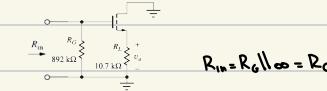


$$A_{uv}^{CD} = \frac{V_S}{V_g} = \frac{V_o}{V_g} = \frac{R_L g_m V_{gs}}{V_g} = \frac{R_L g_m}{1 + R_L g_m} \approx 1$$

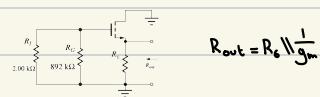
$$\Rightarrow V_g = V_{gs} (1 + R_L q_m)$$

$$A_{uv} = \frac{U_o}{U_i} = \frac{U_o}{U_g} \cdot \frac{U_g}{U_i} = A_{uv}^{cd} \cdot \frac{U_g}{U_i} = \frac{R_{cg} y_m}{1 + R_{cg} y_m} \cdot \frac{R_g}{R_g + R_{cg}} \approx \frac{R_g}{R_g + R_{cg}}$$

RESISTENZA DI INGRESSO E USCITA



$$R_{in} = R_G \parallel \infty = R_G$$



$$R_{ext} = R_s \parallel \frac{1}{g_m}$$

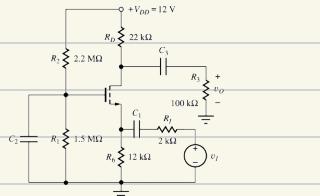
VARIAZIONE DELLA TENSIONE DI INGRESSO

$$v_{gs} \leq 0.2(V_{GS} - V_{TN}) \Rightarrow \frac{v_{gs}}{1 + q_m R_L} \leq 0.2(V_{GS} - V_{TN}) \Rightarrow v_{gs} \leq 0.2(V_{GS} - V_{TN})(1 + q_m R_L)$$

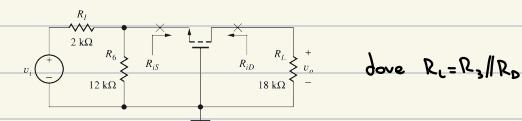
GUADAGNO DI CORRENTE

$$A_i^\infty \rightarrow \infty \quad (i_i = 0)$$

5.4.3 Gate Comune

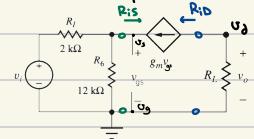


l'equivalente AC è:



dove $R_1 = R_2 \parallel R_3$

Il circuito equivalente ai piccoli segnali è:



$$A_v^{co} = \frac{v_o}{v_s} = \frac{v_o}{v_s} = \frac{-g_m v_{gs} R_c}{v_s} = \frac{-g_m (0 - v_s) R_c}{v_s} = g_m R_c$$

calcolo $\frac{v_o}{v_s}$: mediante sovrapposizione degli effetti:

$$\underbrace{\frac{v_o}{v_s} \frac{R_c}{R_s + R_c}}_{\substack{v_s \text{ on} \\ v_s \text{ off}}} + g_m \underbrace{v_{gs} \left(R_s // R_c \right)}_{v_s \text{ off}} = v_s \Rightarrow \frac{v_o}{v_s} \frac{R_c}{R_s + R_c} = v_s (g_m (R_s // R_c) + 1) \Rightarrow \frac{v_o}{v_s} = \frac{R_c}{R_s + R_c} \frac{1}{1 + g_m (R_s // R_c)}$$

oss. Del libro $\frac{R_c}{R_s + R_c} \frac{1}{1 + g_m (R_s // R_c)} = \left(\frac{R_c // R_{IS}}{R_s + R_c // R_{IS}} \right)$ dove $R_{IS} = \frac{1}{g_m}$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_s} \cdot \frac{v_s}{v_s} = g_m R_c \left(\frac{R_c // R_{IS}}{R_s + R_c // R_{IS}} \right) \approx \frac{g_m R_c}{1 + g_m R_s}$$

RESISTENZA DI INGRESSO E USCITA

$$R_{IS} = \frac{v_{IS}}{i_{IS}} = \frac{v_{GS}}{i_{IS}} = \frac{1}{g_m}$$

$$R_{in} = R_{IS} // R_s = \frac{1}{g_m} // R_s$$

$$R_{out} = R_D // R_D = r_o (1 + g_m R_{th}) // R_D \quad \text{dove } R_{th} = R_s // R_c$$

VARIAZIONE DELLA TENSIONE DI INGRESSO

$$v_{GS} \leq 0.2(V_{GS} - V_{TN}) \Rightarrow \frac{v_i}{1 + g_m R_s} \leq 0.2(V_{GS} - V_{TN}) \Rightarrow v_i \leq 0.2(V_{GS} - V_{TN})(1 + g_m R_s)$$

GUADAGNO DI CORRENTE

$$A_i^{co} = 1 \quad (\text{il rapporto tra corrente di source e drain nel MOSFET})$$

5.4.4 Confronto

	COMMON-SOURCE ($R_s = 0$)	COMMON-SOURCE WITH SOURCE RESISTOR R_s	COMMON-DRAIN	COMMON-GATE
Terminal voltage gain	$-g_m R_s \approx -V_{DD}$	$\frac{R_s}{R_s + R_c}$	1	$+g_m R_s \approx +V_{DD}$
$A_{vt} = \frac{v_o}{v_i}$	(moderate)	(moderate)	(low)	(moderate)
Input terminal resistance	∞ (high) \downarrow	∞ (high) \downarrow	∞ (high) \downarrow	$1/g_m$ (low) \downarrow
Output terminal resistance	r_o (moderate) \downarrow	$\mu_f R_s$ (high) \downarrow	$1/g_m$ (low) \downarrow	$\mu_f (R_s / R_c)$ (high) \downarrow
Current gain	∞ (high) \downarrow	∞ (high) \downarrow	∞ (high) \downarrow	1 (low) \downarrow

common-source ha il vantaggio di avere una R_{in} e un A_v elevati, una A_{out} moderata

ha lo svantaggio di essere invertente ed ha R_{out} moderata

common-drain ha il vantaggio di avere una R_{in} e un A_v elevati e una R_{out} bassa

ha lo svantaggio di avere $A_{out} = 1$

common-gate ha il vantaggio di avere A_{out} moderata

ha lo svantaggio di avere una R_{in} e un A_v basso e una R_{out} elevata

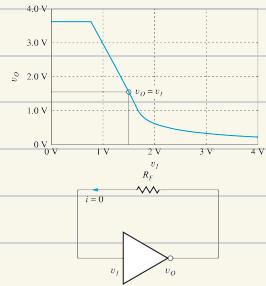
oss. È possibile mettere in cascata più amplificatori così da migliorare le prestazioni.

5.5 Amplificatori Basati su Invertitori MOSFET

È possibile utilizzare degli inverter MOS per ottenere un guadagno di tensione lavorando nella regione di switching.

In particolare è semplice impostare il punto di lavoro con un loop

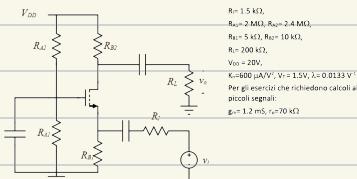
$$\text{Il guadagno di tensione sarà } A_u^{\text{co}} = -\frac{(W/L)_1}{(W/L)_2}$$



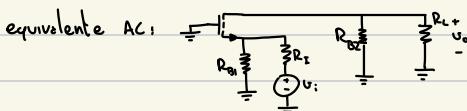
Inverter con carico in saturazione e con carico in linea hanno lo stesso guadagno

Un inverter con carico a vuoto ha guadagno migliore.

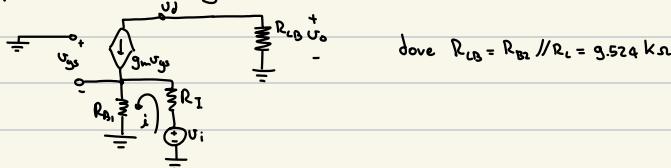
Il miglior guadagno lo si ottiene da un inverter Cmos.



Esercizio 4: calcolare il guadagno (v_o/v_i) ai piccoli segnali dell'amplificatore in figura a). Riportare lo schema equivalente AC e le principali equazioni di Kirchhoff utilizzate per il calcolo. Si trascuri r_o . Indicare punti di forza e debolezza dello schema proposto.



equivalente piccoli segnali:

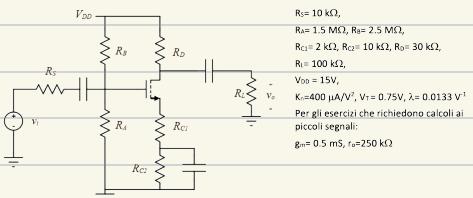


$$A_u^{\text{co}} = \frac{v_o}{v_i} = \frac{v_o}{v_s} = -\frac{g_m U_{gs} R_{LB}}{v_s} = g_m R_{LB}$$

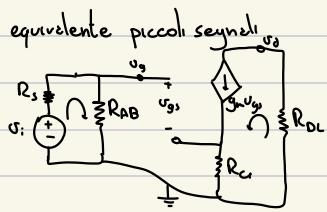
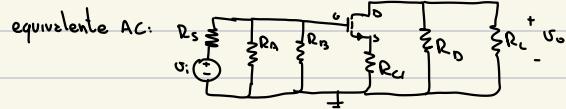
$$U_{gs} = U_g - U_s \Rightarrow U_{gs} = -U_s$$

$$U_s = U_s \cdot \frac{R_{B1}}{R_1 + R_{B1}} + g_m U_{gs} (R_1 // R_{B1}) \Rightarrow U_s \cdot \frac{R_{B1}}{R_1 + R_{B1}} = U_s (1 + g_m (R_1 // R_{B1}))$$

$$A_u = \frac{v_o}{v_i} = \frac{v_o}{v_s} \cdot \frac{v_s}{v_i} = g_m R_{LB} \frac{R_{B1}}{R_1 + R_{B1}} \cdot \frac{1}{1 + g_m (R_{B1} // R_1)} = 3.64$$



Esercizio 5: calcolare il guadagno (v_o/v_i) ai piccoli segnali dell'amplificatore in figura b). Riportare lo schema equivalente AC e le principali equazioni di Kirchhoff utilizzate per il calcolo. Si trascuri r_o . Indicare punti di forza e debolezza dello schema proposto.



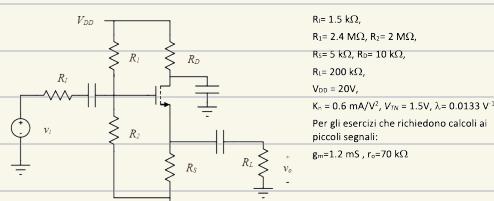
$$A_{v0}^{CS} = \frac{U_o}{U_g} = \frac{U_o}{U_g} = -\frac{g_m U_g R_{DL}}{U_g} = -g_m R_{DL}$$

$$U_{gs} = U_g - U_s \Rightarrow U_g = U_{gs} + U_s = U_{gs} + g_m U_{gs} R_{C1}$$

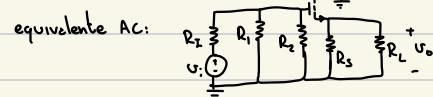
$$A_{v0}^{CS} = -\frac{g_m R_{DL}}{1 + g_m R_{C1}}$$

$$R_{DL} = 23 \text{ k}\Omega \quad R_{AB} = 937.5 \text{ k}\Omega$$

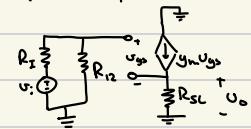
$$A_{v0} = \frac{U_o}{U_i} = \frac{U_o}{U_g} \frac{U_g}{U_i} = -\frac{g_m R_{DL}}{1 + g_m R_{C1}} \frac{R_{AB}}{R_s + R_{AB}} = -5.69$$



Esercizio 6: calcolare il guadagno (v_o/v_i) ai piccoli segnali dell'amplificatore in figura c). Riportare lo schema equivalente AC e le principali equazioni di Kirchhoff utilizzate per il calcolo. Si trascuri r_o . Indicare punti di forza e debolezza dello schema proposto.



equivalente piccoli segnali:



$$\text{dove } R_{12} = (R_1 // R_2) = 1.09 \text{ M}\Omega$$

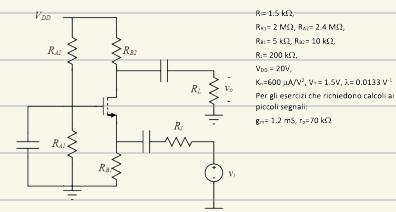
$$R_{SL} = (R_S // R_L) = 4878 \text{ }\Omega$$

$$A_{v0}^{CO} = \frac{U_o}{U_i} = \frac{U_o}{U_g} = \frac{g_m U_{gs} R_{SL}}{U_g}$$

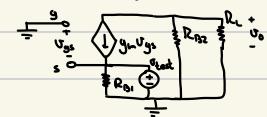
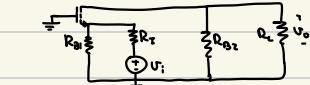
$$U_{gs} = U_g - U_s \Rightarrow U_{gs} = U_g - g_m U_{gs} R_{SL} \Rightarrow U_g = U_{gs} + g_m U_{gs} R_{SL}$$

$$A_{v0}^{CO} = \frac{g_m R_{SL}}{1 + g_m R_{SL}}$$

$$A_{v0} = \frac{U_o}{U_i} = \frac{U_o}{U_g} \cdot \frac{U_g}{U_i} = \frac{g_m R_{SL}}{1 + g_m R_{SL}} \cdot \frac{R_{12}}{R_1 + R_{12}} = 0.853$$

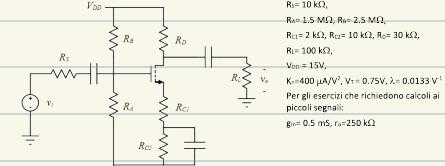


Esercizio 7: calcolare la resistenza di ingresso ai piccoli segnali dell'amplificatore in figura a). Riportare lo schema equivalente AC per il calcolo della resistenza di ingresso e le principali equazioni di Kirchhoff utilizzate per il calcolo. Si trascuri r_o . Indicare punti di forza e debolezza dello schema proposto.

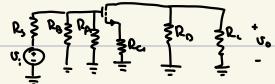


$$R_{IS} = \frac{U_{IS}}{I_{IS}} = \frac{R_{B2}}{g_m R_{B2}} = \frac{1}{g_m}$$

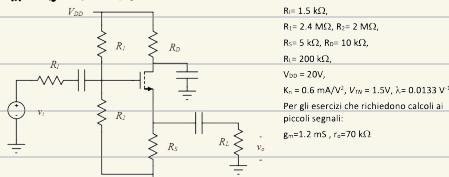
$$R_{in} = R_{B2} / \frac{1}{g_m} = 714 \text{ }\Omega$$



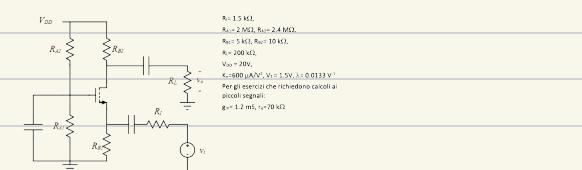
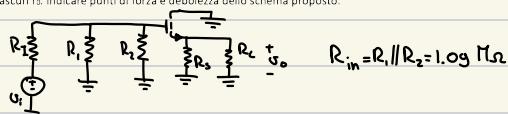
Esercizio 8: calcolare la resistenza di ingresso ai piccoli segnali dell'amplificatore in figura b). Riportare lo schema equivalente AC per il calcolo della resistenza di ingresso e le principali equazioni di Kirchhoff utilizzate per il calcolo. Si trascuri r_o . Indicare punti di forza e debolezza dello schema proposto.



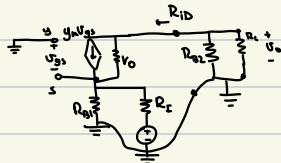
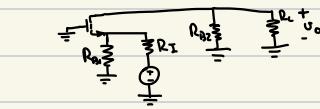
$$R_{in} = R_B // R_A = 938 \text{ k}\Omega$$



Esercizio 9: calcolare la resistenza di ingresso ai piccoli segnali dell'amplificatore in figura c). Riportare lo schema equivalente AC per il calcolo della resistenza di ingresso e le principali equazioni di Kirchhoff utilizzate per il calcolo. Si trascuri r_o . Indicare punti di forza e debolezza dello schema proposto.



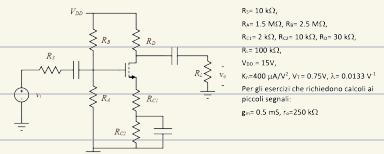
Esercizio 10: calcolare la resistenza di uscita ai piccoli segnali dell'amplificatore in figura a). Riportare lo schema equivalente AC per il calcolo della resistenza di uscita e le principali equazioni di Kirchhoff utilizzate per il calcolo. Si indicare punti di forza e debolezza dello schema proposto. N.B considerare r_o .



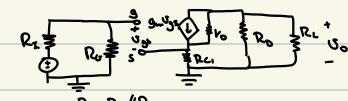
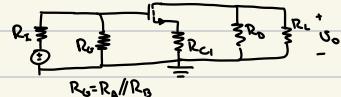
$$R_{out} = R_{B2} // R_{ID} = 938 \Omega = 9.44 \text{ k}\Omega$$

$$R_{ID} = \frac{V_{ID}}{I_{ID}}$$

$$\begin{cases} V_{ID} = r_o i_{ID} + (R_{B1} // R_1) i_{ID} \\ i_{ID} = i_o + g_m V_{GS} \\ V_{GS} = 0 - i_{ID} (R_{B1} // R_1) \end{cases} \Rightarrow \begin{cases} V_{ID} = r_o i_{ID} (1 + g_m (R_{B1} // R_1)) + i_{ID} (R_{B1} // R_1) \\ i_{ID} = i_o - g_m V_{GS} (R_{B1} // R_1) \Rightarrow i_o = i_{ID} (1 + g_m (R_{B1} // R_1)) + (R_{B1} // R_1) \end{cases} \Rightarrow \frac{V_{ID}}{i_{ID}} = r_o (1 + g_m (R_{B1} // R_1)) + (R_{B1} // R_1) = 168 \text{ k}\Omega$$

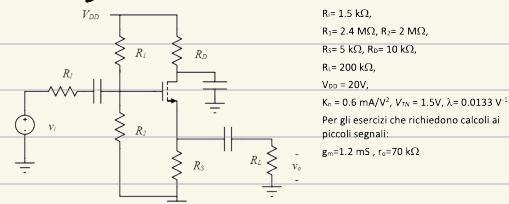


Esercizio 11: calcolare la resistenza di uscita ai piccoli segnali dell'amplificatore in figura b). Riportare lo schema equivalente AC per il calcolo della resistenza di uscita e le principali equazioni di Kirchhoff utilizzate per il calcolo. Indicare punti di forza e debolezza dello schema proposto. N.B considerare r_0 .

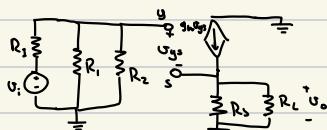
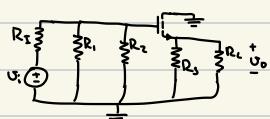


$$\begin{aligned} U_{ID} &= r_0 i_{ID} + R_{C1} i_{ID} \\ i_{ID} &= g_m U_{GS} + i_{ro} \\ U_{GS} &= U_g - U_s = 0 - R_{C1} i_{ID} \end{aligned} \quad \Rightarrow \quad \begin{aligned} U_{ID} &= r_0 i_{ID} + R_{C1} i_{ID} \Rightarrow \frac{U_{ID}}{i_{ID}} = R_{ID} = r_0 + r_o R_{C1} g_m + R_{C1} \\ i_{ID} &= -R_{C1} i_{ID} g_m + i_{ro} \Rightarrow i_{ro} = i_{ID} (1 + R_{C1} g_m) \end{aligned}$$

$$R_{out} = R_D \parallel R_{ID} = 28.3 \text{ k}\Omega$$

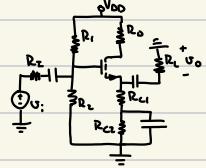


Esercizio 12: calcolare la resistenza di uscita ai piccoli segnali dell'amplificatore in figura c). Riportare lo schema equivalente AC per il calcolo della resistenza di uscita e le principali equazioni di Kirchhoff utilizzate per il calcolo. Si trascuri r_0 . Indicare punti di forza e debolezza dello schema proposto.

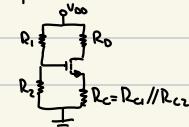


$$R_{out} = R_s \parallel \frac{U_s}{g_m U_{GS}} = R_s \parallel \frac{1}{g_m} = 714 \text{ }\Omega$$

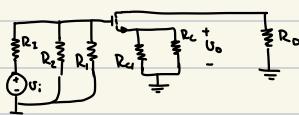
Esercizio 13: disegnare lo schema di un amplificatore a source comune e gli schemi equivalenti AC e DC. Indicare punti di forza e debolezza.



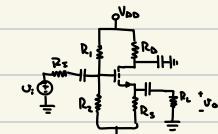
equivalente DC:



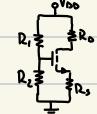
equivalente AC:



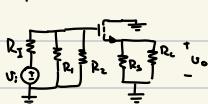
Esercizio 14: disegnare lo schema di un amplificatore a drain comune e gli schemi equivalenti AC e DC. Indicare punti di forza e debolezza.



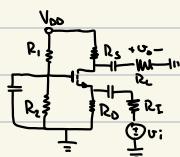
equivalente DC:



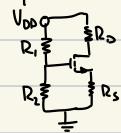
equivalente AC:



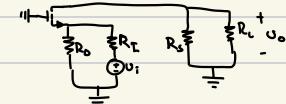
Esercizio 15: disegnare lo schema di un amplificatore a gate comune e gli schemi equivalenti AC e DC. Indicare punti di forza e debolezza.



equivalente DC:



equivalente AC:



5.6 Amplificatori Differenziali

Due amplificatori accoppiati possono creare un amplificatore differenziale, ovvero un amplificatore che amplifica la differenza di potenziale tra 2 messetti.

Questi amplificatori sono particolarmente utile per le resezione dei disturbi:

$$\begin{array}{c} \text{S} \\ \text{GND} \\ \text{D}^+ \text{rumore} \\ \text{GND} \\ \text{D}^- \text{rumore} \end{array} \rightarrow D = D^+ + \text{rumore} - (D^- + \text{rumore}) = 2D^+$$

Per queste applicazioni è importante che l'amplificatore sia simmetrico.

5.6.1 Amplificatore Operazionale CMOS

Per creare un amplificatore operazionale combiniamo

1. un amplificatore differenziale.
2. uno stadio common-source.
3. un inseguitore di source.

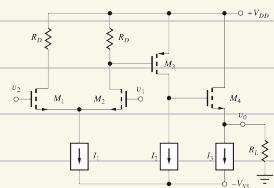
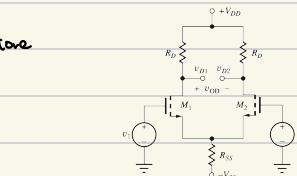
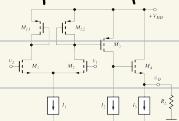
perché:

1. fornisce R_{in} elevate

1.+2. forniscono un buon guadagno

3. fornisce una R_{out} bassa

oss È possibile implementarlo senza resistenze



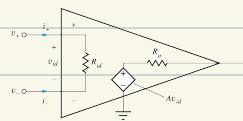
5.6.2 Amplificatore Operazionale Ideale

L'amplificatore operazionale (opamp) è un tipo particolare di amplificatore differenziale con:

- $A_{v,0} \approx \infty$

- $R_{in} = \infty$

- $R_{out} = 0$

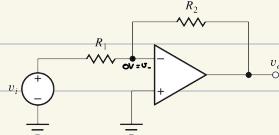


OSS

$$A_{v,0} = \infty \Rightarrow V_{d,0} = \frac{V_0}{A} = \frac{V_0}{\infty} = 0$$

$$R_{in} = \infty \Rightarrow i_+ = i_- = 0$$

AMPLIFICATORE INVERTENTE

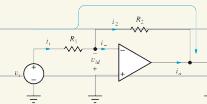


$$V_i = R_1 i_1 + R_2 i_2 + V_o$$

$$i_1 = i_2 \quad (\text{perché } i=0) \quad e \quad i_1 = \frac{V_i}{R_1} = \frac{V_i}{R_2}$$

$$V_i = V_i + R_2 \frac{V_i}{R_1} + V_o \Rightarrow A_v = \frac{V_i}{V_o} = -\frac{R_2}{R_1}$$

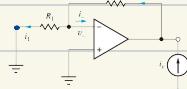
$$R_{in} = \frac{V_i}{i_1} = \frac{V_i}{\frac{V_i}{R_1}} = R_1$$



R_{out} è calcolata applicando una corrente di prova all'uscita

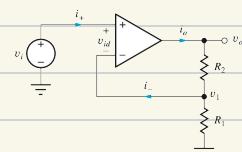
$$V_x = i_x R_2 + i_x R_1 = i_x (R_1 + R_2) = 0$$

$$\underline{i_1 = i_2 = 0} \quad \underline{V_x = 0, V_o = 0} \quad \text{quindi } V_i = 0 \quad \text{quindi } i_1 = 0$$



$$R_{out} = \frac{V_x}{i_x} = 0$$

AMPLIFICATORE NON INVERTENTE



$$i_+ = i_- = 0 \quad V_d = \frac{R_1}{R_1 + R_2} V_o \quad V_d = V_2 - V_1 \Rightarrow V_1 = V_2 - V_d \Rightarrow V_1 = V_i$$

$$\underline{V_{d,0} = 0}$$

$$V_o = V_i \frac{R_1 + R_2}{R_1} \Rightarrow A_v = \frac{V_o}{V_i} = \frac{R_1 + R_2}{R_1} = 1 + \frac{R_2}{R_1}$$

$$R_{in} = \frac{V_i}{i_+} = \frac{V_i}{0} = \infty$$

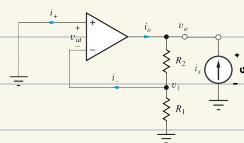
$$U_x = i_2 R_2 + i_1 R_1 = i_1 R_1 + i_1 R_2$$

$i_1 = i_2$ perché $\lambda = \lambda$

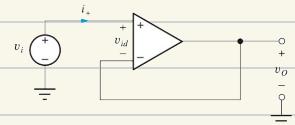
$$\text{ma } i_1 R_1 = U_1 = 0 \quad U_+ = 0 = U_- = U_1$$

quindi $i_1 = 0$ e $U_1 = 0 = U_x$

$$R_{\text{out}} = \frac{U_x}{i_x} = 0$$



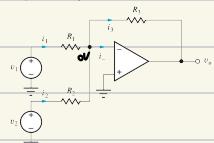
INSEGUITORE DI TENSIONE



$$H_2 A_0 = 1 \quad R_{\text{in}} = \infty \quad R_{\text{out}} = 0$$

Può pilotare un qualsiasi carico e partire da costanti molto basse (nulle nel caso ideale)

SOMMATORI



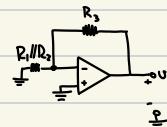
$$\begin{cases} i_3 = i_1 + i_2 \\ i_1 = \frac{v_1}{R_1}, \quad i_2 = \frac{v_2}{R_2}, \quad i_3 = -\frac{v_o}{R_3} \end{cases} \Rightarrow -\frac{v_o}{R_3} = \frac{v_1}{R_1} + \frac{v_2}{R_2} \Rightarrow v_o = -\frac{R_3}{R_1} v_1 - \frac{R_3}{R_2} v_2$$

$$v_o = R_3 i_3 + R_1 // R_2 \cdot i_3$$

$$\text{ma } i_3 = 0 \text{ perché } v_- = 0 \quad v_{\text{END}} = 0 \Rightarrow R_1 // R_2 \cdot i_3 = 0$$

$$v_o = 0$$

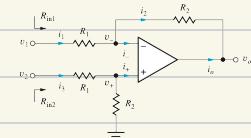
$$R_{\text{out}} = 0$$



$$R_{\text{in},1} = \frac{v_1}{i_1} = \frac{v_1}{i_1} = R_1$$

$$R_{\text{in},2} = \frac{v_2}{i_2} = \frac{v_2}{i_2} = R_2$$

AMPLIFICATORE DIFFERENZIALE



$$U_+ = U_- = \frac{R_2}{R_1 + R_2} U_2$$

$$U_o = U_- - i_2 R_2 = U_- - i_2 R_2 = U_- - \frac{U_+ - U_-}{R_1} R_2 = U_- - \frac{R_2}{R_1} U_+ + \frac{R_2}{R_1} U_- = \frac{R_1 + R_2}{R_1} U_- - \frac{R_2}{R_1} U_+ = \frac{R_2}{R_1} (U_+ - U_-) = -\frac{R_2}{R_1} (U_+ - U_-)$$

i₁=i₂ perché i₁=0

Se $U_+ = U_- = 0V \Rightarrow U_+ = 0V \Rightarrow U_- = 0V$

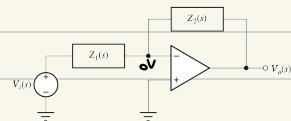
$$U_o = i_2 R_2 + i_1 R_1 \xrightarrow{U_o = 0V} i_1 = 0A \Rightarrow i_2 = 0A$$

$$R_{out} = \frac{U_o}{i_2} = 0$$

$$R_{in,2} = R_1 + R_2$$

$$R_{in,1} = \frac{U_1}{i_1} = R_1$$

FILTRI ATTIVI



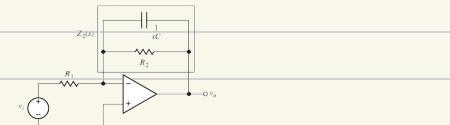
Al posto dei resistori inseriamo componenti che rispondono in base alla frequenza: $\hat{Z}_p = R$

$$\begin{aligned}\hat{Z}_c &= sC \\ \hat{Z}_L &= sL\end{aligned}$$

$$\begin{cases} Z_1(s) I(s) = V_i(s) \\ Z_2(s) I(s) = -V_o(s) \end{cases} \Rightarrow \begin{cases} -\frac{Z_1(s)}{Z_2(s)} V_o(s) = V_i(s) \\ I(s) = -\frac{V_o(s)}{Z_2(s)} \end{cases} \Rightarrow \frac{V_o(s)}{V_i(s)} = -\frac{Z_1(s)}{Z_2(s)}$$

Nel diagramma di bode si rappresentano ampiezza e fase di $A_v(s) = |A_v(s)| e^{j\phi_v(s)}$

FILTRO PASSA-BASSO



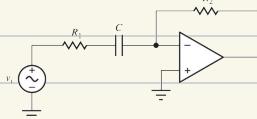
$$Z_1(s) = R_1, \quad Z_2(s) = R_2 // \frac{1}{sC} = \frac{1}{sC + \frac{1}{R_2}} = \frac{R_2}{sCR_2 + 1}$$

$$A_v(s) = -\frac{sCR_2 + 1}{R_1} = -\frac{R_2}{R_1} \frac{1}{1 + sCR_2}, \quad \omega_H = 2\pi f_H = \frac{1}{R_2 C} \quad ([f_H] = Hz, [\omega_H] = rad/s)$$

$$R_{in} = R_1 \quad (\text{come opamp invertente})$$

$$R_{out} = 0V$$

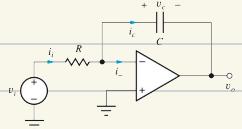
FILTRO PASSA-ALTO



$$Z_1(s) = R_1 + \frac{1}{sC} \quad Z_2(s) = R_2$$

$$A_{vL}(s) = \frac{R_2}{R_1 + \frac{1}{sC}} = -\frac{R_2}{R_1} \frac{1}{1 + \frac{1}{sCR_1}} \quad \omega_L = 2\pi f_H = \frac{1}{R_1 C}$$

INTEGRATORE

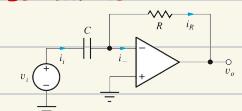


$$i_1 = \frac{v_i}{R} \quad i_C = -C \frac{dv_o}{dt}$$

$$i_1 = 0 \Rightarrow i_1 = i_C \Rightarrow \frac{v_i}{R} = -C \frac{dv_o}{dt} \Rightarrow -\frac{1}{RC} \int v_i(t) dt = \int dv_o \Rightarrow v_o(t) = -\frac{1}{RC} \int v_i(\tau) d\tau + v_o(0)$$

La tensione $v_o(t)$ è la tensione iniziale + l'integrale di $v_i(t)$

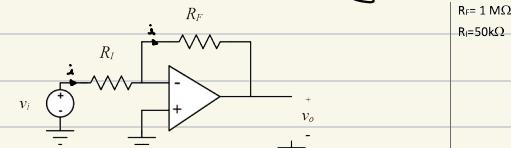
DERIVATORE



$$i_1 = C \frac{dv_i}{dt} \quad i_R = -\frac{v_o}{R}$$

$$i_1 = i_R \Rightarrow C \frac{dv_i}{dt} = -\frac{v_o}{R} \Rightarrow v_o(t) = R C \frac{dv_i}{dt}$$

La tensione v_o è la derivata dell'ingresso $v_i(t)$



$$\begin{aligned} R_F &= 1 \text{ M}\Omega \\ R_I &= 50 \text{ k}\Omega \end{aligned}$$

Esercizio 1: calcolare la funzione di trasferimento e la resistenza di ingresso e uscita del circuito in figura a). Riportare le principali equazioni di Kirchhoff utilizzate per il calcolo.

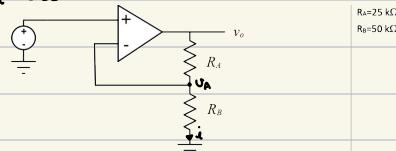
$$i_2 = i_F = i \quad \text{perché } i_1 = 0$$

$$\begin{cases} v_o = iR_F + iR_I + v_o \\ i = \frac{v_i}{R_I} \end{cases} \Rightarrow v_o = v_i + \frac{v_i}{R_I} R_F + v_o \Rightarrow v_o = -\frac{R_F}{R_I} v_i \Rightarrow \frac{v_o}{v_i} = -20$$

$$R_{in} = \frac{v_i}{i} = R_I = 1 \text{ M}\Omega$$

Se $v_i = 0$ $v_o = -iR_F$, ma $R_I \cdot i = 0 \Rightarrow i = 0$ quindi $v_o = 0$

$$R_{out} = 0 \Omega$$



$$\begin{aligned} R_A &= 25 \text{ k}\Omega \\ R_B &= 50 \text{ k}\Omega \end{aligned}$$

Esercizio 2: calcolare la funzione di trasferimento e la resistenza di ingresso e uscita del circuito in figura b). Riportare le principali equazioni di Kirchhoff utilizzate per il calcolo.

$i_A = i_B = i \text{ perché } j^- = 0$

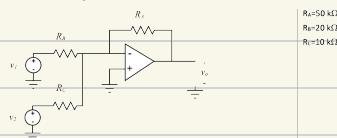
$U_R = U_0 \frac{R_B}{R_A + R_B} = U_1$

$\frac{U_O}{U_1} = \frac{R_A + R_B}{R_B} = 1.5$

$R_{in} = \infty$

$\text{se } U_1 = 0 \Rightarrow U_R = 0 \Rightarrow R_B \cdot i = 0 \Rightarrow i = 0 \Rightarrow U_0 = U_A = 0$

$R_{out} = \frac{U_O}{I_0} = 0 \Omega$



$R_A = 50 \text{ k}\Omega$
 $R_B = 20 \text{ k}\Omega$
 $R_C = 10 \text{ k}\Omega$

Esercizio 3: calcolare la funzione di trasferimento e la resistenza di ingresso e uscita del circuito in figura c). Riportare le principali equazioni di Kirchhoff utilizzate per il calcolo.

$i_B + i_C = i_A$

$i_B = \frac{U_1}{R_B} \quad i_C = \frac{U_2}{R_C} \quad i_A = -\frac{U_O}{R_A}$

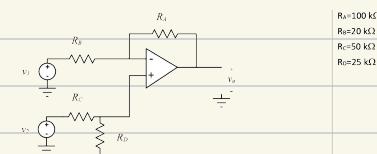
$\frac{U_1 + U_2}{R_B} = -\frac{U_O}{R_A} \Rightarrow U_O = -\frac{R_A}{R_B} U_1 - \frac{R_A}{R_C} U_2 = -2.5 U_1 - 5 U_2$

$R_{in,1} = \frac{U_1}{i_1} = R_B = 20 \text{ k}\Omega$

$R_{in,2} = \frac{U_2}{i_2} = R_C = 10 \text{ k}\Omega$

$\text{se } U_1 = U_2 = 0 \text{ V} \Rightarrow i_C = i_B = 0 \text{ A} \Rightarrow i_A = 0 \text{ A} \Rightarrow U_O = -R_A(i_C + i_B) = 0$

$R_{out} = 0 \Omega$



$R_A = 100 \text{ k}\Omega$
 $R_B = 20 \text{ k}\Omega$
 $R_C = 50 \text{ k}\Omega$
 $R_D = 25 \text{ k}\Omega$

Esercizio 4: calcolare la funzione di trasferimento e la resistenza di ingresso e uscita del circuito in figura d). Riportare le principali equazioni di Kirchhoff utilizzate per il calcolo.

$U_o = U_1 \frac{R_D}{R_C + R_B} = U_1$

$U_- - U_o = R_A \cdot i \Rightarrow U_- - U_o = \frac{R_A}{R_B} (U_1 - U_-) \Rightarrow U_o = U_- - \frac{R_A}{R_B} U_1 + \frac{R_A}{R_B} U_- = \frac{R_A + R_B}{R_B} U_- - \frac{R_A}{R_B} U_1$

$i R_B = U_1 - U_-$

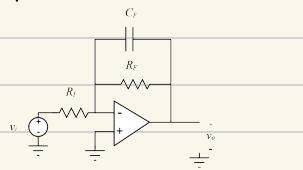
$U_o = \frac{R_B + R_A}{R_B} \frac{R_D}{R_C + R_D} U_2 - \frac{R_B}{R_D} U_1 = 2 U_2 - 5 U_1$

$R_{in,1} = \frac{U_1}{i_1} = R_B = 20 \text{ k}\Omega$

$R_{in,2} = \frac{U_2}{i_2} = R_C + R_D = 75 \text{ k}\Omega$

$$\text{se } V_1 = V_2 = 0 \quad V^+ = V^- = 0V \quad R_{A,i} = 0 \Rightarrow i = 0 \Rightarrow R_B i = 0 \Rightarrow V_0 = 0$$

quindi $R_{out} = 0\Omega$



$R = 200\text{ k}\Omega$
 $R = 10\text{ k}\Omega$
 $C = 50\text{ pF}$

Esercizio 5: calcolare la funzione di trasferimento e la resistenza di ingresso e uscita del circuito in figura e). Riportare le principali equazioni di Kirchhoff utilizzate per il calcolo.

$$Z_i(s) = R_I \quad Z_o(s) = R_F \parallel \frac{1}{sC}$$

$$V_o(s) = -Z_2(s) I(s) \Rightarrow \frac{V_o(s)}{V_i(s)} = -\frac{Z_2(s)}{Z_1(s)} = A_o$$

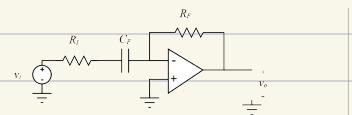
$$V_i(s) = Z_1(s) I(s)$$

$$\frac{V_o(s)}{V_i(s)} = -\frac{\frac{1}{sR_F + sC}}{R_I} = -\frac{R_F}{R_I} \frac{1}{1 + sCR_F} = -20 \quad \omega_H = 2\pi f_H = \frac{1}{CR_F} = 15.9\text{ kHz}$$

$$R_{in} = \frac{V_i(s)}{I(s)} = \frac{V_i(s)}{\frac{V_i(s)}{Z_1(s)}} = Z_1(s) = 10\text{ k}\Omega$$

$$\text{se } V_i(s) = 0 \Rightarrow Z_1(s) \cdot I(s) = 0 \Rightarrow I(s) = 0 \Rightarrow V_o(s) = Z_2(s) \cdot I(s) = 0$$

$$R_{out} = \frac{V_o(s)}{I(s)} = 0\Omega$$



$R = 200\text{ k}\Omega$
 $R = 10\text{ k}\Omega$
 $C = 1\text{ nF}$

Esercizio 6: calcolare la funzione di trasferimento e la resistenza di ingresso e uscita del circuito in figura f). Riportare le principali equazioni di Kirchhoff utilizzate per il calcolo.

$$Z_i(s) = R_I + \frac{1}{sC_F} \quad Z_o(s) = R_F$$

$$\begin{cases} V_i(s) = Z_1(s) I(s) \\ V_o(s) = Z_2(s) I(s) \end{cases} \Rightarrow \frac{V_o(s)}{V_i(s)} = -\frac{Z_2(s)}{Z_1(s)} = -\frac{R_F}{R_I + \frac{1}{sC_F}} = -\frac{R_F}{R_I} \frac{1}{1 + \frac{1}{sC_F R_I}}$$

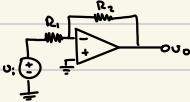
$$A_o(s) = -20 \quad \omega_H = 2\pi f_H = \frac{1}{C_F R_I} \Rightarrow f_H = 15.9\text{ kHz}$$

$$R_{in} = Z_1(s) = 10\text{ k}\Omega$$

$$\text{se } V_i(s) = 0 \Rightarrow Z_1(s) \cdot I(s) = 0 \Rightarrow I(s) = 0 \Rightarrow V_o(s) = Z_2(s) \cdot I(s) = 0$$

$$R_{out} = \frac{V_o(s)}{I(s)} = 0\Omega$$

Esercizio 7: progettare un amplificatore invertente utilizzando un opamp ideale avente guadagno di tensione -5, resistenza di ingresso di $20\text{ k}\Omega$ e resistenza di uscita $< 10\text{ k}\Omega$.



$$R_{in} = R_1 = 20\text{ k}\Omega$$

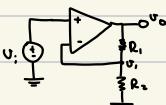
$$\begin{cases} U_i = R_1 i + R_2 i + U_o \Rightarrow U_i = \frac{R_1 + R_2}{R_1} U_o + U_o \Rightarrow U_o = \left(1 - \frac{R_1 + R_2}{R_1}\right) U_i = -\frac{R_2}{R_1} U_i \\ i = \frac{U_i}{R_1} \end{cases}$$

$$-\frac{R_2}{R_1} = -5 \Rightarrow R_2 = 5 R_1 = 100\text{ k}\Omega$$

$$\text{Se } U_i = 0 \quad U_o = -i R_F, \text{ ma } R_F i = 0 \Rightarrow i = 0 \quad \text{quindi } U_o = 0\text{V}$$

$$R_{out} = 0\text{ }\Omega$$

Esercizio 8: progettare un amplificatore non invertente utilizzando un opamp ideale avente guadagno di tensione 5 e resistenza di ingresso > $20\text{ k}\Omega$ e resistenza di uscita < $10\text{ k}\Omega$.



$$U_i = \frac{R_2}{R_1 + R_2} U_o \quad (i = 0)$$

$$U_i = U_o$$

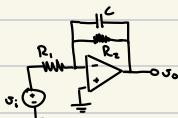
$$A_v = \frac{R_1 + R_2}{R_2}, \text{ se } R_1 = 40\text{ k}\Omega, R_2 = 10\text{ k}\Omega$$

$$R_{in} = \frac{U_i}{i} = \frac{U_i}{0} = \infty$$

$$\text{se } U_i = 0 \Rightarrow U_A = 0 \Rightarrow R_B i = 0 \Rightarrow i = 0 \Rightarrow U_o = U_A = 0$$

$$R_{out} = \frac{U_o}{i} = \frac{0}{0} = 0\Omega$$

Esercizio 9: progettare un filtro passa basso utilizzando un opamp ideale con frequenza di taglio superiore pari a 1 MHz.



$$Z_1(s) = R_1, \quad Z_2(s) = R_2 // C$$

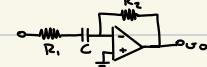
$$V_i(s) = Z_1(s) I(s) \quad A_v(s) = \frac{V_o(s)}{V_i(s)} = -\frac{Z_2(s)}{Z_1(s)}$$

$$V_o(s) = -Z_2(s) I(s)$$

$$A_v(s) = -\frac{\frac{1}{R_1} + sC}{\frac{1}{R_1}} = -\frac{R_2}{R_1} \frac{1}{1 + sCR_2} \quad \omega_H = 2\pi f_H = \frac{1}{CR_2} = \frac{1}{1.53 \cdot 10^6}$$

$$R_1 = R_2 = 10\text{ k}\Omega \quad C = 1.53 \cdot 10^{-6}\text{ F} = 1.53\text{ pF}$$

Esercizio 10: progettare un filtro passa alto utilizzando un opamp ideale con frequenza di taglio inferiore pari a 1 kHz.



$$Z_1(s) = R_1 + C \quad Z_2(s) = R_2$$

$$V_i(s) = Z_1(s) I(s) \quad A_{vo}(s) = \frac{V_o(s)}{V_i(s)} = -\frac{Z_2(s)}{Z_1(s)}$$

$$V_o(s) = -Z_2(s) I(s)$$

$$A_v = -\frac{R_2}{R_1} \cdot \frac{1}{1 + \frac{1}{sCR_1}} \quad \omega_H = 2\pi f_H = \frac{1}{CR_1}$$

$$R_1 = R_2 = 10 \text{ k}\Omega$$

$$C = 15.9 \text{ pF}$$

Appendice 1. LT Spice

A.1.1 Componenti

Utilizzeremo:

- nmos4 (transistor mosfet)
- voltage (GND)
- res (resistenza)
- cap (condensatore)
- ground (terra) (premo "y" per ottenerne)

Per modificare i componenti basta cliccare con il tasto destro oppure utilizzare le direttive

Useremo il mosfet con le direttive:

MODEL NMOS_FDE NMOS LEVEL=1 VTO=0.5 KP=120e-6 GAMMA=0.5 PHI=0.6

dove:
— LEVEL indica la precisione delle formule usate

- VTO, GAMMA, PHI sono i parametri dell'effetto body
- KP è la transconduttezza

A1.2 Simulazione

La simulazione del sistema avviene sempre grazie alle direttive:

dc V_IN 0 2.5 0.01

- V_IN è variabile da modificare

- 0 punto iniziale

- 2.5 punto finale

- 0.01 passo

.tran 0 400n 0 1n (permette l'analisi del transitorio)

- 0 passo

- 400n punto finale

- 0 punto iniziale

- 1n massimo passo utilizzato