

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ  
الْحَمْدُ لِلَّهِ الَّذِي  
خَلَقَ السَّمَوَاتِ وَالْأَرْضَ  
وَالَّذِي يُرِي الْبُرْجَانَ  
وَالَّذِي يُدْخِلُ اللَّيْلَ  
فِي النَّهَارِ وَالَّذِي  
يُخْرِجُ النَّهَارَ مِنَ  
الْلَّيْلِ وَالَّذِي يُدْخِلُ  
الْبَرْقَ فِي السَّحَابِ  
وَالَّذِي يُدْخِلُ السَّحَابَ  
فِي الْغَمَامِ وَالَّذِي  
يُدْخِلُ الْغَمَامَ فِي السَّحَابِ  
وَالَّذِي يُدْخِلُ السَّحَابَ  
فِي الْغَمَامِ وَالَّذِي  
يُدْخِلُ الْغَمَامَ فِي السَّحَابِ  
وَالَّذِي يُدْخِلُ السَّحَابَ  
فِي الْغَمَامِ وَالَّذِي  
يُدْخِلُ الْغَمَامَ فِي السَّحَابِ

- **موضوع آزمایش:** طراحی انتقال داده و بخش کنترل رم

- **نام دانشجو:** میثم آزاد

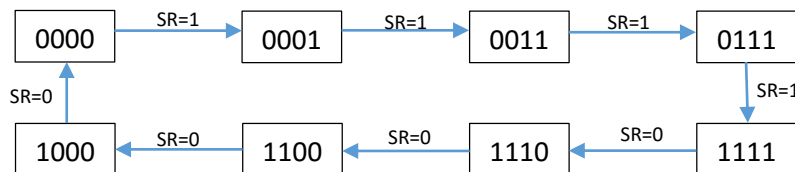
- **نام استاد:** خانم کامیاب

- **نام درس:** آزمایشگاه مدار منطقی

- **تاریخ:** ۴ دی ماه ۱۳۹۴

## شرح آزمایش:

اولین قدم آزمایش، طراحی یک سری گیت ها قبل شیفت رجیستر است که عمل «هر ۴ بار متمم شو» را به ورودی SR شیفت رجیستر وارد نماید. یکی از روش های پیاده سازی آن، به کار بردن ۳ فلیپ فلاپ است که عمل شمارش را ۴ بار انجام می دهد و در ثانیه چهارم فلیپ فلاپ پشت شیفت رجیستر یک Clock را دریافت می کند و ورودی از متمم حالت فعلی فلیپ فلاپ دریافت می شود و در نتیجه هر ۴ ثانیه یک بار حالت فعلی متمم می شود و به ورودی SR شیفت رجیستر اعمال می شود. از طرفی ورودی SR شیفت رجیستر، در واقع بیت ورودی از راست است بدین معنی که هر عددی که به آن داده شود از راست به عدد فعلی شیفت رجیستر وارد می شود. همچنین با انتخاب ترکیب ۰۱ برای ورودی  $S_1S_0$  شیفت رجیستر، عمل شیفت چپ را برای این قطعه انتخاب کرده ایم که با توجه به ورودی SR، عدد ما به چپ شیفت یافته و از راست، بیت SR به عدد اعمال می شود. در مجموع سیستم تا به اینجای کار، ۴ ثانیه اول، یک و ۴ ثانیه بعدی، صفر را از راست می گیرد و عدد را به چپ شیفت می دهد. در واقع شیفت رجیستر رشته زیر را تولید می کند.



در قدم بعدی مالتی پلکسری  $2 \times 1$  قرار گرفته که عمل مورد نظر در رم را انتخاب می کند. اگر انتخاب مالتی پلکسر صفر باشد، عمل نوشتن (Write) را در پالس های مورد نظر یعنی ۲ ثانیه در پالس سوم و چهارم انجام می دهد. اگر انتخاب یک باشد، عمل خواندن (Read) را در پالس مورد نظر یعنی یک ثانیه در پالس پنجم انجام می دهد. در واقع مالتی پلکسر مذکور یک مالتی پلکسر ۴ بیتی است که به ما امکان انتخاب ۴ بیت از ۴ جفت بیت ورودی می دهد؛ اما ما تنها به انتخاب ۲ بیت از ۲ جفت بیت نیاز داریم. بیت صفر به ورودی های فعال ساز نوشتن ( $\overline{WE}$ ) و فعال ساز خروجی ( $\overline{OE}$ ) بافر سه حالته متصل است و بیت یک به ورودی فعال ساز خروجی ( $\overline{OE}$ ) رم و فعال ساز لچ داده متصل است.

اگر کاربر، انتخاب مالتی پلکسر را در حالت صفر قرار دهد ورودی های صفر به خروجی منتقل می شوند که شامل بخش کنترلی فعالساز بافر و نوشتن روی رم در بیت صفر مالتی پلکسر و لچ داده - که خروجی را نمایش می دهد- در بیت یک می باشد.

اما اگر کاربر بیت انتخاب را در وضعیت یک قرار دهد، بیت صفر شامل غیر فعال کردن بافر سه حالت و بیت یک شامل فعال ساز عنصر حافظه برای نمایش خروجی می باشد.

خود رم نیز متشکل از یک بافر سه حالت و یک عنصر حافظه برای نمایش داده موجود در آدرس مورد نظر است؛ با این حساب تنها کاری که کاربر بایستی انجام دهد این است که اولاً با استفاده از ورودی انتخاب مالتی پلکسر، بین عمل خواندن و نوشتن یکی را برگزیند و ضمناً بخش داده و بخش آدرس - که می خواهد داده را در آن ذخیره کند- با مقادیر دودویی موجود انتخاب و از رم استفاده نماید.